(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0046508
(43) 공개일자 2008년05월27일

(51) Int. Cl.
H05B 33/02 (2006.01) *H05B 33/10* (2006.01)
(21) 출원번호 10-2006-0116057
(22) 출원일자 2006년11월22일
심사청구일자 없음

(71) 출원인
삼성전자주식회사
경기도 수원시 영통구 매탄동 416
(72) 발명자
박경배
서울 강남구 삼성1동 현대아이파크아파트 샤우스윙 3602호
권장연
경기 성남시 분당구 정자동 미켈란쉐르빌 D동 3403호
(뒷면에 계속)
(74) 대리인
리앤목특허법인

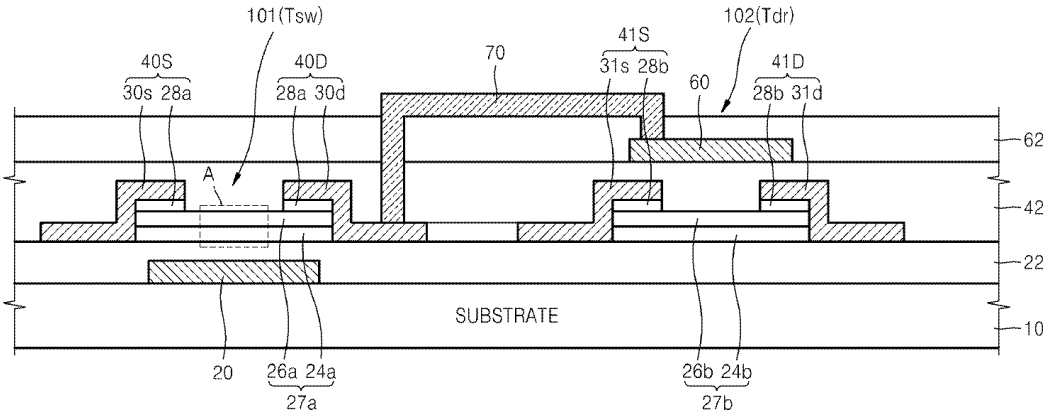
전체 청구항 수 : 총 36 항

(54) 유기발광 디스플레이의 단위 화소부 구동소자 및 그제조방법

(57) 요 약

적은 공정수와 간단하고 쉬운 공정으로 제조될 수 있도록 그 구조가 개선된 유기발광 디스플레이의 단위 화소부 구동소자가 개시된다. 본 발명에 따른 유기발광 디스플레이의 단위 화소부 구동소자는, 기판 상에 형성된 상호 연결된 한 조의 스위칭용 트랜지스터와 구동용 트랜지스터를 포함하고, 상기 스위칭용 트랜지스터는 순차적층된 제1 비정질 실리콘층과 제1 다결정 실리콘층을 포함하는 제1 듀얼채널층; 및 상기 제1 듀얼채널층의 하부에 형성되어 상기 제1 비정질 실리콘층과 마주하는 제1 게이트 전극;을 구비하는 하부 게이트 구조로 형성되고, 상기 구동용 트랜지스터는 순차적층된 제2 비정질 실리콘층과 제2 다결정 실리콘층을 포함하는 제2 듀얼채널층: 및 상기 제2 듀얼채널층의 상부에 형성되어 상기 제2 다결정 실리콘층과 마주하는 제2 게이트 전극;을 구비하는 상부 게이트 구조로 형성된다.

대표도



(72) 발명자

이상윤

서울 서초구 서초4동 삼풍아파트 13-707

정지심

인천 남구 문학동 313번지 대청빌라 101호

특허청구의 범위

청구항 1

기판 상에 형성된 상호 연결된 한 조의 스위칭용 트랜지스터와 구동용 트랜지스터를 포함하는 유기발광 디스플레이의 단위 화소부 구동소자에 있어서,

상기 스위칭용 트랜지스터는 순차적층된 제1 비정질 실리콘층과 제1 다결정 실리콘층을 포함하는 제1 듀얼채널층; 및 상기 제1 듀얼채널층의 하부에 형성되어 상기 제1 비정질 실리콘층과 마주하는 제1 게이트 전극;을 구비하는 하부 게이트 구조로 형성되고,

상기 구동용 트랜지스터는 순차적층된 제2 비정질 실리콘층과 제2 다결정 실리콘층을 포함하는 제2 듀얼채널층; 및 상기 제2 듀얼채널층의 상부에 형성되어 상기 제2 다결정 실리콘층과 마주하는 제2 게이트 전극;을 구비하는 상부 게이트 구조로 형성된 것을 특징으로 하는 유기발광 디스플레이의 단위 화소부 구동소자.

청구항 2

제 1 항에 있어서,

상기 제1 및 제2 비정질 실리콘층은 10Å 내지 500Å의 두께로 형성된 것을 특징으로 하는 유기발광 디스플레이의 단위 화소부 구동소자.

청구항 3

제 1 항에 있어서,

상기 제1 및 제2 다결정 실리콘층은 500Å 내지 3000Å의 두께로 형성된 것을 특징으로 하는 유기발광 디스플레이의 단위 화소부 구동소자.

청구항 4

제 1 항에 있어서,

상기 제1 듀얼채널층의 일단부 및 타단부에 각각 제1 소오스 영역 및 제1 드레인 영역이 형성된 것을 특징으로 하는 유기발광 디스플레이의 단위 화소부 구동소자.

청구항 5

제 4 항에 있어서,

상기 제1 듀얼채널층과 제1 게이트 전극 사이에, 제1 절연막이 개재된 것을 특징으로 하는 유기발광 디스플레이의 단위 화소부 구동소자.

청구항 6

제 4 항에 있어서,

상기 제1 소오스 영역은 상기 제1 듀얼채널층의 일단부 상에 순차로 적층된 n-도핑된 실리콘층(n-doped Si layer) 및 제1 소오스 전극을 포함하는 것을 특징으로 하는 유기발광 디스플레이의 단위 화소부 구동소자.

청구항 7

제 4 항에 있어서,

상기 제1 드레인 영역은 상기 제1 듀얼채널층의 타단부 상에 순차로 적층된 n-도핑된 실리콘층(n-doped Si layer) 및 제1 드레인 전극을 포함하는 것을 특징으로 하는 유기발광 디스플레이의 단위 화소부 구동소자.

청구항 8

제 4 항에 있어서,

상기 제1 소오스 영역 또는 제1 드레인 영역이 상기 제2 게이트 전극과 상호 연결되어 상기 스위칭용 트랜지스터로부터 구동용 트랜지스터로 전기적 신호가 입력되는 것을 특징으로 하는 유기발광 디스플레이의 단위 화소부 구동소자.

청구항 9

제 1 항에 있어서,

상기 제2 듀얼채널층의 일단부 및 타단부에 각각 제2 소오스 영역 및 제2 드레인 영역이 형성된 것을 특징으로 하는 유기발광 디스플레이의 단위 화소부 구동소자.

청구항 10

제 9 항에 있어서,

상기 제2 듀얼채널층과 제2 게이트 전극 사이에, 제2 절연막이 개재된 것을 특징으로 하는 유기발광 디스플레이의 단위 화소부 구동소자.

청구항 11

제 9 항에 있어서,

상기 제2 소오스 영역은 상기 제2 듀얼채널층의 일단부 상에 순차로 적층된 n-도핑된 실리콘층(n-doped Si layer) 및 제2 소오스 전극을 포함하는 것을 특징으로 하는 유기발광 디스플레이의 단위 화소부 구동소자.

청구항 12

제 9 항에 있어서,

상기 제2 드레인 영역은 상기 제2 듀얼채널층의 타단부 상에 순차로 적층된 n-도핑된 실리콘층(n-doped Si layer) 및 제2 드레인 전극을 포함하는 것을 특징으로 하는 유기발광 디스플레이의 단위 화소부 구동소자.

청구항 13

기판 상에 매트릭스 형상으로 형성되는 것으로, 상호 연결된 한 조의 스위칭용 트랜지스터와 구동용 트랜지스터를 포함하는 단위 화소부 구동소자; 및 단위 화소부 유기발광 소자;를 포함하는 복수의 단위 화소부를 구비하고,

상기 스위칭용 트랜지스터는 순차적층된 제1 비정질 실리콘층과 제1 다결정 실리콘층을 포함하는 제1 듀얼채널층; 및 상기 제1 듀얼채널층의 하부에 형성되어 상기 제1 비정질 실리콘층과 마주하는 제1 게이트 전극;을 구비하는 하부 게이트 구조로 형성되고,

상기 구동용 트랜지스터는 순차적층된 제2 비정질 실리콘층과 제2 다결정 실리콘층을 포함하는 제2 듀얼채널층; 및 상기 제2 듀얼채널층의 상부에 형성되어 상기 제2 다결정 실리콘층과 마주하는 제2 게이트 전극;을 구비하는 상부 게이트 구조로 형성된 것을 특징으로 하는 유기발광 디스플레이.

청구항 14

제 13 항에 있어서,

상기 제1 및 제2 비정질 실리콘층은 10Å 내지 500Å의 두께로 형성된 것을 특징으로 하는 유기발광 디스플레이.

청구항 15

제 13 항에 있어서,

상기 제1 및 제2 다결정 실리콘층은 500Å 내지 3000Å의 두께로 형성된 것을 특징으로 하는 유기발광 디스플레이.

청구항 16

제 13 항에 있어서,

상기 제1 듀얼채널층의 일단부 및 타단부에 각각 제1 소오스 영역 및 제1 드레인 영역이 형성된 것을 특징으로 하는 유기발광 디스플레이.

청구항 17

제 16 항에 있어서,

상기 제1 소오스 영역 또는 제1 드레인 영역이 상기 제2 게이트 전극과 상호 연결되어 상기 스위칭용 트랜지스터로부터 구동용 트랜지스터로 전기적 신호가 입력되는 것을 특징으로 하는 유기발광 디스플레이.

청구항 18

제 13 항에 있어서,

상기 제2 듀얼채널층의 일단부 및 타단부에 각각 제2 소오스 영역 및 제2 드레인 영역이 형성된 것을 특징으로 하는 유기발광 디스플레이.

청구항 19

기판 상에 상호 연결된 한 조의 스위칭용 트랜지스터와 구동용 트랜지스터를 포함하는 유기발광 디스플레이의 단위 화소부 구동소자의 제조방법에 있어서,

상기 스위칭용 트랜지스터는 순차적층된 제1 비정질 실리콘층과 제1 다결정 실리콘층을 포함하는 제1 듀얼채널층; 및 상기 제1 듀얼채널층의 하부에 형성되어 상기 제1 비정질 실리콘층과 마주하는 제1 게이트 전극;을 구비하는 하부 게이트 구조로 형성되고,

상기 구동용 트랜지스터는 순차적층된 제2 비정질 실리콘층과 제2 다결정 실리콘층을 포함하는 제2 듀얼채널층; 및 상기 제2 듀얼채널층의 상부에 형성되어 상기 제2 다결정 실리콘층과 마주하는 제2 게이트 전극;을 구비하는 상부 게이트 구조로 형성되며,

상기 제1 듀얼채널층과 제2 듀얼채널층은 같은 공정에서 동시에 형성되는 것을 특징으로 하는 유기발광 디스플레이의 단위 화소부 구동소자의 제조방법.

청구항 20

제 19 항에 있어서,

상기 스위칭용 트랜지스터를 형성하는 단계는,

기판 상에 제1 게이트 전극을 형성하는 단계;

상기 기판 상에 상기 제1 게이트 전극을 덮는 제1 절연막을 형성하는 단계;

상기 제1 절연막 상에 순차적층된 제1 비정질 실리콘층과 제1 다결정 실리콘층을 포함하는 제1 듀얼채널층을 형성하는 단계; 및

상기 제1 듀얼채널층의 일단부 및 타단부에 각각 제1 소오스 영역 및 제1 드레인 영역을 형성하는 단계;를 포함하는 것을 특징으로 하는 유기발광 디스플레이의 단위 화소부 구동소자의 제조방법.

청구항 21

제 20 항에 있어서,

상기 구동용 트랜지스터를 형성하는 단계는,

상기 제1 절연막 상에 상기 제1 듀얼채널층과 이격되어 형성되는 것으로, 순차적층된 제2 비정질 실리콘층과 제2 다결정 실리콘층을 포함하는 제2 듀얼채널층을 형성하는 단계;

상기 제2 듀얼채널층의 일단부 및 타단부에 각각 제2 소오스 영역 및 제2 드레인 영역을 형성하는 단계;

상기 제2 듀얼채널층, 제2 소오스 영역 및 제2 드레인 영역을 덮는 제2 절연막을 형성하는 단계; 및

상기 제2 절연막 상에 상기 제2 다결정 실리콘층과 마주하도록 제2 게이트 전극을 형성하는 단계;를 포함하는 것을 특징으로 하는 유기발광 디스플레이의 단위 화소부 구동소자의 제조방법.

청구항 22

제 21 항에 있어서,

상기 제1 소오스 영역 또는 제1 드레인 영역이 상기 제2 게이트 전극과 상호 연결되도록 형성되어 상기 스위칭용 트랜지스터로부터 구동용 트랜지스터로 전기적 신호가 입력되는 것을 특징으로 하는 유기발광 디스플레이의 단위 화소부 구동소자의 제조방법.

청구항 23

제 21 항에 있어서,

상기 제1 소오스 영역, 제1 드레인 영역, 제2 소오스 영역 및 제2 드레인 영역은 같은 공정에서 동시에 형성되는 것을 특징으로 하는 유기발광 디스플레이의 단위 화소부 구동소자의 제조방법.

청구항 24

제 23 항에 있어서,

상기 제1 소오스 영역은 상기 제1 듀얼채널층의 일단부 상에 순차로 적층된 n-도핑된 실리콘층(n-doped Si layer) 및 제1 소오스 전극을 포함하는 것을 특징으로 하는 유기발광 디스플레이의 단위 화소부 구동소자의 제조방법.

청구항 25

제 23 항에 있어서,

상기 제1 드레인 영역은 상기 제1 듀얼채널층의 타단부 상에 순차로 적층된 n-도핑된 실리콘층(n-doped Si layer) 및 제1 드레인 전극을 포함하는 것을 특징으로 하는 유기발광 디스플레이의 단위 화소부 구동소자의 제조방법.

청구항 26

제 23 항에 있어서,

상기 제2 소오스 영역은 상기 제2 듀얼채널층의 일단부 상에 순차로 적층된 n-도핑된 실리콘층(n-doped Si layer) 및 제2 소오스 전극을 포함하는 것을 특징으로 하는 유기발광 디스플레이의 단위 화소부 구동소자의 제조방법.

청구항 27

제 23 항에 있어서,

상기 제2 드레인 영역은 상기 제2 듀얼채널층의 타단부 상에 순차로 적층된 n-도핑된 실리콘층(n-doped Si layer) 및 제2 드레인 전극을 포함하는 것을 특징으로 하는 유기발광 디스플레이의 단위 화소부 구동소자의 제조방법.

청구항 28

제 19 항에 있어서,

상기 제1 및 제2 비정질 실리콘층은 10Å 내지 500Å의 두께로 형성되는 것을 특징으로 하는 유기발광 디스플레이의 단위 화소부 구동소자의 제조방법.

청구항 29

제 19 항에 있어서,

상기 제1 및 제2 다결정 실리콘층은 500Å 내지 3000Å의 두께로 형성되는 것을 특징으로 하는 유기발광 디스플

레이의 단위 화소부 구동소자의 제조방법.

청구항 30

제 19 항에 있어서,

상기 제1, 제2 듀얼채널층은 SiH_4(gas)와 H_2(gas)를 공급하여, 이들을 반응시킴으로써 형성되는 것을 특징으로 하는 유기발광 디스플레이의 단위 화소부 구동소자의 제조방법.

청구항 31

제 30 항에 있어서,

상기 제1, 제2 듀얼채널층은 CVD 또는 PECVD 공정에 의해 형성되는 것을 특징으로 하는 유기발광 디스플레이의 단위 화소부 구동소자의 제조방법.

청구항 32

제 30 항에 있어서,

상기 제1, 제2 듀얼채널층은 20℃ 내지 500℃의 온도범위에서 형성되는 것을 특징으로 하는 유기발광 디스플레이의 단위 화소부 구동소자의 제조방법.

청구항 33

제 30 항에 있어서,

상기 제1, 제2 듀얼채널층은 30 미리토르 내지 10000 미리토르의 압력범위에서 형성되는 것을 특징으로 하는 유기발광 디스플레이의 단위 화소부 구동소자의 제조방법.

청구항 34

제 30 항에 있어서,

상기 SiH_4(gas)와 H_2(gas)의 반응시간은 5분 내지 60분 동안 유지되는 것을 특징으로 하는 유기발광 디스플레이의 단위 화소부 구동소자의 제조방법.

청구항 35

제 30 항에 있어서,

상기 SiH_4(gas)와 H_2(gas)의 혼합비에서, 상기 H_2(gas)의 혼합양이 90% 내지 99%으로 제어되는 것을 특징으로 하는 유기발광 디스플레이의 단위 화소부 구동소자의 제조방법.

청구항 36

제 31 항에 있어서,

상기 CVD 또는 PECVD의 RF 파워는 100W 내지 1000W로 제어되는 것을 특징으로 하는 유기발광 디스플레이의 단위 화소부 구동소자의 제조방법.

명 세 서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

<26> 본 발명은 유기발광 디스플레이의 단위 화소부 구동소자에 관한 것으로, 보다 상세하게는 적은 공정수와 간단하고 쉬운 공정으로 제조될 수 있도록 그 구조가 개선된 유기발광 디스플레이의 단위 화소부 구동소자에 관한 것

이다.

<27> 평판 디스플레이(FPD: Flat Panel Display) 분야에서, 지금까지는 가볍고 전력소모가 적은 액정표시장치(LCD)가 가장 주목받는 디스플레이였지만, 상기 액정표시장치가 수광형 디스플레이이기 때문에, 밝기, 콘트라스트(contrast), 시야각 및 대면적화 등에 기술적 한계가 있으며, 이러한 단점을 극복할 수 있는 새로운 평판디스플레이소자에 대한 개발이 활발하게 전개되고 있다.

<28> 새로운 평판디스플레이 중 하나인 유기 발광 디스플레이는 단위 유기발광 소자(Organic Light Emitting Device:OLED)의 2차원 배열을 가지는 것으로, 자체발광형이기 때문에, 액정표시장치에 비해 시야각, 콘트라스트 등의 특성이 우수하며, 백라이트가 필요하지 않기 때문에, 보다 경량 박형화가 가능하고, 소비전력 측면에서도 유리하다. 또한, 직접 저전압 구동이 가능하고 응답 속도가 빠르며, 전부 고체이기 때문에, 외부 충격에 강하고 사용온도범위도 넓으며 특히, 제조 비용 측면에서도 저렴한 장점을 가지고 있다. 특히, 각 화소마다 스위칭 소자인 트랜지스터를 가지는 액티브 매트릭스 방식으로 유기 발광 디스플레이를 구동하게 되면, 낮은 전류를 인가하더라도 동일한 휘도를 나타내므로, 저소비전력, 고정세 및 대형화가 가능한 장점을 가진다.

<29> 상기 액티브 매트릭스 방식 유기 발광 디스플레이의 각 단위 화소부에는, OLED를 구동하기 위해 2개의 박막 트랜지스터(TFT;Thin Film Transistor), 즉 스위칭용 트랜지스터(switching TFT)와 구동용 트랜지스터(driving TFT)가 구비되어야 한다. 상기 스위칭용 트랜지스터는 각 단위 화소부에 공급되는 전류를 온/오프(on/off)하는 역할을 담당하며, 상기 구동용 트랜지스터는 상기 OLED에 할당된 전류를 제공하는 역할을 담당한다. 이러한 역할분담에 따라, 상기 스위칭용 트랜지스터와 구동용 트랜지스터에 요구되는 특성 및 스펙(specification)이 다르다. 예를 들어, 스위칭용 트랜지스터는 누설전류(leakage current)가 작아야 하며, 온/오프 비(on/off ratio)가 커야한다. 반면에, 상기 구동용 트랜지스터는 고이동성(high mobility)과 신뢰성(reliability)을 가질 것이 요구된다. 이와 같은 요구 목적을 만족시키기 위해서, 상기 스위칭용 트랜지스터는 비정질 실리콘 트랜지스터로 형성할 필요가 있고, 구동용 트랜지스터는 다결정 실리콘 트랜지스터로 형성할 필요가 있다. 그러나, 이를 위해 상기 스위칭용 트랜지스터의 제조공정 및 구동용 트랜지스터의 제조공정 각각을 별개로 진행시켜야 하기 때문에, 제조비용과 공정이 복잡해 질 수 있다는 문제점이 있다. 한편, 비정질 실리콘 트랜지스터를 동시에 스위칭용 트랜지스터와 구동용 트랜지스터로 사용할 경우, 상기 비정질 실리콘 트랜지스터가 스위칭용 트랜지스터로서의 가치는 있지만, 전자이동성(electron mobility)나 신뢰성(reliability) 측면에서 기능적으로 떨어지기 때문에, 우수한 특성의 OLED를 구현하기 어렵다는 문제점이 있다. 반대로, 다결정 실리콘 트랜지스터을 스위칭용 트랜지스터로 사용할 경우, 구동용 트랜지스터로서의 가치는 있지만 오프-상태(off-state)에서의 누설전류가 크기 때문에 스위칭용 트랜지스터로서의 기능이 떨어지기 때문에, 우수한 특성의 OLED를 구현하기 어렵다는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

<30> 본 발명이 이루고자 하는 기술적 과제는 상술한 종래기술의 문제점을 개선하기 위한 것으로, 적은 공정수와 간단하고 쉬운 공정으로 제조될 수 있도록 그 구조가 개선된 유기발광 디스플레이의 단위 화소부 구동소자 및 그 제조방법을 제공함에 있다.

발명의 구성 및 작용

<31> 본 발명에 따른 유기발광 디스플레이의 단위 화소부 구동소자는,

<32> 기판 상에 형성된 상호 연결된 한 조의 스위칭용 트랜지스터와 구동용 트랜지스터를 포함하고,

<33> 상기 스위칭용 트랜지스터는 순차적층된 제1 비정질 실리콘층과 제1 다결정 실리콘층을 포함하는 제1 듀얼채널층; 및 상기 제1 듀얼채널층의 하부에 형성되어 상기 제1 비정질 실리콘층과 마주하는 제1 게이트 전극;을 구비하는 하부 게이트 구조로 형성되고,

<34> 상기 구동용 트랜지스터는 순차적층된 제2 비정질 실리콘층과 제2 다결정 실리콘층을 포함하는 제2 듀얼채널층; 및 상기 제2 듀얼채널층의 상부에 형성되어 상기 제2 다결정 실리콘층과 마주하는 제2 게이트 전극;을 구비하는 상부 게이트 구조로 형성된다.

<35> 본 발명에 따른 유기발광 디스플레이의 단위 화소부 구동소자의 제조방법은,

<36> 기판 상에 상호 연결된 한 조의 스위칭용 트랜지스터와 구동용 트랜지스터를 형성하되, 상기 스위칭용 트랜지스터는 순차적층된 제1 비정질 실리콘층과 제1 다결정 실리콘층을 포함하는 제1 듀얼채널층; 및 상기 제1 듀얼채

널층의 하부에 형성되어 상기 제1 비정질 실리콘층과 마주하는 제1 게이트 전극;을 구비하는 하부 게이트 구조로 형성되고, 상기 구동용 트랜지스터는 순차적층된 제2 비정질 실리콘층과 제2 다결정 실리콘층을 포함하는 제2 듀얼채널층; 및 상기 제2 듀얼채널층의 상부에 형성되어 상기 제2 다결정 실리콘층과 마주하는 제2 게이트 전극;을 구비하는 상부 게이트 구조로 형성되며, 상기 제1 듀얼채널층과 제2 듀얼채널층은 같은 공정에서 동시에 형성되는 것을 특징으로 한다.

<37> 바람직하게, 상기 스위칭용 트랜지스터를 형성하는 단계는,

<38> 기판 상에 제1 게이트 전극을 형성하는 단계;

<39> 상기 기판 상에 상기 제1 게이트 전극을 덮는 제1 절연막을 형성하는 단계;

<40> 상기 제1 절연막 상에 순차적층된 제1 비정질 실리콘층과 제1 다결정 실리콘층을 포함하는 제1 듀얼채널층을 형성하는 단계; 및

<41> 상기 제1 듀얼채널층의 일단부 및 타단부에 각각 제1 소오스 영역 및 제1 드레인 영역을 형성하는 단계;를 포함한다.

<42> 그리고, 상기 구동용 트랜지스터를 형성하는 단계는,

<43> 상기 제1 절연막 상에 상기 제1 듀얼채널층과 이격되어 형성되는 것으로, 순차적층된 제2 비정질 실리콘층과 제2 다결정 실리콘층을 포함하는 제2 듀얼채널층을 형성하는 단계;

<44> 상기 제2 듀얼채널층의 일단부 및 타단부에 각각 제2 소오스 영역 및 제2 드레인 영역을 형성하는 단계;

<45> 상기 제2 듀얼채널층, 제2 소오스 영역 및 제2 드레인 영역을 덮는 제2 절연막을 형성하는 단계; 및

<46> 상기 제2 절연막 상에 상기 제2 다결정 실리콘층과 마주하도록 제2 게이트 전극을 형성하는 단계;를 포함한다.

<47> 또한, 본 발명에 따른 유기발광 디스플레이는,

<48> 기판 상에 매트릭스 형상으로 형성되는 것으로, 상호 연결된 한 조의 스위칭용 트랜지스터와 구동용 트랜지스터를 포함하는 단위 화소부 구동소자; 및 단위 화소부 유기발광 소자;를 포함하는 복수의 단위 화소부를 구비하고,

<49> 상기 스위칭용 트랜지스터는 순차적층된 제1 비정질 실리콘층과 제1 다결정 실리콘층을 포함하는 제1 듀얼채널층; 및 상기 제1 듀얼채널층의 하부에 형성되어 상기 제1 비정질 실리콘층과 마주하는 제1 게이트 전극;을 구비하는 하부 게이트 구조로 형성되고,

<50> 상기 구동용 트랜지스터는 순차적층된 제2 비정질 실리콘층과 제2 다결정 실리콘층을 포함하는 제2 듀얼채널층; 및 상기 제2 듀얼채널층의 상부에 형성되어 상기 제2 다결정 실리콘층과 마주하는 제2 게이트 전극;을 구비하는 상부 게이트 구조로 형성된다.

<51> 본 발명에 따르면, 종래 스위칭용 트랜지스터와 구동용 트랜지스터 각각의 채널형성 공정이 별개로 진행되었던 것을, 하나의 공정에서 동시에 형성될 수 있도록 상기 단위 화소부 구동소자의 구조 및 그 제조공정이 개선되었으며, 그 결과 기존보다 적은 공정수와 간단하고 쉬운 공정으로 유기발광 디스플레이의 단위 화소부 구동소자가 제조될 수 있다.

<52> 이하에서, 본 발명에 따른 유기발광 디스플레이의 단위 화소부 구동소자 및 그 제조방법을 첨부된 도면을 참조하여 상세히 설명한다. 이 과정에서 도면에 도시된 층이나 영역들의 두께는 명세서의 명확성을 위하여 과장되게 도시된 것이다.

<53> 도 1은 본 발명에 따른 유기발광 디스플레이의 단위 화소부 구동소자의 개략적 단면도이며, 도 2는 도 1에서 제1 듀얼채널층(A영역)의 단면 SEM 사진이다. 그리고, 도 3a 및 도 3b 각각은 본 발명에 따른 유기발광 디스플레이의 단위 화소부 구동소자에서 스위칭용 트랜지스터(101) 및 구동용 트랜지스터(102)의 스위칭 특성을 보여주는 그래프이다.

<54> 도 1 및 도 2를 함께 참조하면, 본 발명의 일실시예로 기판(10) 상에 상호 연결된 한 조의 스위칭용 트랜지스터(101, Switching transistor;T_{sw})와 구동용 트랜지스터(102, Driving transistor;T_{dr})를 포함하는 유기발광 디스플레이의 단위 화소부 구동소자가 형성되었다.

<55> 상기 스위칭용 트랜지스터(101)는 순차적층된 제1 비정질 실리콘층(24a)과 제1 다결정 실리콘층(26a)을 포함하

는 제1 듀얼채널층(27a) 및 상기 제1 듀얼채널층(27a)의 하부에 형성되어 상기 제1 비정질 실리콘층(24a)과 마주하는 제1 게이트 전극(20)을 구비하여, 도시된 바와 같이 하부 게이트(bottom gate) 구조로 형성된다. 그리고, 상기 제1 듀얼채널층(27a)과 제1 게이트 전극(20) 사이에 제1 절연막(22)이 개재되었으며, 상기 제1 듀얼채널층(27a)의 일단부 및 타단부에 각각 제1 소오스 영역(40S) 및 제1 드레인 영역(40D)이 형성되었다. 바람직하게, 상기 제1 소오스 영역(40S)은 상기 제1 듀얼채널층(27a)의 일단부 상에 순차로 적층된 n-도핑된 실리콘층(28a, n-doped Si layer) 및 제1 소오스 전극(30s)을 포함할 수 있다. 그리고, 상기 제1 드레인 영역(40D)은 상기 제1 듀얼채널층(27a)의 타단부 상에 순차로 적층된 n-도핑된 실리콘층(28a) 및 제1 드레인 전극(30d)을 포함할 수 있다. 여기에서, 상기 n-도핑된 실리콘층(28a)은 As, P와 같은 n형 도펀트를 포함하는 실리콘층이며, 상기 제1 듀얼채널층(27a)과는 별도의 증착공정으로 형성될 수 있다.

<56> 상기 구동용 트랜지스터(102)는 순차적층된 제2 비정질 실리콘층(24b)과 제2 다결정 실리콘층(26b)을 포함하는 제2 듀얼채널층(27b) 및 상기 제2 듀얼채널층(27b)의 상부에 형성되어 상기 제2 다결정 실리콘층(26b)과 마주하는 제2 게이트 전극(60)을 구비하여, 도시된 바와 같이 상부 게이트(Top gate) 구조로 형성된다. 그리고, 상기 제2 듀얼채널층(27b)과 제2 게이트 전극(60) 사이에 제2 절연막(42)이 개재되었으며, 상기 제2 듀얼채널층(27b)의 일단부 및 타단부에 각각 제2 소오스 영역(41S) 및 제2 드레인 영역(41D)이 형성되었다. 바람직하게, 상기 제2 소오스 영역(41S)은 상기 제2 듀얼채널층(27b)의 일단부 상에 순차로 적층된 n-도핑된 실리콘층(28b, n-doped Si layer) 및 제2 소오스 전극(31s)을 포함할 수 있다. 그리고, 상기 제2 드레인 영역(41D)은 상기 제2 듀얼채널층(27b)의 타단부 상에 순차로 적층된 n-도핑된 실리콘층(28b) 및 제2 드레인 전극(31d)을 포함할 수 있다. 여기에서, 상기 n-도핑된 실리콘층(28b)은 As, P와 같은 n형 도펀트를 포함하는 실리콘층이며, 상기 제2 듀얼채널층(27b)과는 별도의 증착공정으로 형성될 수 있다.

<57> 상기 제1 소오스 영역(40S) 또는 제1 드레인 영역(40D)이 상기 제2 게이트 전극(60)과 제1 배선(70, interconnection line)에 의해 상호 연결되어 상기 스위칭용 트랜지스터(101)로부터 구동용 트랜지스터(102)로 전기적 신호가 입력될 수 있다.

<58> 본 발명에 따른 유기발광 디스플레이의 단위 화소부 구동소자의 구조에서, 상기 스위칭용 트랜지스터(101)는 단위 화소부에 공급되는 전류를 온/오프(on/off)하는 역할을 담당하며, 상기 구동용 트랜지스터(102)는 상기 단위 화소부에 형성된 유기발광 소자(미도시, Organic Light Emitting Device:OLED)에 할당되는 전류를 제공하는 역할을 담당할 수 있다. 이러한 역할분담에 따라, 상기 스위칭용 트랜지스터(101)와 구동용 트랜지스터(102)에 요구되는 특성 및 스펙(specification)이 다르다. 예를 들어, 스위칭용 트랜지스터(101)는 누설전류(leakage current)가 작아야 하며, 온/오프 비(on/off ratio)가 커야한다. 반면에, 상기 구동용 트랜지스터(102)는 고이동성(high mobility)과 신뢰성(reliability)을 가질 것이 요구된다. 이와 같은 요구목적에 부합되기 위해서는, 상기 스위칭용 트랜지스터(101)는 비정질 실리콘 트랜지스터로 형성될 필요가 있고, 구동용 트랜지스터(102)는 다결정 실리콘 트랜지스터로 형성될 필요가 있다.

<59> 이와 같은 필요성으로, 본 발명에 따른 단위 화소부 구동소자는 스위칭용 트랜지스터(101) 및 구동용 트랜지스터(102) 각각에서, 비정질 실리콘층과 다결정 실리콘층이 순차로 적층된 이중층 구조의 듀얼채널층을 채용하고 있다. 이와 같은 이중층 구조의 듀얼채널층은 게이트 전극과의 배치관계에 따라, 비정질 실리콘 채널 또는 다결정 실리콘 채널 양자의 기능을 모두 수행할 수 있다. 구체적으로, 상기 스위칭용 트랜지스터(101)는, 상기 제1 듀얼채널층(27a)의 하부에 제1 게이트 전극(20)이 배치되는 하부 게이트 구조로 형성되며, 따라서, 상기 제1 비정질 실리콘층(24a)과 제1 게이트 전극(20)이 인접하여 상호 마주하게 된다. 이와 같은 하부 게이트 구조로부터, 상기 제1 듀얼채널층(27a)을 구성하는 제1 비정질 실리콘층(24a)과 제1 다결정 실리콘층(26a) 중 제1 비정질 실리콘층(24a)만을 선택적으로 채널로 이용할 수 있으며, 그 결과, 상기 스위칭용 트랜지스터(101)는 우수한 스위칭 특성을 가지는 비정질 실리콘 트랜지스터로 기능할 수 있다.

<60> 또한, 상기 구동용 트랜지스터(102)는, 상기 제2 듀얼채널층(27b)의 상부에 제2 게이트 전극(60)이 배치되는 상부 게이트 구조로 형성되며, 따라서, 상기 제2 다결정 실리콘층(26b)과 제2 게이트 전극(60)이 인접하여 상호 마주하게 된다. 이와 같은 상부 게이트 구조로부터, 상기 제2 듀얼채널층(27b)을 구성하는 제2 비정질 실리콘층(24b)과 제2 다결정 실리콘층(26b) 중 제2 다결정 실리콘층(26b)만을 선택적으로 채널로 이용할 수 있으며, 그 결과, 상기 구동용 트랜지스터(102)는 고이동성(high mobility)을 가지는 다결정 실리콘 트랜지스터로 기능할 수 있다.

<61> 바람직하게, 상기 제1 및 제2 비정질 실리콘층(24a, 24b) 각각은 10Å 내지 500Å의 두께로 형성되며, 상기 제1 및 제2 다결정 실리콘층(26a, 26b) 각각은 500Å 내지 3000Å의 두께로 형성될 수 있다.

<62> 본 발명에 따르면, 종래 스위칭용 트랜지스터와 구동용 트랜지스터 각각의 채널형성 공정이 별개로 진행되었던 것을, 하나의 공정에서 동시에 형성될 수 있도록 상기 단위 화소부 구동소자의 구조가 개선되었으며, 그 결과 기존보다 적은 공정수와 간단하고 쉬운 공정으로 유기발광 디스플레이의 단위 화소부 구동소자가 제조될 수 있다.

<63> 도 4a 내지 도 4k는 본 발명에 따른 유기발광 디스플레이의 단위 화소부 구동소자의 제조방법을 보여주는 공정도이다. 상기 도 4a 내지 도 4k에 예시되는 제조공정에서, 각각의 박막은 반도체 제조공정에서 일반적으로 이용되는 박막 증착공정, 예를 들어 PVD(physical vapor deposition), CVD(chemical vapor deposition) 또는 PECVD(plasma enhanced chemical vapor deposition)와 같은 공정에 의해 형성될 수 있다.

<64> 도 4a 내지 도 4d를 참조하면, 먼저 기판(10) 상에 Al 또는 Mo와 같은 게이트 금속을 2000Å 내지 4000Å 두께로 증착시킨 후, 이를 패터닝하여 제1 게이트 전극(20)을 형성한다. 상기 기판(10)은 비정질 기판 또는 절연기판인 것이 바람직하다. 그리고나서, 상기 제1 게이트 전극(20)이 매립되도록 상기 기판(10)의 전면에 SiO_x 또는 SiN_x와 같은 물질로 제1 절연막(22)을 형성한다. 그 다음에, 상기 제1 절연막(22) 상에 비정질 실리콘층(24)과 다결정 실리콘층(26)을 순차로 형성한다. 상기 비정질 실리콘층(24)은 10Å 내지 500Å의 두께로 형성될 수 있으며, 상기 다결정 실리콘층(26)은 500Å 내지 3000Å의 두께로 형성될 수 있다. 바람직하게, 상기 비정질 실리콘층(24)과 다결정 실리콘층(26)은 하나의 증착공정에서 연속적으로 형성될 수 있다. 예를 들어, 상기 제1 절연막(22)이 형성된 기판(10)을 PECVD 챔버내에 장입한 후, 상기 챔버 내부의 온도를 20℃ 내지 500℃로 유지하고, 상기 챔버내에 SiH_4(gas)와 H_2(gas)를 공급하여 이들을 5분 내지 60분 동안 반응시킴으로써, 상기 제1 절연막(22) 상에 상기 비정질 실리콘층(24)과 다결정 실리콘층(26)을 연속적으로 형성시킬 수 있다. 바람직하게, 상기 SiH_4(gas)와 H_2(gas)의 혼합비에서, 상기 H_2(gas)은 90% 내지 99%의 양으로 제어되는 것이 바람직하다. 이 때, 상기 챔버내의 압력은 30 미리토르 내지 10000 미리토르로 제어될 수 있으며, RF 파워는 100W 내지 1000W로 제어될 수 있다.

<65> 그 다음에, 상기 다결정 실리콘층(26) 상에 n-도핑된 실리콘층(28, n-doped Si layer)을 200Å 내지 1000Å 두께로 형성한다. 여기에서, n 도펀트로 As 또는 P을 이용하며, 상기 n 도펀트는 SiH_4(gas) 및 H_2(gas)와 함께 상기 챔버내에 공급된다. 본 공정에서는 상기 n-도핑된 실리콘층(28)이 별도의 증착공정으로 형성되었지만, 이에만 한정되는 것은 아니며, 이온주입법과 같은 다른 방법에 의해서도 형성될 수 있을 것이다.

<66> 그 다음에, 상기 n-도핑된 실리콘층(28), 다결정 실리콘층(26) 및 비정질 실리콘층(24)을 패터닝하여 상호 이격된 제1, 제2 채널부를 형성한다. 여기에서, 상기 제1 채널부는 순차적층된 제1 비정질 실리콘층(24a)과 제1 다결정 실리콘층(26a)을 포함하는 제1 듀얼채널층(27a)과 상기 제1 듀얼채널층(27a) 상에 적층된 n-도핑된 실리콘층(28a)을 포함한다. 그리고, 상기 제2 채널부는 순차적층된 제2 비정질 실리콘층(24b)과 제2 다결정 실리콘층(26b)을 포함하는 제2 듀얼채널층(27b)과 상기 제2 듀얼채널층(27b) 상에 적층된 n-도핑된 실리콘층(28b)을 포함한다.

<67> 도 4e 내지 도 4g를 참조하면, 상기 제1 절연막(22) 상에 Al 또는 Mo와 같은 금속으로 상기 제1, 제2 채널부를 덮는 전극층(29)을 2000Å 내지 4000Å 두께로 형성한 후, 이를 패터닝하여 상기 제1 채널부의 일단부 및 타단부 각각에 제1 소오스 전극(30s)과 제1 드레인 전극(30d)을 형성하고, 상기 제2 채널부의 일단부 및 타단부 각각에 제2 소오스 전극(31s) 및 제2 드레인 전극(31d)을 형성한다.

<68> 그 다음에, 상기 제1 소오스 전극(30s)과 제1 드레인 전극(30d)을 연결하는 상기 n-도핑된 실리콘층(28a)의 영역을 선택적으로 식각하여, 상기 제1 다결정 실리콘층(26a)의 상면을 노출시킨다. 이 때, 상기 제1 소오스 전극(30s)과 제1 드레인 전극(30d)을 마스크로 이용하여, 상기 n-도핑된 실리콘층(28a)의 식각공정을 수행할 수 있다. 바람직하게, 상기 제1 소오스 전극(30s)과 제1 드레인 전극(30d)을 형성하기 위한 상기 전극층(29)의 패터닝 공정과 상기 n-도핑된 실리콘층(28a)의 식각공정이 한번에 같이 수행될 수 있다.

<69> 또한, 상기 n-도핑된 실리콘층(28a)의 식각공정과 같은 방법으로, 상기 제2 소오스 전극(31s)과 제2 드레인 전극(31d)을 연결하는 상기 n-도핑된 실리콘층(28b)의 영역을 선택적으로 식각하여, 상기 제2 다결정 실리콘층(26b)의 상면을 노출시킨다. 이 때, 상기 제2 소오스 전극(31s)과 제2 드레인 전극(31d)을 마스크로 이용하여, 상기 n-도핑된 실리콘층(28b)의 식각공정을 수행할 수 있다. 바람직하게, 상기 제2 소오스 전극(31s)과 제2 드레인 전극(31d)을 형성하기 위한 상기 전극층(29)의 패터닝 공정과 상기 n-도핑된 실리콘층(28b)의 식각공정이 한번에 같이 수행될 수 있다. 도 4g의 공정을 수행한 결과, 상기 제1 듀얼채널층(27a)의 일단부 및 타단부 각각

에 제1 소오스 영역(40S) 및 제1 드레인 영역(40D)가 형성될 수 있다. 여기에서, 상기 제1 소오스 영역(40S)은 순차로 적층된 n-도핑된 실리콘층(28a) 및 제1 소오스 전극(30s)을 포함하고, 상기 제1 드레인 영역(40D)은 순차로 적층된 n-도핑된 실리콘층(28a) 및 제1 드레인 전극(30d)을 포함한다. 마찬가지로, 상기 제2 듀얼채널층(27b)의 일단부 및 타단부 각각에 제2 소오스 영역(41S) 및 제2 드레인 영역(41D)가 형성될 수 있다. 여기에서, 상기 제2 소오스 영역(41S)은 순차로 적층된 n-도핑된 실리콘층(28b) 및 제2 소오스 전극(31s)을 포함하고, 상기 제2 드레인 영역(41D)은 순차로 적층된 n-도핑된 실리콘층(28b) 및 제2 드레인 전극(31d)을 포함한다.

<70> 도 4h를 참조하면, 상기 제1 듀얼채널층(27a), 제2 듀얼채널층(27b), 제1 소오스 영역(40S), 제1 드레인 영역(40D), 제2 소오스 영역(41S) 및 제2 드레인 영역(41D)이 모두 매립되도록, 상기 제1 절연막(22) 상에 SiO_x 또는 SiN_x와 같은 물질로 제2 절연막(42)을 형성한다. 그 다음에, 상기 제2 절연막(42) 상에 Al 또는 Mo와 같은 게이트 금속을 2000Å 내지 4000Å 두께로 증착시킨 후, 이를 패터닝하여 제2 게이트 전극(60)을 형성한다.

<71> 도 4i 내지 도 4k를 참조하면, 상기 제1 드레인 전극(30d)으로부터 상기 제2 게이트 전극(60)으로 전기적 신호가 입력될 수 있도록, 제1 배선(70, interconnection line)으로 이들을 상호 연결한다. 구체적으로, 상기 제2 게이트 전극(60)을 매립하도록 상기 제2 절연막(42) 상에 SiO_x 또는 SiN_x와 같은 물질로 제3 절연막(62)을 형성한다. 그리고 나서, 상기 제3 절연막(62)과 제2 절연막(42)의 일부 영역을 식각하여, 상기 제1 드레인 전극(30d)의 일부 영역을 노출시키는 제1 콘택홀(h_1)과, 상기 제2 게이트 전극(60)의 일부 영역을 노출시키는 제2 콘택홀(h_2)을 형성한다. 그리고나서, 제1, 제2 콘택홀(h_1, h_2) 각각에 Al 또는 Mo와 같은 도전성 물질을 채워넣어, 상기 제1 드레인 전극(30d)과 제2 게이트 전극(60)을 연결하는 제1 배선(70)을 형성한다. 이와 같은 공정과정을 통하여, 본 발명에 따른 유기발광 디스플레이의 단위 화소부 구동소자가 제조될 수 있다. 특히, 본 발명에 따르면, 종래 스위칭용 트랜지스터와 구동용 트랜지스터 각각의 채널형성 공정이 별개로 진행되었던 것을, 하나의 공정에서 동시에 형성될 수 있도록 상기 단위 화소부 구동소자의 구조 및 그 제조공정이 개선되었으며, 그 결과 기존보다 적은 공정수와 간단하고 쉬운 공정으로 유기발광 디스플레이의 단위 화소부 구동소자가 제조될 수 있었다.

<72> 도 5는 본 발명에 따른 유기발광 디스플레이의 단위 화소부를 보여주는 개략적 단면도이며, 도 6은 본 발명에 따른 유기발광 디스플레이의 단위 화소부의 주요 구성의 레이아웃을 보여준다. 그리고, 도 7은 본 발명에 따른 유기발광 디스플레이의 개략적 구조를 보여주는 등가회로도이다.

<73> 도 5 내지 도 7을 함께 참조하면, 본 발명에 따른 유기발광 디스플레이는, 기판(10) 상에 매트릭스 형상으로 배치되는 것으로, 상호 연결된 한 조의 스위칭용 트랜지스터(101)와 구동용 트랜지스터(102)를 포함하는 단위 화소부 구동소자 및 단위 화소부 유기발광 소자(100, organic light emitting;OLED)를 포함하는 복수의 단위 화소부(unit pixel;P)를 구비한다. 여기에서, 상기 스위칭용 트랜지스터(101)와 구동용 트랜지스터(102)를 포함하는 단위 화소부 구동소자의 구조 및 그 제조방법에 대하여는, 이미 전술한 바 있으므로, 중복되는 설명은 생략하기로 한다.

<74> 도 5를 참조하면, 상기 단위 화소부 유기발광 소자(100)는 순차로 적층된 제1 전극(90), 유기발광층(96) 및 제2 전극(98)을 포함한다. 상기 제1 전극은 ITO(indium tin oxide)와 같은 투명전도성 물질로 형성될 수 있으며, 애노드로서 기능한다. 상기 유기발광층(96)의 형성물질 및 제조방법은 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 이미 널리 알려져 있으므로 이에 대한 상세한 설명은 생략하기로 한다. 상기 제2 전극(98)은 Al 또는 Ag와 같은 도전성 물질로 형성될 수 있으며, 캐소드로서 기능한다. 그리고, 상기 유기발광 소자(100)의 제1 전극(90)은 제2 배선(80)에 의해 상기 구동용 트랜지스터(102)의 제2 드레인 전극(31d)와 연결되도록 형성되어 있다.

<75> 상기 단위 화소부 유기발광 소자(100)의 제조방법을 살펴보면, 도 4k의 공정에 연속하여 상기 제3 절연막(62)의 전면에 상기 제1 배선(70)을 매립하도록 SiO_x 또는 SiN_x와 같은 물질로 제4 절연막(72)을 형성한다. 그리고나서, 상기 제2, 제3, 제4 절연막(42, 62, 72)을 순차로 식각하여, 상기 제2 드레인 전극(31d)의 일부 영역을 노출시키는 제3 콘택트홀(h_3)을 형성한다. 그리고나서, 상기 제3 콘택트홀(h_3)에 ITO와 같은 투명전도성 물질을 채워 제2 배선을 형성한다. 그리고나서, 상기 제2 배선과 접촉되도록, 상기 제4 절연막(72) 상에 ITO와 같은 투명전도성 물질로 상기 제1 전극(90)을 형성한다. 그 다음에, 상기 제1 전극(90)을 매립하도록 상기 제4 절연막(72)의 전면에 SiO_x 또는 SiN_x와 같은 물질로 제5 절연막(92)을 형성한다. 그리고나서, 상기 제5 절연막(92)의 일부 영역을 식각하여, 상기 제1 전극(90)을 노출시키는 제4 콘택트홀(h_4)을 형성한다. 그 다음에, 상기 제1 전극

(90)을 덮도록 상기 제5 절연막(92) 상에 유기발광층(96)을 형성하고, 상기 유기발광층(96) 상에 Al 또는 Ag와 같은 도전성 물질로 제2 전극(98)을 형성한다.

<76> 도 6 및 도 7을 함께 참조하면, 본 발명에 따른 유기 발광 디스플레이에서, 스위칭용 트랜지스터(101, T_{sw})의 제1 소오스 전극(30s)은 예컨대, 수평 구동 회로(Horizontal driving circuit)로부터 데이터 신호가 입력되는 데이터 라인(Data line:DL)에 전기적으로 연결된다. 이를 통하여, 데이터 라인(DL)은 스위칭용 트랜지스터(101, T_{sw})의 제1 소오스 전극(30s) 및 제1 드레인 전극(30d)을 통하여 구동용 트랜지스터(102, T_{dr})의 제2 게이트 전극(60)에 전기적으로 연결될 수 있다. 상기 스위칭용 트랜지스터(101)의 제1 게이트 전극(20)은 수직 스캐닝 회로(Vertical scanning circuit)로부터 선택 신호가 입력되는 선택 라인(select line:SL)에 전기적으로 연결된다. 그리고, 상기 구동용 트랜지스터(102)의 제2 소오스 전극(31s)은 전력 공급 회로(Power circuit)로부터 구동 전력이 공급되는 전력 공급 라인(Power line:PL)에 전기적으로 연결된다. 이를 통하여, 전력 공급 라인(PL)은 구동용 트랜지스터(102)의 제2 소오스 전극(31s) 및 제2 드레인 전극(31d)을 통하여 각각의 단위 화소부 유기발광 소자(100, OLED)에 연결될 수 있다.

<77> 상기 데이터 라인(DL) 및 선택 라인(SL)은 직교하는 방향으로 교차하도록 배치되며, 교차되는 데이터 라인 및 선택 라인(SL)에 의해 각 단위 화소부(unit pixel;P)가 정의된다. 한편, 서로 연결된 스위칭용 트랜지스터(101)의 제1 드레인 전극(30d) 및 상기 구동용 트랜지스터(102)의 제2 게이트 전극(60)으로부터 연장된 부분과 상기 전력 공급 라인(PL)은 도 7에서의 스토리지 커패시터(C_s)를 이룰 수 있다.

발명의 효과

<78> 본 발명에 따르면, 일련의 연속적인 공정에 의해 한 조의 스위칭용 트랜지스터와 구동용 트랜지스터를 포함하는 유기발광 디스플레이의 단위 화소부 구동소자가 제조될 수 있다. 특히, 본 발명에 따르면, 종래 스위칭용 트랜지스터와 구동용 트랜지스터 각각의 채널형성 공정이 별개로 진행되었던 것을, 하나의 공정에서 동시에 형성될 수 있도록 상기 단위 화소부 구동소자의 구조 및 그 제조공정이 개선되었으며, 그 결과 기존보다 적은 공정수와 간단하고 쉬운 공정으로 유기발광 디스플레이의 단위 화소부 구동소자가 제조될 수 있었다. 따라서, 제품제조상의 불량률을 감소시켜 제조수율을 높이면서, 제조상의 재현성 및 신뢰성도 향상시킬 수 있다.

<79> 이상에서, 이러한 본원 발명의 이해를 돕기 위하여 몇몇의 모범적인 실시예가 설명되고 첨부된 도면에 도시되었으나, 이러한 실시예들은 예시적인 것에 불과하며 당해 분야에서 통상적 지식을 가진 자라면 상기 실시예로부터 다양한 변형 및 균등한 타 실시예가 가능하다는 점이 이해되어야 할 것이다. 따라서, 본 발명은 도시되고 설명된 구조와 공정순서에만 국한되는 것은 아니며, 특허청구범위에 기재된 발명의 기술사상을 중심으로 보호되어야 할 것이다.

도면의 간단한 설명

<1> 도 1은 본 발명에 따른 유기발광 디스플레이의 단위 화소부 구동소자의 개략적 단면도를 보여준다.

<2> 도 2는 도 1에서 제1 듀얼채널층(A영역)의 단면 SEM 사진이다.

<3> 도 3a 및 도 3b 각각은 본 발명에 따른 유기발광 디스플레이의 단위 화소부 구동소자에서 스위칭용 트랜지스터 및 구동용 트랜지스터의 스위칭 특성을 보여주는 그래프이다.

<4> 도 4a 내지 도 4k는 본 발명에 따른 유기발광 디스플레이의 단위 화소부 구동소자의 제조방법을 보여주는 공정도이다.

<5> 도 5는 본 발명에 따른 유기발광 디스플레이의 단위 화소부를 보여주는 개략적 단면도이다.

<6> 도 6은 본 발명에 따른 유기발광 디스플레이의 단위 화소부의 주요 구성의 레이아웃을 보여준다.

<7> 도 7은 본 발명에 따른 유기발광 디스플레이의 개략적 구조를 보여주는 등가회로도이다.

<8> < 도면의 주요부분에 대한 부호의 설명 >

<9> 10:기판 20:제1 게이트 전극

<10> 22:제1 절연막 24:비정질 실리콘층

<11> 24a:제1 비정질 실리콘층 24b:제2 비정질 실리콘층

<12> 26:다결정 실리콘층 26a:제1 다결정 실리콘층

<13> 26b:제2 다결정 실리콘층 27a:제1 듀얼채널층

<14> 27b:제2 듀얼채널층 28, 28a, 28b:n-도핑된 실리콘층

<15> 29:전극층 30s:제1 소오스 전극

<16> 30d:제1 드레인 전극 31s:제2 소오스 전극

<17> 31d:제2 드레인 전극 40S:제1 소오스 영역

<18> 40D:제1 드레인 영역 41S:제2 소오스 영역

<19> 41D:제2 드레인 영역 42:제2 절연막

<20> 60:제2 게이트 전극 62:제3 절연막

<21> 70:제1 배선 72:제4 절연막

<22> 80:제2 배선 90:제1 전극

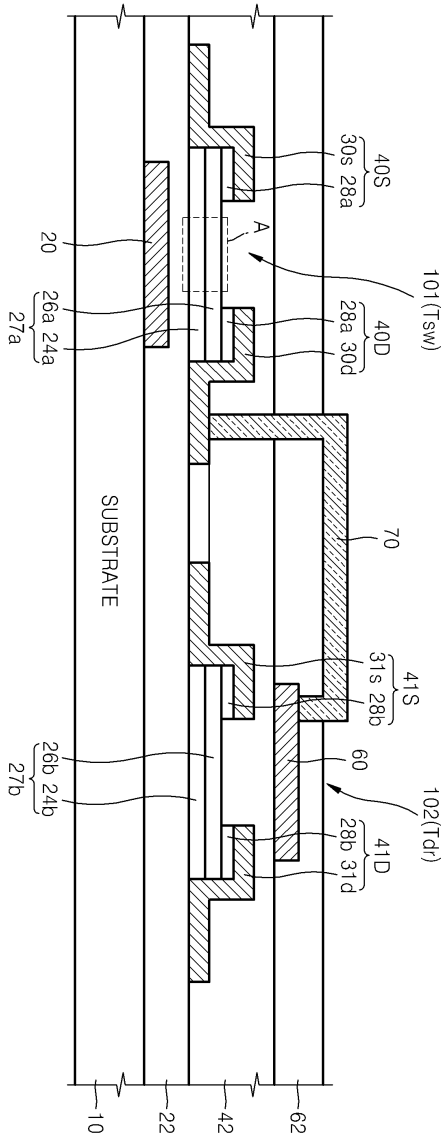
<23> 92:제5 절연막 96:유기발광층

<24> 98:제2 전극 100:유기발광 소자

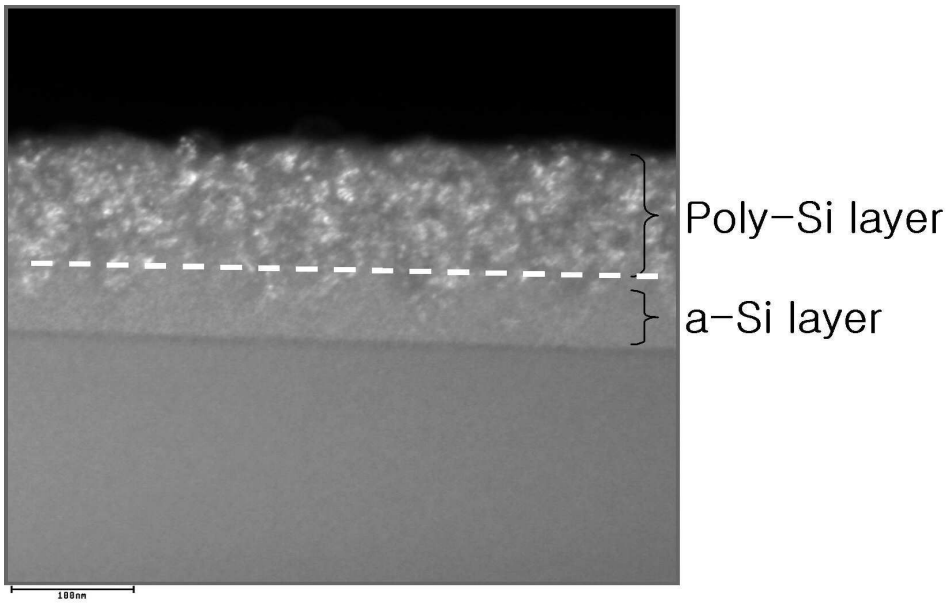
<25> 101:스위칭용 트랜지스터 102:구동용 트랜지스터

도면

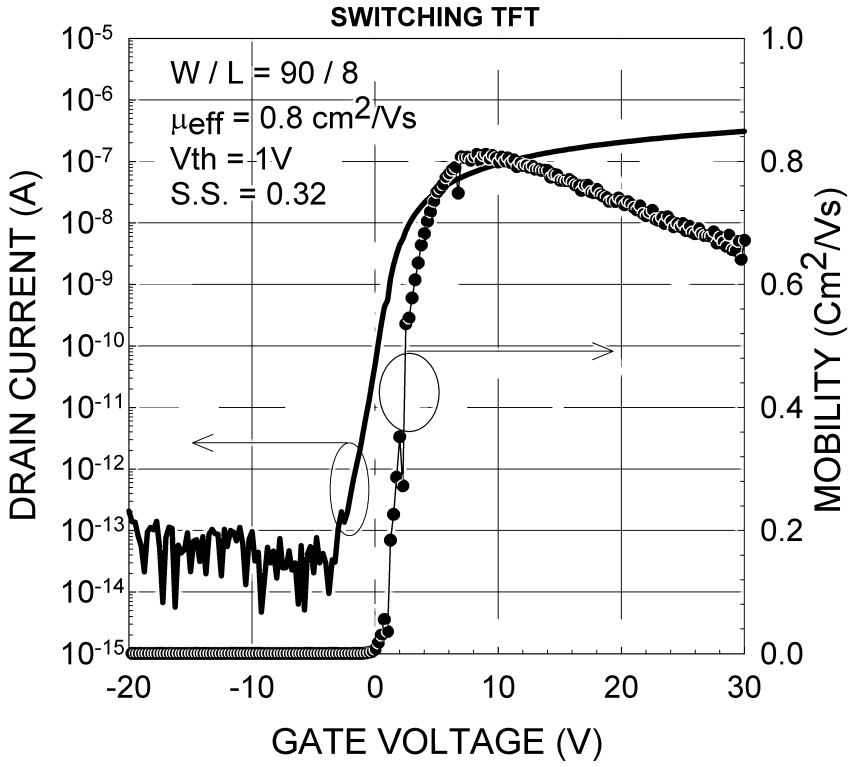
도면1


40S
30s 28a
A
20
101(Tsw)
26a 24a
27a
28a 30d
40D
SUBSTRATE
70
31s 28b
41S
26b 24b
27b
60
102(Tdr)
28b 31d
41D
10
22
42
62

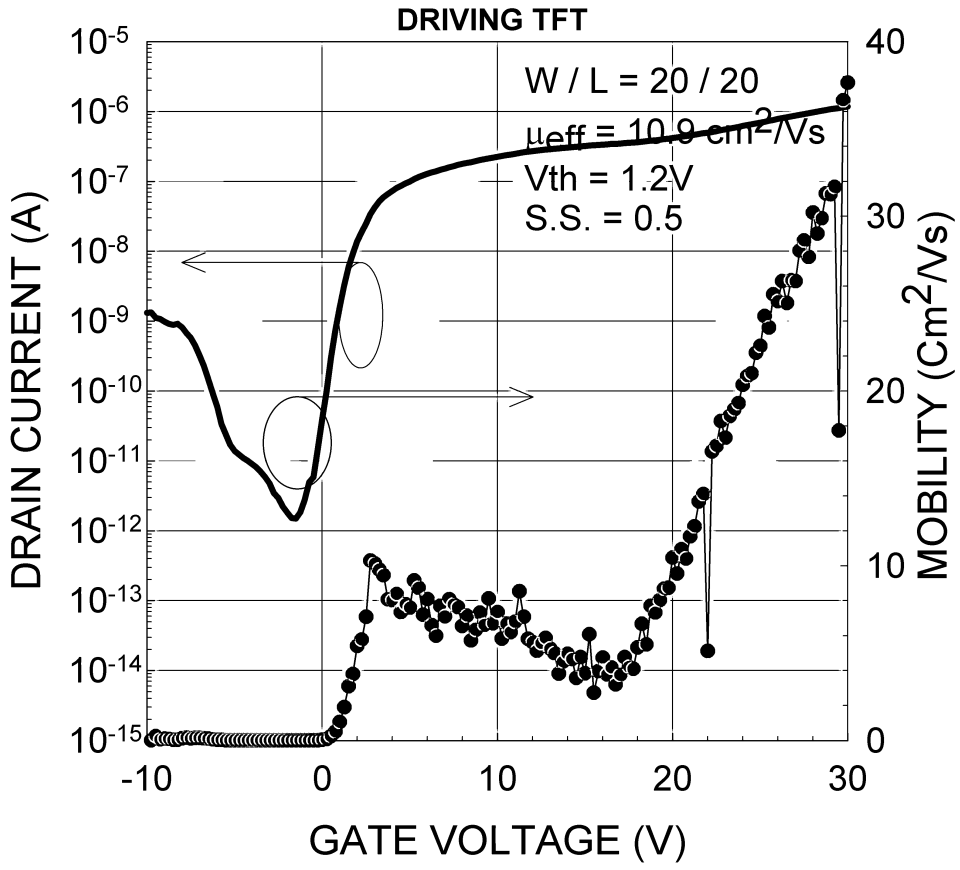
도면2


Poly-Si layer
a-Si layer
100nm

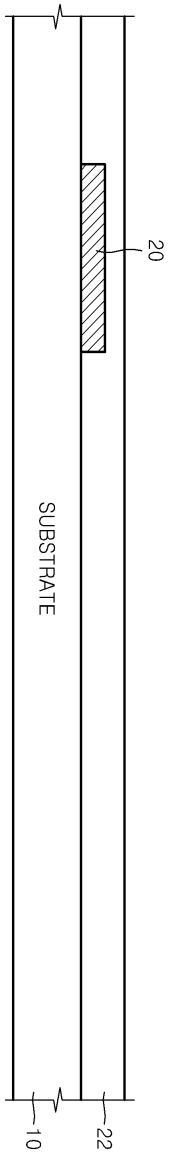
도면3a


SWITCHING TFT
W / L = 90 / 8
μeff = 0.8 cm2/Vs
Vth = 1V
S.S. = 0.32
DRAIN CURRENT (A)
MOBILITY (Cm2/Vs)
GATE VOLTAGE (V)
10-5
10-6
10-7
10-8
10-9
10-10
10-11
10-12
10-13
10-14
10-15
1.0
0.8
0.6
0.4
0.2
0.0
-20
-10
0
10
20
30

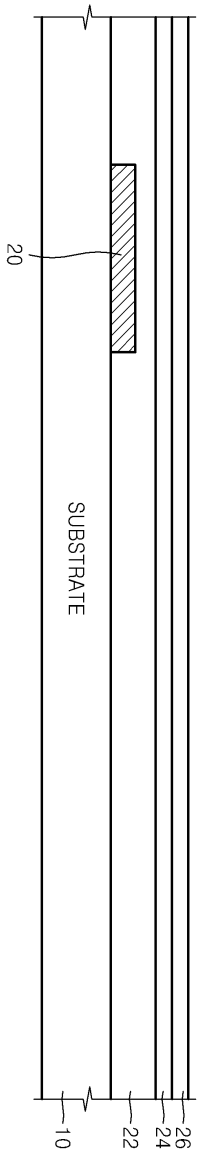
도면3b


DRIVING TFT
W / L = 20 / 20
μeff = 10.9 cm²/Vs
Vth = 1.2V
S.S. = 0.5
DRAIN CURRENT (A)
MOBILITY (Cm²/Vs)
GATE VOLTAGE (V)
10-5
10-6
10-7
10-8
10-9
10-10
10-11
10-12
10-13
10-14
10-15
40
30
20
10
0
-10
0
10
20
30

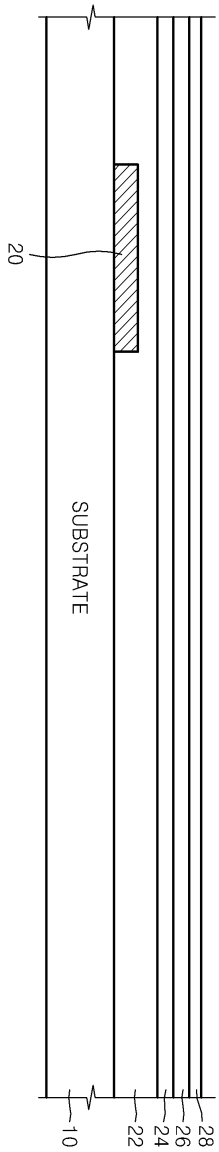
도면4a



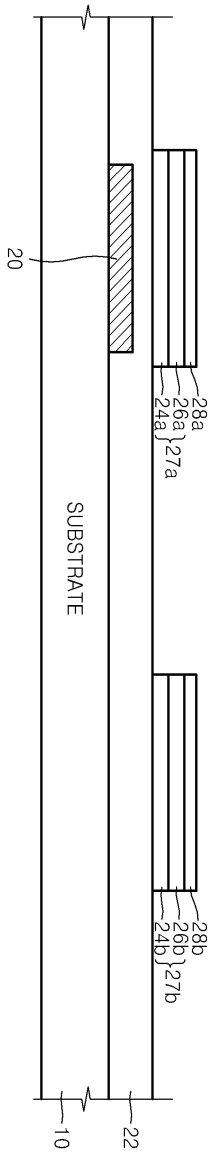
도면4b



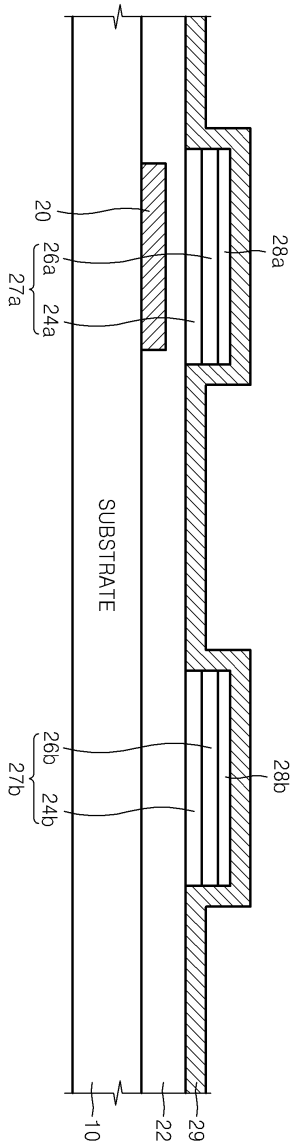
도면4c



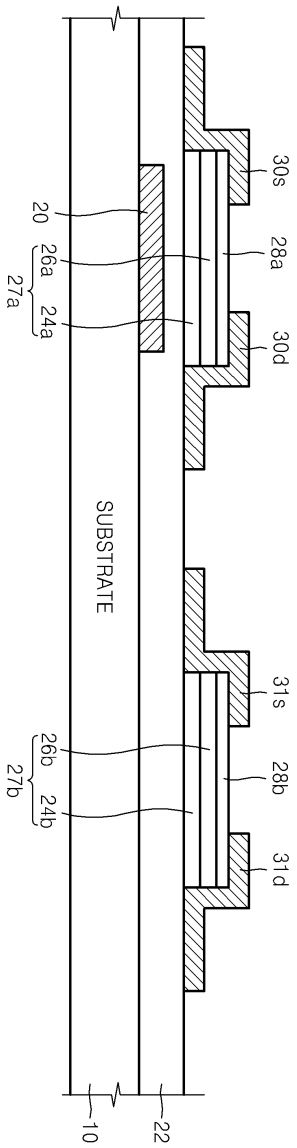
도면4d



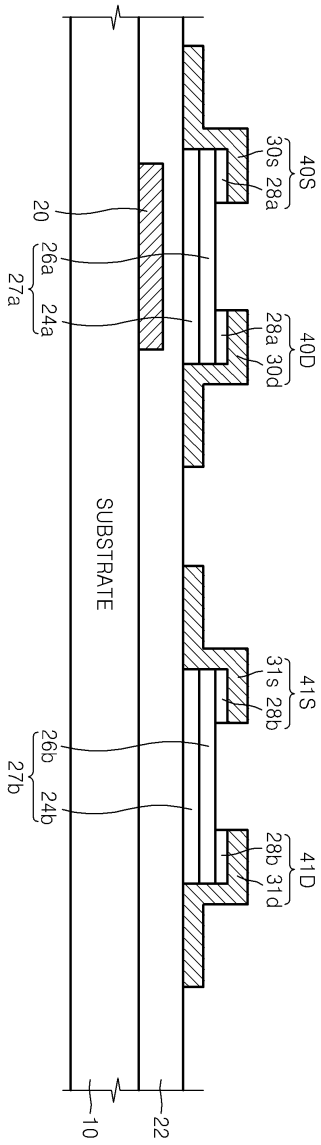
도면4e



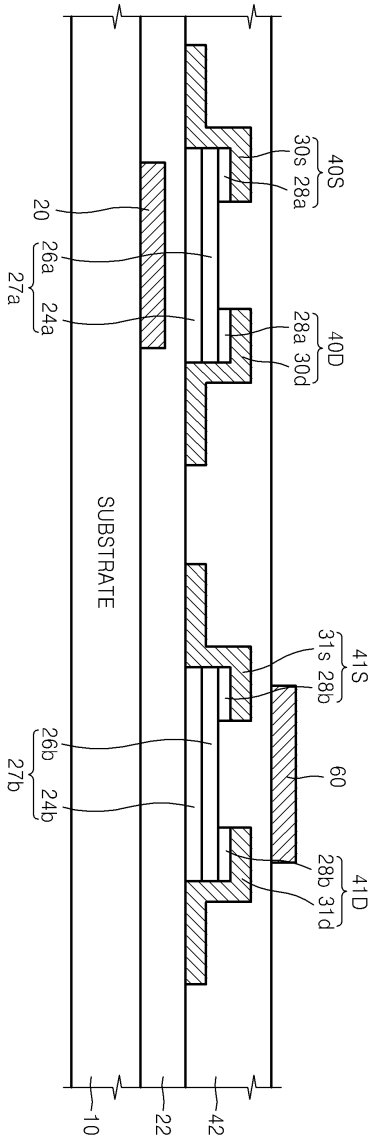
도면4f


30s
20
28a
26a
27a
24a
30d
SUBSTRATE
31s
26b
28b
27b
24b
31d
10
22

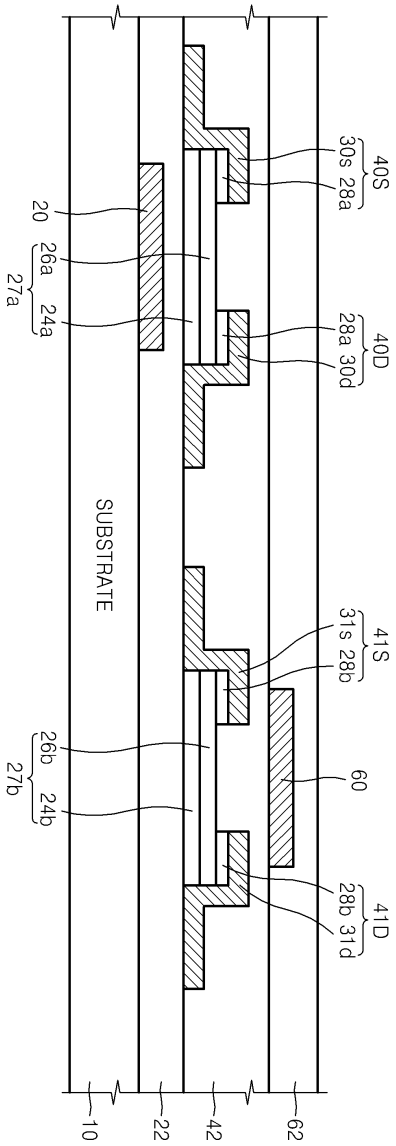
도면4g


40S
30s 28a
20
26a
27a
24a
28a 30d
40D
SUBSTRATE
31s 28b
41S
26b
27b
24b
28b 31d
41D
10
22

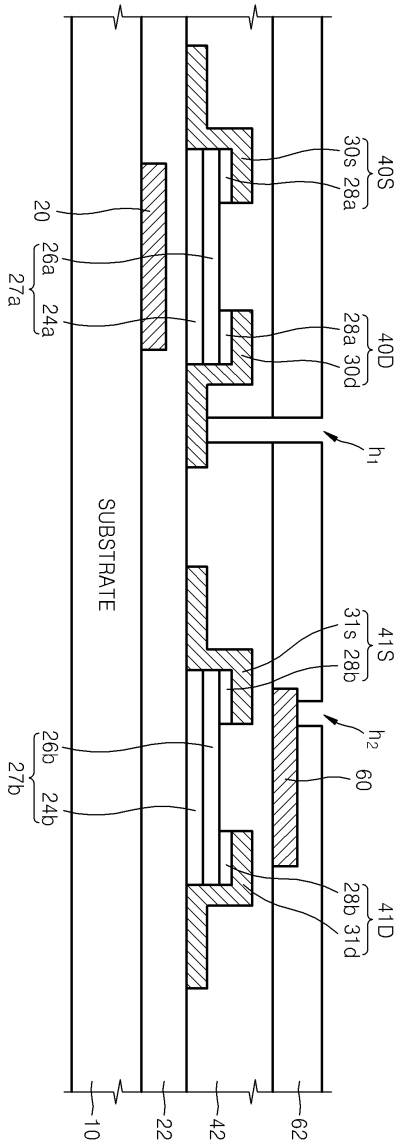
도면4h


40S
30s 28a
20
26a
27a
24a
28a 30d
40D
SUBSTRATE
41S
31s 28b
26b
27b
24b
60
28b 31d
41D
10
22
42

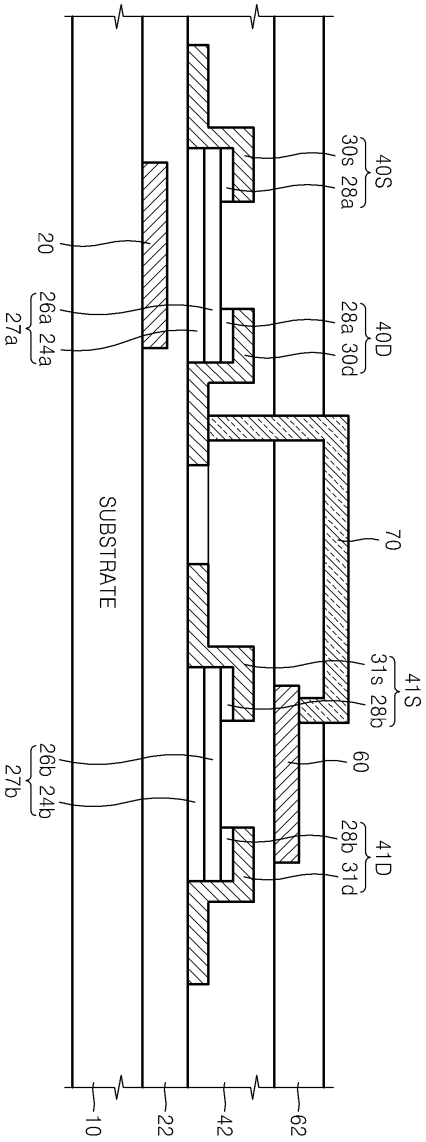
도면4i


40S
30s 28a
20
26a
27a 24a
40D
28a 30d
SUBSTRATE
41S
31s 28b
26b
27b 24b
60
41D
28b 31d
10
22
42
62

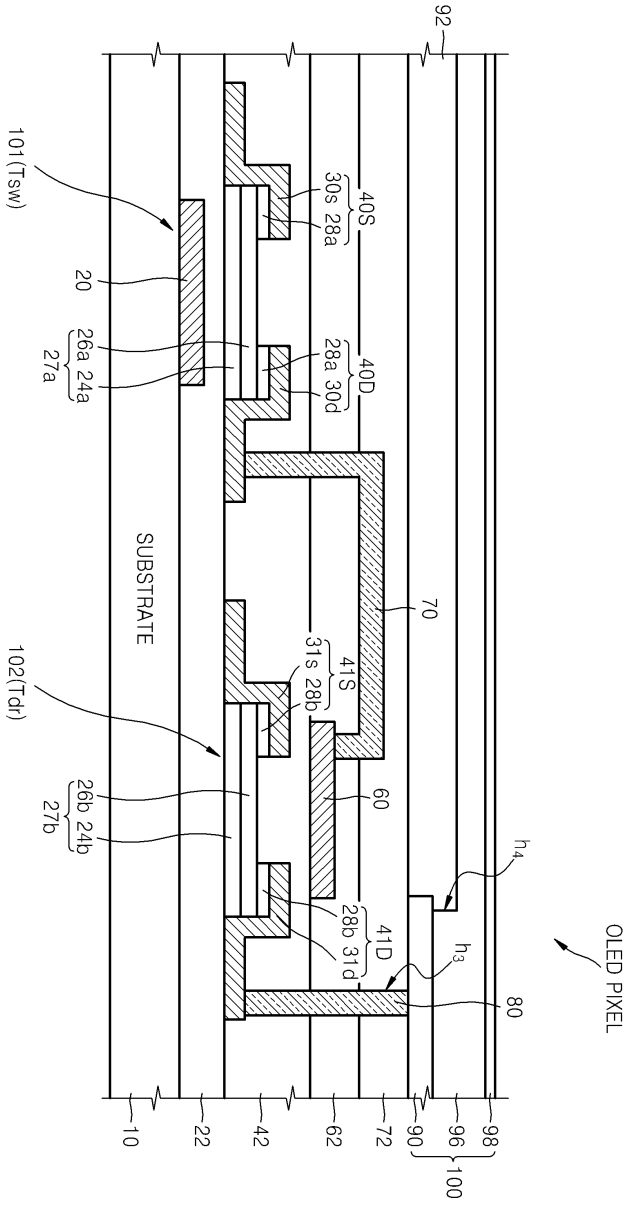
도면4j


40S
30s 28a
20
26a
27a
24a
40D
28a 30d
h1
SUBSTRATE
41S
31s 28b
h2
26b
27b
24b
60
28b 31d
41D
10
22
42
62

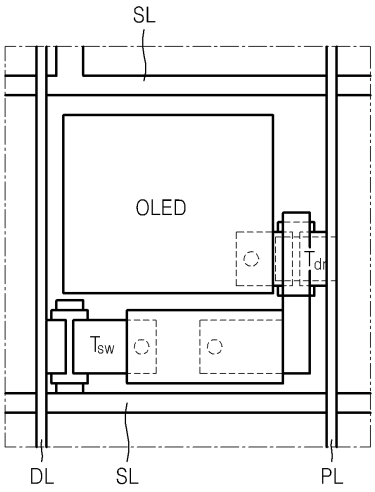
도면4k


40S
30s 28a
20
26a 24a
27a
28a 30d
40D
SUBSTRATE
70
31s 28b
41S
60
26b 24b
27b
28b 31d
41D
10
22
42
62

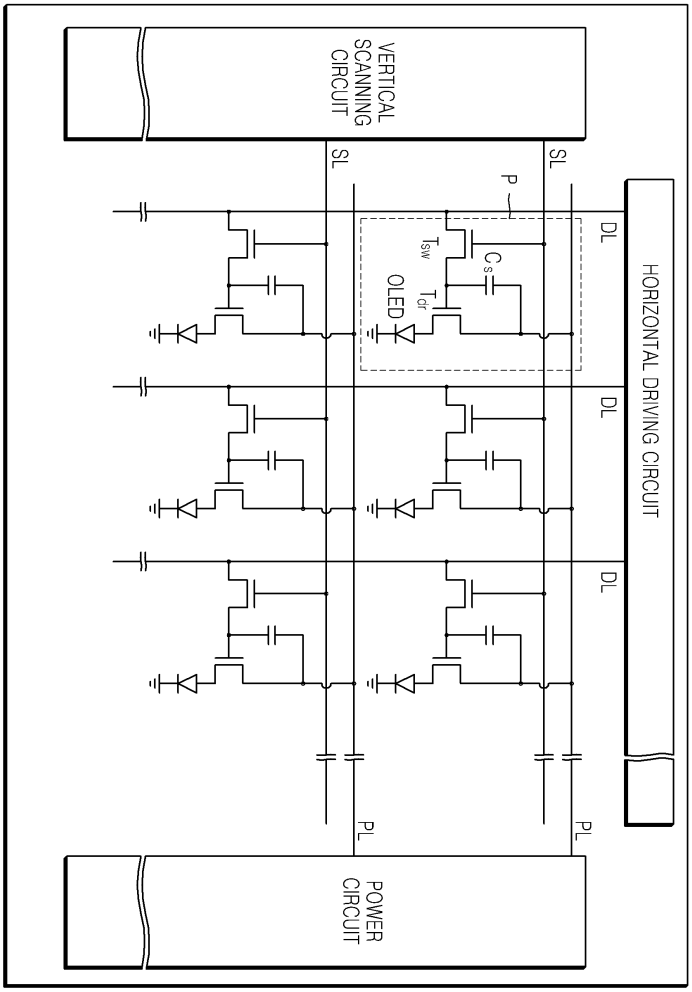
도면5


92
101(Tsw)
30s 28a
40S
20
26a 24a
27a
28a 30d
40D
SUBSTRATE
70
31s 28b
41S
102(Tdr)
26b 24b
27b
60
h4
28b 31d
41D
h3
80
OLED PIXEL
10
22
42
62
72
90
96
98
100

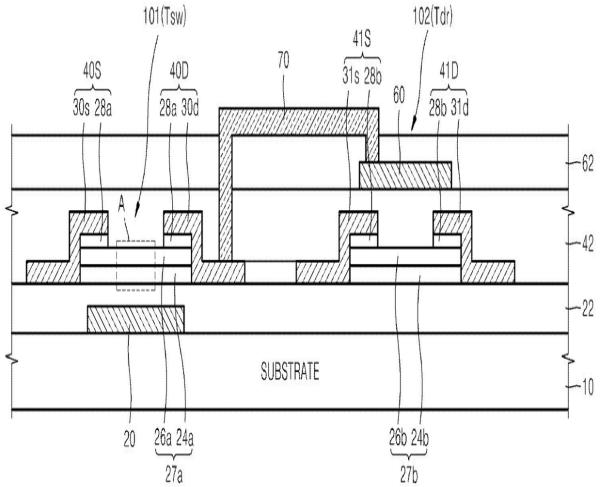
도면6


SL
OLED
T_{dr}
T_{sw}
DL
SL
PL

도면7


VERTICAL SCANNING CIRCUIT
SL
SL
P
DL
DL
DL
T_{sw}
C_s
T_{dr}
OLED
HORIZONTAL DRIVING CIRCUIT
PL
PL
POWER CIRCUIT

专利名称(译)	有机发光显示器的单位像素驱动元件及其制造方法		
公开(公告)号	KR1020080046508A	公开(公告)日	2008-05-27
申请号	KR1020060116057	申请日	2006-11-22
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	PARK KYUNG BAE 박경배 KWON JANG YEON 권장연 LEE SANG YOON 이상윤 JUNG JI SIM 정지심		
发明人	박경배 권장연 이상윤 정지심		
IPC分类号	H05B33/02 H05B33/10		
CPC分类号	H01L29/78696 H01L27/3244 H01L27/1214 H01L29/04 H01L27/12 H01L27/1251 H01L27/1229		
其他公开文献	KR101281167B1		
外部链接	Espacenet		

摘要(译)

本发明公开了一种有机发光显示器的单位像素驱动装置，其具有改进的结构，工艺数量少，工艺简单，易于制造工艺和工艺数量。底栅结构包括第一非晶硅层，它形成在所述第一双沟道层的下部和第一栅电极的相反方向上，第二双沟道层包括形成它的第二非晶硅层;依次层叠用于驱动的晶体管，并且其中根据本发明的有机发光显示器的单位像素驱动装置包括用于切换桶和第一非晶硅层的晶体管的第二多晶硅层和第一多晶硅层多晶硅层，形成在基板上，并且其中包括用于驱动的晶体管;并且依次层叠用于切换的晶体管。它是互连的：它形成有顶栅结构，顶栅结构包括第二双沟道层的第二多晶硅层，它在上部形成，第二栅电极在相反的方向上。