



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0002011  
(43) 공개일자 2008년01월04일

(51) Int. Cl.

G09G 3/30 (2006.01) G09G 3/32 (2006.01)  
G09G 3/20 (2006.01)

(21) 출원번호 10-2006-0060543

(22) 출원일자 2006년06월30일  
심사청구일자 없음

(71) 출원인

엘지.필립스 엘시디 주식회사  
서울 영등포구 여의도동 20번지

(72) 발명자

유준석  
서울 서초구 서초동 1494-6번지 로얄카운티빌라  
302

(74) 대리인  
특허법인로얄

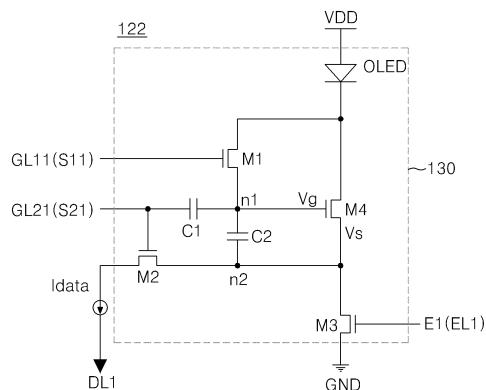
전체 청구항 수 : 총 11 항

## (54) 유기발광다이오드 표시소자 및 그 구동방법

**(57) 요 약**

본 발명은 유기발광다이오드 표시소자 및 그 구동방법에 관한 것으로 특히, 데이터라인 충전시간을 단축하여 화질 균일도를 개선하고 잔상 문제를 해결하여 표시품질을 높일 수 있는 유기발광다이오드 표시소자에 관한 것이다.

본 발명에 따른 유기발광다이오드 표시소자는 데이터라인; 상기 데이터라인과 교차하는 제1 및 제2 게이트라인; 상기 데이터라인과 교차하는 에미션 라인; 애노드전극과 캐소드전극을 가지며 전류에 의해 발광되는 유기발광다이오드소자; 상기 애노드전극에 고전위 구동전압(VDD)을 공급하기 위한 고전위 구동전압원; 상기 제1 게이트라인으로부터의 제1 스캔펄스에 응답하여 제1 노드와 상기 유기발광다이오드소자의 캐소드전극을 접속시키기 위한 제1 스위치소자; 상기 제2 게이트라인으로부터의 제2 스캔펄스에 응답하여 제2 노드와 상기 데이터라인을 접속시키기 위한 제2 스위치소자; 상기 에미션라인으로부터의 에미션펄스에 응답하여 상기 제2 노드와 기저전압원을 접속시키기 위한 제3 스위치소자; 상기 제1 노드의 전압에 따라 상기 유기발광다이오드소자의 캐소드전극과 상기 제1 노드 사이에 흐르는 전류를 조절하는 구동소자; 상기 제2 게이트라인과 상기 제1 노드 사이에 접속된 제1 커패시터; 및 상기 제1 노드와 상기 제2 노드 사이에 접속된 제2 커패시터를 구비한다.

**대표도 - 도6**

## 특허청구의 범위

### 청구항 1

데이터라인;

상기 데이터라인과 교차하는 제1 및 제2 게이트라인;

상기 데이터라인과 교차하는 에미션 라인;

애노드전극과 캐소드전극을 가지며 전류에 의해 발광되는 유기발광다이오드소자;

상기 애노드전극에 고전위 구동전압(VDD)을 공급하기 위한 고전위 구동전압원;

상기 제1 게이트라인으로부터의 제1 스캔펄스에 응답하여 제1 노드와 상기 유기발광다이오드소자의 캐소드전극을 접속시키기 위한 제1 스위치소자;

상기 제2 게이트라인으로부터의 제2 스캔펄스에 응답하여 제2 노드와 상기 데이터라인을 접속시키기 위한 제2 스위치소자;

상기 에미션라인으로부터의 에미션펄스에 응답하여 상기 제2 노드와 기저전압원을 접속시키기 위한 제3 스위치소자;

상기 제1 노드의 전압에 따라 상기 유기발광다이오드소자의 캐소드전극과 상기 제1 노드 사이에 흐르는 전류를 조절하는 구동소자;

상기 제2 게이트라인과 상기 제1 노드 사이에 접속된 제1 커패시터; 및

상기 제1 노드와 상기 제2 노드 사이에 접속된 제2 커패시터를 구비하는 것을 특징으로 하는 유기발광다이오드 표시소자.

### 청구항 2

제 1 항에 있어서,

상기 제1 스위치소자는 상기 제1 게이트라인에 접속된 게이트전극, 상기 제1 노드에 접속된 소스전극 및 상기 유기발광다이오드소자의 캐소드전극에 접속된 드레인전극을 포함하고;

상기 제2 스위치소자는 상기 제2 게이트라인에 접속된 게이트전극, 상기 데이터라인에 접속된 소스전극 및 상기 제2 노드에 접속된 드레인전극을 포함하고;

상기 제3 스위치소자는 상기 에미션라인에 접속된 게이트전극, 상기 기저전압원에 접속된 소스전극 및 상기 제2 노드에 접속된 드레인전극을 포함하며;

상기 구동소자는 상기 제1 노드에 접속된 게이트전극, 상기 제2 노드에 접속된 소스전극 및 상기 유기발광다이오드소자의 캐소드전극에 접속된 드레인전극을 포함하는 것을 특징으로 하는 유기발광다이오드 표시소자.

### 청구항 3

제 2 항에 있어서,

제1 기간 동안 상기 제1 및 제2 스캔펄스는 활성화 논리전압으로 발생된 후, 제2 기간 동안 상기 제1 및 제2 스캔펄스는 상기 활성화 논리전압으로 유지되며;

상기 제1 및 제2 기간 동안 상기 에미션펄스는 비활성화 논리전압인 것을 특징으로 하는 유기발광다이오드 표시소자.

### 청구항 4

제 3 항에 있어서,

상기 제1 기간 동안 상기 데이터라인에 상기 고전위 구동전압과 상기 유기발광다이오드소자의 문턱전압의 차전압으로 결정되는 프리차지전압이 공급되고;

상기 제1 기간 동안 상기 제2 스위치소자의 턴-온에 의해 상기 제1 노드에 상기 프리차지전압이 충전되는 것을 특징으로 하는 유기발광다이오드 표시소자.

### 청구항 5

제 4 항에 있어서,

상기 제2 기간 동안 상기 데이터라인에는 아래와 같이 정의되는 업 스케일링 전류 ( $I_{ta}$ )가 공급되고;

상기 제2 기간 동안 상기 제2 스위치소자의 턴-온에 의해 상기 제2 노드에 상기 업 스케일링 전류가 충전되는 것을 특징으로 하는 유기발광다이오드 표시소자.

$$I_{data} = I_{OLED} = k_{DR} (Vgs - Vth)^2$$

$$Vgs = \sqrt{\frac{I_{data}}{k_{DR}}} + Vth$$

여기서,  $I_{OLED}$ 는 상기 유기발광다이오드소자의 전류,  $Vgs$ 는 상기 구동소자의 게이트전극과 소스전극 사이에 인가되는 전압,  $Vth$ 는 상기 구동소자의 문턱전압, 상기  $k_{DR}$ 은 상기 구동소자의 이동도와 기생용량에 의해 결정되는 상수를 각각 나타낸다.

### 청구항 6

제 5 항에 있어서,

상기 제2 기간에 이어서, 상기 제1 및 제2 스캔펄스는 제3 기간 동안 비활성화 논리전압으로 변환 후, 제4 기간 동안 상기 비활성화 논리전압을 유지하고;

상기 제3 기간 동안 상기 에미션펄스는 비활성화 논리전압으로 유지된 후, 상기 제4 기간 동안 활성화전압으로 변하는 것을 특징으로 하는 유기발광다이오드 표시소자.

### 청구항 7

제 6 항에 있어서,

상기 제3 기간 동안,

상기 제1 및 제2 스위치소자는 상기 스캔펄스들의 비활성화전압에 응답하여 턴-오프되고;

상기 구동소자의 게이트-소스간 전압( $Vgs$ )은 아래의  $\Delta Vgs$ 만큼 변화되고, 상기 유기발광다이오드소자에 흐르는 전류( $I_{OLED}$ )는 아래와 같이 변화되는 것을 특징으로 하는 유기발광다이오드 표시소자.

$$\Delta Vgs = \frac{C1}{C1+C2} (\Delta Vgate2 - \Delta Vs)$$

$$I_{OLED} = k_{DR} (Vgs - \Delta Vgs - Vth)^2$$

여기서,  $k_{DR}$ 은 상기 구동소자의 이동도와 기생용량에 의해 결정되는 상수,  $Vgs$ 는 상기 구동소자의 게이트전극과 소스전극 사이에 인가되는 전압,  $\Delta Vgs$ 는 상기  $Vgs$ 의 변화량,  $Vth$ 는 상기 구동소자의 문턱전압,  $\Delta Vgate2$ 는 상기 제2 스캔펄스의 논리전압의 변화량,  $\Delta Vs$ 는 상기 구동소자의 소스전압의 변화량을 나타낸다.

**청구항 8**

제 7 항에 있어서,

상기 제4 기간 동안 상기 제3 스위치소자는 상기 에미션필스의 활성화전압에 응답하여 턴-온되어 상기 구동소자와 상기 기저전압원 사이의 전류패스를 도통시키는 것을 특징으로 하는 유기발광다이오드 표시소자.

**청구항 9**

제 8 항에 있어서,

상기 제2 기간 동안 상기 데이터라인에 공급되는 업 스케일링 전류 ( $I_{data}$ )는 상기 제4 기간 동안 상기 유기발광다이오드소자에 흐르는 전류( $I_{LED}$ )의 정수 배수 이상의 큰 전류로 발생되고;

상기 정수 배수는 디지털 비디오 데이터의 계조가 소정의 기준 계조 이상인 고계조 범위에서보다 상기 기준 계조 미만의 저계조 범위에서 더 큰 것을 특징으로 하는 유기발광다이오드 표시소자.

**청구항 10**

고전위 구동전압과 기저전압원 사이에 유기발광다이오드소자와 구동소자가 접속되고 상기 구동소자의 소스전극이 제1 노드에 접속되며 상기 구동소자의 게이트전극이 제2 노드에 접속된 유기발광다이오드소자의 구동방법에 있어서,

제1 기간 동안 제1 게이트라인의 전압에 응답하는 제1 스위치를 턴-온시켜 상기 유기발광다이오드소자의 캐소드 전극과 상기 제2 노드 사이의 전류패스를 도통시키고 제2 게이트라인의 전압에 응답하는 제2 스위치소자를 턴-온시켜 데이터라인과 상기 제1 노드 사이의 전류패스를 도통시키며 에미션라인의 전압에 응답하는 제3 스위치소자를 턴-오프시켜 상기 구동소자와 기저압원 사이의 전류패스를 차단하고, 상기 데이터라인에 상기 고전위 구동전압과 상기 유기발광다이오드소자의 문턱전압의 차전압으로 결정되는 프리차지전압을 데이터라인에 공급하는 단계;

상기 제1 기간에 이어서, 제2 기간 동안 상기 제1 및 제2 스위치의 온 상태를 유지시키고 상기 제3 스위치의 오프상태를 유지시키며, 비디오 데이터에 상응하는 데이터전류보다 큰 소정의 업 스케일링 전류를 상기 데이터라인에 공급하는 단계;

상기 제2 기간에 이어서, 제3 기간 동안 상기 제1 및 제2 스위치를 턴-오프시키고 상기 제3 스위치의 오프상태를 유지시켜 상기 제1 및 제2 노드에 접속된 커패시터, 및 상기 제2 게이트라인과 상기 제2 노드 사이에 접속된 커패시터의 분압전압을 발생시키고 상기 커패시터들의 분압전압을 이용하여 상기 소정의 업 스케일링 전류를 상기 비디오 데이터에 상응하는 크기로 다운 스케일링하는 단계; 및

상기 제3 기간에 이어서, 제4 기간 동안 상기 제1 및 제2 스위치의 오프 상태를 유지시키고 상기 제3 스위치소자를 턴-온시켜 상기 다운 스케일링 된 전류에 의해 상기 유기발광다이오드소자를 발광시키는 단계를 포함하는 것을 특징으로 하는 유기발광다이오드 표시소자의 구동방법.

**청구항 11**

제 10 항에 있어서,

상기 업 스케일링 전류를 상기 데이터라인에 공급하는 단계에서,

상기 업 스케일링 전류는 상기 유기발광다이오드소자에 흐르는 전류의 정수 배수 이상으로 큰 전류로 발생되고;

상기 정수 배수는 디지털 비디오 데이터의 계조가 소정의 기준 계조 이상인 고계조 범위에서보다 상기 기준 계조 미만의 저계조 범위에서 더 큰 것을 특징으로 하는 유기발광다이오드 표시소자의 구동방법.

**명세서****발명의 상세한 설명****발명의 목적**

## 발명이 속하는 기술 및 그 분야의 종래기술

- <20> 본 발명은 유기발광다이오드 표시소자 및 그 구동방법에 관한 것으로 특히, 데이터라인 충전시간을 단축하여 화질 균일도를 개선하고 잔상 문제를 해결하여 표시품질을 높일 수 있는 유기발광다이오드 표시소자에 관한 것이다.
- <21> 최근, 음극선관(Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 평판 표시장치들이 개발되고 있다. 이러한 평판 표시장치는 액정 표시장치(Liquid Crystal Display : 이하 "LCD"라 한다), 전계 방출 표시장치 (Field Emission Display : FED), 플라즈마 디스플레이 패널(Plasma Display Panel : 이하 "PDP"라 한다) 및 전계발광소자(Electroluminescence Device) 등이 있다.
- <22> 이들 중에 PDP는 구조와 제조공정이 단순하기 때문에 경박단소하면서도 대화면화에 가장 유리한 표시장치로 주목받고 있지만 발광효율과 휙도가 낮고 소비전력이 큰 단점이 있다. 스위칭 소자로 박막 트랜지스터(Thin Film Transistor : 이하 "TFT"라 한다)가 적용된 액티브 매트릭스 LCD는 반도체공정을 이용하기 때문에 대화면화에 어려움이 있지만 노트북 컴퓨터의 표시소자로 주로 이용되면서 수요가 늘고 있다. 이에 비하여, 전계발광소자는 발광층의 재료에 따라 무기 전계발광소자와 유기발광다이오드소자로 대별되며 스스로 발광하는 자발광소자로서 응답속도가 빠르고 발광효율, 휙도 및 시야각이 큰 장점이 있다.
- <23> 유기발광다이오드소자는 도 1과 같이 유리기판 상에 투명도전성물질로 이루어진 애노드전극을 포함하고, 그 위에 순차적으로 적층된 유기 화합물층 및 도전성 금속으로 된 캐소드전극을 포함한다.
- <24> 유기 화합물층은 정공주입층(Hole Injection layer), 정공수송층(Hole transport layer, HTL), 발광층 (Emission layer, EML), 전자수송층(Electron transport layer, ETL) 및 전자주입층(Electron Injection layer)을 포함한다.
- <25> 애노드전극과 캐소드전극에 구동전압이 인가되면 정공주입층 내의 정공과 전자주입층 내의 전자는 각각 발광층 쪽으로 진행하여 발광층을 여기시키고, 그 결과 발광층이 가시광을 발산하게 한다. 이렇게 발광층으로부터 발생되는 가시광으로 화상 또는 영상을 표시하게 된다.
- <26> 이와 같은 유기발광다이오드소자는 패씨브 매트릭스(passive matrix) 방식 또는, 스위칭소자로써 TFT를 이용하는 액티브 매트릭스(active matrix) 방식의 표시소자로 응용되고 있다. 패씨브 매트릭스 방식은 애노드전극과 캐소드전극을 직교하여 그 전극들에 인가되는 전류에 따라 발광셀을 선택하는데 비하여, 액티브 매트릭스 방식은 능동소자인 TFT를 선택적으로 턴-온시켜 발광셀을 선택하고 스토리지 커퍼시터(Storage Capacitor)에 유지되는 전압으로 발광셀의 발광을 유지한다.
- <27> 도 2는 종래의 액티브 매트릭스 방식의 유기발광다이오드 표시소자를 도시한 도면이고, 도 3은 도 2에 도시된 하나의 화소를 등가적으로 나타내는 회로도이다.
- <28> 도 2 및 도 3을 참조하면, 종래의 유기발광다이오드 표시소자는 게이트 라인들(GL)과 데이터 라인들(DL)의 교차부마다 배열된 화소들(22)을 포함하는 유기발광다이오드 표시패널(16)과, 게이트 라인들(GL)을 구동하기 위한 게이트 구동회로(18)와, 데이터 라인들(DL)을 구동하기 위한 데이터 구동회로(20)와, 게이트 구동회로(18) 및 데이터 구동회로(20)를 제어하기 위한 타이밍 콘트롤러(24)를 구비한다.
- <29> 타이밍 콘트롤러(24)는 데이터 구동회로(20) 및 게이트 구동회로(18)를 제어한다. 이를 위하여, 타이밍 콘트롤러(24)는 각종 제어신호들을 데이터 구동회로(20) 및 게이트 구동회로(18)로 공급한다. 그리고, 타이밍 콘트롤러(24)는 데이터를 재정렬하여 데이터 구동회로(20)로 공급한다.
- <30> 게이트 구동회로(18)는 타이밍 콘트롤러(24)로부터의 제어신호에 응답하여 게이트 라인들(GL)에 순차적으로 게이트신호를 공급한다. 여기서, 게이트신호는 1수평기간(1H)의 폭을 갖도록 공급된다.
- <31> 데이터 구동회로(20)는 타이밍 콘트롤러(24)의 제어에 의하여 비디오신호를 데이터 라인들(DL)로 공급한다. 이 때, 데이터 구동회로(20)는 게이트신호가 공급되는 1수평기간(1H)동안 1수평라인분의 비디오신호를 데이터 라인들(DL)로 공급한다.
- <32> 화소들(22)은 데이터 라인들(DL)로 공급되는 비디오신호(즉, 전류신호)에 대응되는 빛을 발광함으로써 비디오신호에 대응하는 화상을 표시한다. 이를 위하여, 화소들(22) 각각은 도 3과 같이 데이터 라인(DL)과 게이트 라인들(GL) 각각으로부터 공급되는 구동신호에 따라 유기발광다이오드소자(OLED)를 구동시키기 위한 유기발광다이오드소자 구동회로(30)와, 유기발광다이오드소자 구동회로(30)와 기저전압원(GND) 사이에 접속되는 유기발광다이

오드소자(OLED)를 구비한다.

- <33> 유기발광다이오드소자 구동회로(30)는 고전위 구동전압원(VDD)과 유기발광다이오드소자(OLED) 사이에 접속된 제1 구동 박막트랜지스터(Thin Film Transistor : 이하 "TFT"라 함)(T1)와, 게이트 라인(GL)과 데이터 라인(DL) 사이에 접속된 제1 스위칭 TFT(T3)와, 제1 스위칭 TFT(T3)와 고전위 구동전압원(VDD) 사이에 접속되어 제1 구동 TFT(T1)와 전류미러 회로를 형성하는 제2 구동 TFT(T2)와, 게이트라인(GL)과 제2 구동 TFT(T2) 사이에 접속되는 제2 스위칭 TFT(T4)와, 제1 및 제2 구동 TFT(T1, T2) 사이의 노드와 고전위 구동전압원(VDD) 사이에 접속된 스토리지 캐패시터(Cst)를 구비한다. 여기서, TFT들은 P 타입 전자 금속 산화막 반도체 전계 효과 트랜지스터(MOSFET, Metal-Oxide Semiconductor Field Effect Transistor)이다.
- <34> 제1 구동 TFT(T1)의 게이트단자는 제2 구동 TFT(T2)의 게이트단자에 접속되고, 소오스단자는 고전위 구동전압원(VDD)에 접속된다. 그리고, 제1 구동 TFT(T1)의 드레인단자는 유기발광다이오드소자(OLED)에 접속된다. 제2 구동 TFT(T2)의 소오스단자는 고전위 구동전압원(VDD)에 접속되고, 드레인단자는 제1 스위칭 TFT(T3)의 드레인 단자와 제2 스위칭 TFT(T4)의 소오스단자에 접속된다. 제1 스위칭 TFT(T3)의 소오스단자는 데이터 라인(DL)에 접속되고, 게이트단자는 게이트 라인(GL)에 접속된다. 제2 스위칭 TFT(T4)의 드레인단자는 제1 및 제2 구동 TFT(T1, T2)의 게이트단자 및 스토리지 캐패시터(Cst)에 접속된다. 그리고, 제2 스위칭 TFT(T4)의 게이트단자는 게이트 라인(GL)에 접속된다.
- <35> 여기서, 제1 및 제2 구동 TFT(T1, T2)는 전류미러를 형성하도록 접속된다. 따라서, 제1 및 제2 구동 TFT(T1, T2)가 동일한 채널폭을 갖는다고 가정하면 제1 및 제2 구동 TFT(T1, T2)에 흐르는 전류양은 동일하게 설정된다.
- <36> 이와 같은 유기발광다이오드소자 구동회로(30)의 동작과정을 설명하면, 먼저 수평라인을 이루는 게이트 라인(GL)으로부터 게이트신호가 공급된다. 게이트신호가 공급되면 제1 및 제2 스위칭 TFT(T3, T4)가 턴-온된다. 제1 및 제2 스위칭 TFT(T3, T4)가 턴-온되면 데이터 라인(DL)으로부터의 비디오신호가 제1 및 제2 스위칭 TFT(T3, T4)를 경유하여 제1 및 제2 구동 TFT(T1, T2)의 게이트단자로 공급된다. 이때, 비디오신호를 공급받은 제1 및 제2 구동 TFT(T1, T2)가 턴-온된다.
- <37> 여기서, 제1 구동 TFT(T1)는 자신의 게이트단자에 공급되는 비디오신호에 따라 자신의 소오스단자(즉, VDD)로부터 드레인단자로 흐르는 전류를 조절하여 유기발광다이오드소자(OLED)로 공급함으로써 유기발광다이오드소자(OLED)에서 비디오신호에 대응되는 밝기의 빛이 발광되도록 제어한다.
- <38> 이와 동시에 제2 구동 TFT(T2)는 고전위 구동전압원(VDD)으로부터 공급되는 전류(id)를 제1 스위칭 TFT(T3)를 경유하여 데이터 라인(DL)으로 공급한다. 여기서, 제1 및 제2 구동 TFT(T1, T2)가 전류미러 회로를 형성하기 때문에 제1 및 제2 구동 TFT(T1, T2)에는 동일한 전류가 흐르게 된다. 한편, 스토리지 캐패시터(Cst)는 제2 구동 TFT(T2)로 흐르는 전류(id)량에 대응되도록 고전위 구동전압원(VDD)으로부터의 전압을 저장한다. 그리고, 스토리지 캐패시터(Cst)는 게이트신호가 오프로 전환되어 제1 및 제2 스위칭 TFT(T3, T4)가 턴-오프될 때 자신에게 저장된 전압을 이용하여 제1 구동 TFT(T1)를 턴-온시킴으로써 유기발광다이오드소자(OLED)로 비디오신호에 대응되는 전류가 공급되도록 한다.
- <39> 그런데, 이와 같이 전류 구동방식에 따라 구동되는 종래 유기발광다이오드 표시소자에서는 저계조 구동시, 즉 낮은 데이터 전류에 의해 구동될 때 데이터 라인에 존재하는 기생용량의 영향에 의해 데이터 라인에 대한 충전 특성이 나빠져 충전 시간이 매우 길어지는 문제가 있다.
- <40> 이를 해결하기 위해, 종래 유기발광다이오드 표시소자는 유기발광다이오드소자 구동회로(30)에서 데이터 전류(Id)를 데이터 전압(Vp)으로 변환하는 함수 f1과, 데이터 전압(Vp)을 유기발광다이오드(OLED)소자 전류(Iel)로 변환하는 함수 f2는 선형적으로 비례한다는 가정에 의해 T2/T1의 비례상수로 전류 스케일링(Scaling)이 가능하도록 구현된다. 그러나, 종래 유기발광다이오드 표시소자에서 T2, T1 사이의 비례관계가 TFT 불균일 또는 TFT 열화에 의하여 화소간에 차이가 발생하면 화질이 저하되는 문제점이 있다.
- <41> 아울러 종래 유기발광다이오드 표시소자는 계조에 관계없이 동일한 배율로 업스케일링 함으로써, 상대적으로 높은 비율로 업스케일링되어야 할 저계조에서는 충분한 데이터라인 충전을 위한 최소치의 전류에도 미달되는 경우가 발생될 수 있는 반면, 상대적으로 낮은 비율로 업스케일링 되어야 할 고계조에서는 이로 인해 구동 TFT의 바이어스 스트레스가 증가하는 문제점이 있다.

### 발명이 이루고자 하는 기술적 과제

- <42> 따라서, 본 발명의 목적은 데이터라인 충전시간을 단축하여 화질 균일도를 개선하고 잔상 문제를 해결하여 표시

품질을 높일 수 있도록 한 유기발광다이오드 표시소자를 제공하는 데 있다.

- <43> 본 발명의 다른 목적은 계조에 따라 서로 다른 배율의 업 스케일링 전류를 데이터라인에 공급하여 저계조 구동 시에는 데이터 충전시간을 더욱 빠르게 하고, 고계조 구동시에는 구동 TFT의 바이어스 스트레스 부담을 경감시키도록 한 유기발광다이오드 표시소자를 제공하는 데 있다.

### 발명의 구성 및 작용

- <44> 상기 목적을 달성하기 위하여, 본 발명의 실시예에 따른 유기발광다이오드 표시소자는 데이터라인; 상기 데이터라인과 교차하는 제1 및 제2 게이트라인; 상기 데이터라인과 교차하는 에미션 라인; 애노드전극과 캐소드전극을 가지며 전류에 의해 발광되는 유기발광다이오드소자; 상기 애노드전극에 고전위 구동전압(VDD)을 공급하기 위한 고전위 구동전압원; 상기 제1 게이트라인으로부터의 제1 스캔펄스에 응답하여 제1 노드와 상기 유기발광다이오드소자의 캐소드전극을 접속시키기 위한 제1 스위치소자; 상기 제2 게이트라인으로부터의 제2 스캔펄스에 응답하여 제2 노드와 상기 데이터라인을 접속시키기 위한 제2 스위치소자; 상기 에미션라인으로부터의 에미션펄스에 응답하여 상기 제2 노드와 기저전압원을 접속시키기 위한 제3 스위치소자; 상기 제1 노드의 전압에 따라 상기 유기발광다이오드소자의 캐소드전극과 상기 제1 노드 사이에 흐르는 전류를 조절하는 구동소자; 상기 제2 게이트라인과 상기 제1 노드 사이에 접속된 제1 커패시터; 및 상기 제1 노드와 상기 제2 노드 사이에 접속된 제2 커패시터를 구비한다.

- <45> 상기 제1 스위치소자는 상기 제1 게이트라인에 접속된 게이트전극, 상기 제1 노드에 접속된 소스전극 및 상기 유기발광다이오드소자의 캐소드전극에 접속된 드레인전극을 포함하고; 상기 제2 스위치소자는 상기 제2 게이트라인에 접속된 게이트전극, 상기 데이터라인에 접속된 소스전극 및 상기 제2 노드에 접속된 드레인전극을 포함하고; 상기 제3 스위치소자는 상기 에미션라인에 접속된 게이트전극, 상기 기저전압원에 접속된 소스전극 및 상기 제2 노드에 접속된 드레인전극을 포함하며; 상기 구동소자는 상기 제1 노드에 접속된 게이트전극, 상기 제2 노드에 접속된 소스전극 및 상기 유기발광다이오드소자의 캐소드전극에 접속된 드레인전극을 포함한다.

- <46> 제1 기간 동안 상기 제1 및 제2 스캔펄스는 활성화 논리전압으로 발생된 후, 제2 기간 동안 상기 제1 및 제2 스캔펄스는 상기 활성화 논리전압으로 유지되며; 상기 제1 및 제2 기간 동안 상기 에미션펄스는 비활성화 논리전압으로 유지된다.

- <47> 상기 제1 기간 동안 상기 데이터라인에 상기 고전위 구동전압과 상기 유기발광다이오드소자의 문턱전압의 차전압으로 결정되는 프리차지전압이 공급되고; 상기 제1 기간 동안 상기 제2 스위치소자의 턴-온에 의해 상기 제1 노드에 상기 프리차지전압이 충전된다.

- <48> 상기 제2 기간 동안 상기 데이터라인에는 수학식 1과 같이 정의되는 업 스케일링 전류 ( $I_{data}$ )가 공급되고; 상기 제2 기간 동안 상기 제2 스위치소자의 턴-온에 의해 상기 제2 노드에 상기 업 스케일링 전류가 충전되는 것을 특징으로 하는 유기발광다이오드 표시소자.

- <49> 상기 제2 기간에 이어서, 상기 제1 및 제2 스캔펄스는 제3 기간 동안 비활성화 논리전압으로 변한 후, 제4 기간 동안 상기 비활성화 논리전압을 유지하고; 상기 제3 기간 동안 상기 에미션펄스는 비활성화 논리전압으로 유지된 후, 상기 제4 기간 동안 활성화전압으로 변한다.

- <50> 상기 제3 기간 동안, 상기 제1 및 제2 스위치소자는 상기 스캔펄스들의 비활성화전압에 응답하여 턴-오프되고; 상기 구동소자의 게이트-소스간 전압( $Vgs$ )은 수학식 2의  $\Delta Vgs$ 만큼 변화되고, 상기 유기발광다이오드소자에 흐르는 전류( $I_{OLED}$ )는 수학식 2와 같이 변화된다.

- <51> 상기 제4 기간 동안 상기 제3 스위치소자는 상기 에미션펄스의 활성화전압에 응답하여 턴-온되어 상기 구동소자와 상기 기저전압원 사이의 전류패스를 도통시킨다.

- <52> 상기 제2 기간 동안 상기 데이터라인에 공급되는 업 스케일링 전류 ( $I_{data}$ )는 상기 제4 기간 동안 상기 유기발광다이오드소자에 흐르는 전류( $I_{OLED}$ )의 정수 배수 이상의 큰 전류로 발생되고; 상기 정수 배수는 디지털 비디오 데이터의 계조가 소정의 기준 계조 이상인 고계조 범위에서보다 상기 기준 계조 미만의 저계조 범위에서 더 크다.

- <53> 또한, 본 발명의 실시예에 따라 고전위 구동전압과 기저전압원 사이에 유기발광다이오드소자와 구동소자가 접속되고 상기 구동소자의 소스전극이 제1 노드에 접속되며 상기 구동소자의 게이트전극이 제2 노드에 접속된 유기발광다이오드소자의 구동방법은, 제1 기간 동안 제1 게이트라인의 전압에 응답하는 제1 스위치를 턴-온시켜 상

기 유기발광다이오드소자의 캐소드전극과 상기 제2 노드 사이의 전류패스를 도통시키고 제2 게이트라인의 전압에 응답하는 제2 스위치소자를 턴-온시켜 데이터라인과 상기 제1 노드 사이의 전류패스를 도통시키며 에미션라인의 전압에 응답하는 제3 스위치소자를 턴-오프시켜 상기 구동소자와 기저압원 사이의 전류패스를 차단하고, 상기 데이터라인에 상기 고전위 구동전압과 상기 유기발광다이오드소자의 문턱전압의 차전압으로 결정되는 프리차지전압을 데이터라인에 공급하는 단계; 상기 제1 기간에 이어서, 제2 기간 동안 상기 제1 및 제2 스위치의 온상태를 유지시키고 상기 제3 스위치의 오프상태를 유지시키며, 비디오 데이터에 상응하는 데이터전류보다 큰 소정의 업 스케일링 전류를 상기 데이터라인에 공급하는 단계; 상기 제2 기간에 이어서, 제3 기간 동안 상기 제1 및 제2 스위치를 턴-오프시키고 상기 제3 스위치의 오프상태를 유지시켜 상기 제1 및 제2 노드에 접속된 커페시터, 및 상기 제2 게이트라인과 상기 제2 노드 사이에 접속된 커페시터들의 분압전압을 발생시키고 상기 커페시터들의 분압전압을 이용하여 상기 소정의 업 스케일링 전류를 상기 비디오 데이터에 상응하는 크기로 다운 스케일링하는 단계; 및 상기 제3 기간에 이어서, 제4 기간 동안 상기 제1 및 제2 스위치의 오프 상태를 유지시키고 상기 제3 스위치소자를 턴-온시켜 상기 다운 스케일링 된 전류에 의해 상기 유기발광다이오드소자를 발광시키는 단계를 포함한다.

- <54> 상기 목적 외에 본 발명의 다른 목적 및 특징들은 첨부도면을 참조한 실시 예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.
- <55> 이하, 도 4 내지 도 11을 참조하여 본 발명의 바람직한 실시예들에 대하여 설명하기로 한다.
- <56> 도 4는 본 발명의 실시예에 따른 유기발광다이오드 표시소자를 나타내는 블럭도이고, 도 5는 도 4의 수직으로 k(k는 1에서 n사이의 양의 정수)번째 화소들에 인가되는 신호필스들과 데이터전류를 보여 주는 도면이다.
- <57> 도 4 및 도 5를 참조하면, 본 발명의 실시예에 따른 유기발광다이오드 표시소자는  $m \times n$  개의 화소들(122)이 형성되는 표시패널(116)과, 데이터라인들(DL1 내지 DLm)에 프리차지 전압과 업 스케일링 전류를 공급하기 위한 데이터 구동회로(120)와, 데이터라인들(DL1 내지 DLm)과 교차하는 제1 및 제2 게이트라인들(GL11 내지 GL1n, GL21 내지 GL2n)과 에미션 라인들(EL1 내지 ELn)에 3개의 스캔필스쌍을 순차적으로 공급하기 위한 게이트 구동회로(118)와, 상기 구동회로들(120, 118)을 제어하기 위한 타이밍 콘트롤러(124)를 구비한다.
- <58> 표시패널(116)에서, 각각 n 개의 제1,2 게이트라인들(GL11 내지 GL1n, GL21 내지 GL2n) 및 에미션 라인들(EL1 내지 ELn)과, m 개의 데이터라인들(DL1 내지 DLm)의 교차로 정의된 화소 영역들에 화소들(122)이 형성된다. 이러한 표시패널(116)에는 고전위 구동전압(VDD)을 각각의 화소들(122)에 공급하기 위한 신호배선들이 형성된다. 또한, 도시하지는 않았지만, 표시패널(116)에는 기저 전압(GND)을 각각의 화소들(122)에 공급하기 위한 신호배선들이 형성된다.
- <59> 데이터 구동회로(120)는 타이밍 콘트롤러(124)로부터의 디지털 비디오 데이터(RGB)를 아날로그 감마보상전압으로 변환한다. 데이터 구동회로(120)는 타이밍 콘트롤러(124)로부터의 제어신호(DDC)에 응답하여 각 화소(122)의 유기발광다이오드소자(OLED)가 발광되기 전에 할당된 소정의 프리차지(Preccharg) 기간(PP) 동안 프리차지 전압(Vpc)을 데이터라인들(DL1 내지 DLm)에 공급한다. 데이터 구동회로(120)는 타이밍 콘트롤러(124)로부터의 제어신호(DDC)에 응답하여 각 화소(122)의 유기발광다이오드소자(OLED)가 발광되기 전에 할당된 소정의 업 스케일링(Up-Scaling) 기간(UP) 동안 변환된 아날로그 감마보상전압에 상응하여 원래 인가되어야 할 전류보다 더 큰 업 스케일링 전류(Idata)를 데이터라인들(DL1 내지 DLm)에 공급한다.
- <60> 게이트 구동회로(118)는 타이밍 콘트롤러(124)로부터의 제어신호(GDC)에 응답하여 도 5와 같은 제1 스캔필스(S11 내지 S1n)를 제1 게이트라인들(GL11 내지 GL1n)에 순차적으로 공급함과 동시에, 제2 스캔필스(S21 내지 S2n)를 제2 게이트라인들(GL21 내지 GL2n)에 순차적으로 공급한다. 또한, 게이트 구동회로(118)는 타이밍 콘트롤러(124)로부터의 제어신호(GDC)에 응답하여 도 5와 같은 에미션필스(E1 내지 En)를 에미션라인들(EL1 내지 ELn)에 순차적으로 공급한다.
- <61> 타이밍 콘트롤러(124)는 디지털 비디오 데이터(RGB)를 데이터 구동회로(120)에 공급하고 수직/수평 동기신호와 클럭신호 등을 이용하여 게이트 구동회로(118)와 데이터 구동회로(120)의 동작 타이밍을 제어하기 위한 제어신호(DDC, GDC)를 발생한다.
- <62> 도 5의 PP는 프리차지기간, UP는 업 스케일링기간, DP는 다운 스케일링기간, EP는 발광기간을 의미한다. 이에 대해서는 도 7 내지 도 10을 참조하여 상세히 설명하기로 한다.
- <63> 한편, 표시패널(116)에는 고전위 구동전압(VDD)을 공급하기 위한 정전압원과 기저 전압(GND)을 공급하기 위한

정전압원이 접속된다.

<64> 화소들(122) 각각은 도 6과 같이 유기발광다이오드소자(OLED), 4 개의 TFT, 및 2 개의 커패시터를 포함한다.

<65> 도 6은 본 발명에 따른 유기발광다이오드 표시소자에서 화소들(122)을 나타내는 회로도이다.

<66> 도 6을 참조하면, 화소들(122) 각각은 데이터 라인(DL1 내지 DLm)과 신호 라인들(GL1n, GL21 내지 GL2n, EL1 내지 ELn) 각각으로부터 공급되는 구동신호에 따라 유기발광다이오드소자(OLED)를 구동시키기 위한 유기발광다이오드소자 구동회로(130)와, 유기발광다이오드소자 구동회로(130)와 고전위 구동전압원(VDD) 사이에 접속되는 유기발광다이오드소자(OLED)를 구비한다. 이하에서는 설명의 편의상 제1 데이터라인(DL1)과 제1 신호라인(GL11, GL21, EL1)의 교차영역에 형성되는 화소(122)를 예로 들어 설명하기로 한다.

<67> 유기발광다이오드소자 구동회로(130)는 제1 게이트라인(GL11)으로부터의 제1 스캔펄스(S11)에 응답하여 제1 노드(n1)와 유기발광다이오드소자(OLED)의 캐소드전극을 접속시키기 위한 제1 TFT(M1)와, 제2 게이트라인(GL21)으로부터의 제2 스캔펄스(S21)에 응답하여 제2 노드(n2)와 데이터라인(DL1)을 접속시키기 위한 제2 TFT(M2)와, 에미션라인(EL1)으로부터의 에미션펄스(E1)에 응답하여 제2 노드(n2)와 기저전압원(GND)을 접속시키기 위한 제3 TFT(M3)와, 제1 노드(n1)의 전압에 따라 유기발광다이오드소자(OLED)의 캐소드전극과 제1 노드(n1) 사이에 흐르는 전류를 조절하는 제4 TFT(M4)와, 제2 게이트라인(GL21)과 제1 노드(n1) 사이에 접속된 제1 커패시터(C1)와, 제1 노드(n1)와 제2 노드(n2) 사이에 접속된 제2 커패시터(C2)를 구비한다. 여기서, TFT들은 N 타입 전자 금속 산화막 반도체 전계 효과 트랜지스터(MOSFET, Metal-Oxide Semiconductor Field Effect Transistor)이다.

<68> 제1 TFT(M1)는 제1 게이트라인(GL11)으로부터 공급되는 제1 스캔펄스(S11)에 의해 프리차지기간(PP) 및 업 스케일링기간(UP) 동안 턴 온되어 유기발광다이오드소자(OLED)의 캐소드전극과 제1 노드(n1) 사이의 전류패스를 형성하는 반면, 다운 스케일링기간(DP) 및 빛방출기간(EP) 동안에는 턴 오프되어 유기발광다이오드소자(OLED)의 캐소드전극과 제1 노드(n1) 사이의 전류패스를 차단한다. 이 제1 TFT(M1)의 게이트전극은 제1 게이트라인(GL11)에 접속되고, 소스전극은 제1 노드(n1)에 접속된다. 그리고 제1 TFT(M1)의 드레인전극은 유기발광다이오드소자(OLED)의 캐소드전극에 접속된다.

<69> 제2 TFT(M2)는 제2 게이트라인(GL21)으로부터 공급되는 제2 스캔펄스(S21)에 의해 프리차지기간(PP) 및 업 스케일링기간(UP) 동안 턴-온되어 데이터라인(DL1)과 제2 노드(n2) 사이의 전류패스를 형성하는 반면, 다운 스케일링기간(DP) 및 빛방출기간(EP) 동안에는 턴 오프되어 데이터라인(DL1)과 제2 노드(n2) 사이의 전류패스를 차단한다. 여기서, 제2 스캔펄스(S21)는 제1 스캔펄스(S11)와 동일한 드티비를 갖되 일정한 위상차를 가지고 늦게 발생된다. 이 제2 TFT(M2)의 게이트전극은 제2 게이트라인(GL21)에 접속되고, 소스전극은 데이터라인(DL1)에 접속된다. 그리고 제2 TFT(M2)의 드레인전극은 제2 노드(n2)에 접속된다.

<70> 제3 TFT(M3)는 에미션라인(EL1)으로부터 공급되는 에미션펄스(E1)에 의해 프리차지기간(PP), 업 스케일링기간(UP) 및 다운 스케일링기간(DP) 동안 턴 오프되어 제2 노드(n2)와 기저전압원(GND) 사이의 전류 패스를 차단하는 반면, 빛방출기간(EP) 동안에는 턴 온되어 제2 노드(n2)와 기저전압원(GND) 사이의 전류 패스를 형성한다. 이 제3 TFT(M3)의 게이트전극은 에미션라인(EL1)에 접속되고, 소스전극은 기저전압원(GND)에 접속된다. 그리고 제3 TFT(M3)의 드레인전극은 제2 노드(n2)에 접속된다.

<71> 제4 TFT(M4)는 구동 TFT로써 제1 노드(n1)의 전압에 따라 유기발광다이오드소자(OLED)의 캐소드전극과 제1 노드(n1) 사이에 흐르는 전류를 조절한다. 이 제4 TFT(M4)의 게이트전극은 제1 노드(n1)에 접속되고, 소스전극은 제2 노드(n2)에 접속된다. 그리고 제4 TFT(M4)의 드레인전극은 제1 TFT(M1)의 드레인전극은 유기발광다이오드소자(OLED)의 캐소드전극에 접속된다.

<72> 제1 커패시터(C1)는 다운 스케일링기간(DP) 동안 제4 TFT(M4)의 게이트전압을 감소되도록 함으로써 유기발광다이오드소자(OLED)에 흐르는 전류가 감소되도록 한다. 이 제1 커패시터(C1)는 제2 게이트라인(GL21)과 제1 노드(n1) 사이에 접속된다.

<73> 제2 커패시터(C2)는 스토리지 커패시터(Cst)로써 빛방출구간(EP)에서 제4 TFT(M4)의 게이트 전압을 일정하게 유지시켜 유기발광다이오드소자(OLED)에 흐르는 전류가 일정하게 유지되도록 한다. 이 제2 커패시터(C2)는 제1 노드(n1)와 제2 노드(n2) 사이에 접속된다.

<74> 유기발광다이오드소자(OLED)는 도 1과 같은 구조를 가지며, 빛방출기간(EP) 동안 도 11의 점선과 같이 제3 TFT(M3)와 제4 TFT(M6)를 경유하여 흐르는 전류( $I_{LED}$ )에 의해 발광한다.

- <75> 이러한 화소들(122)의 동작을 도 7 내지 도 11을 참조하여 단계적으로 설명하면 다음과 같다.
- <76> 도 7은 프리차지기간(PP) 동안의 화소(122)의 등가회로도이고, 도 8은 데이터 구동회로내의 Vpc 공급수단과 Idata 공급수단을 나타내는 도면이다.
- <77> 도 7 및 도 8을 참조하면, 프리차지기간(PP) 동안, 제1 스캔펄스(S11)는 하이논리전압을 유지하여 제1 TFT(M1)를 턴 온시키고, 제2 스캔펄스(S21)는 제1 스캔펄스(S11)에 뒤이어 발생된 후 하이논리전압을 유지하여 제2 TFT(M2)를 턴 온시키며, 에미션펄스(E1)는 로우논리전압을 유지하여 제3 TFT(M3)를 턴 오프시킨다. 이에 따라 유기발광다이오드소자(OLED)의 캐소드전극과 제1 노드(n1)는 전기적으로 쇼트되며, 제2 노드(n2)와 기저 전압원(GND) 사이의 전류패스는 차단된다. 이 상태에서 데이터라인(DL1)에 고전위 구동전압(VDD)과 유기발광다이오드소자(OLED)의 문턱전압의 차전압으로 결정되는 프리차지전압(Vpc)이 공급된다. 데이터라인(DL1)에 공급된 프리차지전압(Vpc)은 제1 노드(n1)과 제2 노드(n2) 사이에 접속된 제2 커패시터(C2)에 저장된다. 이러한 프리차지전압(Vpc)은 고전위 구동전압(VDD)과 유사한 높은 전압으로서 저계조에서 데이터라인(DL1)의 충전시간을 단축시키는 역할을 한다. 이를 위해, 데이터 구동회로(120)는 도 8에 도시된 바와 같이 타이밍 콘트롤러(124)의 제어신호(DDC)에 응답하여 Vpc 공급부(152)를 데이터라인(DL1)에 접속시켜 프리차지전압(Vpc)이 데이터라인(DL1)에 공급되게 한다.
- <78> 도 9는 업 스케일링기간(UP) 동안의 화소(122)의 등가회로도이다.
- <79> 도 9를 참조하면, 업 스케일링기간(UP) 동안, 제1 스캔펄스(S11) 및 제2 스캔펄스(S21)는 하이논리전압을 유지하여 제1 TFT(M1) 및 제2 TFT(M2)를 턴 온 상태로 유지시키며, 에미션펄스(E1)는 로우논리전압을 유지하여 제3 TFT(M3)를 턴 오프상태로 유지시킨다. 이에 따라 유기발광다이오드소자(OLED)의 캐소드전극과 제1 노드(n1)는 전기적으로 쇼트 상태가 계속되며, 제2 노드(n2)와 기저 전압원(GND) 사이의 전류패스는 차단된 상태로 유지된다. 또한, 제2 커패시터(C2)에는 프리차지전압(Vpc)이 충전되어 있으므로 제1 노드(n1)의 전위는 Vpc로 유지된다. 이 상태에서 데이터라인(DL1)에는 수학식 1의 (1)과 같이 정의되는 업 스케일링 전류 ( $I_{data}$ )가 공급된다.

## 수학식 1

$$I_{data} = I_{OLED} = k_{DR} (Vgs - Vth)^2 \quad \dots \dots \dots (1)$$

$$Vgs = \sqrt{\frac{I_{data}}{k_{DR}}} + Vth \quad \dots \dots \dots (2)$$

- <80>
- <81> 여기서,  $I_{OLED}$ 는 유기발광다이오드소자(OLED)의 전류,  $Vgs$ 는 제4 TFT(M4)의 게이트전극과 소스전극 사이에 인가되는 전압,  $Vth$ 는 제4 TFT(M4)의 문턱전압,  $k_{DR}$ 은 제4 TFT(M4)의 이동도와 기생용량에 의해 결정되는 상수를 각각 나타낸다.
- <82> 유기발광다이오드소자(OLED)의 캐소드전극과 제1 노드(n1)는 전기적으로 쇼트 상태이므로 이들 각각과 등전위인 제4 TFT(M4)의 게이트와 드레인도 쇼트상태이다. 이 상태에서 업 스케일링 전류 ( $I_{data}$ )가 강제로 인가되면 제4 TFT(M4)는 포화영역에서 동작하고 전류 수식은  $Vgs$ 에 의해서만 결정되므로 수학식 1과 같은 관계식이 성립한다. 이러한 업 스케일링 전류 ( $I_{data}$ )는 빛방출기간(EP) 동안 유기발광다이오드소자에 흐르는 전류( $I_{OLED}$ )의 정수 배수 이상의 큰 전류로 발생된다. 특히, 업 스케일링 전류 ( $I_{data}$ )는 디지털 비디오 데이터의 계조가 소정의 기준 계조 이상인 고계조 범위에서보다 기준 계조 미만의 저계조 범위에서 더 큰 배수로 발생된다. 여기서, 기준 계조란 OLED 패널에 따라 다른 값으로 설정될 수 있는데, 예를 들어 피크 화이트(Peak White) 계조값의 대략 40 % 될 때의 계조값으로 설정될 수 있다. 이와 같이 데이터라인(DL1)에 공급된 업 스케일링 전류 ( $I_{data}$ )는 원래 데이터라인(DL1)에 인가되어야 할 데이터전류보다 더 큰 전류로서, 이에 의해 수학식 1의 (2)에 따라  $Vgs$ 가 셋팅되어 제2 커패시터(C2)에 임시 저장된다. 결과적으로 업 스케일링 전류 ( $I_{data}$ )는 데이터라인(DL1)에 존재하는 기생용량의 영향을 줄여 데이터라인(DL1)의 충전시간을 더욱 단축시키는 역할을 한다.

<83> 데이터 구동회로(120)는 도 8에 도시된 바와 같이 타이밍 콘트롤러(124)의 제어신호(DDC)에 응답하여  $I_{data}$  공급부(154)를 데이터라인(DL1)에 접속시켜 업 스케일링 전류 ( $I_{data}$ )가 데이터라인(DL1)에 공급되게 한다.  $I_{data}$  공급부(154)는 계조범위에 따라 다른 크기의 업 스케일링 전류 ( $I_{data}$ )를 발생한다. 종래에는 저계조 구동시 데이터라인의 충전시간을 단축하기 위해 원래 유기발광다이오드소자(OLED)에 인가되어야 할 전류(예를 들어 20 nA)보다 큰 정수배(예를 들어 5배)로 데이터 전류(100nA)가 공급되었다면, 고계조 구동시에도 인가되어야 할 전류(예를 들어 1 $\mu$ A)보다 큰 동일한 정수배(5배)의 데이터 전류(5 $\mu$ A)가 공급되도록 하는 방식을 취했다. 이렇게 저계조 및 고계조에서 선형적으로 비례하여 데이터전류를 업스케일링 하면, 상대적으로 높은 비율로 업스케일링되어야 할 저계조에서는 충분한 데이터라인 충전을 위한 최소치의 전류에도 미달되는 경우가 발생될 수 있는 반면, 상대적으로 낮은 비율로 업스케일링 되어야 할 고계조에서는 이로 인해 구동 TFT의 바이어스 스트레스가 증가하는 문제가 발생했다. 그러나, 본 발명에서는 상술한 바와 같이, 상대적으로 높은 비율로 업스케일링되어야 할 저계조에서는 좀더 높은 정수배(예를 들어 50배)로 데이터 전류(1 $\mu$ A)를 공급하고, 상대적으로 낮은 비율로 업스케일링되어야 할 고계조에서는 좀더 낮은 정수배(예를 들어 2배)로 데이터 전류(2 $\mu$ A)를 공급하는 방식을 취한다. 이에 의해 본 발명에서는 저계조 구동시 데이터 충전시간을 더욱 빠르게 할 수 있으며, 고계조 구동시 구동 TFT의 바이어스 스트레스 부담을 경감시킬 수 있다.

<84> 도 10은 다운 스케일링기간(DP) 동안의 화소(122)의 등가회로도이다.

<85> 도 10을 참조하면, 다운 스케일링기간(DP) 동안, 제1 스캔펄스(S11)는 로우논리전압을 유지하여 제1 TFT(M1)를 턴 오프시키고, 에미션펄스(E1)는 로우논리전압인 상태를 유지하여 제3 TFT(M3)를 턴 오프 상태로 유지시킨다. 이에 따라 유기발광다이오드소자(OLED)의 캐소드전극과 제1 노드(n1) 사이의 전기적인 쇼트 상태가 해제되며, 제2 노드(n2)와 기저 전압원(GND) 사이의 전류패스는 차단된 상태로 유지되게 된다. 또한, 제2 스캔펄스(S21)는 제1 스캔펄스(S11)에 뒤이어 발생되는 로우논리전압을 유지하여 제2 TFT(M2)를 턴 오프시킨다. 이와 같이, 제2 스캔펄스(S21)가 하이논리전압(VGH)에서 로우논리전압(VGL)으로 변하면 제1 및 제2 커패시터(C1, C2)의 커패시티브-커플링(Capacitive-Coupling) 현상에 의해 제2 커패시터(C2) 양단 전압인  $V_{gs}$  값이 수학식 2의 (1)과 같이  $\Delta V_{gs}$  만큼 감소한다. 제4 TFT(M4)의  $V_{gs}$  전압이  $\Delta V_{gs}$  만큼 감소하므로 결과적으로 유기발광다이오드소자(OLED)의 전류( $I_{OLED}$ )는 비선형적으로 다운스케일링 되어 수학식 1의 (3)과 같이 된다. 수학식 2의 (2)는 업 스케일링 전류를 정의한다.

## 수학식 2

$$\Delta V_{gs} = \frac{C1}{C1+C2} (\Delta V_{gate2} - \Delta V_s) \quad \text{---(1)}$$

$$I_{data} = k_{DR} (V_{gs} - V_{th})^2 \quad \text{---(2)}$$

$$I_{OLED} = k_{DR} (V_{gs} - \Delta V_{gs} - V_{th})^2 \quad \text{---(3)}$$

<86> 여기서,  $I_{OLED}$ 는 유기발광다이오드소자(OLED)의 전류,  $k_{DR}$ 은 제4 TFT(M4)의 이동도와 기생용량에 의해 결정되는 상수,  $V_{gs}$ 는 제4 TFT(M4)의 게이트전극과 소스전극 사이에 인가되는 전압,  $\Delta V_{gs}$ 는  $V_{gs}$ 의 변화량,  $V_{th}$ 는 제4 TFT(M4)의 문턱전압,  $I_{data}$ 는 업 스케일링 전류,  $C1$ 은 제1 커패시터의 정전용량,  $C2$ 는 제2 커패시터의 정전용량,  $\Delta V_{gate2}$ 는 제2 스캔펄스(S21)의 논리전압의 변화량,  $\Delta V_s$ 는 제4 TFT(M4)의 소스전압의 변화량을 나타낸다.

<88> 수학식 1 및 2에서 보는 바와 같이, 본 발명의 화소 회로는 계조에 따라 비선형적으로 다운 스케일링되도록 한다. 즉,  $\Delta V_{gs}$ 는 수학식 2의 (1)에 의해 일정한 값을 가지나,  $I_{OLED}$ 는 수학식 2의 (3)에 의해  $(V_{gs} - \Delta V_{gs} - V_{th})^2$ 에 비례하므로 계조에 따라 비선형적으로 다운 스케일링되게 된다.

<89> 도 11은 빛방출기간(EP) 동안의 화소(122)의 등가회로도이다.

<90> 도 11을 참조하면, 빛방출기간(EP) 동안, 제1 스캔펄스(S11) 및 제2 스캔펄스(S21)는 로우논리전압을 유지하여 제1 TFT(M1) 및 제2 TFT(M2)를 턴 온 상태로 유지시키며, 에미션펄스(E1)는 하이논리전압을 유지하여 제3

TFT(M3)를 턴 온 시킨다. 이에 따라 제2 노드(n2)와 기저 전압원(GND) 사이의 전류패스가 형성되어 수학식 2의 (3)식과 같은 다운 스케일링된 전류( $I_{LED}$ )가 유기발광다이오드소자(OLED)를 통해 흐르게 된다.

### 발명의 효과

- <91> 상술한 바와 같이, 본 발명에 따른 유기발광다이오드 표시소자 및 그 구동방법은 데이터라인 충전을 위해 프리차지전압을 공급하고, 비디오 데이터의 계조에 상응하여 원래 인가되어야 할 전류보다 더 큰 업스케일링 전류로 데이터라인을 충전한 후 실제 발광시에는 다시 다운 스케일링함으로써 데이터라인 충전시간을 단축하여 화질 균일도 개선 등 표시품질을 높일 수 있다.
- <92> 특히, 본 발명에 따른 유기발광다이오드 표시소자 및 그 구동방법은 계조에 따라 비선형적으로 업 스케일링 전류를 데이터라인에 충전하고, 실제 발광을 위해 이를 다시 계조에 따라 비선형적으로 다운 스케일링함으로써, 저계조 구동시에는 데이터 충전시간을 더욱 빠르게 할 수 있고 고계조 구동시에는 구동 TFT의 바이어스 스트레스 부담을 경감시킬 수 있다.
- <93> 또한, 본 발명에 따른 유기발광다이오드 표시소자 및 그 구동방법은 업 스케일링시 구동 TFT를 직접 이용함으로써 전류 보상 효과가 매우 정확하여 신뢰성을 향상시킬 수 있다.
- <94> 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사항을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

### 도면의 간단한 설명

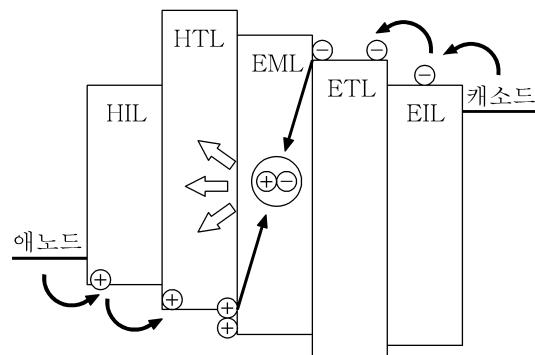
- <1> 도 1은 통상의 유기발광다이오드소자의 구조를 개략적으로 나타내는 도면.
- <2> 도 2는 종래의 액티브 맥트릭스 방식의 유기발광다이오드 표시소자를 도시한 도면.
- <3> 도 3은 도 2에 도시된 하나의 화소를 등가적으로 나타내는 회로도.
- <4> 도 4는 본 발명의 실시예에 따른 유기발광다이오드 표시소자를 나타내는 블럭도.
- <5> 도 5는 도 4의 수직으로 k(k는 1에서 n사이의 양의 정수)번째 화소들에 인가되는 신호필스들과 데이터전류를 보여 주는 도면.
- <6> 도 6은 본 발명에 따른 유기발광다이오드 표시소자에서 화소들(122)을 나타내는 회로도.
- <7> 도 7은 프리차지기간(PP) 동안의 화소(122)의 등가 회로도.
- <8> 도 8은 데이터 구동회로내의 Vpc 공급수단과 Idata 공급수단을 나타내는 도면.
- <9> 도 9는 업 스케일링기간(UP) 동안의 화소(122)의 등가 회로도.
- <10> 도 10은 다운 스케일링기간(DP) 동안의 화소(122)의 등가 회로도.
- <11> 도 11은 빛방출기간(EP) 동안의 화소(122)의 등가 회로도.

#### < 도면의 주요 부분에 대한 부호의 설명 >

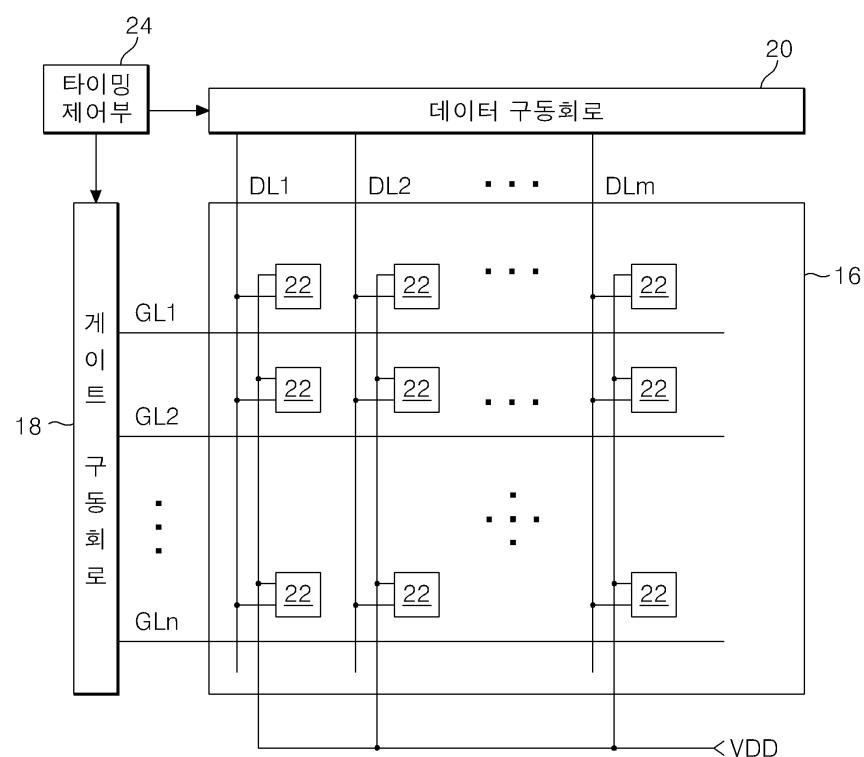
- |      |                 |                    |
|------|-----------------|--------------------|
| <13> | 116 : 표시패널      | 118 : 게이트 구동회로     |
| <14> | 120 : 데이터 구동회로  | 122 : 화소           |
| <15> | 124 : 타이밍 콘트롤러  | 152 : Vpc 공급부      |
| <16> | 154 : Idata 공급부 | M1 내지 M4 : 박막트랜지스터 |
| <17> | C1,C2 : 커패시터    | PP : 프리차지기간        |
| <18> | UP : 업 스케일링기간   | DP : 다운 스케일링기간     |
| <19> | EP : 빛방출기간      |                    |

## 도면

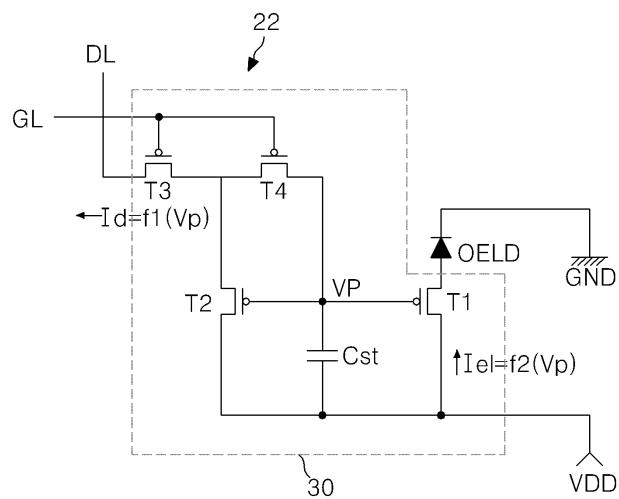
## 도면1



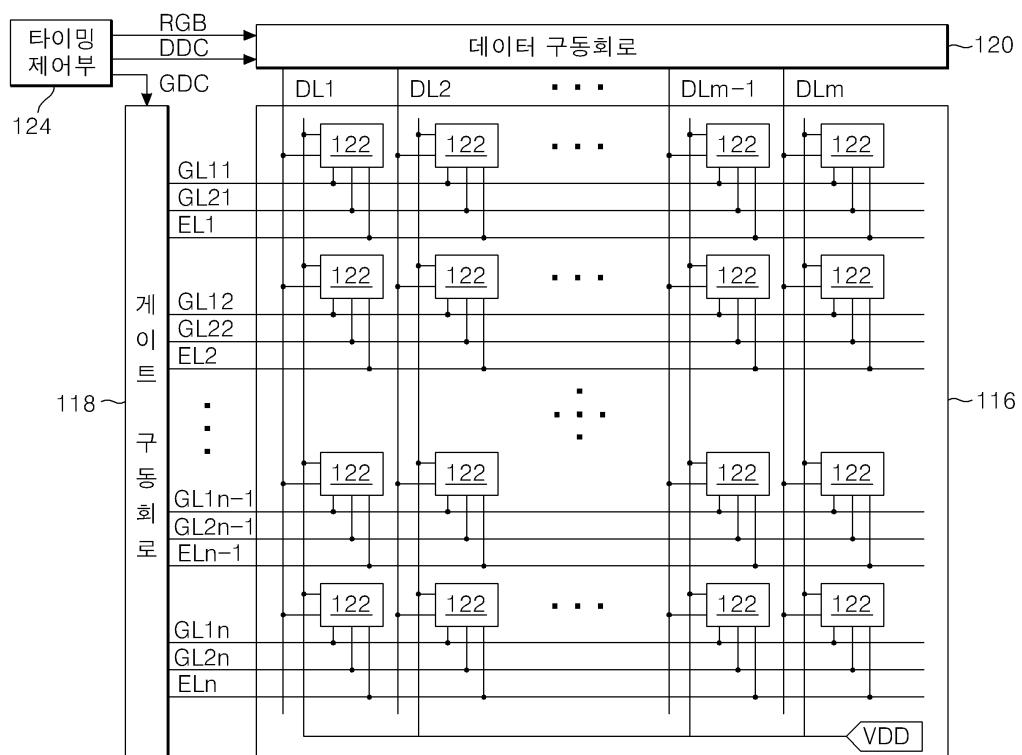
## 도면2



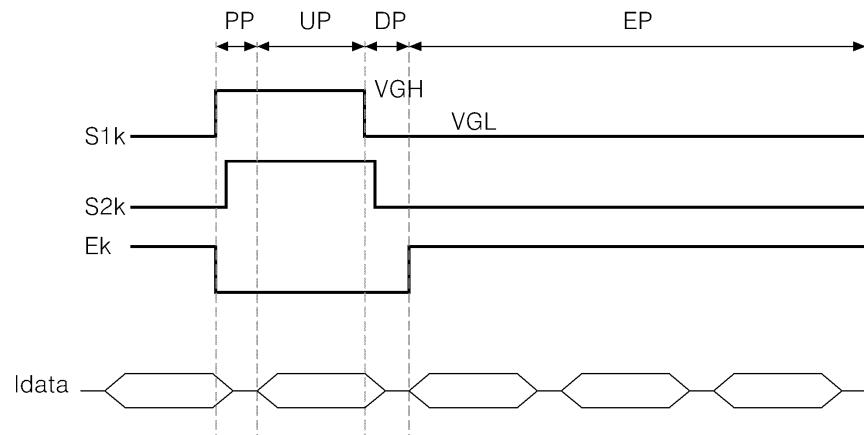
## 도면3



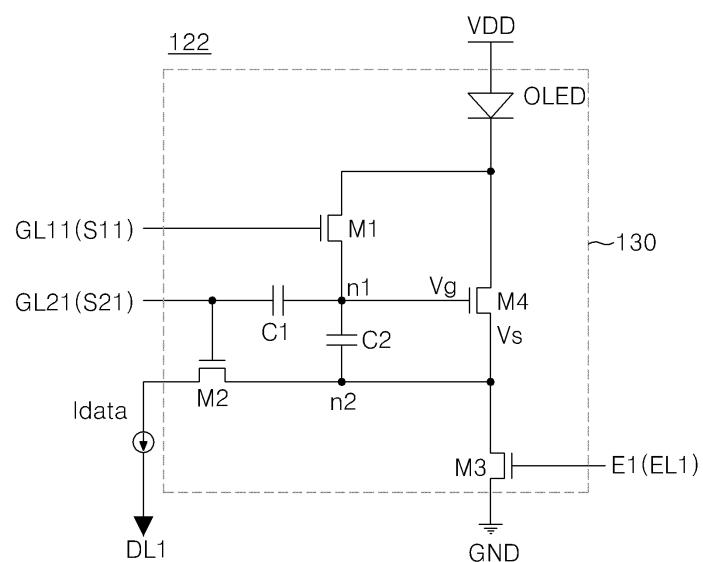
## 도면4

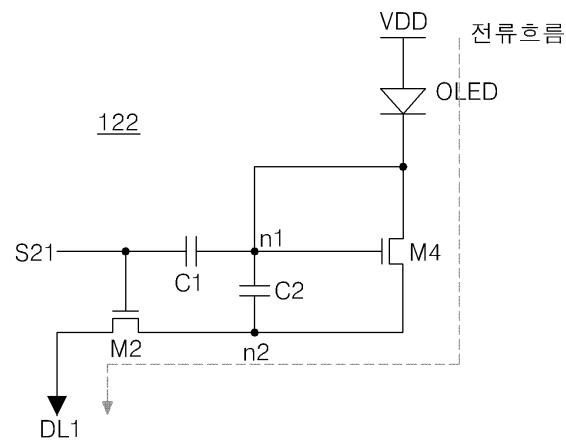
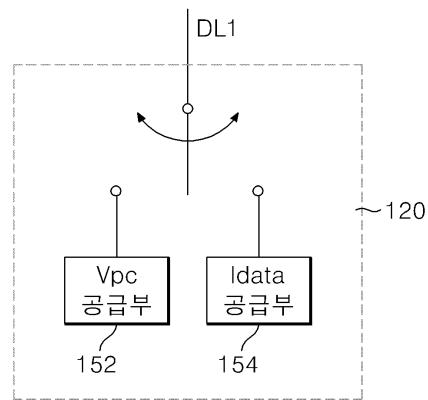
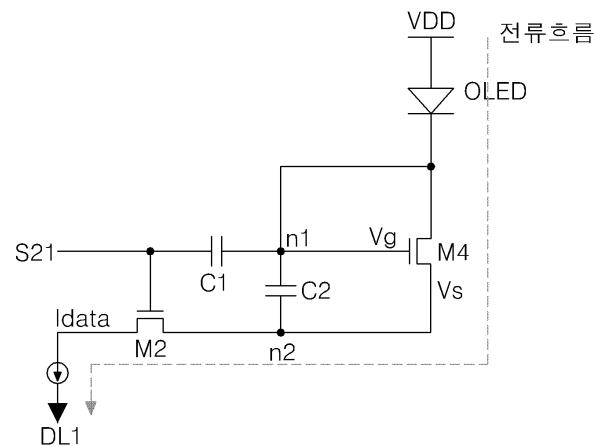


## 도면5

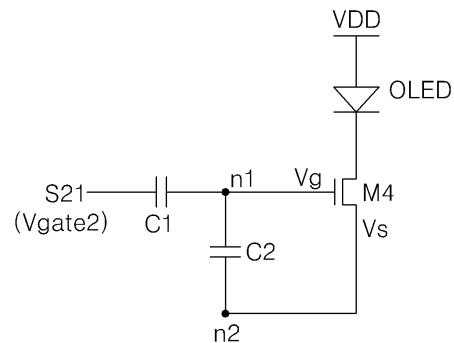


## 도면6

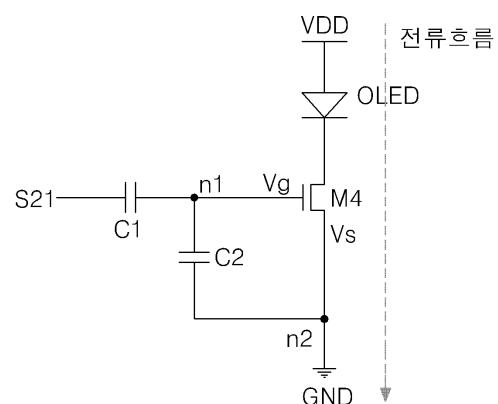


**도면7****도면8****도면9**

도면10



도면11



专利名称(译)	有机发光二极管显示元件及其驱动方法		
公开(公告)号	<a href="#">KR1020080002011A</a>	公开(公告)日	2008-01-04
申请号	KR1020060060543	申请日	2006-06-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	YOO JUHN SUK 유준석		
发明人	유준석		
IPC分类号	G09G3/30 G09G3/20 G09G3/32		
CPC分类号	G09G3/3233 G09G3/3283 G09G2300/0819 G09G2300/0852 G09G2300/0861 G09G2310/0248 G09G2310/0251		
其他公开文献	KR101202040B1		
外部链接	<a href="#">Espacenet</a>		

### 摘要(译)

用途：提供OLED（有机发光二极管）显示装置及其驱动方法，通过减少数据线的充电时间来改善图像的均匀性。组成：第一和第二栅极线，以及发射线与数据线交叉。具有阳极和阴极电极的OLED（有机发光二极管）元件被电流照射。驱动电压源（130）将高电压电平驱动电压提供给阳极电极。第一开关元件（M1）响应于来自第一栅极线的第一扫描脉冲而连接OLED元件的第一节点和阴极。第二开关元件（M2）响应于来自第二栅极线的第二扫描脉冲而连接第二节点和数据线。第三开关元件（M3）响应于来自发射线的发射脉冲连接第二节点和基极电压源。驱动元件（M4）根据第一节点的电压调节在OLED元件的阴极和第一节点之间流动的电流。第一电容器（C1）连接在第二栅极线和第一节点之间。第二个电容器（C2）连接在第一和第二节点之间。©KIPO 2008

