

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) . Int. Cl.⁸*H05B 33/00 (2006.01)**H01L 29/786 (2006.01)*

(11) 공개번호

10-2006-0002399

(43) 공개일자

2006년01월09일

(21) 출원번호 10-2004-0051426

(22) 출원일자 2004년07월02일

(71) 출원인 삼성전자주식회사
경기도 수원시 영통구 매탄동 416(72) 발명자 정진구
경기도 수원시 팔달구 영통동 벽적골9단지아파트 905동 1601호
이동원
경기도 성남시 분당구 정자동 한솔마을청구아파트 110동 302호
최범락
서울특별시 강남구 대치1동 삼성아파트 112동 508호

(74) 대리인 유미특허법인

심사청구 : 없음**(54) 박막 트랜지스터 표시판****요약**

유기 발광 표시 장치용 박막 트랜지스터 표시판은, 다수의 화소가 배치되어 있는 발광 표시부를 포함하는 기판, 다수의 화소에 공통으로 연결되어 공통 전압을 전달하며 발광 표시부 밖에 공통 전압을 전달받기 위한 접촉부를 가지며 접촉부는 다른 부분과 다른 단층 구조를 가지는 캐소드 전극, 캐소드 전극에 공통 전압을 전달하며 접촉부를 통하여 캐소드 전극과 전기적으로 연결되어 있는 공통 신호선을 포함한다. 이때, 캐소드 전극은 LiF 또는 Ba 또는 Ca로 이루어지며 접촉부를 가지지 않는 제1 캐소드부와 알루미늄으로 이루어져 있으며 접촉부를 가진 공통 신호선과 연결되어 있는 제2 캐소드부를 포함한다.

내용도

도 5

색인어

캐소드, 알루미늄, Ba, Ca, 접촉저항, 용융

명세서**도면의 간단한 설명**

도 1은 일반적인 유기 발광 표시 장치에서 유기 발광 다이오드의 구성을 개략적으로 도시한 도면이고,

도 2는 본 박막 트랜지스터를 이용한 능동 구동 방식의 일반적인 유기 발광 표시 장치의 구조를 개략적으로 보여주는 도면이고,

도 3은 도 2의 유기 발광 표시 장치에서 $n \times m$ 개의 화소 중 하나의 단위 화소를 대표적으로 보여주는 회로도이고,

도 4는 본 발명의 한 실시예에 따른 박막 트랜지스터 표시판에서 캐소드 전극의 구조 및 이와 연결되는 공통 신호선을 도시한 배치도이고,

도 5는 도 4의 박막 트랜지스터 표시판에서 V-V' 선을 따라 잘라 도시한 단면도이고,

도 6은 본 발명의 한 실시예에 따른 유기 발광 표시 장치의 박막 트랜지스터 표시판 구조를 도시한 배치도이고,

도 7 및 도 8은 도 6의 박막 트랜지스터 표시판을 VII-VII' 선 및 VIII-VIII' 선을 따라 잘라 도시한 단면도이고,

도 9, 도 11, 도 13, 도 15, 도 17, 도 19, 도 21, 도 23 및 도 25는 도 4 내지 도 8의 박막 트랜지스터 표시판의 제조 방법에서 중간 단계를 도시한 배치도이고,

도 10a 및 도 10b는 도 9에서 Xa-Xa' 선 및 Xb-Xb' 선을 따라 잘라 도시한 단면도이고,

도 10c는 도 9의 제조 단계에서 박막 트랜지스터 표시판에서 공통 신호선과 캐소드 전극이 연결되는 부분을 도시한 단면도이고,

도 12a 및 도 12b는 도 11에서 XIIa-XIIa' 선 및 XIIb-XIIb' 선을 따라 잘라 도시한 단면도이고,

도 12c는 도 10의 다음 단계를 도시한 단면도이고,

도 14a 및 도 14b는 도 13에서 XIVa-XIVa' 선 및 XIVb-XIVb' 선을 따라 잘라 도시한 단면도이고,

도 14c는 도 12c의 다음 단계를 도시한 단면도이고,

도 16a 및 도 16b는 도 15에서 XVIa-XVIa' 선 및 XVIb-XVIb' 선을 따라 잘라 도시한 단면도이고,

도 16c는 도 14c의 다음 단계를 도시한 단면도이고,

도 18a 및 도 18b는 도 17에서 XVIIIa-XVIIIa' 선 및 XVIIIb-XVIIIb' 선을 따라 잘라 도시한 단면도이고,

도 18c는 도 16c의 다음 단계를 도시한 단면도이고,

도 20a 및 도 20b는 도 19에서 XXa-XXa' 선 및 XXb-XXb' 선을 따라 잘라 도시한 단면도이고,

도 20c는 도 18c의 다음 단계를 도시한 단면도이고,

도 22a 및 도 22b는 도 21에서 XXIIa-XXIIa' 선 및 XXIIb-XXIIb' 선을 따라 잘라 도시한 단면도이고,

도 22c는 도 20c의 다음 단계를 도시한 단면도이고,

도 24a 및 도 24b는 도 23에서 XXIVa-XXIVa' 선 및 XXIVb-XXIVb' 선을 따라 잘라 도시한 단면도이고,

도 24c는 도 22c의 다음 단계를 도시한 단면도이고,

도 26a 및 도 26b는 도 25에서 XXVIa-XXVIa' 선 및 XXVIb-XXVIb' 선을 따라 잘라 도시한 단면도이고,

도 26c는 도 24c의 다음 단계를 도시한 단면도이고,

도 27a 및 도 27b는 도 25에서 XXVIa-XXVIa' 선 및 XXVIb-XXVIb' 선을 따라 잘라 도시한 단면도로서, 도 26a 및 도 26b의 다음 단계를 도시한 것이고,

도 27c는 도 26c의 다음 단계를 도시한 단면도이다.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

이 발명은 박막 트랜지스터 표시판 및 그의 제조 방법에 관한 것으로 더욱 상세하게는 유기 발광 표시 장치의 한 기판으로 사용하는 박막 트랜지스터 표시판 및 그의 제조 방법에 관한 것이다.

일반적으로 유기 발광(organic electro-luminescence) 표시 장치는 형광성 유기 물질을 전기적으로 여기 발광시켜 화상을 표시하는 표시 장치로서, 정공 주입 전극(애노드)과 전자주입 전극(캐소드)과 이들 사이에 형성되어 있는 유기 발광층을 포함하고, 유기 발광층에 전하를 주입하면, 전자와 정공이 쌍을 이룬 후 소멸하면서 빛을 내는 자기발광형 표시 장치이다.

이러한 유기 발광 표시 장치는 각각의 화소가 다이오드 특성을 가져서 유기 발광 다이오드(OLED)로도 불리며, 도 1에 나타낸 바와 같이 애노드(ITO), 유기 박막, 캐소드 전극층(Metal)의 구조를 가지고 있다. 유기 박막은 전자와 정공의 균형을 좋게 하여 발광 효율을 향상시키기 위해 발광층(emitting layer, EML), 전자 수송층(electron transport layer, ETL) 및 정공 수송층(hole transport layer, HTL)을 포함한 다층 구조로 이루어지고, 또한 별도의 전자 주입층(electron injecting layer, EIL)과 정공 주입층(hole injecting layer, HIL)을 포함하고 있다. 이러한 유기 발광 표시 장치의 유기 발광 셀인 화소들은 $n \times m$ 개의 매트릭스 형태로 배열되어 유기 EL 표시 패널을 형성하며, 유기 발광 셀을 구동하는 방법으로 단순 매트릭스 방식과 박막 트랜지스터를 이용한 능동 매트릭스 방식으로 분류된다.

단순 매트릭스(passive matrix) 방식이 애노드 라인과 캐소드 라인을 서로 교차하도록 배치하여 특정 화소에 대응하는 라인을 선택 구동하는 반면, 능동 매트릭스(active matrix) 방식은 각 유기 발광 셀에 배치된 애노드 전극에 구동 박막 트랜지스터와 콘덴서를 접속하여 콘덴서 용량에 의해 전압을 유지하도록 하는 구동 방식이다. 이때, 유기 발광 셀에 발광을 위한 전류를 공급하는 구동 박막 트랜지스터의 전류량은 스위칭 트랜지스터를 통해 인가되는 데이터 전압에 의해 제어되며, 스위칭 트랜지스터의 게이트와 소스는 각각 서로 교차하여 배치되어 있는 게이트 신호선(또는 스캔 라인)과 데이터 신호선에 연결된다. 따라서 게이트 신호선을 통하여 전달된 신호에 의해 스위칭 트랜지스터가 온(on)되면, 데이터 라인을 통해 데이터 전압이 구동 박막 트랜지스터의 게이트 전압으로 인가되고, 이를 통하여 구동 박막 트랜지스터를 통하여 유기 발광 셀에 전류가 흘러 발광이 이루어진다. 이때, 캐소드 전극은 화상이 표시되는 표시 영역 전체에 전면적으로 배치되며, 각각의 화소에 공통적으로 연결되어 공통 전압이 전달한다.

이러한 유기 발광 표시 장치는 화상을 표시하는 방향에 따라 전면 방출(Top Emission) 방식과 후면 방출(Bottom Emission) 방식으로 구분되는데, 전면 방출 방식은 캐소드 전극을 ITO 또는 IZO 등과 같은 투명한 전극 물질로 형성하고 애노드 전극은 불투명한 도전 물질로 형성하며, 배면 방출 방식에서는 이와 반대로 전극을 배치한다. 또한 필요에 따라서는 애노드 전극을 위쪽으로 배치하면서도 전면 발광 방식을 채택할 수도 있다

그러나, 이러한 유기 발광 표시 장치에서는 캐소드 전극에 공통 전압이 전달되는 경로에서는 산화가 쉽게 발생하여 공통 신호가 왜곡되는 문제점이 발생하며, 이로 인하여 휙도가 감소하거나 각각의 화소가 균일성을 확보하지 못하여 표시 특성이 저하된다.

발명이 이루고자 하는 기술적 과제

본 발명이 이루고자 하는 기술적 과제는 공통 신호의 왜곡을 최소화하여 표시 특성을 확보할 수 있는 유기 발광 표시 장치의 박막 트랜지스터 표시판 및 그 제조 방법을 제공하는 것이다.

발명의 구성 및 작용

이러한 과제를 해결하기 위하여 본 발명에 따른 실시예에서는 공통 전압을 캐소드 전극에 전달하는 공통 전압 신호선에 연결되는 캐소드 전극의 접촉부는 다른 부분과 다른 적층 구조로 형성한다. 이때, 접촉부에는 쉽게 산화되지 않는 도전막만을 남기어 공통 신호선에 연결한다.

본 발명의 한 실시예에 따른 유기 발광 표시 장치용 박막 트랜지스터 표시판은, 다수의 화소가 배치되어 있는 발광 표시부를 포함하는 기판, 다수의 화소에 공통으로 연결되어 공통 전압을 전달하며 발광 표시부 밖에 공통 전압을 전달받기 위한 접촉부를 가지며 접촉부는 다른 부분과 다른 단층 구조를 가지는 캐소드 전극, 캐소드 전극에 공통 전압을 전달하며 접촉부를 통하여 캐소드 전극과 전기적으로 연결되어 있는 공통 신호선을 포함한다.

이때, 캐소드 전극은 접촉부를 제외한 발광 표시부에 대응하는 부분은 적어도 2층의 다층 구조로 이루어진 것이 바람직하며, 발광 표시부에 전면적으로 형성되어 있으며 접촉부를 포함하는 제1 캐소드부와 접촉부를 가지지 않는 제2 캐소드부를 포함할 수 있다.

제1 캐소드부는 알루미늄 또는 알루미늄 합금을 포함하는 것이 바람직하고, 공통 신호선은 투명한 도전 물질로 이루어진 도전막을 포함할 수 있으며, 이때, 제1 캐소드부는 도전막과 직접 연결되어 있는 것이 바람직하다.

제2 캐소드부는 절연 물질 또는 도전 물질로 이루어질 수 있다.

이때, 화소는 데이터 신호를 전달하는 데이터선 및 선택 신호를 전달하는 주사선에 전기적으로 연결되어 있으며, 데이터선 및 주사선과 연결되어 있는 스위칭 박막 트랜지스터, 소스는 전원 전압에 연결되고, 게이트는 스위칭 박막 트랜지스터의 드레인에 연결되어 있는 구동 박막 트랜지스터, 구동 박막 트랜지스터의 게이트와 소스 사이에는 형성되어 있는 커패시터, 캐소드는 접촉부를 통하여 공통 신호선에 연결되어 있으며, 애노드는 구동 박막 트랜지스터의 드레인에 연결되어 있는 유기 발광 다이오드를 포함한다.

이때, 공통 신호선은 주사선 또는 데이터선과 동일한 층으로 이루어진 제1 도전막과 애노드와 동일한 층으로 이루어진 제2 도전막을 포함할 수 있다.

첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.

도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.

우선, 도면을 참조하여 본 발명의 한 실시예에 따른 능동 구동 방식의 유기 발광 표시 장치의 구조를 개략적으로 설명하기로 한다.

도 2는 박막 트랜지스터를 이용한 능동 구동 방식의 일반적인 유기 발광 표시 장치의 구조를 개략적으로 보여주는 도면이고, 도 3은 도 2의 유기 발광 표시 장치에서 $n \times m$ 개의 화소 중 하나의 단위 화소를 대표적으로 보여주는 회로도이다.

도 2에 도시된 바와 같이, 유기 발광 표시 장치는 유기 발광 표시부(P), 주사 구동부 및 데이터 구동부를 포함한다.

주사 구동부는 행 방향으로 뻗어 있는 복수의 주사선(S1-Sn)에 각각 선택 신호를 순차적으로 인가하며, 데이터 구동부는 열 방향으로 뻗어 있는 복수의 데이터선(D1-Dm)에 화상 신호에 대응되는 데이터 전압을 인가한다.

이때, 주사 구동부 및/또는 데이터 구동부는 표시부(P)에 전기적으로 연결하기 위해 표시부(P)에 접착되어 전기적으로 연결되어 있는 테이프 캐리어 패키지(tape carrier package, TCP)에 칩 등의 형태로 장착될 수 있다. 또는 표시부(P)에 접착되어 전기적으로 연결되어 있는 가요성 인쇄 회로(flexible printed circuit, FPC) 또는 필름(film) 등에 칩 등의 형태로 장착될 수도 있다. 이와는 달리 주사 구동부 및/또는 데이터 구동부는 표시판의 상부에 직접 장착될 수도 있으며, 또는 유리 기판 위에 주사선, 데이터선 및 박막 트랜지스터와 동일한 층들로 형성되어 있는 구동 회로와 대체될 수도 있다.

표시부(P)는 데이터선(D1-Dm), 주사선(S1-Sn) 및 이들과 전기적으로 연결되어 있는 복수의 화소(PX)를 포함한다. 데이터선(D1-Dm)은 화상 신호를 나타내는 데이터 신호를 화소(PX)로 전달하며, 주사선(S1-Sn)은 선택 신호를 화소(PX)로 전달한다.

도 3에 나타낸 바와 같이, 각각의 화소(PX)는 유기 발광 다이오드(OLED), 2개의 박막 트랜지스터(SM, DM) 및 커패시터(Cst)를 포함한다. 박막 트랜지스터(SM, DM)들은 PMOS형 박막 트랜지스터 또는 NMOS형 박막 트랜지스터로 형성될 수 있다.

이때, 구동 박막 트랜지스터(DM)의 소스는 전원 전압(Vdd)에 연결되고, 게이트와 소스 사이에는 커패시터(Cst)가 연결되어 있다. 유기 발광 다이오드(OLED)의 캐소드는 기준 전압(Vcom, 혹은 공통 전압)에 연결되며 구동 트랜지스터(DM)를 통하여 인가되는 전류에 대응하여 빛을 발광한다. 여기서, 유기 발광 다이오드(OLED)의 캐소드에 연결되는 공통 전압(Vcom)은 전원 전압(Vdd)보다 낮은 레벨의 전압으로서, 그라운드 전압 등이 사용될 수 있다. 커패시터(Cst)는 구동 박막 트랜지스터(DM)의 게이트-소스 전압을 일정 기간 유지한다.

이러한 유기 발광 표시 장치에서, 스위칭 박막 트랜지스터(SM)는 현재 주사선(S_n)으로부터의 선택 신호에 응답하여 턴온되면, 데이터선(Dm)을 통하여 전달되는 데이터 전압을 구동 박막 트랜지스터(DM)의 게이트에 인가된다. 그러면 커패시터(Cst)에 의해 게이트와 소스 사이에 충전된 전압에 대응하여 구동 박막 트랜지스터(DM)에는 전류가 흐르고, 이러한 전류에 대응하여 유기 발광 다이오드(OLED)가 발광한다.

다음은, 본 발명의 실시예에 따른 유기 발광 표시 장치의 한 실시예에 따른 박막 트랜지스터 표시판에 대하여 도면을 참조하여 구체적으로 설명하기로 한다.

도 4는 본 발명의 한 실시예에 따른 박막 트랜지스터 표시판에서 캐소드 전극과 이와 연결되는 공통 신호선을 도시한 배치도이고, 도 5는 도 5의 박막 트랜지스터 표시판에서 V-V' 선을 따라 잘라 도시한 단면도이고, 도 6은 본 발명의 한 실시예에 따른 유기 발광 표시 장치용 박막 트랜지스터 표시판의 구조를 도시한 배치도이고, 도 7 및 도 8은 도 6의 박막 트랜지스터 표시판을 VII-VII' 선 및 VIII-VIII' 선을 따라 잘라 도시한 단면도이고,

본 발명의 한 실시예에 따른 유기 발광 표시 장치의 박막 트랜지스터 표시판(100)은, 도 4에서 보는 바와 같이, 유기 발광 표시부(P, 도 2 참조)를 포함하며, 유기 발광 표시부(P)에는 다수의 화소와 전기적으로 연결되어 있어 각각의 화소에 공통 전압(Vcom, 도 2 참조)을 공통으로 전달하는 캐소드 전극(270)이 형성되어 있다. 이때, 캐소드 전극(270)은 LiF 등과 같은 절연체 또는 Ba 또는 Ca 등과 같은 금속으로 이루어진 제1 캐소드부(271)와 알루미늄 또는 이를 포함하는 합금 등으로 이루어진 제2 캐소드부(272)를 포함한다. 이때, 캐소드 전극(270)은 유기 발광 표시부(P) 밖에 위치하며, 외부로부터 공통 전압을 전달받기 위한 접촉부(B)를 가지는데, 접촉부(B)는 유기 발광 표시부(P)의 캐소드 전극(270)과 다른 단층 구조를 가진다. 즉, 유기 발광 표시부(P)에서 캐소드 전극(270)은 제1 캐소드부(271)와 제2 캐소드부(272)로 이루어져 있는데, 접촉부(B)에서는 제2 캐소드(272)만으로 이루어져 공통 신호선(278)과 연결되어 있다. 여기서, 공통 신호선(278)은 외부로부터 공통 신호를 전달받아 캐소드 전극(270)으로 전달하기 위한 공통 패드(279)를 가지며, 접촉구(188)를 통하여 캐소드 전극(270)과 연결되어 있다. 이하 단층 구조에 대해서는 이후에 화소 구조와 함께 도 5를 참조하여 구체적으로 설명하기로 한다.

한편, 유기 발광 표시부(P) 밖에는 복수의 주사선(S1-Sn, 도 2 참조) 및 복수의 데이터선(D1-Dm, 도 2 참조)에 전달되는 선택 신호 및 화상 신호를 외부로부터 전달받기 위한 다수의 패드(도시하지 않음)가 배치되어 있다. 또한, 유기 발광 표시부(P) 밖에는 주사 구동부 및/또는 데이터 구동부와 표시부(P)에 테이프 캐리어 패키지(tape carrier package, TCP)가 연결될 수 있으며, 주사 구동부 및/또는 데이터 구동부는 가요성 인쇄 회로(flexible printed circuit, FPC) 또는 필름(film) 등의 형태로 장착되거나 표시판(100)의 상부에 직접 장착될 수도 있으며, 주사선, 데이터선 및 박막 트랜지스터와 동일한 층들로 이루어져 형성될 수 있다.

다음은, 박막 트랜지스터 표시판의 화소 구조 및 캐소드 전극의 접촉부(B) 및 이와 연결된 공통 신호선의 단층 구조에 대하여 도 5 내지 도 8을 참조하여 구체적으로 설명하기로 한다.

박막 트랜지스터 표시판(100, 도 4 참조)에는, 절연 기판(110) 위에 산화 규소 또는 질화 규소 등으로 이루어진 차단층(111)이 형성되어 있고, 차단층(111) 위에 제1 및 제2 다결정 규소층(150a, 150b)이 형성되어 있고, 제2 다결정 규소층(150b)에는 축전기용 다결정 규소층(157)이 연결되어 있다. 제1 다결정 규소층(150a)은 제1 트랜지스터부(153a, 154a,

155a)로 이루어져 있으며, 제2 다결정 규소층(150b)은 제2 트랜지스터부(153b, 154b, 155b)를 포함한다. 제1 트랜지스터부(153a, 154a, 155a)의 소스 영역(제1 소스 영역, 153a)과 드레인 영역(제1 드레인 영역, 155a)은 n형 불순물로 도핑되어 있고, 제2 트랜지스터부(153b, 154b, 155b)의 소스 영역(제2 소스 영역, 153b)과 드레인 영역(제2 드레인 영역, 155b)은 p형 불순물로 도핑되어 있다. 이 때, 구동 조건에 따라서는 제1 소스 영역(153a) 및 드레인 영역(155a)이 p형 불순물로 도핑되고 제2 소스 영역(153b) 및 드레인 영역(155b)이 n형 불순물로 도핑될 수도 있다. 여기서, 제1 트랜지스터부(153a, 154a, 155a)는 스위칭 박막 트랜지스터의 반도체이며, 제2 트랜지스터부(153b, 154b, 155b)는 구동 박막 트랜지스터의 반도체이다. 제1 트랜지스터부(153a, 154a, 155a)와 제2 트랜지스터부(153b, 154b, 155b)는 다결정 규소로 이루어져 있지만, 비정질 규소로 이루어질 수 있으며, 이와 같은 실시예에서는 이후에 형성되는 전극과의 접촉 저항을 최소화하기 위해 접촉 저항층(ohmic contact layer)을 포함하는 것이 바람직하다.

다결정 규소층(150a, 150b, 157) 위에는 산화 규소 또는 질화 규소로 이루어진 게이트 절연막(140)이 형성되어 있다. 게이트 절연막(140) 위에는 알루미늄 또는 알루미늄 합금 등과 같이 저저항의 도전 물질로 이루어진 도전막을 포함하는 게이트선(121)과 제1 및 제2 게이트 전극(124a, 124b) 및 유지 전극(133)이 형성되어 있다. 제1 게이트 전극(124a)은 게이트선(121)에 연결되어 가지 모양으로 형성되어 있고 제1 트랜지스터의 채널부(제1 채널부, 154a)와 중첩하고 있으며, 제2 게이트 전극(124b)은 게이트선(121)과는 분리되어 있고 제2 트랜지스터의 채널부(제2 채널부, 154b)와 중첩하고 있다. 유지 전극(133)은 제2 게이트 전극(124b)과 연결되어 있고, 다결정 규소층의 유지 전극부(157)와 중첩되어 있다.

게이트선(121)과 제1 및 제2 게이트 전극(124a, 124b) 및 유지 전극(133)의 위에는 제1 층간 절연막(801)이 형성되어 있고, 제1 층간 절연막(801) 위에는 데이터 신호를 전달하는 데이터선(171), 전원 전압을 공급하는 선형의 전원 전압용 전극(172), 제1 및 제2 소스 전극(173a, 173b) 및 제1 및 제2 드레인 전극(175a, 175b)이 형성되어 있다. 제1 소스 전극(173a)은 데이터선(171)의 일부이며 분지의 형태를 취하고 있으며 제1 층간 절연막(801)과 게이트 절연막(140)을 관통하고 있는 접촉구(181)를 통하여 제1 소스 영역(153a)과 연결되어 있고, 제2 소스 전극(173b)은 전원 전압용 전극(172)의 일부로 분지의 형태를 취하고 있으며 제1 층간 절연막(801)과 게이트 절연막(140)을 관통하고 있는 접촉구(184)를 통하여 제2 소스 영역(153b)과 연결되어 있다. 제1 드레인 전극(175a)은 제1 층간 절연막(801)과 게이트 절연막(140)을 관통하고 있는 접촉구(182, 183)를 통하여 제1 드레인 영역(155a) 및 제2 게이트 전극(124b)과 접촉하여 이들을 서로 전기적으로 연결하고 있다. 제2 드레인 전극(175b)은 제1 층간 절연막(801)과 게이트 절연막(140)을 관통하고 있는 접촉구(186)를 통하여 제2 드레인 영역(155b)과 연결되어 있으며, 데이터선(171)과 동일한 물질로 이루어져 있다.

한편, 도 5에서 보는 바와 같이 화면 표시부(P, 도 4 참조) 밖에는 데이터선(171)과 동일한 층에 공통 신호선(278)의 제1 도전막(278p)이 형성되어 있다. 이때, 제1 도전막(278p)은 게이트선(121)과 동일한 층으로 배치될 수 있다.

데이터선(171), 전원 전압용 전극(172) 및 제1 및 제2 드레인 전극(175a, 175b) 위에는 질화 규소 또는 산화 규소 또는 유기 절연 물질 등으로 이루어진 제2 층간 절연막(802)이 형성되어 있으며, 제2 층간 절연막(802)은 제2 드레인 전극(175b)을 드러내는 접촉구(185)를 가진다.

이때, 제2 층간 절연막(802)은 공통 신호선(278)의 제1 도전막(278p)을 드러내는 접촉구(187)를 가진다. 제1 도전막(278p)이 게이트선(121)과 동일한 층인 다른 실시예에서는 접촉구(187)는 제2 층간 절연막(802)을 관통하여 제1 층간 절연막(801)까지 연장된다.

제2 층간 절연막(802) 상부에는 접촉구(185)를 통하여 제2 드레인 전극(175b)과 연결되어 있으며, 발광 다이오드(OLED, 도 2 참조)의 캐소드 전극(270)과 마주하는 애노드 전극인 화소 전극(190)이 각각의 화소에 형성되어 있다. 화소 전극(190)은 알루미늄 또는 은 합금 등의 반사성이 우수한 물질로 형성하는 것이 바람직하다. 그러나, 필요에 따라서는 화소 전극(190)을 ITO (Indium Tin Oxide) 또는 IZO(Indium zinc Oxide) 등의 투명한 도전 물질로 형성할 수도 있다. 투명한 도전 물질로 이루어진 화소 전극(190)은 표시판의 아래 방향으로 화상을 표시하는 배면 방출(bottom emission) 방식의 유기 발광에 적용한다. 본 실시예와 같이 불투명한 도전 물질로 이루어진 화소 전극(190)은 표시판의 상부 방향으로 화상을 표시하는 전면 방출(top emission) 방식의 유기 발광에 적용한다.

또한, 화소 전극(190)과 동일한 층에는 공통 신호선(278)의 제2 도전막(278q)이 형성되어 있으며, 제2 층간 절연막(802)의 접촉구(187)를 통하여 제1 도전막(278p)과 연결되어 있다. 따라서, 공통 신호선(278)은 게이트선(121) 또는 데이터선(171)과 동일한 층의 제1 도전막(278p)과 화소 전극(190)과 동일한 층의 제2 도전막(278q)을 포함하는데, 공통 패드(279, 도 4 참조) 또한 이와 유사한 단층 구조를 가진다)

제2 층간 절연막(802) 상부에는 유기 절연 물질 및 무기 절연 물질로 이루어져 있으며, 유기 발광 셀을 분리시키기 위한 격벽(803)이 형성되어 있다. 격벽(803)은 화소 전극(190) 가장자리 주변을 둘러싸서 유기 발광층(70)이 채워질 영역을 한정하고 있다.

한편, 격벽(803)에는 공통 신호선(278)의 제2 도전막(278q)을 드러내는 접촉구(188)가 형성되어 있다.

격벽(803)에 둘러싸인 화소 전극(190) 위에는 유기 발광층(70)이 형성되어 있다. 유기 발광층(70)은 적색, 녹색, 청색 중 어느 하나의 빛을 내는 유기 물질로 이루어지며, 적색, 녹색 및 청색 유기 발광층(70)이 순서대로 반복적으로 배치되어 있다.

격벽(803) 위에는 알루미늄 또는 이를 포함하는 알루미늄 합금 등과 같은 저저항 금속의 도전막을 포함하는 캐소드 전극(270, 또는 공통 전극)이 형성되어 있고, 접촉구(188)를 통하여 공통 신호선(278)과 연결되어 있다. 캐소드 전극(270)은 앞에서 설명한 바와 같이 LiF 등과 같은 절연체 또는 Ba 또는 Ca 등과 같은 금속으로 이루어진 제1 캐소드부(271)와 알루미늄(Al), 은(Ag), 또는 이를 포함하는 합금 등으로 이루어진 제2 캐소드부(272)를 포함하고, 외부로부터 공통 전압을 전달받는 접촉부(B, 도 4 참조)를 가진다. 여기서, 접촉구(188)는 캐소드 전극(270)과 공통 신호선(278)을 안정적으로 연결하기 위해 적어도 둘 이상으로 배치하는 것이 바람직하다. 제1 캐소드부(271)는 제2 캐소드부(272)보다 낮은 일함수를 가져 유기 발광층(70)에 전자를 보다 용이하게 공급하는 역할을 하며, 제2 캐소드부(272)는 제1 캐소드부(271)를 보호하고 낮은 저저항을 가지는 도전 물질로 이루어져 신호의 왜곡을 최소화하면서 외부로부터 공급되는 공통 전압을 전달하는 역할을 한다.

이때, Ba 또는 Ca 등과 같은 금속은 작은 열에도 쉽게 녹기 때문에 공통 전압이 전달될 때 접촉부(B)에서 발생하는 열에 의해 쉽게 용융되어 접촉부(B)의 접촉 저항을 증가시키는 요인으로 작용한다. 또한 LiF 등과 같은 절연체 또한 접촉부(B)의 접촉 저항을 증가시키는 요인으로 작용한다. 이러한 문제점을 해결하기 위해 본 발명의 실시예에 따른 박막 트랜지스터 표시판에서는 공통 신호를 전달받는 캐소드 전극(270)의 접촉부(B)에 도 5에서 보는 바와 같이 일함수(work function)가 상대적으로 높고 쉽게 산화되지 않는 알루미늄과 같은 금속만을 포함하는 제2 캐소드부(272)만으로 이루어져 공통 신호선(278)과 연결되어 있다. 따라서, 공통 전압이 전달될 때 접촉부(B)의 접촉 저항을 최소화할 수 있으며, 이를 통하여 공통 전압이 왜곡되는 것을 최소화할 수 있다. 휴도가 감소하는 것을 방지하고 각각의 화소가 균일성을 유지하면서 화상을 표시할 수 있어, 유기 발광 표시 장치의 표시 특성을 안정적으로 확보할 수 있다.

그러면, 이러한 유기 발광 표시 장치용 박막 트랜지스터 표시판을 제조하는 방법을 도 4 내지 도 22b와 앞서의 도 1 내지 3을 참고로 하여 설명한다.

도 9, 도 11, 도 13, 도 15, 도 17, 도 19, 도 21, 도 23 및 도 25는 도 4 내지 도 8의 박막 트랜지스터 표시판의 제조 방법에서 중간 단계를 도시한 배치도이고, 도 10a 및 도 10b는 도 9에서 Xa-Xa' 선 및 Xb-Xb' 선을 따라 잘라 도시한 단면도이고, 도 10c는 도 9의 제조 단계에서 박막 트랜지스터 표시판에서 공통 신호선과 캐소드 전극이 연결되는 부분을 도시한 단면도이고, 도 12a 및 도 12b는 도 11에서 XIIa-XIIa' 선 및 XIIb-XIIb' 선을 따라 잘라 도시한 단면도이고, 도 12c는 도 10의 다음 단계를 도시한 단면도이고, 도 14a 및 도 14b는 도 13에서 XIVa-XIVa' 선 및 IXb-IXb' 선을 따라 잘라 도시한 단면도이고, 도 14c는 도 12c의 다음 단계를 도시한 단면도이고, 도 16a 및 도 16b는 도 15에서 XVIa-XVIa' 선 및 XVIb-XVIb' 선을 따라 잘라 도시한 단면도이고, 도 16c는 도 14c의 다음 단계를 도시한 단면도이고, 도 18a 및 도 18b는 도 17에서 XVIIIa-XVIIIa' 선 및 XVIIIb-XVIIIb' 선을 따라 잘라 도시한 단면도이고, 도 18c는 도 16c의 다음 단계를 도시한 단면도이고, 도 20a 및 도 20b는 도 19에서 XXa-XXa' 선 및 XXb-XXb' 선을 따라 잘라 도시한 단면도이고, 도 20c는 도 18c의 다음 단계를 도시한 단면도이고, 도 22a 및 도 22b는 도 21에서 XXIIa-XXIIa' 선 및 XXIIb-XXIIb' 선을 따라 잘라 도시한 단면도이고, 도 22c는 도 20c의 다음 단계를 도시한 단면도이고, 도 24a 및 도 24b는 도 23에서 XXIVa-XXIVa' 선 및 XXIVb-XXIVb' 선을 따라 잘라 도시한 단면도이고, 도 24c는 도 22c의 다음 단계를 도시한 단면도이고, 도 26a 및 도 26b는 도 25에서 XXVIa-XXVIa' 선 및 XXVIb-XXVIb' 선을 따라 잘라 도시한 단면도이고, 도 26c는 도 24c의 다음 단계를 도시한 단면도이고, 도 27a 및 도 27b는 도 25에서 XXVIa-XXVIa' 선 및 XXVIb-XXVIb' 선을 따라 잘라 도시한 단면도로서, 도 26a 및 도 26b의 다음 단계를 도시한 것이고, 도 27c는 도 26c의 다음 단계를 도시한 단면도이다.

먼저, 도 9 내지 도 10b에서 보는 바와 같이 기판(110)의 상부에 산화 규소 등을 증착하여 차단층(111)을 형성하고, 차단층(111) 위에 비정질 규소층을 증착한다. 비정질 규소층의 증착은 LPCVD(low temperature chemical vapor deposition), PECVD(plasma enhanced chemical vapor deposition) 또는 스퍼터링(sputtering)으로 진행할 수 있다. 이

어서, 비정질 규소층에 레이저빔을 조사하여 다결정 규소로 결정화한 다음, 다결정 규소층을 사진 식각하여 제1 및 제2 트랜지스터부(150a, 150b)와 유지 전극부(157)를 형성한다. 이때, 제1 및 제2 트랜지스터부(150a, 150b)는 결정화하지 않고 비정질 규소로 형성할 수 있다.

다음, 도 11 내지 도 12c에 나타낸 바와 같이, 다결정 규소층(150a, 150b, 157) 위에 게이트 절연막(140)을 증착한다. 이어서, 게이트용 금속층(120)을 증착하고 감광막을 도포하고 노광 및 현상하여 제1 감광막 패턴(PR1)을 형성한다. 제1 감광막 패턴(PR1)을 마스크로 하여 게이트 금속층(120)을 식각함으로써 제2 게이트 전극(124b)과 유지 전극(133)을 형성하고, 노출되어 있는 제2 트랜지스터부(150b) 다결정 규소층에 p형 불순물 이온을 주입하여 채널 영역(154b)을 정의하고 제2 소스 영역(153b)과 제2 드레인 영역(155b)을 형성한다. 이 때, 제2 트랜지스터부(150a)의 다결정 규소층은 제1 감광막 패턴(PR1) 및 게이트 금속층(120)에 덮여 보호된다.

다음, 도 13 내지 도 14c에 나타낸 바와 같이, 제1 감광막 패턴(PR1)을 제거하고, 감광막을 새로 도포하고 노광 및 현상하여 제2 감광막 패턴(PR2)을 형성한다. 제2 감광막 패턴(PR2)을 마스크로 하여 게이트 금속층(120)을 식각함으로써 제1 게이트 전극(124a) 및 게이트선(121)을 형성하고, 노출되어 있는 제1 트랜지스터부(150a) 다결정 규소층에 n형 불순물 이온을 주입하여 채널 영역(154a)을 정의하고 제1 소스 영역(153a)과 제1 드레인 영역(155a)을 형성한다. 이 때, 제2 트랜지스터부(150a) 및 유지 전극부(157)는 제2 감광막 패턴(PR2)에 덮여 보호된다.

다음, 도 15 내지 도 16c에 나타낸 바와 같이, 게이트선(121, 124b), 제2 게이트 전극(124b) 및 유지 전극(133) 위에 제1 층간 절연막(801)을 적층하고 게이트 절연막(140)과 함께 사진 식각하여 제1 소스 영역(153a), 제1 드레인 영역(155a), 제2 소스 영역(153b) 및 제2 드레인 영역(155b)을 각각 노출시키는 접촉구(181, 182, 184, 186)와 제2 게이트 전극(124b)의 일단부를 노출시키는 접촉구(183)를 형성한다.

다음, 도 17 내지 도 18c에 나타낸 바와 같이, 데이터 금속층을 적층하고 사진 식각하여 데이터선(171), 전원 전압용 전극(172) 및 제1 및 제2 드레인 전극(175a, 175b)을 형성한다. 이때, 공통 신호선(278)의 제1 도전막(278p)도 함께 형성한다. 화소 전극(190)을 불투명한 도전 물질로 형성하는 경우에 화소 전극(190)을 함께 형성할 수도 있으며, 본 실시예와 같이 화소 전극(190)을 ITO 또는 IZO 등의 투명한 도전 물질로 형성하는 경우에는 이후에 별개의 사진 식각 공정을 통하여 형성한다.

다음, 도 19 내지 도 20c에서 보는 바와 같이, 제2 층간 절연막(802)을 적층하고, 마스크를 이용한 사진 식각 공정으로 패터닝하여 제2 드레인 전극(175b)을 드러내는 접촉구(185)와 공통 신호선(278)의 제1 도전막(278p)을 드러내는 접촉구(187)를 형성한다.

이어, 도 21 내지 도 22c에서 보는 바와 같이, ITO 또는 IZO 등과 같은 투명한 도전 물질을 적층하고 마스크를 이용한 사진 식각 공정으로 패터닝하여 화소 전극(190)과 공통 신호선(278)의 제2 도전막(278q)을 형성한다.

다음, 도 23 내지 도 24c에 나타낸 바와 같이, 화소 전극(190) 및 제2 도전막(278q)이 형성되어 있는 제2 층간 절연막(802) 위에 유기 절연 물질 또는 무기 절연 물질의 절연막을 패터닝하여 격벽(803)을 형성한다.

이어, 도 25 내지 도 26c에 도시한 바와 같이, 각각의 화소 영역에 위치하는 화소 전극(190)의 상부에 유기 발광층(70)을 형성한다. 이 때, 유기 발광층(70)은 다층 구조로 이루어지는 것이 보통이다. 유기 발광층(70)은 마스킹(masking) 후 증착, 잉크젯 프린팅 등의 방법을 통하여 형성한다.

다음, 도 27a 내지 도 27c에 도시한 바와 같이, 유기 발광층(70) 위에 Ba 또는 Ca 등과 같은 금속 또는 LiF 등과 같은 절연 물질을 적층하여 제1 캐소드부(271)를 형성한다. 이때, 쉐도우 마스크(shadow mask)를 이용하여 공통 신호선(278)에 연결되는 접촉부(B, 도 4 참조)는 가지지 않도록 한다.

이어, 도 4 내지 도 8에서 보는 바와 같이, 알루미늄 등과 같이 저저항의 도전 물질을 포함하는 금속을 적층하여 접촉부(B, 도 4 참조)를 포함하는 제2 캐소드부(272)를 형성하여 캐소드 전극(270)을 완성한다.

발명의 효과

이처럼, 본 발명의 실시예에서는 캐소드 전극의 접촉부에서 절연체 또는 쉽게 용융되는 Ba 또는 Ca 등과 같은 금속을 제거하고 일함수가 높고 쉽게 산화되지 않는 금속만을 이용하여 직접 공통 신호선과 연결함으로써 캐소드 전극의 접

족 저항을 최소화할 수 있다. 이를 통하여 공통 전압이 왜곡되는 것을 최소화할 수 있으며, 휘도가 감소하는 것을 방지하고 각각의 화소가 균일성을 유지하면서 화상을 표시할 수 있어, 유기 발광 표시 장치의 표시 특성을 안정적으로 확보할 수 있다.

이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

(57) 청구의 범위

청구항 1.

다수의 화소가 배치되어 있는 발광 표시부를 포함하는 기판,

다수의 상기 화소에 공통으로 연결되어 공통 전압을 전달하며, 상기 발광 표시부 밖에 상기 공통 전압을 전달받기 위한 접촉부를 가지며, 상기 접촉부는 다른 부분과 다른 단층 구조를 가지는 캐소드 전극,

상기 캐소드 전극에 상기 공통 전압을 전달하며, 상기 접촉부를 통하여 상기 캐소드 전극과 전기적으로 연결되어 있는 공통 신호선

을 포함하는 유기 발광 표시 장치용 박막 트랜지스터 표시판.

청구항 2.

제1항에서,

상기 캐소드 전극은 상기 접촉부를 제외한 상기 발광 표시부에 대응하는 부분은 적어도 2층의 다층 구조로 이루어진 유기 발광 표시 장치용 박막 트랜지스터 표시판.

청구항 3.

제1항에서,

상기 캐소드 전극은 상기 발광 표시부에 전면적으로 형성되어 있으며 상기 접촉부를 포함하는 제1 캐소드부와 상기 접촉부를 가지지 않는 제2 캐소드부를 포함하는 유기 발광 표시 장치용 박막 트랜지스터 표시판.

청구항 4.

제3항에서,

상기 제2 캐소드부는 전자를 공급하며, 상기 제1 캐소드부는 상기 제1 캐소드부를 보호하는 유기 발광 표시 장치용 박막 트랜지스터 표시판.

청구항 5.

제3항에서,

상기 제1 캐소드부는 알루미늄 또는 알루미늄 합금을 포함하는 유기 발광 표시 장치용 박막 트랜지스터 표시판.

청구항 6.

제3항에서,

상기 공통 신호선은 투명한 도전 물질로 이루어진 도전막을 포함하는 유기 발광 표시 장치용 박막 트랜지스터 표시판.

청구항 7.

제6항에서,

상기 제1 캐소드부는 상기 도전막과 직접 연결되어 있는 유기 발광 표시 장치용 박막 트랜지스터 표시판.

청구항 8.

제3항에서,

상기 제2 캐소드부는 절연 물질을 포함하는 유기 발광 표시 장치용 박막 트랜지스터 표시판.

청구항 9.

제3항에서,

상기 제2 캐소드부는 도전 물질을 포함하는 유기 발광 표시 장치용 박막 트랜지스터 표시판.

청구항 10.

제1항에서,

상기 화소는 데이터 신호를 전달하는 데이터선 및 선택 신호를 전달하는 주사선에 전기적으로 연결되어 있으며,

상기 데이터선 및 상기 주사선과 연결되어 있는 스위칭 박막 트랜지스터,

소스는 전원 전압에 연결되고, 게이트는 상기 스위칭 박막 트랜지스터의 드레인에 연결되어 있는 구동 박막 트랜지스터,

상기 구동 박막 트랜지스터의 게이트와 소스 사이에는 형성되어 있는 커패시터,

캐소드는 상기 접촉부를 통하여 공통 신호선에 연결되어 있으며, 애노드는 상기 구동 박막 트랜지스터의 드레인에 연결되어 있는 유기 발광 다이오드를 포함하는 유기 발광 표시 장치용 박막 트랜지스터 표시판.

청구항 11.

제10항에서,

상기 구동 및 스위칭 박막 트랜지스터의 반도체는 다결정 규소 또는 비정질 규소로 이루어진 유기 발광 표시 장치용 박막 트랜지스터 표시판.

청구항 12.

제10항에서,

상기 공통 신호선은 상기 주사선 또는 상기 데이터선과 동일한 층으로 이루어진 제1 도전막과 상기 애노드와 동일한 층으로 이루어진 제2 도전막을 포함하는 유기 발광 표시 장치용 박막 트랜지스터 표시판.

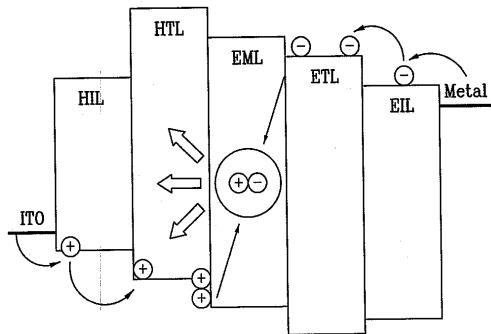
청구항 13.

제1항에서,

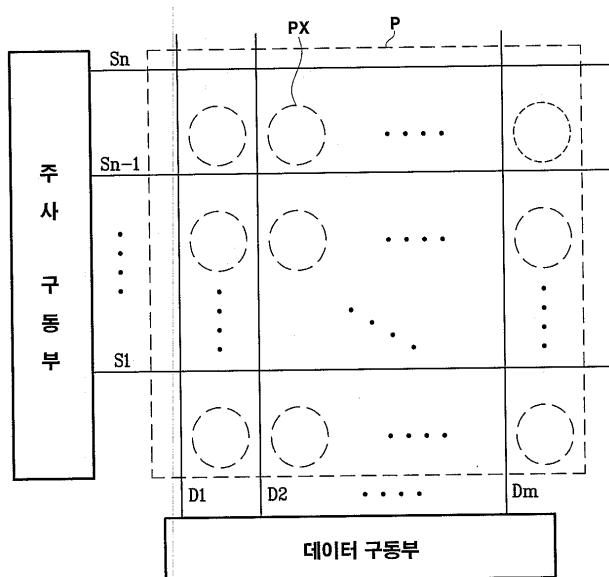
상기 공통 신호선은 외부로부터 상기 공통 신호를 전달받아 상기 캐소드 전극으로 전달하기 위한 공통 패드를 포함하는 유기 발광 표시 장치용 박막 트랜지스터 표시판.

도면

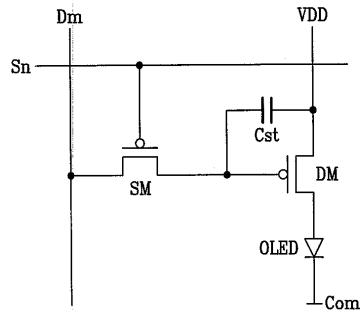
도면1



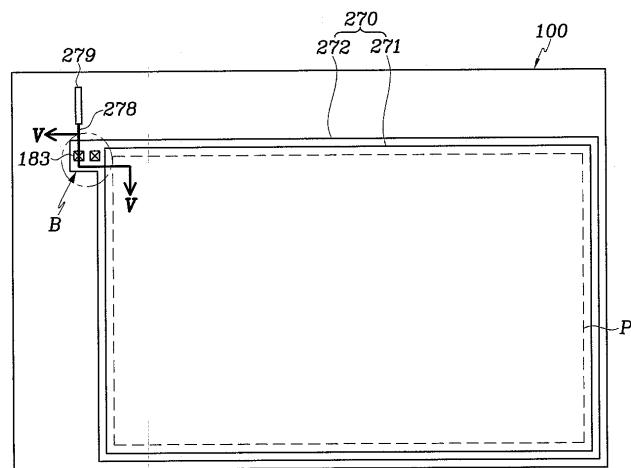
도면2



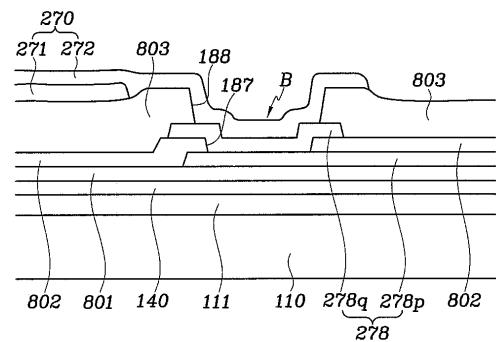
도면3



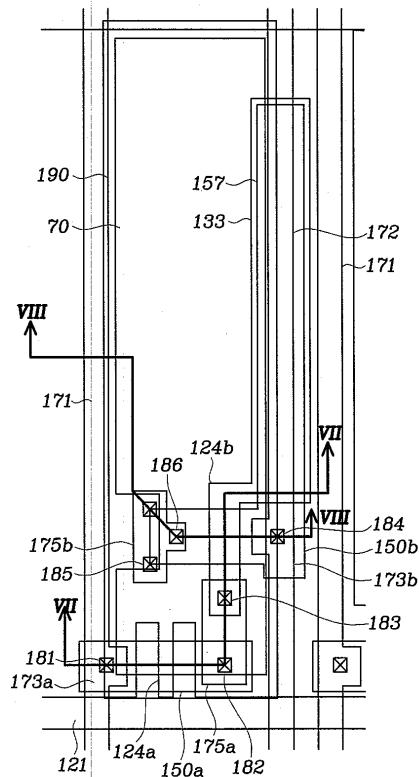
도면4



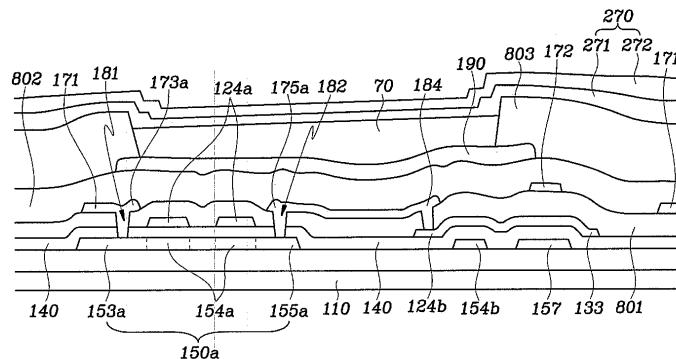
도면5



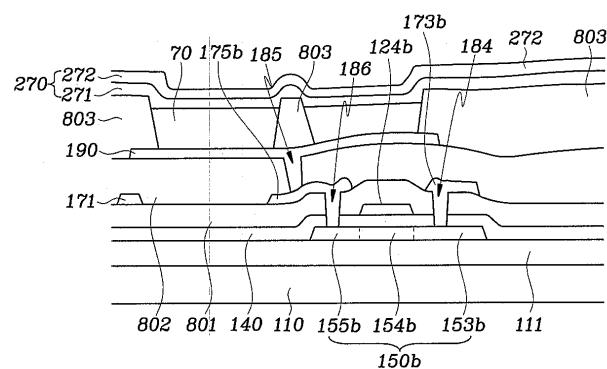
도면6



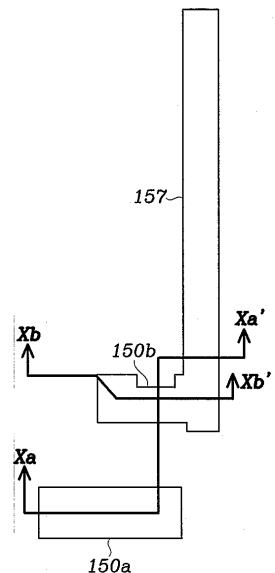
도면7



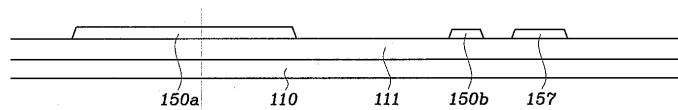
도면8



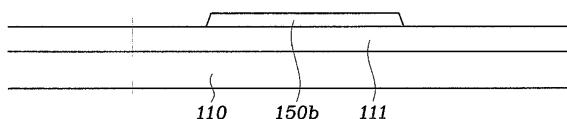
도면9



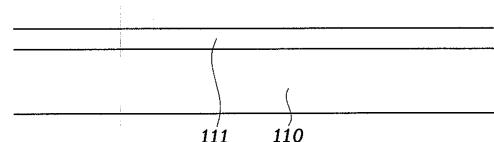
도면10a



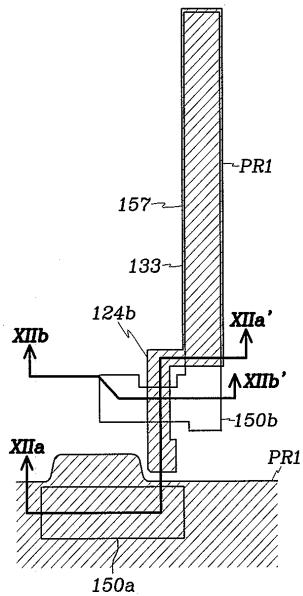
도면10b



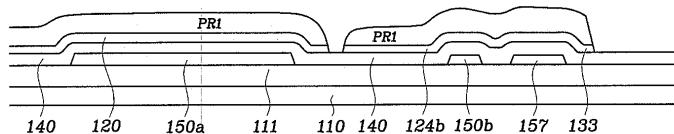
도면10c



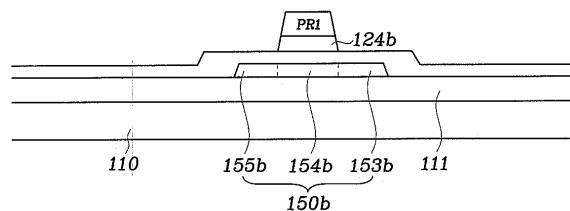
도면11



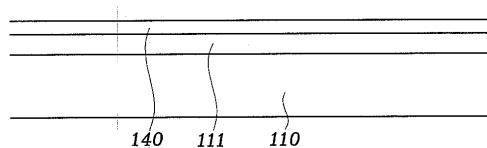
도면12a



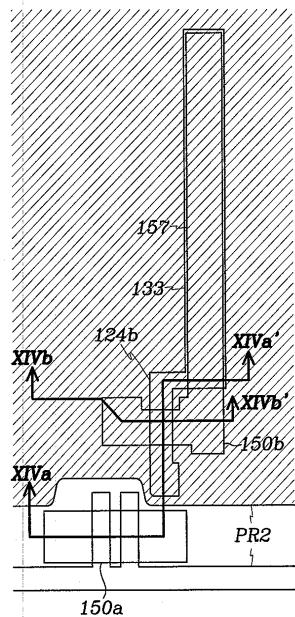
도면12b



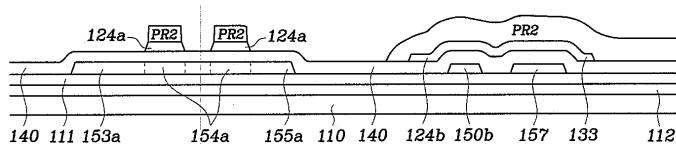
도면12c



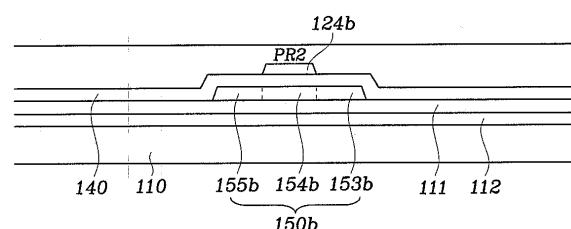
도면13



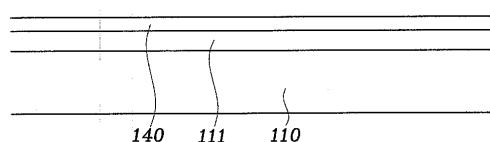
도면14a



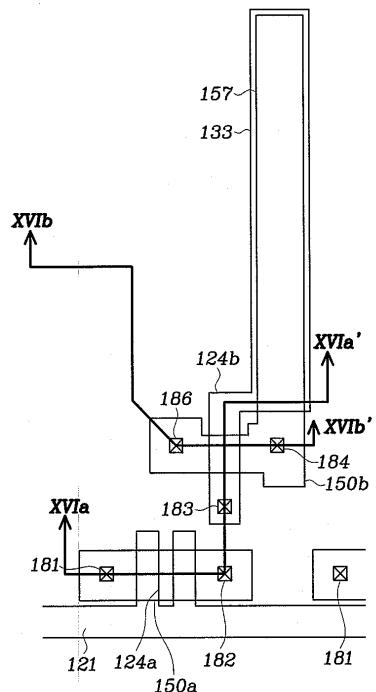
도면14b



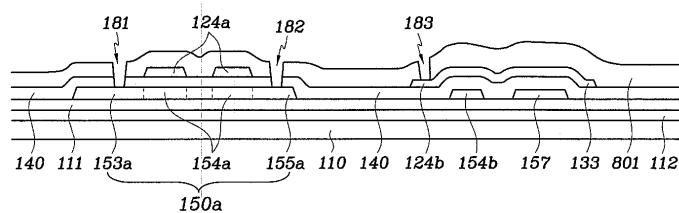
도면14c



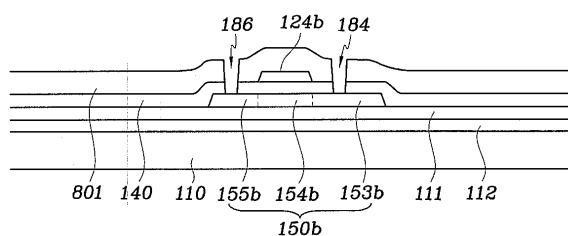
도면15



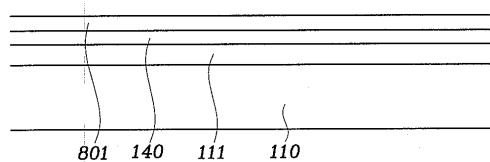
도면16a



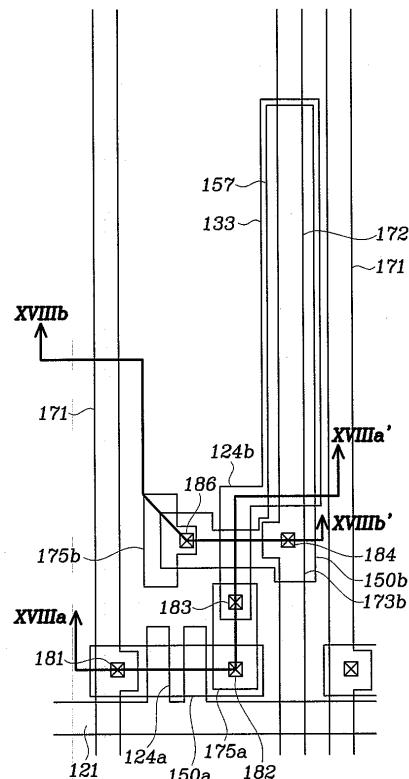
도면16b



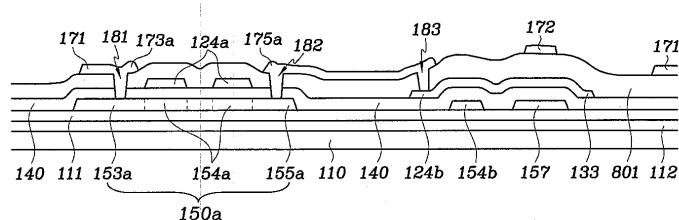
도면16c



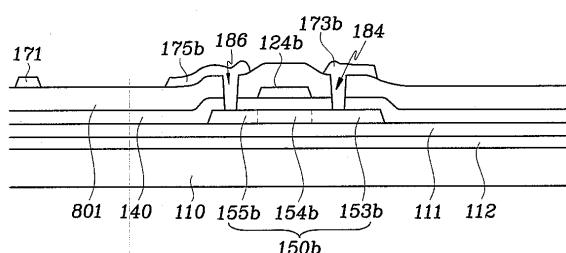
도면17



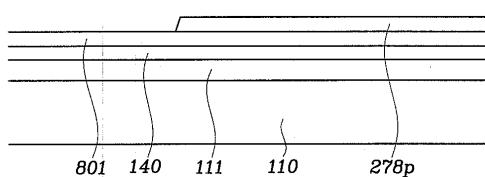
도면18a



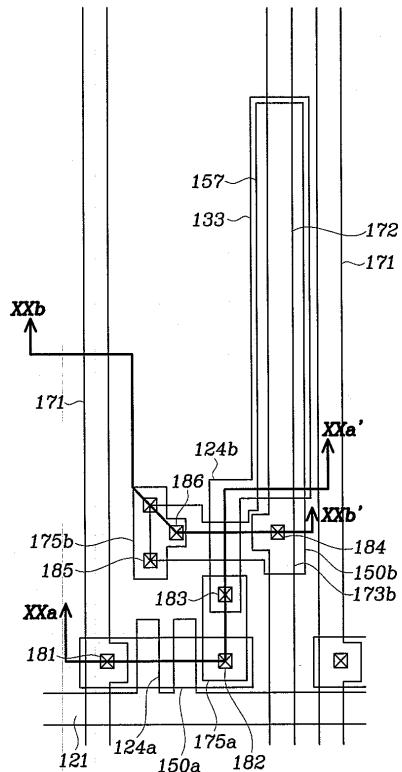
도면18b



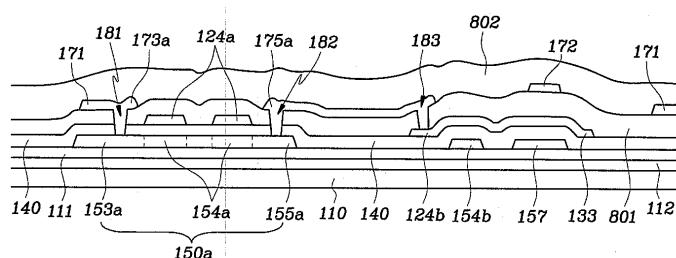
도면18c



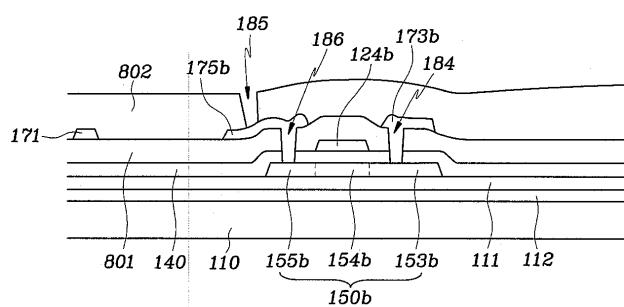
도면19



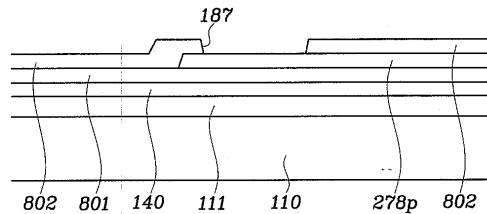
도면20a



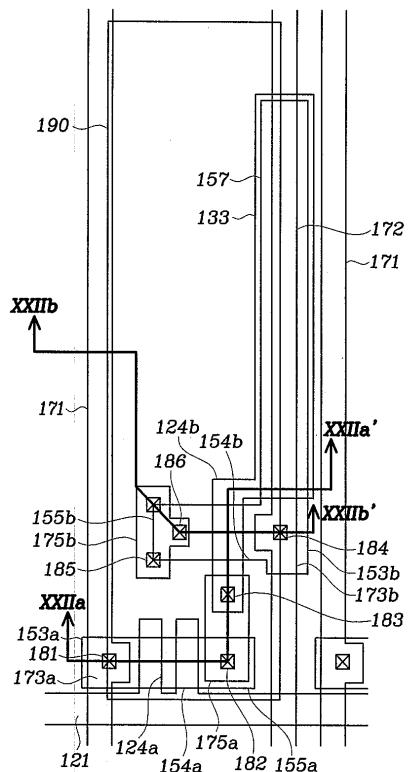
도면20b



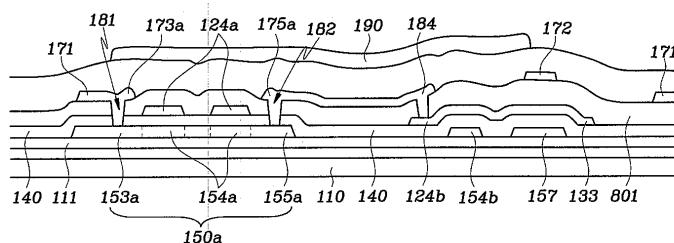
도면20c



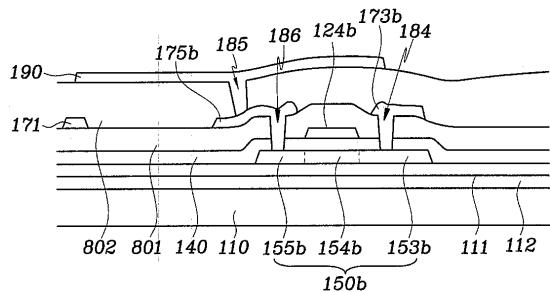
도면21



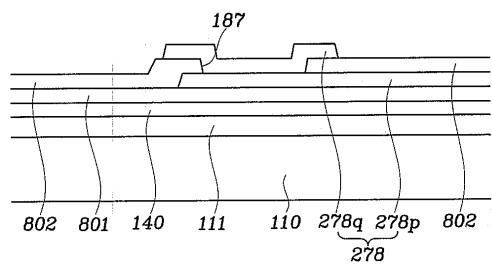
도면22a



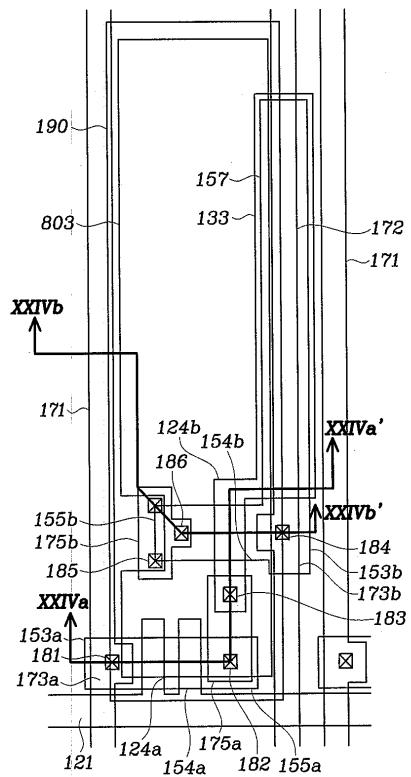
도면22b



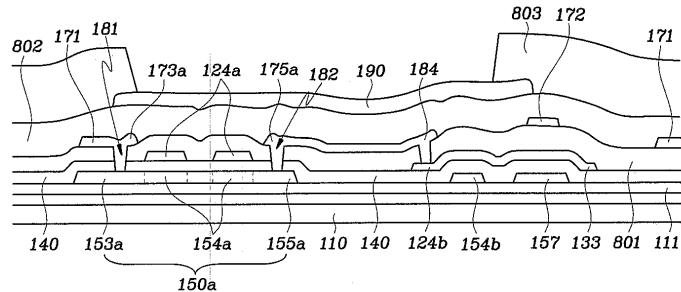
도면22c



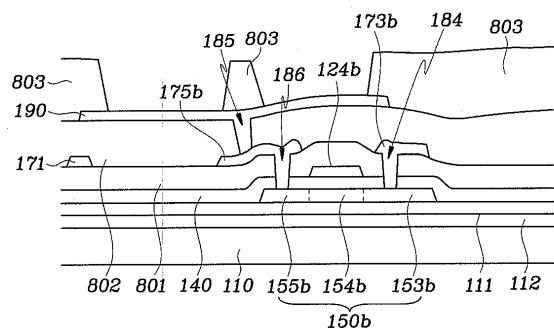
도면23



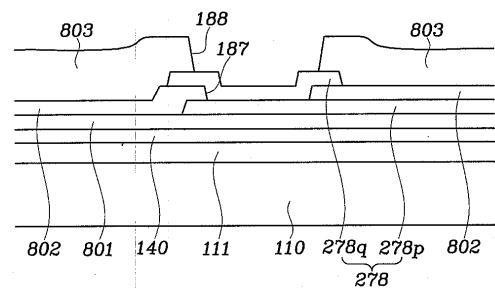
도면24a



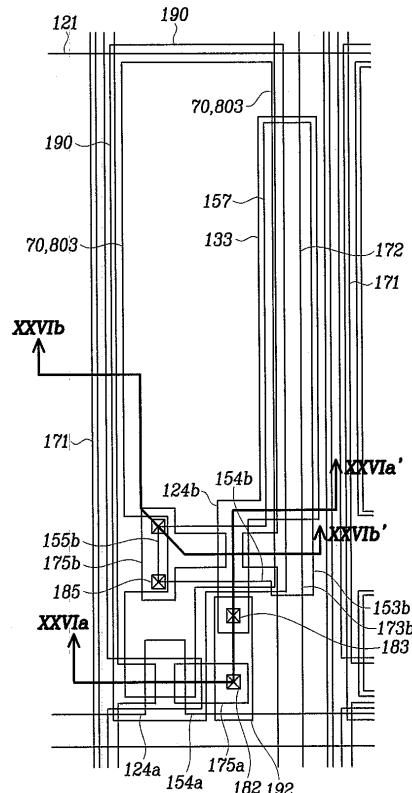
도면24b



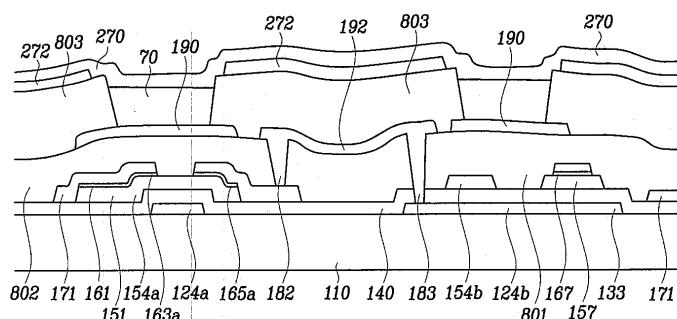
도면24c



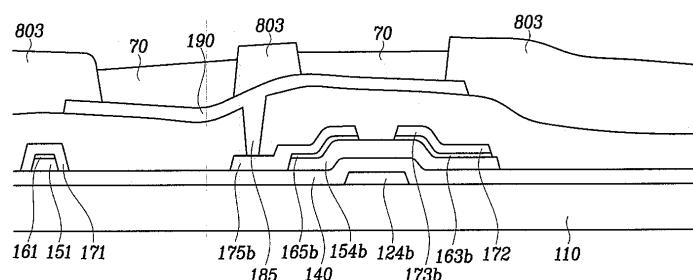
도면25



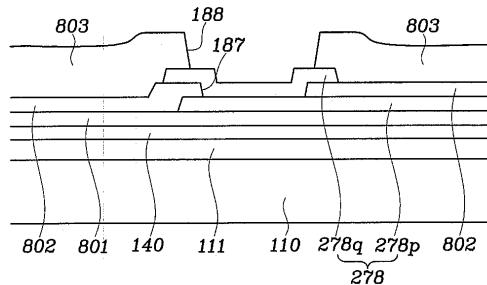
도면26a



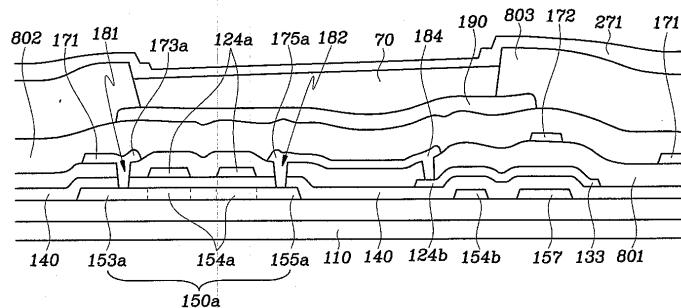
도면26b



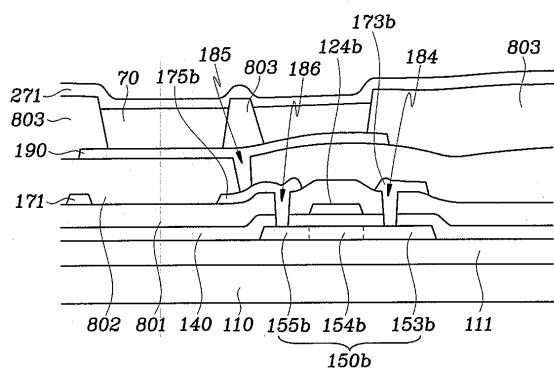
도면26c



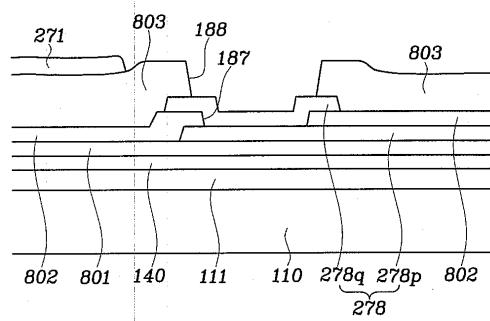
도면27a



도면27b



도면27c



专利名称(译)	薄膜晶体管标志		
公开(公告)号	KR1020060002399A	公开(公告)日	2006-01-09
申请号	KR1020040051426	申请日	2004-07-02
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	CHUNG JINKOO 정진구 LEE DONGWON 이동원 CHOI BEOHMROCK 최범락		
发明人	정진구 이동원 최범락		
IPC分类号	H05B33/00 H01L29/786		
CPC分类号	H01L27/3276 H01L51/5221 H01L27/3246 H01L51/5092		
其他公开文献	KR101080353B1		
外部链接	Espacenet		

摘要(译)

用于有机发光显示装置的薄膜晶体管显示面板具有包括LED的基板，其中布置有多个图像元件，以及用于在连接到多个图像元件时通知LED的公共电压的接触单元并且其递送共同电压。并且接触单元包括另一部分，阴极具有另一个单层结构，阴极通过接触单元，公共电压被传送到阴极，公共信号线电连接。此时，阴极由LiF，Ba或Ca组成。并且，虽然包括第一方法部分和没有接触单元的铝，但它包括接触单元，并且包括连接到公共信号线的第二阴极部分。阴极，铝，Ba，Ca，恒定电阻，熔化。

