(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2015년12월31일
(11) 등록번호 10-1581245
(24) 등록일자 2015년12월23일

(51) 국제특허분류(Int. Cl.)
G09G 3/30 (2006.01) *G09G 3/20* (2006.01)
(21) 출원번호 10-2009-0087790
(22) 출원일자 2009년09월16일
심사청구일자 2014년09월12일
(65) 공개번호 10-2011-0029922
(43) 공개일자 2011년03월23일
(56) 선행기술조사문헌
JP2001083934 A*
JP2004246330 A*
KR100685833 B1*
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
박상민
경상남도 밀양시 상동면 구곡길 67-17
정석희
대구광역시 달서구 장기로 145, 성당래미안e-편한세상 208동 1205호 (본리동)
김도완
경상북도 구미시 옥계북로 69, 111동 2305호 (옥계동, 현진에버빌)
(74) 대리인
특허법인네이트

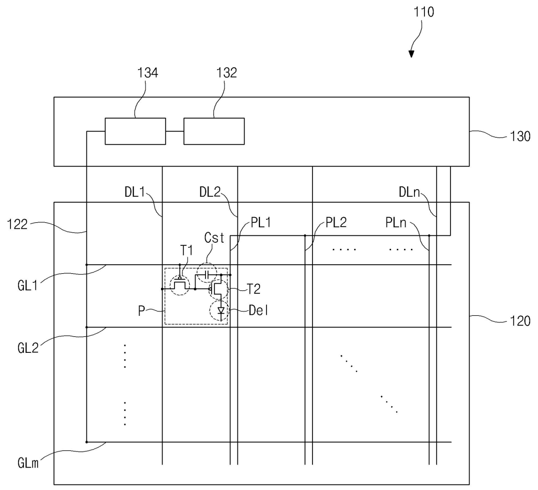
전체 청구항 수 : 총 7 항
심사관 : 조기덕

(54) 발명의 명칭 **유기전계발광 표시장치**

(57) 요 약

본 발명은, 기판과; 상기 기판 상부에 서로 교차하여 형성되어 화소영역을 정의하는 제1 내지 제m게이트 배선, 제1 내지 제n데이터 배선 및 제1 내지 제n파워배선과; 상기 화소영역에 형성되는 제1트랜지스터, 제2트랜지스터, 스토리지 커패시터 및 발광 다이오드와; 상기 제1 내지 제m게이트배선 각각의 일단에 연결되는 제1게이트링크배선과; 상기 제1게이트링크배선으로 게이트신호를 공급하는 게이트신호 생성부와; 상기 게이트신호 생성부와 상기 제1게이트링크배선 사이에 연결되고, 상기 제1 내지 제m게이트배선에서의 상기 게이트신호의 지연 편차를 조절하는 제1편차조절부를 포함하는 유기전계발광 표시장치를 제공한다

대 표 도 - 도4



명 세 서

청구범위

청구항 1

기판과;

상기 기판 상부에 서로 교차하여 형성되어 화소영역을 정의하는 제1 내지 제m게이트 배선, 제1 내지 제n데이터 배선 및 제1 내지 제n파워배선과;

상기 화소영역에 형성되는 제1트랜지스터, 상기 제1트랜지스터에 연결되는 제2트랜지스터 및 스토리지 커패시터, 상기 제2트랜지스터에 연결되는 발광 다이오드와;

상기 제1 내지 제m게이트배선 각각의 일단에 연결되는 제1게이트링크배선과;

상기 제1게이트링크배선으로 게이트신호를 공급하는 게이트신호 생성부와;

상기 게이트신호 생성부와 상기 제1게이트링크배선 사이에 연결되고, 상기 제1 내지 제m게이트배선에서의 상기 게이트신호의 지연 편차를 조절하는 제1편차조절부하

를 포함하고,

상기 제1게이트링크배선의 상기 제1 내지 제m게이트배선 중 인접한 둘 사이에 대응하는 부분은 게이트링크저항을 가지고,

상기 화소영역은 기생용량을 포함하고,

상기 제1편차조절부하, 상기 게이트링크저항 및 상기 기생용량에 의한 상기 게이트신호의 상승시간은 상기 게이트링크저항 및 상기 기생용량에 의한 상기 게이트신호의 상승시간의 20배 내지 60배의 범위의 값인 유기전계발광 표시장치.

청구항 2

삭제

청구항 3

제 1 항에 있어서,

상기 제1편차조절부하는 저항, 커패시터 및 상승시간 조절회로 중 하나인 유기전계발광 표시장치.

청구항 4

제 3 항에 있어서,

상기 제1편차조절부하가 조절저항인 경우, 상기 조절저항은 상기 게이트링크저항의 100배 내지 300배의 범위의 값인 유기전계발광 표시장치.

청구항 5

제 1 항에 있어서,

상기 제1 내지 제m게이트배선 각각의 타단에 연결되는 제2게이트링크배선을 더 포함하고, 상기 제1편차조절부하는 상기 게이트신호 생성부와 상기 제2게이트링크배선 사이에 연결되는 유기전계발광 표시장치.

청구항 6

제 1 항에 있어서,

상기 제1 내지 제m게이트배선 각각의 타단에 연결되는 제2게이트링크배선과, 상기 게이트신호 생성부와 상기 제2게이트링크배선 사이에 연결되는 제2편차조절부하를 더 포함하는 유기전계발광 표시장치.

청구항 7

제 1 항에 있어서,

상기 게이트신호 생성부와 상기 제1편차조절부하는, 상기 기판에 연결되는 인쇄회로기판에 형성되는 유기전계발광 표시장치.

청구항 8

제 1 항에 있어서,

상기 제1트랜지스터는 상기 제1 내지 제n게이트배선 중 하나와 상기 제1 내지 제n데이터 배선 중 하나에 연결되고, 상기 제2트랜지스터 및 상기 스토리지 커패시터는 상기 제1트랜지스터와 상기 제1 내지 제n파워배선 중 하나 사이에 연결되는 유기전계발광 표시장치.

발명의 설명

발명의 상세한 설명

기 술 분 야

[0001] 본 발명은 유기전계발광 표시장치에 관한 것으로, 특히 게이트 배선 사이의 신호지연 편차를 균일하게 하는 편차조절부하를 포함하는 유기전계발광 표시장치에 관한 것이다.

배 경 기 술

[0002] 새로운 평판디스플레이 중 하나인 유기전계발광 표시장치(Organic Electroluminescent Display Device: OELD Device)는 자체 발광형이기 때문에 액정표시장치(Liquid Crystal Display Device)에 비해 시야각, 대조비 등이 우수하며 백라이트가 필요하지 않기 때문에 경량박형이 가능하고, 소비전력 측면에서도 유리하다. 그리고 직류저전압 구동이 가능하고 응답속도가 빠르며 전부 고체이기 때문에 외부충격에 강하고 사용온도범위도 넓으며 특히 제조비용 측면에서도 저렴한 장점을 가지고 있다. 이러한 유기전계발광 표시장치를 유기발광다이오드 표시장치(Organic Light Emitting Diode Device: OLED Device)라고 부르기도 한다.

[0003] 상기 유기전계발광 표시장치는 액정표시장치나 플라즈마표시장치(Plasma Display Panel Device: PDP Device)와 달리 공정이 매우 단순하기 때문에 증착 및 봉지(encapsulation) 장비가 전부라고 할 수 있다.

[0004] 특히, 액티브 매트릭스 방식(active matrix type)에서는 화소에 인가되는 전류를 제어하는 전압이 스토리지 캐패시터(storage capacitor)에 충전되어 있어, 그 다음 프레임(frame) 신호가 인가될 때까지 전압을 유지해 줌으로써, 게이트 배선 수에 관계없이 한 화면이 표시되는 동안 발광상태를 유지하도록 구동된다.

[0005] 따라서, 액티브 매트릭스 방식에서는, 낮은 전류를 인가해 주더라도 동일한 휘도를 나타내므로 저소비전력, 고정세, 대형화가 가능한 장점을 가진다.

[0006] 이하, 이러한 액티브 매트릭스형 유기전계발광 표시장치의 기본적인 구조 및 동작특성에 대해서 도면을 참조하여 상세히 설명한다.

[0007] 도 1은 종래의 액티브 매트릭스 방식 유기전계발광 표시장치를 도시한 개략도이다.

[0008] 도 1에 도시한 바와 같이, 종래의 액티브 매트릭스 방식 유기전계발광 표시장치(10)는, 영상을 표시하는 유기전계발광 패널(20)과 유기전계발광 패널(20)에 다수의 신호 및 전원을 공급하는 구동부(30)를 포함한다.

[0009] 유기전계발광 패널(20)에는 서로 교차하여 화소영역(P)을 정의하는 제1 내지 제m게이트 배선(GL1 내지 GLm), 제1 내지 제n데이터 배선(DL1 내지 DLn) 및 제1 내지 제n파워배선(PL1 내지 PLn)이 형성되고, 각 화소영역(P)에는 제1트랜지스터(T1), 제2트랜지스터(T2), 스토리지 커패시터(Cst) 및 발광 다이오드(Del)이 형성된다.

[0010] 제1트랜지스터(T1)의 게이트 전극 및 소스전극은 각각 게이트 배선(GL1 내지 GLm) 및 데이터 배선(DL1 내지

DLn)에 연결되고, 제1트랜지스터(T1)의 드레인전극은 제2트랜지스터(T2)의 게이트전극에 연결된다.

[0011] 제2트랜지스터(T2)의 소스전극은 파워배선(PL1 내지 PLn)에 연결되고, 스토리지 커패시터(Cst)는 제2트랜지스터(T2)의 게이트 전극과 파워배선(PL1 내지 PLn) 사이에 연결된다.

[0012] 그리고, 발광 다이오드(Del)는 제2트랜지스터(T2)의 드레인전극에 연결된다.

[0013] 제1트랜지스터(T1)는 게이트 배선(GL1 내지 GLm)을 통하여 공급되는 게이트신호에 따라 데이터 배선(DL1 내지 DLn)을 통하여 공급되는 데이터신호를 제2트랜지스터(T2)에 공급하는 스위칭소자 역할을 하고, 제2트랜지스터(T2)는 그 게이트전극으로 인가되는 데이터신호에 따라 파워배선(PL1 내지 PLn)을 통하여 공급되는 전원전압을 발광 다이오드(Del)에 공급하는 구동소자 역할을 한다.

[0014] 따라서, 데이터신호에 의존하는 상이한 전원전압이 발광 다이오드(Del)에 공급됨으로써 다양한 계조(gray) 표시가 가능해진다.

[0015] 또한, 유기전계발광 패널(20)에는 제1 내지 제m게이트배선(GL1 내지 GLm) 각각의 일단에 연결되어 구동부(30)에서 공급되는 게이트 신호를 전달하는 게이트링크배선(22)이 형성된다.

[0016] 구동부(30)는 게이트신호 및 데이터신호를 생성하여 전원전압과 함께 유기전계발광 패널(20)에 공급하는데, 다수의 전기적 소자가 장착된 인쇄회로기판(printed circuit board: PCB)의 형태로 구성될 수 있다.

[0017] 특히, 구동부(30)는 게이트신호를 생성하는 게이트신호 생성부(32)를 집적회로(integrated circuit: IC)의 형태로 포함할 수 있다.

[0018] 즉, 구동부(30)의 게이트신호 생성부(32)는 유기전계발광 패널(20)의 게이트링크배선(22)에 연결되어 제1 내지 제m게이트배선(GL1 내지 GLm)에 게이트신호를 공급한다.

[0019] 여기서, 유기전계발광 패널(20)의 게이트링크배선(22)은 도전성 물질로 형성되기는 하지만, 도전성 물질은 실제로는 비저항이 0이 아니므로, 게이트링크배선(22)에는 길이에 비례하는 저항이 존재한다.

[0020] 또한, 유기전계발광 패널(20)의 화소영역(P)에는 게이트배선(GL1 내지 GLm)과 데이터배선(DL1 내지 DLn)의 교차부, 게이트배선(GL1 내지 GLm)과 파워배선(PL1 내지 PLn)의 교차부, 제1박막트랜지스터의 게이트전극과 소스전극의 중첩부 등의 다수의 기생용량(parasitic capacitor)이 존재한다.

[0021] 따라서, 유기전계발광 패널(20)의 게이트링크배선(22)으로 전달되는 게이트신호는, 게이트링크배선(22)의 저항 및 게이트링크배선(22)에 연결된 화소영역(P)의 기생용량에 의하여 지연(delay)되는데, 이를 도면을 참조하여 설명한다.

[0022] 도 2는 종래의 액티브 매트릭스 방식 유기전계발광 표시장치의 개략적인 등가회로도이다. 도 2에서 각 게이트배선의 길이에 따른 저항은 편의상 표시하지 않았다.

[0023] 도 2에 도시한 바와 같이, 제1 내지 제m게이트배선(GL1 내지 GLm)에 연결되는 게이트링크배선(22)은, 인접한 게이트배선 사이의 길이에 비례하는 게이트링크저항(Rgl)을 등가저항으로 가지고, 각 화소영역(P)에 존재하는 기생용량(Cp)은 게이트링크배선(22)에 병렬로 연결된 것으로 해석할 수 있다. (여기서, Rgl은 저항 및 저항값을 동시에 나타내고, Cp는 커패시터 및 커패시턴스를 동시에 나타내는 것으로 한다.)

[0024] 따라서, 게이트링크배선(22)으로 전달되는 게이트신호는 저항과 커패시터의 곱으로 표현되는 시정수(time constant)에 의존하여 지연되는데, 제1 내지 제m게이트배선(GL1 내지 GLm)까지 게이트링크배선(22)의 길이 및 그에 따른 저항이 상이하므로, 제1 내지 제m게이트배선(GL1 내지 GLm)에 공급되는 게이트신호는 각각 상이하게 지연된다.

[0025] 예를 들어, 제1게이트배선(GL1)에 공급되는 게이트신호는 게이트링크저항(Rgl)과 기생용량의 n배의 곱(Rgl*nCp)에 의존하여 지연되고, 제m게이트배선(GLm)에 공급되는 게이트신호는 게이링크저항(Rgl)의 m배와 기생용량의 n배의 곱(mRgl*nCp)에 의존하여 지연된다.

[0026] 즉, 게이트신호가 최초로 공급되는 제1게이트배선(GL1)으로부터 게이트신호가 최후로 공급되는 제m게이트배선(GLm)으로 갈수록 게이트신호의 지연은 증가한다.

[0027] 이러한 제1 내지 제m게이트배선(GL1 내지 GLm)에 있어서 게이트신호의 지연편차는 유기전계발광 표시장치(10)의 영상 표시에 있어서 빛샘 불량을 야기하는데, 이를 도면을 참조하여 설명한다.

[0028] 도 3a 및 도 3b는 각각 종래의 액티브 매트릭스 방식 유기전계발광 표시장치의 제1 및 제m게이트배선에서의 게이트신호 및 데이터전압을 도시한 도면으로, 도 1 및 도 2를 함께 참조하여 설명한다.

[0029] 도 3a 및 도 3b에 도시한 바와 같이, 게이트신호는 게이트로우전압(Vgl) 및 게이트하이전압(Vgh)을 각각 최저 및 최고 전압으로 하는 펄스(pulse)가 1 프레임시간(Tf)을 주기로 반복되는 구형파(rectangular wave)의 형태이다.

[0030] 도 3a에 도시한 바와 같이, 제1게이트배선(GL1)에 공급되는 제1게이트신호(GS1)의 펄스는 제1상승시간(Trising1)동안 게이트로우전압(Vgl)에서 게이트하이전압(Vgh)으로 증가하고 제1펄스지속시간(Tpd1)동안 게이트하이전압(Vgh)을 유지한 후 다시 게이트로우전압(Vgl)으로 감소한다.

[0031] 이때, 제1상승시간(Trising1)은, 저항이나 용량이 존재하지 않는 이상적인 상태에서는 0초(sec)이지만, 현실에서는 하나의 게이트링크저항(Rgl) 및 n개의 기생용량(Cp)에 의한 시정수(Rgl*nCp)에 의존하여 발생하는 시간이다.

[0032] 제1게이트신호(GS1)가 게이트하이전압(Vgh)이 되면, 제1게이트배선(GL1)에 연결된 제1트랜지스터(T1)가 턴-온(turn-on)되고, 데이터배선(DL1 내지 DLn)을 통하여 공급되는 데이터신호는 제1트랜지스터(T1)를 통과하여 제2트랜지스터(T2)의 게이트전극에 제1데이터전압(Vdata1)으로 충전된다.

[0033] 이때, 제1트랜지스터(T1)에 연결된 스토리지 커패시터(Cst)도 제1데이터전압(Vdata1)으로 충전된다.

[0034] 그리고, 제1게이트신호(GS1)가 게이트로우전압(Vgl)이 되면, 제1트랜지스터(T1)가 턴-오프(turn-off)되므로, 데이터신호가 제1트랜지스터(T1)를 통과하지 못하여 더 이상 제2트랜지스터(T2)의 게이트전극을 충전하지 못하지만, 그 대신 스토리지 커패시터(Cst)에 충전되어 있던 전하가 제2트랜지스터(T2)의 게이트전극을 충전하므로, 제2트랜지스터(T2)의 게이트전극은 다음 프레임까지인 제1데이터시간(Tdata1)동안 제1데이터전압(Vdata1)을 유지한다.

[0035] 여기서, 제1상승시간(Trising1)은 게이트링크저항(Rgl) 및 기생용량(Cp)과 마찬가지로 유기전계발광 표시장치(10)의 크기, 화소수와 배선의 재질, 선폭 및 두께 등에 따라 달라질 수 있는데, 예를 들어, 제1상승시간(Trising1)은 약 20 nsec 일 수 있다.

[0036] 한편, 도 3b에 도시한 바와 같이, 제m게이트배선(GLm)에 공급되는 제m게이트신호(GSm)의 펄스는 제m상승시간(Trisingm)동안 게이트로우전압(Vgl)에서 게이트하이전압(Vgh)으로 증가하고 제m펄스지속시간(Tpdm)동안 게이트하이전압(Vgh)을 유지한 후 다시 게이트로우전압(Vgl)으로 감소한다.

[0037] 이때, 제m상승시간(Trisingm)은, m개의 게이트링크저항(Rgl) 및 n개의 기생용량(Cp)에 의한 시정수(mRgl*nCp)에 의존하여 발생하는 시간으로 제1상승시간(Trising1)보다 길며(Trisingm > Trising1), 이에 따라 게이트신호의 하나의 펄스의 나머지 시간인 제m펄스지속시간(Tpdm)은 제1펄스지속시간(Tpd1)보다 짧은 시간이 된다(Tpdm < Tpd1).

[0038] 제m게이트신호(GSm)가 게이트하이전압(Vgh)이 되면, 제m게이트배선(GLm)에 연결된 제1트랜지스터(T1)가 턴-온(turn-on)되고, 데이터배선(DL1 내지 DLn)을 통하여 공급되는 데이터신호는 제1트랜지스터(T1)를 통과하여 제2트랜지스터(T2)의 게이트전극 및 스토리지 커패시터(Cst)에 제m데이터전압(Vdatam)으로 충전된다.

[0039] 그리고, 제m게이트신호(GSm)가 게이트로우전압(Vgl)이 되면, 제1트랜지스터(T1)가 턴-오프(turn-off)되므로, 데이터신호가 제1트랜지스터(T1)를 통과하지 못하여 더 이상 제2트랜지스터(T2)의 게이트전극을 충전하지 못하지만, 그 대신 스토리지 커패시터(Cst)에 충전되어 있던 전하가 제2트랜지스터(T2)의 게이트전극을 충전하므로, 제2트랜지스터(T2)의 게이트전극은 다음 프레임까지인 제m데이터시간(Tdatam)동안 제m데이터전압(Vdatam)을 유지한다.

[0040] 즉, 게이트신호가 최초로 전달되는 부분의 제1게이트배선(GS1)에 연결된 제2트랜지스터(T2)의 게이트전극에는 제1데이터시간(Tdata1)동안 제1데이터전압(Vdata1)이 인가되어 발광다이오드(Del)를 구동하고, 게이트신호가 최후로 전달되는 부분인 제m게이트배선(GSm)에 연결된 제2트랜지스터(T2)의 게이트전극에는 제m데이터시간

(Tdatam)동안 제m데이터전압(Vdatam)이 인가되어 발광다이오드(Del)를 구동한다.

[0041] 그런데, 제1 및 제m게이트배선(GS1 및 GSm)에서의 게이트신호의 상승시간의 차이에 의하여 제1데이터시간(Tdata1)이 제m데이터시간(Tdatam)보다 길게 되므로(Tdata1 < Tdatam), 제1게이트배선(GS1)에 연결된 발광다이오드(Del)가 제m게이트배선(GSm)에 연결된 발광다이오드(Del)보다 오랫동안 발광 구동된다.

[0042] 그 결과, 제1게이트배선(GS1)에 연결된 화소영역(P)의 휘도가 제m게이트배선(GSm)에 연결된 화소영역(P)의 휘도보다 커지게 되고, 이러한 휘도 차이는 빛샘 불량을 초래한다.

[0043] 이와 같이, 종래의 유기전계발광 표시장치(10)에서는, 인접한 게이트배선 사이의 게이트링크배선(22)이 갖는 게이트링크저항(Rgl)과 각 화소영역(P)에 존재하는 기생용량(Cp)에 의하여 게이트신호의 지연이 발생하고, 유기전계발광 패널(20)에서 게이트신호가 처음으로 전달되는 부분과 게이트신호가 최후로 전달되는 부분에서 이러한 게이트신호의 지연이 편차를 갖게 되는데, 예를 들어 게이트신호가 처음으로 전달되는 제1게이트배선(GL1)에서 게이트신호가 최후로 전달되는 제m게이트배선(GLm)으로 갈수록 게이트신호의 지연이 증가한다.

[0044] 그리고, 도면으로 도시하지는 않았지만, 게이트배선도 등가저항을 가지며 게이트신호가 최초로 입력되는 부분과 최후로 입력되는 부분의 게이트배선의 길이차이에 의한 등가저항의 차이가 존재하므로, 제1 내지 제m게이트배선(GL1 내지 GLm) 중 어느 하나의 게이트배선에 있어서는, 게이트신호가 최초로 입력되는 부분인 게이트링크배선(22)과 연결되는 일단으로부터 타단으로 갈수록 게이트신호의 지연이 증가한다.

[0045] 이러한 게이트신호 지연의 편차는 유기전계발광 표시장치(10)가 영상을 표시할 때 불량으로 나타나는데, 특히, 낮은 계조의 영상을 표시할 경우 게이트신호 지연이 작은 부분이 주변보다 높은 휘도를 갖는 빛샘 현상으로 나타난다.

[0046] 예를 들어, 유기전계발광 표시장치(10)가 256계조의 7, 15, 23, 31, 39 등의 낮은 계조를 표시할 경우 게이트신호가 최초로 전달되는 유기전계발광 패널(20)의 상부 일단인 A부분(도 2)이 주변보다 높은 휘도를 나타낼 수 있다.

[0047] 그리고, 도면으로 도시하지는 않았지만, 게이트신호가 구동부(30)의 양단으로부터 공급되고, 유기전계발광 패널(20)의 양단에 각각 형성된 제1 및 제2게이트링크배선을 통하여 각 게이트배선(GL1 내지 GLm)의 양단으로 게이트신호가 전달될 경우, 이러한 빛샘 현상은 구동부(30)로부터 입력된 게이트신호가 최초로 전달되는 유기전계발광 패널(20)의 상부 양단에서 발생할 수 있다.

[0048] 이러한 빛샘 현상은 유기전계발광 표시장치가 표시하는 영상의 시감저하를 야기하고, 블랙영상의 휘도를 증가시킴으로써 대조비(contrast ratio)를 악화시키며, 그 결과 유기전계발광 표시장치의 화질이 저하된다.

발명의 내용

해결 하고자하는 과제

[0049] 본 발명은 상기와 같은 문제점을 해결하기 위한 것으로, 유기전계발광 표시장치에 있어서, 게이트링크배선의 전단에 편차조절부하를 형성함으로써, 게이트신호 지연편차를 완화하여 빛샘 현상을 제거하고 유기전계발광 표시장치의 시감, 대조비 및 화질을 개선하는 것을 목적으로 한다.

과제 해결수단

[0050] 전술한 바와 같은 목적을 달성하기 위하여 본 발명은, 기판과; 상기 기판 상부에 서로 교차하여 형성되어 화소영역을 정의하는 제1 내지 제m게이트 배선, 제1 내지 제n데이터 배선 및 제1 내지 제n파워배선과; 상기 화소영역에 형성되는 제1트랜지스터, 제2트랜지스터, 스토리지 커패시터 및 발광 다이오드와; 상기 제1 내지 제m게이트배선 각각의 일단에 연결되는 제1게이트링크배선과; 상기 제1게이트링크배선으로 게이트신호를 공급하는 게이트신호 생성부와; 상기 게이트신호 생성부와 상기 제1게이트링크배선 사이에 연결되고, 상기 제1 내지 제m게이트배선에서의 상기 게이트신호의 지연 편차를 조절하는 제1편차조절부하를 포함하는 유기전계발광 표시장치를 제공한다.

[0051] 상기 제1게이트링크배선의 상기 제1 내지 제m게이트배선 중 인접한 둘 사이에 대응하는 부분은 게이트링크저항을 가지고, 상기 화소영역은 기생용량을 포함하고, 상기 제1편차조절부하, 상기 게이트링크저항 및 상기 기생용량에 의한 상기 게이트신호의 상승시간은 상기 게이트링크저항 및 상기 기생용량에 의한 상기 게이트신호의 상승시간의 20배 내지 60배의 범위의 값일 수 있다.

[0052] 그리고, 상기 제1편차조절부하는 저항, 커패시터 및 상승시간 조절회로 중 하나를 포함할 수 있다.

[0053] 여기서, 상기 제1편차조절부하가 조절저항인 경우, 상기 조절저항은 상기 게이트링크저항의 100배 내지 300배의 범위의 값일 수 있다.

[0054] 상기 유기전계발광 표시장치는 상기 제1 내지 제m게이트배선 각각의 타단에 연결되는 제2게이트링크배선을 더 포함할 수 있으며, 이 경우 상기 제1편차조절부하는 상기 게이트생성부와 상기 제2게이트링크배선 사이에 연결될 수 있다.

[0055] 또한, 유기전계발광 표시장치는 상기 제1 내지 제m게이트배선 각각의 타단에 연결되는 제2게이트링크배선과, 상기 게이트생성부와 상기 제2게이트링크배선 사이에 연결되는 제2편차조절부하를 더 포함할 수 있다.

[0056] 그리고, 상기 게이트신호 생성부와 상기 제1편차조절부하는, 상기 기판에 연결되는 인쇄회로기판에 형성될 수 있으며, 상기 제1트랜지스터는 상기 제1 내지 제n게이트배선 중 하나와 상기 제1 내지 제n데이터 배선 중 하나에 연결되고, 상기 제2트랜지스터 및 상기 스토리지 커패시터는 상기 제1트랜지스터와 상기 제1 내지 제n파워배선 중 하나 사이에 연결되고, 상기 발광 다이오드는 상기 제2트랜지스터에 연결될 수 있다.

효 과

[0057] 위에 상술한 바와 같이, 본 발명에 따른 유기전계발광 표시장치에서는, 게이트링크배선의 전단에 편차조절부하를 형성함으로써 게이트신호 지연편차를 완화하여 빛샘 현상을 방지하고 패널 내의 휘도 균일도를 개선할 수 있다.

[0058] 또한, 유기전계발광 표시장치의 블랙영상의 휘도를 감소시킴으로써, 유기전계발광 표시장치의 시감 및 화질을 개선할 수 있다.

발명의 실시를 위한 구체적인 내용

[0059] 이하, 도면을 참조하여 본 발명의 실시예를 상세히 설명한다.

[0060] 도 4는 본 발명의 실시예에 따른 액티브 매트릭스 방식 유기전계발광 표시장치를 도시한 개략도이다.

[0061] 도 4에 도시한 바와 같이, 본 발명의 실시예에 따른 액티브 매트릭스 방식 유기전계발광 표시장치(110)는, 영상을 표시하는 유기전계발광 패널(120)과 유기전계발광 패널(120)에 다수의 신호 및 전원을 공급하는 구동부(130)를 포함한다.

[0062] 유기전계발광 패널(120)에는 서로 교차하여 화소영역(P)을 정의하는 제1 내지 제m게이트 배선(GL1 내지 GLm), 제1 내지 제n데이터 배선(DL1 내지 DLn) 및 제1 내지 제n파워배선(PL1 내지 PLn)이 형성되고, 각 화소영역(P)에는 제1트랜지스터(T1), 제2트랜지스터(T2), 스토리지 커패시터(Cst) 및 발광 다이오드(Del)이 형성된다.

[0063] 도시하지는 않았지만, 유기전계발광 패널(120)은, 증착, 사진식각(photolithography) 등을 통하여 게이트배선, 데이터배선, 트랜지스터, 스토리지 커패시터 및 발광 다이오드를 제1기판에 형성하고, 제1기판의 소자를 덮도록 제2기판을 합착하여 형성할 수도 있고, 증착, 사진식각(photolithography) 등을 통하여, 게이트배선, 데이터배선, 트랜지스터 및 스토리지 커패시터를 제1기판에 형성하고, 발광 다이오드는 제2기판에 형성한 후 각 기판의 소자가 마주보도록 제1 및 제2기판을 합착하여 형성할 수도 있다.

[0064] 제1트랜지스터(T1)의 게이트 전극 및 소스전극은 각각 게이트 배선(GL1 내지 GLm) 및 데이터 배선(DL1 내지 DLn)에 연결되고, 제1트랜지스터(T1)의 드레인전극은 제2트랜지스터(T2)의 게이트전극에 연결된다.

[0065] 제2트랜지스터(T2)의 소스전극은 파워배선(PL1 내지 PLn)에 연결되고, 스토리지 커패시터(Cst)는 제2트랜지스터(T2)의 게이트 전극과 파워배선(PL1 내지 PLn) 사이에 연결된다.

[0066] 그리고, 발광 다이오드(Del)는 제2트랜지스터(T2)의 드레인전극에 연결된다.

[0067] 제1트랜지스터(T1)는 게이트 배선(GL1 내지 GLm)을 통하여 공급되는 게이트신호에 따라 데이터 배선(DL1 내지 DLn)을 통하여 공급되는 데이터신호를 제2트랜지스터(T2)에 공급하는 스위칭소자 역할을 하고, 제2트랜지스터(T2)는 그 게이트전극으로 인가되는 데이터신호에 따라 파워배선(PL1 내지 PLn)을 통하여 공급되는 전원전압을 발광 다이오드(Del)에 공급하는 구동소자 역할을 한다.

[0068] 따라서, 데이터신호에 의존하는 상이한 전원전압이 발광 다이오드(Del)에 공급됨으로써 다양한 계조(gray) 표시가 가능해진다.

[0069] 도 4에서는 하나의 화소영역(P)에 2개의 트랜지스터(T1, T2)가 형성되는 것으로 도시하였지만, 다른 실시예에서는 하나의 화소영역에 3개 이상의 트랜지스터가 형성될 수도 있다.

[0070] 또한, 유기전계발광 패널(120)에는 제1 내지 제m게이트배선(GL1 내지 GLm) 각각의 일단에 연결되어 구동부(130)에서 공급되는 게이트 신호를 전달하는 게이트링크배선(122)이 형성된다.

[0071] 도 4에서는 유기전계발광 패널(120)의 일단에 하나의 게이트링크배선(122)이 형성이 형성되는 것으로 도시하였지만, 다른 실시예에서는 유기전계발광 패널(120)의 양단에 각각 하나의 게이트링크배선이 형성될 수도 있으며, 이 경우 게이트링크배선은 각각 게이트배선(GL1 내지 GLm)의 양단에 연결되어 게이트신호를 공급한다.

[0072] 구동부(130)는 게이트신호 및 데이터신호를 생성하여 전원전압과 함께 유기전계발광 패널(120)에 공급하는데, 다수의 전기적 소자가 장착된 인쇄회로기판(printed circuit board: PCB)의 형태로 구성될 수 있다.

[0073] 특히, 구동부(130)는 게이트신호를 생성하는 게이트신호 생성부(132)와, 게이트신호 생성부(132)와 유기전계발광 패널(120)의 게이트링크배선(122) 사이에 연결되는 편차조절부하(deviation-adjusting load: 134)를 포함하는데, 편차조절부하(134)는 게이트링크배선의 등가저항에 기인한 제1 내지 제m게이트배선(GL1 내지 GLm)에서의 게이트신호의 지연 편차를 조절하는 역할을 한다.

[0074] 게이트신호 생성부(132)는 집적회로(integrated circuit: IC)의 형태로 형성할 수 있으며, 편차조절부하(134)는 저항(resistor), 커패시터(capacitor), 상승시간 조절회로(rising time control circuit) 중 하나일 수 있다.

[0075] 따라서, 구동부(130)의 게이트신호 생성부(132)는 편차조절부하(134)를 통하여 유기전계발광 패널(120)의 게이트링크배선(122)에 연결되고, 구동부(130)의 게이트신호 생성부(132)에서 생성된 게이트신호는 편차조절부하(134) 및 게이트링크배선(22)을 통하여 유기전계발광 패널(120)의 제1 내지 제m게이트배선(GL1 내지 GLm)에 공급된다.

[0076] 여기서, 게이트링크배선(122)에는 길이에 비례하는 저항이 존재하고, 유기전계발광 패널(120)의 화소영역(P)에는 게이트배선(GL1 내지 GLm)과 데이터배선(DL1 내지 DLn)의 교차부, 게이트배선(GL1 내지 GLm)과 파워배선(PL1 내지 PLn)의 교차부, 제1박막트랜지스터(T1)의 게이트전극과 소스전극의 중첩부 등의 기생용량(parasitic capacitor)이 존재하므로, 유기전계발광 패널(120)의 게이트링크배선(122)으로 전달되는 게이트신호는, 게이트링크배선(122)의 저항 및 게이트링크배선(122)에 연결된 화소영역(P)의 기생용량에 의하여 지연(delay)되며, 특히 게이트배선(GL1 내지 GLm)의 위치, 즉 게이트링크배선(122)의 길이에 따라 게이트신호의 지연은 편차를 가지지만, 구동부(130)의 편차조절부하(134)에 의하여 그 편차가 완화된다.

[0077] 도 5는 본 발명의 실시예에 따른 액티브 매트릭스 방식 유기전계발광 표시장치의 개략적인 등가회로도이다. 도 5에서는 편의상 구동부(130)의 편차조절부하(134)가 저항인 경우로 설명하였고, 각 게이트배선의 길이에 따른 등가저항은 표시하지 않았다.

[0078] 도 5에 도시한 바와 같이, 제1 내지 제m게이트배선(GL1 내지 GLm)에 연결되는 게이트링크배선(122)은, 인접한 게이트배선 사이의 길이에 비례하는 게이트링크저항(Rgl)을 등가저항으로 가지고, 각 화소영역(P)에 존재하는 기생용량(Cp)은 게이트링크배선(22)에 병렬로 연결된 것으로 해석할 수 있다. (여기서, Rgl은 저항 및 저항값을 동시에 나타내고, Cp는 커패시터 및 커패시턴스를 동시에 나타내는 것으로 한다.)

[0079] 게이트링크저항(Rgl)과 기생용량(Cp)은 유기전계발광 표시장치(110)의 크기, 화소수와 배선의 재질, 선폭 및 두께 등에 따라 달라질 수 있는데, 예를 들어, 게이트링크저항(Rgl) 및 기생용량(Cp)이 각각 약 1W 및 약 0.2pF일 수 있다.

[0080] 그리고, 구동부(130)의 편차조절부하(134)는 조절저항(Rc)을 가지는데, 조절저항(Rc)은 전체 휘도의 지난친 변화없이 빛샘 불량을 방지할 수 있는 범위에서 게이트링크저항(Rgl), 기생용량(Cp) 및 게이트신호의 펄스의 상승시간을 고려하여 정해질 수 있는데, 게이트링크저항(Rgl)의 약 100배 내지 약 300배 범위의 값일 수 있으며(100Rgl < Rc < 300Rgl), 예를 들어, 약 100W 내지 약 300W 범위의 값일 수 있다.

[0081] 따라서, 게이트링크배선(122)으로 전달되는 게이트신호는 저항과 커패시터의 곱으로 표현되는 시정수(time constant)에 의존하여 지연되는데, 제1 내지 제m게이트배선(GL1 내지 GLm)까지 게이트링크배선(122)의 길이 및 그에 따른 저항이 상이하므로, 제1 내지 제m게이트배선(GL1 내지 GLm)에 공급되는 게이트신호는 각각 상이하게 지연된다.

[0082] 예를 들어, 제1게이트배선(GL1)에 공급되는 게이트신호는 조절저항(Rc) 및 게이트링크저항(Rgl)의 합과 기생용량의 n배의 곱((Rc+Rgl)*nCp)에 의존하여 지연되고, 제m게이트배선(GLm)에 공급되는 게이트신호는 조절저항(Rc) 및 게이링크저항(Rgl)의 m배의 합과 기생용량의 n배의 곱((Rc+mRgl)*nCp)에 의존하여 지연된다.

[0083] 즉, "제m게이트배선(GLm)에 공급되는 게이트신호는 조절저항(Rc) 및 게이링크저항(Rgl)의 m배의 합과 기생용량의 n배의 곱"이 "조절저항(Rc) 및 게이트링크저항(Rgl)의 합과 기생용량의 n배의 곱"보다 크므로((Rc+mRgl)*nCp > (Rc+Rgl)*nCp), 게이트신호가 최초로 공급되는 제1게이트배선(GL1)으로부터 게이트신호가 최후로 공급되는 제m게이트배선(GLm)으로 갈수록 게이트신호의 지연은 증가하며, 그 결과 게이트신호 지연의 편차가 발생한다.

[0084] 그러나, 본 발명의 실시예에 따른 유기전계발광 표시장치(110)에서는, 조절저항(Rc)의 값이 게이트링크저항(Rgl)의 값보다 매우 크므로(Rc >> Rgl), 이러한 게이트링크배선(122)의 길이 차이에 따른 등가저항 차이(Rgl vs mRgl)는 게이트신호 지연을 유발하는 전체 등가저항에 있어서 큰 차이로 나타나지 않게 되며((Rc+Rgl) ~ (Rc+mRgl)), 그 결과 게이트링크배선(122)을 통한 게이트신호의 지연편차 역시 완화되고 최소화된다.

[0085] 이러한 제1 내지 제m게이트배선(GL1 내지 GLm)에 있어서 게이트신호의 지연편차의 완화를 도면을 참조하여 설명한다.

[0086] 도 6a 및 도 6b는 각각 본 발명의 실시예에 따른 액티브 매트릭스 방식 유기전계발광 표시장치의 제1 및 제m게이트배선에서의 게이트신호 및 데이터전압을 도시한 도면으로, 도 4 및 도 5를 함께 참조하여 설명한다.

[0087] 도 6a 및 도 6b에 도시한 바와 같이, 게이트신호는 게이트로우전압(Vgl) 및 게이트하이전압(Vgh)을 각각 최저 및 최고 전압으로 하는 펄스(pulse)가 1 프레임시간(Tf)을 주기로 반복되는 구형파(rectangular wave)의 형태이다.

[0088] 도 6a에 도시한 바와 같이, 제1게이트배선(GL1)에 공급되는 제1게이트신호(GS1)의 펄스는 제1상승시간(Trising1)동안 게이트로우전압(Vgl)에서 게이트하이전압(Vgh)으로 증가하고 제1펄스지속시간(Tpd1)동안 게이트하이전압(Vgh)을 유지한 후 다시 게이트로우전압(Vgl)으로 감소한다.

[0089] 이때, 제1상승시간(Trising1)은, 저항이나 용량이 존재하지 않는 이상적인 상태에서는 0초(sec)이지만, 현실에서는 조절저항(Rc) 및 하나의 게이트링크저항(Rgl)의 합과 n개의 기생용량(Cp)에 의한 시정수((Rc+Rgl)*nCp)에 의존하여 발생하는 시간이다.

[0090] 제1게이트신호(GS1)가 게이트하이전압(Vgh)이 되면, 제1게이트배선(GL1)에 연결된 제1트랜지스터(T1)가 턴-온(turn-on)되고, 데이터배선(DL1 내지 DLn)을 통하여 공급되는 데이터신호는 제1트랜지스터(T1)를 통과하여 제2트랜지스터(T2)의 게이트전극에 제1데이터전압(Vdata1)으로 충전된다.

[0091] 이때, 제1트랜지스터(T1)에 연결된 스토리지 커패시터(Cst)도 제1데이터전압(Vdata1)으로 충전된다.

[0092] 그리고, 제1게이트신호(GS1)가 게이트로우전압(Vgl)이 되면, 제1트랜지스터(T1)가 턴-오프(turn-off)되므로, 데이터신호가 제1트랜지스터(T1)를 통과하지 못하여 더 이상 제2트랜지스터(T2)의 게이트전극을 충전하지 못하지만, 그 대신 스토리지 커패시터(Cst)에 충전되어 있던 전하가 제2트랜지스터(T2)의 게이트전극을 충전하므로, 제2트랜지스터(T2)의 게이트전극은 다음 프레임까지인 제1데이터시간(Tdata1)동안 제1데이터전압(Vdata1)을 유지한다.

[0093] 여기서, 제1상승시간(Trising1)은, 게이트링크저항(Rgl) 및 기생용량(Cp)과 마찬가지로, 유기전계발광 표시장치(110)의 크기, 화소수와 배선의 재질, 선폭 및 두께 등에 따라 달라질 수 있으며, 특히, 구동부(130)의 편차조

절부하(134)의 조절저항(Rc)의 값에 따라 달라질 수 있다.

[0094] 즉, 제1상승시간(Trising1)은 편차조절부하(134)가 존재하지 않을 경우(게이트링크저항(Rgl)과 n개의 기생용량(Cp)에만 의존하는 경우)의 제1상승시간(도 3a의 Trising1)의 약 20배 내지 약 60배 범위의 값일 수 있으며, 약 400 nsec 일 수 있다.

[0095] 한편, 도 6b에 도시한 바와 같이, 제m게이트배선(GLm)에 공급되는 제m게이트신호(GSm)의 펄스는, 제m상승시간(Trisingm)동안 게이트로우전압(Vgl)에서 게이트하이전압(Vgh)으로 증가하고 제m펄스지속시간(Tpdm)동안 게이트하이전압(Vgh)을 유지한 후 다시 게이트로우전압(Vgl)으로 감소한다.

[0096] 이때, 제m상승시간(Trisingm)은, 조절저항(Rc) 및 m개의 게이트링크저항(Rgl)의 합과 n개의 기생용량(Cp)에 의한 시정수((Rc+mRgl)*nCp)에 의존하여 발생하는 시간으로, 엄밀하게 말하자면 제1상승시간(Trising1)보다 길다.

[0097] 그러나, 본 발명의 실시예에 따른 유기전계발광 표시장치(110)에서는, 조절저항(Rc)의 값이 게이트링크저항(Rgl)의 값보다 매우 크므로(Rc >> Rgl), 제m상승시간(Trisingm)을 결정하는 시정수((Rc+mRgl)*nCp)와 제1상승시간(Trising1)을 결정하는 시정수((Rc+Rgl)*nCp)가 조절저항(Rc)과 n개의 기생용량(Cp)의 곱(Rc*nCp)과 거의 동일하게 되어 두 시정수의 차이는 최소화되고(((Rc+mRgl)*nCp ~ Rc+Rgl)*nCp ~ Rc+mRgl)*nCp), 그 결과 제1상승시간(Trising1)과 제m상승시간(Trisingm)의 차이, 즉 게이트신호의 지연편차는 완화되고 최소화된다(Trisingm ~ Trising1).

[0098] 그리고, 게이트신호의 하나의 펄스의 나머지 시간인 제m펄스지속시간(Tpdm) 역시 제1펄스지속시간(Tpd1)과 거의 동일한 값이 된다(Tpdm ~ Tpd1).

[0099] 제m게이트신호(GSm)가 게이트하이전압(Vgh)이 되면, 제m게이트배선(GLm)에 연결된 제1트랜지스터(T1)가 턴-온(turn-on)되고, 데이터배선(DL1 내지 DLn)을 통하여 공급되는 데이터신호는 제1트랜지스터(T1)를 통과하여 제2트랜지스터(T2)의 게이트전극 및 스토리지 커패시터(Cst)에 제m데이터전압(Vdatam)으로 충전된다.

[0100] 그리고, 제m게이트신호(GSm)가 게이트로우전압(Vgl)이 되면, 제1트랜지스터(T1)가 턴-오프(turn-off)되므로, 데이터신호가 제1트랜지스터(T1)를 통과하지 못하여 더 이상 제2트랜지스터(T2)의 게이트전극을 충전하지 못하지만, 그 대신 스토리지 커패시터(Cst)에 충전되어 있던 전하가 제2트랜지스터(T2)의 게이트전극을 충전하므로, 제2트랜지스터(T2)의 게이트전극은 다음 프레임까지인 제m데이터시간(Tdatam)동안 제m데이터전압(Vdatam)을 유지한다.

[0101] 여기서, 제m상승시간(Trisingm)이 제1상승시간(Trising1)과 거의 동일한 값을 가지므로(Trisingm ~ Trising1), 1 프레임시간(Tf)의 나머지 시간인 제m데이터시간(Tdatam) 역시 제1데이터시간(Tdata1)과 거의 동일한 값을 가지게 된다.

[0102] 즉, 본 발명의 실시예에 따른 유기전계발광 표시장치(110)에서는, 게이트신호가 최초로 전달되는 부분의 제1게이트배선(GS1)에 연결된 제2트랜지스터(T2)의 게이트전극에는 제1데이터시간(Tdata1)동안 제1데이터전압(Vdata1)이 인가되어 발광다이오드(Del)가 구동되고, 게이트신호가 최후로 전달되는 부분인 제m게이트배선(GSm)에 연결된 제2트랜지스터(T2)의 게이트전극에는 제m데이터시간(Tdatam)동안 제m데이터전압(Vdatam)이 인가되어 발광다이오드(Del)가 구동되는데, 제1데이터시간(Tdata1)과 제m데이터시간(Tdatam)이 실질적으로 동일한 값을 가지므로(Tdata1 ~ Tdatam), 제1게이트배선(GS1)에 연결된 발광다이오드(Del)와 제m게이트배선(GSm)에 연결된 발광다이오드(Del)가 실질적으로 동일한 시간 동안 발광 구동된다.

[0103] 그 결과, 계조를 표시함에 있어서, 게이트신호가 최초로 전달되는 제1게이트배선(GS1)에 연결된 화소영역(P)의 휘도와 게이트신호가 최후로 전달되는 제m게이트배선(GSm)에 연결된 화소영역(P)의 휘도가 실질적으로 동일하게 되고, 빛샘 불량을 방지할 수 있다.

[0104] 이러한 본 발명의 빛샘 불량 방지에 대하여 측정결과를 참조하여 설명한다.

[0105] 도 7은 본 발명의 실시예에 따른 유기전계발광 표시장치의 상부 일단에 대한 휘도 측정 그래프이다.

[0106] 도 7에서는, 유기전계발광 표시장치의 유기전계발광 패널에서 게이트신호가 최초로 전달되는 부분인 상부 일단의 휘도를 계조 및 조절저항(Rc)에 따라 측정하였다.

[0107] 도 7에 도시한 바와 같이, 조절저항(Rc)을 0W(즉, 편차조절부하를 포함하지 않는 종래의 유기전계발광장치의 경

우)로부터 200 W으로 증가시킬수록 모든 저계조(7, 15, 23, 31, 39)에서 상부 일단의 휘도가 감소하는 것을 알 수 있으며, 이것은 유기전계발광 패널(120)의 상부 일단에서의 빛샘 불량 방지를 나타낸다.

[0108] 조절저항(Rc)이 300 W인 경우에는 게이트신호의 과도한 지연으로 인하여 유기전계발광 패널(120) 전체의 휘도가 원하는 계조보다 더 증가하고 그 결과 상부 일단의 휘도가 조절저항(Rc)이 200 W인 경우보다 오히려 증가하지만, 빛샘 현상은 나타나지 않는다.

[0109] 따라서, 편차조절부하(134)는 빛샘 현상을 방지하면서 유기전계발광 패널(120) 전체 휘도의 변동을 최소화하는 범위에서 정할 수 있다.

[0110] 앞서 말한 바와 같이, 예를 들어, 편차조절부하(134)를 형성한 경우(조절저항(Rc), 게이트링크저항(Rgl) 및 n개의 기생용량(Cp)에 의존하는 경우)의 제1상승시간(Trising1)이 편차조절부하(134)가 존재하지 않을 경우(게이트링크저항(Rgl)과 n개의 기생용량(Cp)에만 의존하는 경우)의 제1상승시간(도 3a의 Trising1)의 약 20배 내지 약 60배 범위의 값이 되도록 편차조절부하(134)의 값(저항일 경우 저항값, 커패시터인 경우 커패시턴스, 상승시간 조절회로인 경우 회로 매개변수)을 정할 수 있다.

[0111] 구체적으로, 편차조절부하(134)를 조절저항(Rc)으로 구성했을 경우, 조절저항(Rc)는 인접 게이트배선(GL1 내지 GLm) 사이의 게이트링크배선(122)의 등가저항인 게이트링크저항(Rgl)의 약 100배에서 약 300배 범위의 값일 수 있다.

[0112] 이와 같이, 본 발명의 실시예에 따른 유기전계발광 표시장치(110)에서는, 구동부(130)에 게이트링크배선(122)에 연결된 편차조절부하(134)를 형성함으로써, 게이트링크배선(122)의 게이트링크저항(Rgl) 및 각 화소영역(P)의 기생용량(Cp)에 의한 게이트신호의 지연편차를 완화 및 최소화할 수 있다.

[0113] 그리고, 도시하지는 않았지만, 게이트신호가 구동부(130)의 양단으로부터 공급되고, 유기전계발광 패널(120)의 양단에 각각 형성된 제1 및 제2게이트링크배선을 통하여 각 게이트배선(GL1 내지 GLm)의 양단으로 게이트신호가 입력되는 본 발명의 다른 실시예에 따른 유기전계발광 표시장치의 경우에도, 구동부(130)의 편차조절부하(134)를 제1 및 제2게이트링크배선에 모두 연결하거나, 구동부(130)에 제1 및 제2게이트링크배선에 각각 연결되는 제1 및 제2편차조절부하를 형성함으로써, 유기전계발광 패널 상부 양단의 빛샘 불량을 방지할 수 있다.

[0114] 또한, 도 4 내지 도 6에서는 유기전계발광 표시장치를 예로 들었으나, 다른 실시예에서는 액정표시장치에 본 발명을 적용할 수도 있다.

[0115] 본 발명은 상기 실시예로 한정되지 않고, 본 발명의 취지를 벗어나지 않는 한도 내에서 다양하게 변경하여 실시할 수 있다.

도면의 간단한 설명

[0116] 도 1은 종래의 액티브 매트릭스 방식 유기전계발광 표시장치를 도시한 개략도.

[0117] 도 2는 종래의 액티브 매트릭스 방식 유기전계발광 표시장치의 개략적인 등가회로도.

[0118] 도 3a 및 도 3b는 각각 종래의 액티브 매트릭스 방식 유기전계발광 표시장치의 제1 및 제m게이트배선에서의 게이트신호 및 데이터전압을 도시한 도면.

[0119] 도 4는 본 발명의 실시예에 따른 액티브 매트릭스 방식 유기전계발광 표시장치를 도시한 개략도.

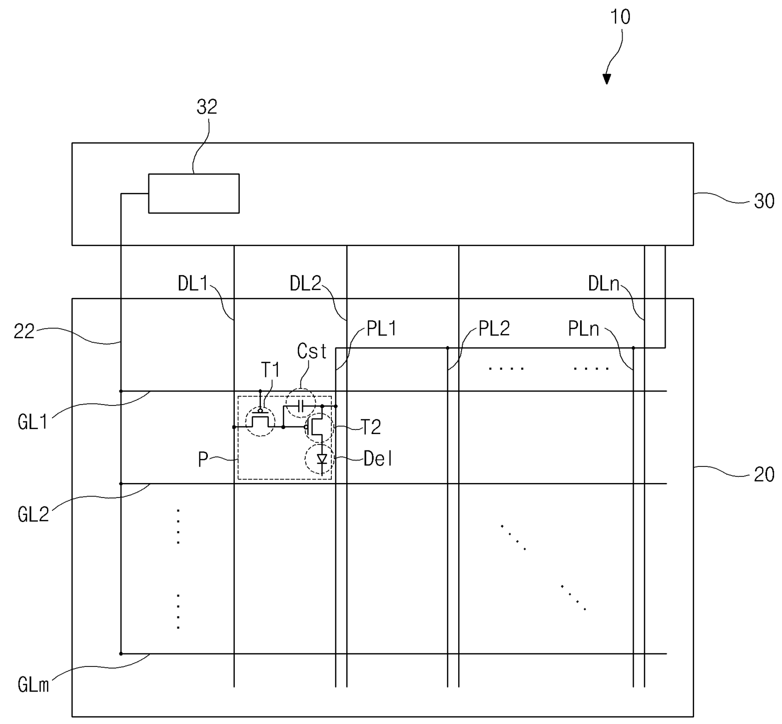
[0120] 도 5는 본 발명의 실시예에 따른 액티브 매트릭스 방식 유기전계발광 표시장치의 개략적인 등가회로도.

[0121] 도 6a 및 도 6b는 각각 본 발명의 실시예에 따른 액티브 매트릭스 방식 유기전계발광 표시장치의 제1 및 제m게이트배선에서의 게이트신호 및 데이터전압을 도시한 도면.

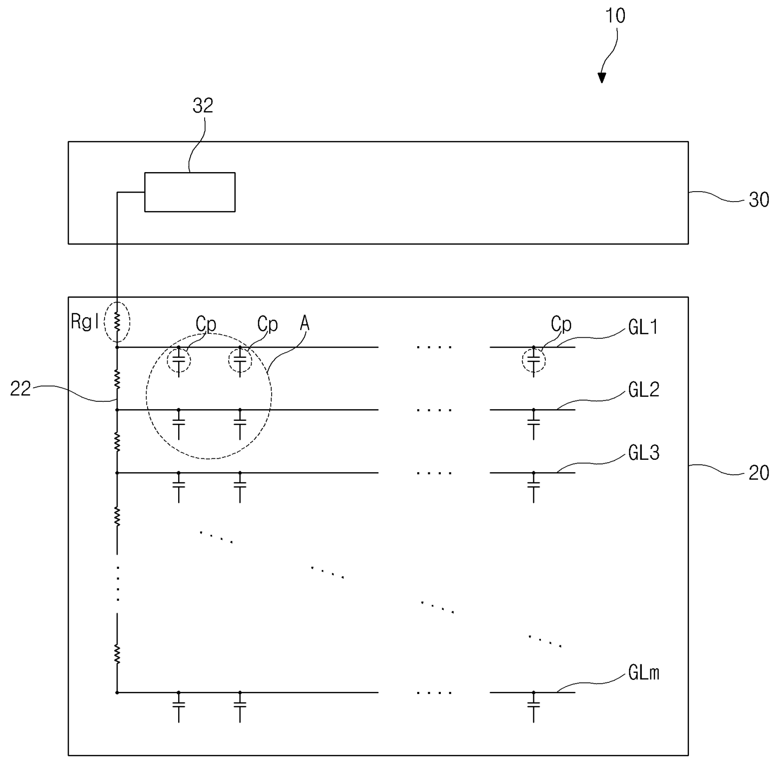
[0122] 도 7은 본 발명의 실시예에 따른 유기전계발광 표시장치의 상부 일단에 대한 휘도 측정 그래프.

도면

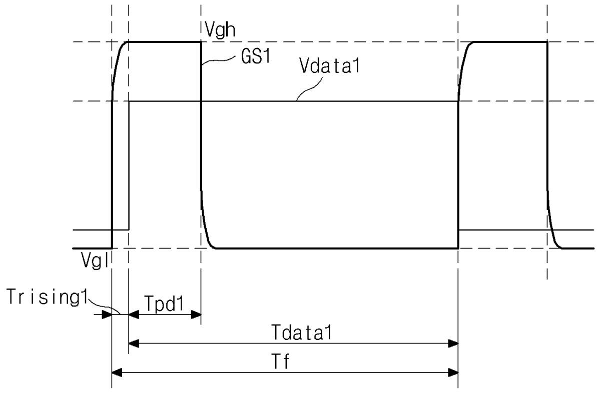
도면1


10
32
30
DL1
DL2
DLn
22
PL1
PL2
PLn
Cst
T1
GL1
T2
P
Del
20
GL2
GLm

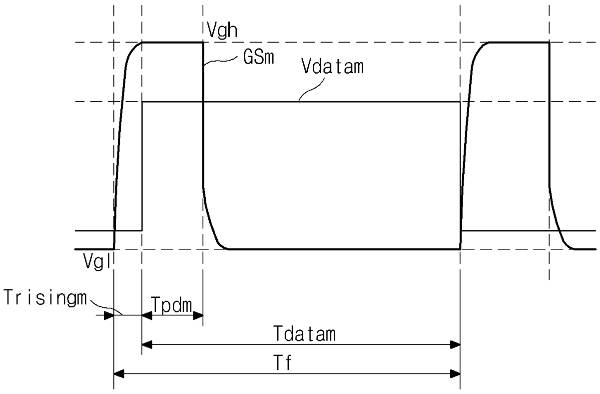
도면2


10
32
30
Rgl
Cp
Cp
A
Cp
GL1
22
GL2
GL3
20
GLm

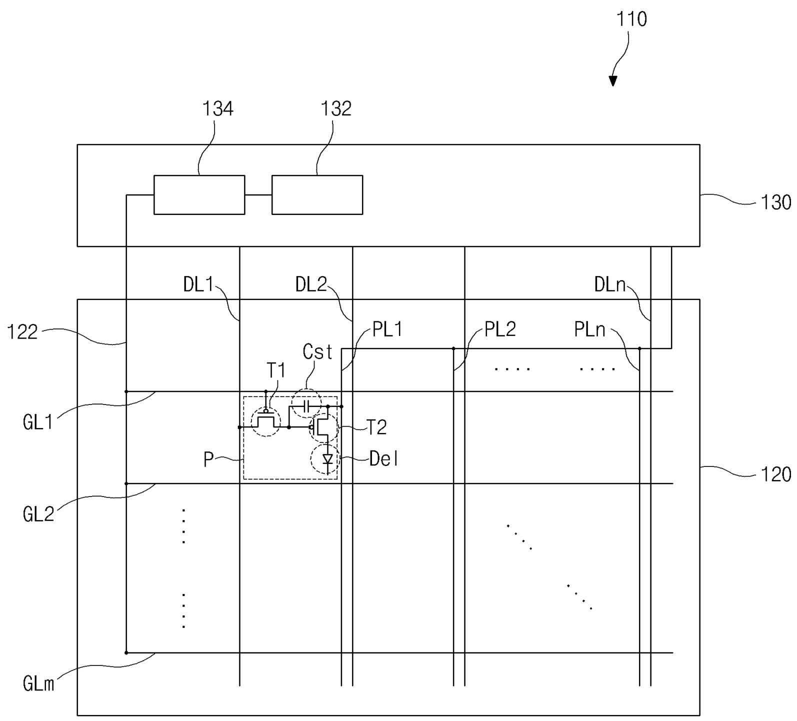
도면3a


Vgh
GS1
Vdata1
Vgl
Trising1
Tpd1
Tdata1
Tf

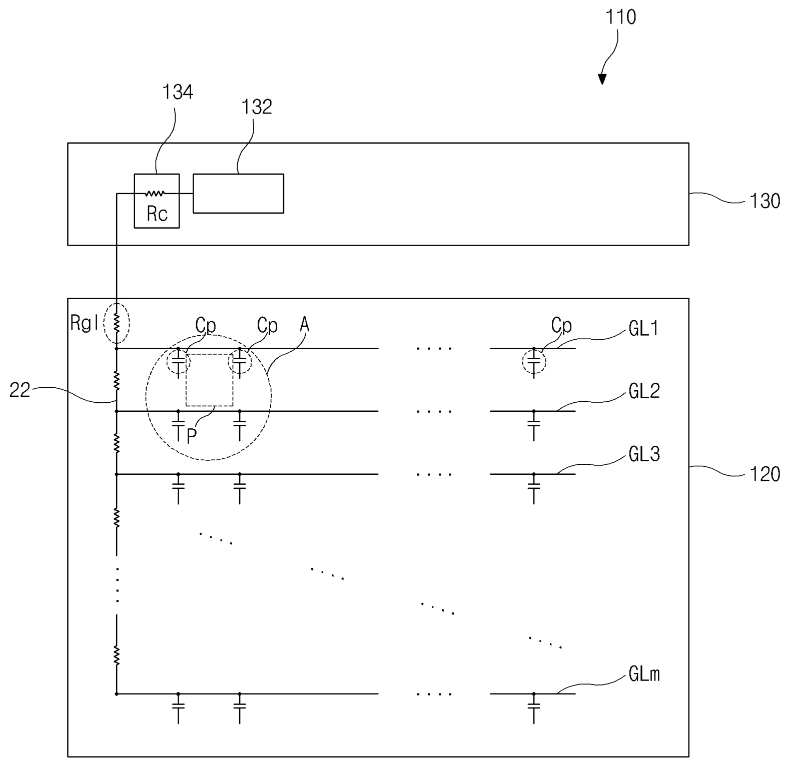
도면3b


Vgh
GSm
Vdatam
Vgl
Trisingm
Tpdm
Tdatam
Tf

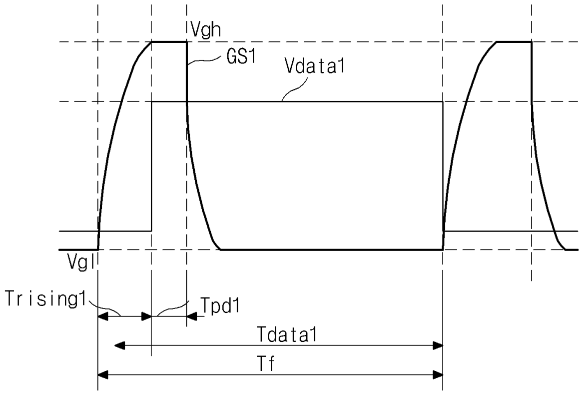
도면4


110
134
132
130
DL1
DL2
DLn
122
PL1
PL2
PLn
Cst
T1
T2
GL1
P
Del
GL2
120
GLm

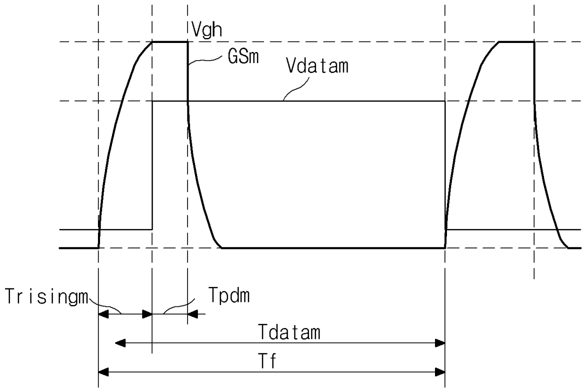
도면5


110
134
132
Rc
130
Rgl
Cp
Cp
A
Cp
GL1
22
GL2
P
GL3
120
GLm

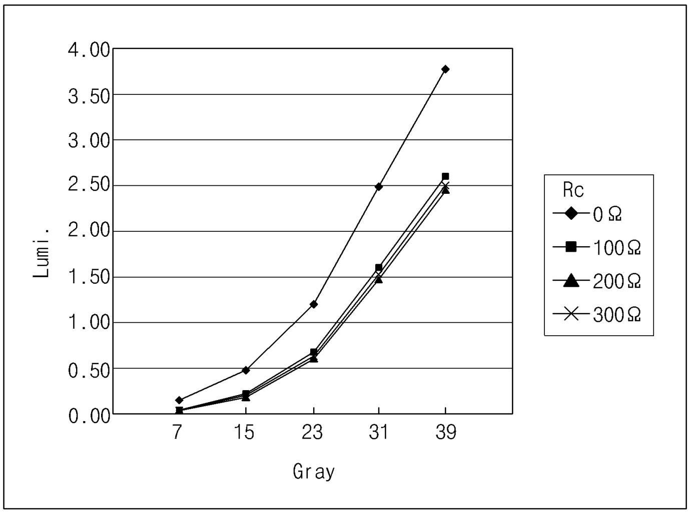
도면6a


Vgh
GS1
Vdata1
Vgl
Trising1
Tpd1
Tdata1
Tf

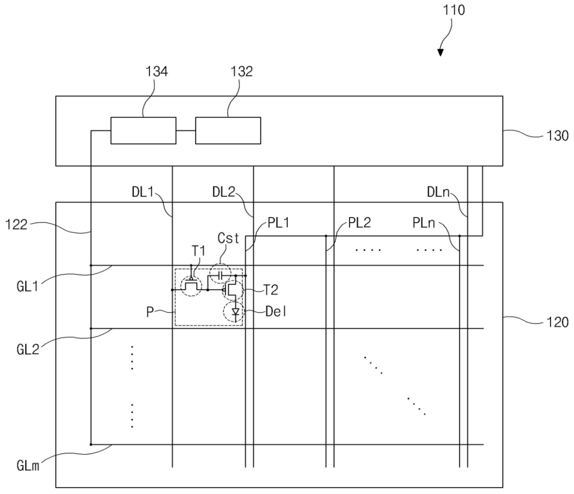
도면6b


Vgh
GSm
Vdatam
Trisingm
Tpdm
Tdatam
Tf

도면7


4.00
3.50
3.00
2.50
2.00
1.50
1.00
0.50
0.00
Lumi.
7
15
23
31
39
Gray
Rc
0Ω
100Ω
200Ω
300Ω

专利名称(译)	标题：有机电致发光显示装置		
公开(公告)号	KR101581245B1	公开(公告)日	2015-12-31
申请号	KR1020090087790	申请日	2009-09-16
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	PARK SANG MIN 박상민 JEONG SEOK HEE 정석희 KIM DO WAN 김도완		
发明人	박상민 정석희 김도완		
IPC分类号	G09G3/30 G09G3/20		
CPC分类号	G09G3/20 G09G3/30 G09G3/32 G09G3/3266		
其他公开文献	KR1020110029922A		
外部链接	Espacenet		

摘要(译)

目的：提供一种有机电致发光显示装置，以通过在栅极连接线的前面形成偏差控制负载来减轻栅极信号的延迟偏差。 构成：在有机电致发光显示设备中，第一栅极连接线（122）分别连接到第一条栅极线至第m条栅极线（GL1-GLm）的一端。 第一偏差控制负载（134）连接在栅极信号发生器和第一栅极连接线之间。 第一偏差控制负载控制栅极线的延迟偏差。 第一偏差控制负载是电阻器，电容器和上升时间控制电路中的一个。 栅极信号发生器（132）将栅极信号提供给第一栅极链路。