



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2015년11월20일

(11) 등록번호 10-1570535

(24) 등록일자 2015년11월13일

(51) 국제특허분류(Int. Cl.)

H01L 51/56 (2006.01) H05B 33/10 (2006.01)

(21) 출원번호 10-2009-0041245

(22) 출원일자 2009년05월12일

심사청구일자 2014년05월02일

(65) 공개번호 10-2010-0122282

(43) 공개일자 2010년11월22일

(56) 선행기술조사문헌

JP2005310403 A\*

KR1020060037162 A\*

\*는 심사관에 의하여 인용된 문헌

(73) 특허권자

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

김우찬

경기도 수원시 영통구 인계로189번길 14, 주공4단지아파트 425동 305호 (매탄동)

안병철

서울 서초구 방배로 270, 라동 404호 (방배동, 방배삼호아파트)

한창욱

서울특별시 마포구 연남로 52, 코오롱아파트 102동 1306호 (연남동)

(74) 대리인

특허법인로얄

전체 청구항 수 : 총 11 항

심사관 : 유창훈

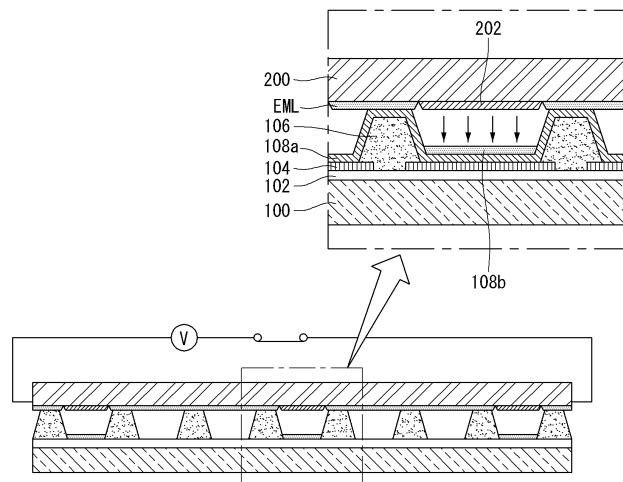
(54) 발명의 명칭 유기발광다이오드 표시장치의 제조방법

(57) 요약

본 발명은 유기발광다이오드 표시장치의 제조방법에 관한 것이다.

본 발명에 따라 제1 전극, 제1 관련층, 발광층, 제2 관련층 및 제2 전극을 갖는 다수의 OLED들을 포함한 유기발광다이오드 표시장치의 제조방법은, 어셉터 기관 상에 TFT 어레이, 상기 제1 전극, बैं크 패턴 및 상기 제1 관련층을 순차적으로 형성하는 단계; 도너 기관 상에 금속 패턴 및 유기 발광재료를 순차적으로 형성하는 단계; 상기 어셉터 기관과 상기 도너 기관을 얼라인 및 합착한 후 상기 금속 패턴에 전원을 인가하여 상기 유기 발광재료를 상기 어셉터 기관에 전사시켜 상기 발광층을 형성하는 단계; 및 상기 발광층이 형성된 상기 어셉터 기관 상에 상기 제2 관련층 및 제2 전극을 순차적으로 형성하는 단계를 포함한다.

대표도 - 도6b



**명세서**

**청구범위**

**청구항 1**

제1 전극, 제1 관련층, 발광층, 제2 관련층 및 제2 전극을 갖는 다수의 OLED들을 포함한 유기발광다이오드 표시 장치의 제조방법에 있어서,

어셉터 기관 상에 TFT 어레이, 상기 제1 전극, बैं크 패턴 및 상기 제1 관련층을 순차적으로 형성하는 단계;

도너 기관 상에 금속 패턴 및 유기 발광재료를 순차적으로 형성하는 단계;

상기 어셉터 기관과 상기 도너 기관을 얼라인 및 합착한 후 상기 금속 패턴에 전원을 인가하여 상기 유기 발광 재료를 상기 어셉터 기관에 전사시켜 상기 발광층을 형성하는 단계; 및

상기 발광층이 형성된 상기 어셉터 기관 상에 상기 제2 관련층 및 제2 전극을 순차적으로 형성하는 단계를 포함 하고,

상기 금속 패턴은 상기 발광층이 형성될 어셉터 기관의 픽셀 위치에 맞추어 상기 도너 기관 상에 패터닝되는 것을 특징으로 하는 유기발광다이오드 표시장치의 제조방법.

**청구항 2**

제 1 항에 있어서,

상기 금속 패턴은 Ag, Au, Al, Cu, Mo, Pt, Ti, W, Ta 중에서 어느 한 금속 또는 둘 이상의 금속이나 합금 재 질을 가지는 것을 특징으로 하는 유기발광다이오드 표시장치의 제조방법.

**청구항 3**

제 2 항에 있어서,

상기 금속 패턴의 폭은 상기 픽셀 폭에 상기 बैं크 패턴의 폭을 합한 값보다 작거나 같은 것을 특징으로 하는 유 기발광다이오드 표시장치의 제조방법.

**청구항 4**

제 1 항에 있어서,

상기 발광층을 형성하는 단계는 진공 또는 불활성 기체 분위기 하에서 수행되는 것을 특징으로 하는 유기발광다 이오드 표시장치의 제조방법.

**청구항 5**

제 1 항에 있어서,

상기 전원은  $0.1 \text{ W/cm}^2 \sim 10000 \text{ W/cm}^2$  의 파워 밀도를 가지고, 1 초 이내의 시간에서 한 번 또는 여러 번 인가되 는 것을 특징으로 하는 유기발광다이오드 표시장치의 제조방법.

**청구항 6**

제 1 항에 있어서,

상기 제1 관련층이 형성되기 전에, 상기 बैं크 패턴 상에 상기 बैं크 패턴보다 좁은 폭으로 스페이서를 형성하는 단계를 더 포함하는 것을 특징으로 하는 유기발광다이오드 표시장치의 제조방법.

**청구항 7**

제 1 항에 있어서,

상기 유기 발광재료가 형성되기 전에, 상기 금속 패턴 상에 전기 절연막을 형성하는 단계를 더 포함하는 것을

특징으로 하는 유기발광다이오드 표시장치의 제조방법.

**청구항 8**

제 7 항에 있어서,

상기 전기 절연막은 실리콘 산화막, 실리콘 질화막, 실리콘 산화질화막 및 SOG(Spin-On-Glass) 물질 중 적어도 어느 하나를 포함하는 것을 특징으로 하는 유기발광다이오드 표시장치의 제조방법.

**청구항 9**

제 1 항에 있어서,

상기 제1 전극 및 제2 전극은 각각 애노드전극 및 캐소드전극이고, 상기 제1 관련층은 정공의 유입 및 운반을 담당하는 정공관련층이며, 상기 제2 관련층은 전자의 유입 및 운반을 담당하는 전자관련층인 것을 특징으로 하는 유기발광다이오드 표시장치의 제조방법.

**청구항 10**

제 1 항에 있어서,

상기 제1 전극 및 제2 전극은 각각 캐소드전극 및 애노드전극이고, 상기 제1 관련층은 전자의 유입 및 운반을 담당하는 전자 관련층이며, 상기 제2 관련층은 정공의 유입 및 운반을 담당하는 정공 관련층인 것을 특징으로 하는 유기발광다이오드 표시장치의 제조방법.

**청구항 11**

제1 전극, 제1 관련층, 발광층, 제2 관련층 및 제2 전극을 갖는 다수의 OLED들을 포함한 유기발광다이오드 표시장치의 제조방법에 있어서,

어셉터 기관 상에 TFT 어레이, 상기 제1 전극, बैं크 패턴 및 상기 제1 관련층을 순차적으로 형성하는 단계;

도너 기관 상에 금속 패턴 및 유기 발광재료를 순차적으로 형성하는 단계;

상기 어셉터 기관과 상기 도너 기관을 얼라인 및 합착한 후 상기 금속 패턴에 전원을 인가하여 상기 유기 발광 재료를 상기 어셉터 기관에 전사시켜 상기 발광층을 형성하는 단계; 및

상기 발광층이 형성된 상기 어셉터 기관 상에 상기 제2 관련층 및 제2 전극을 순차적으로 형성하는 단계를 포함하고,

상기 제1 관련층이 형성되기 전에, 상기 बैं크 패턴 상에 상기 बैं크 패턴보다 좁은 폭으로 스페이서를 형성하는 단계를 더 포함하는 것을 특징으로 하는 유기발광다이오드 표시장치의 제조방법.

**발명의 설명**

**발명의 상세한 설명**

**기술 분야**

[0001] 본 발명은 유기발광다이오드 표시장치의 제조방법에 관한 것이다.

**배경 기술**

[0002] 최근, 음극선관(Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 평판 표시장치들이 개발되고 있다. 이러한 평판 표시장치는 액정 표시장치(Liquid Crystal Display : 이하 "LCD"라 한다), 전계 방출 표시장치(Field Emission Display : FED), 플라즈마 디스플레이 패널(Plasma Display Panel : 이하 "PDP"라 한다) 및 전계발광장치(Electroluminescence Device) 등이 있다.

[0003] PDP는 구조와 제조공정이 단순하기 때문에 경박단소하면서도 대화면에 가장 유리한 표시장치로 주목받고 있지만 발광효율과 휘도가 낮고 소비전력이 큰 단점이 있다. TFT LCD(Thin Film Transistor LCD)는 가장 널리 사

용되고 있는 평판표시소자이지만 시야각이 좁고 응답속도가 낮은 문제점이 있다. 전계발광장치는 발광층의 재료에 따라 무기발광다이오드 표시장치와 유기발광다이오드 표시장치로 대별되며, 이 중 유기발광다이오드 표시장치는 스스로 발광하는 자발광소자로서 응답속도가 빠르고 발광효율, 휘도 및 시야각이 큰 장점이 있다.

- [0004] 유기발광다이오드 표시장치는 도 1과 같은 유기발광다이오드(이하, OLED)를 가진다.
- [0005] OLED는 전계발광하는 유기 화합물층과, 유기 화합물층을 사이에 두고 대향하는 캐소드전극 및 애노드전극을 포함한다. 유기 화합물층은 전자주입층(Electron Injection Layer : EIL), 전자수송층(Electron Transport Layer : ETL), 발광층(Emission Layer : EML), 정공수송층(Hole Transport Layer : HTL) 및 정공주입층(Hole Injection Layer : HIL)을 포함하여 다층으로 적층된다. 애노드전극과 캐소드전극에 구동전압이 인가되면 정공수송층(HTL)을 통과한 정공과 전자수송층(ETL)을 통과한 전자가 발광층(EML)으로 이동되어 여기자를 형성하고, 그 결과 발광층(EML)이 가시광을 발산하게 한다.
- [0006] 종래 유기발광다이오드 표시장치에서 발광층(EML)은 도 2와 같은 열증착 방식을 통해 형성된다. 열증착 방식을 위해서는 R,G,B 별 발광층(EML) 재료를 수납하는 보트(30)와, 저항 가열된 보트(30)로부터 전사되는 발광층(EML) 재료가 해당 위치에 증착되도록 유도하는 메탈 마스크(20)가 요구된다. 메탈 마스크(20)는 마스크 프레임(25)에 의해 지지되어, TFT 어레이(15)가 형성된 기판(10)상에 얼라인된다. 종래 유기발광다이오드 표시장치는 메탈 마스크(20)의 얼라인 위치를 바꿔가면서 R,G,B 별 발광층(EML)을 원하는 위치에 증착한다.
- [0007] 그런데, 이러한 종래 유기발광다이오드 표시장치의 제조방법은 다음과 같은 문제점이 있다.
- [0008] 첫째, 종래 방식에서 메탈 마스크의 크기는 기판의 크기에 따라 정해진다. 기판이 점점 대형화될수록 메탈 마스크의 크기도 증가되어야 한다. 메탈 마스크의 크기가 증가할수록 마스크의 휨이 발생하므로, 종래 메탈 마스크를 이용하는 증착 방식은 발광층을 정밀하게 패터닝하기가 곤란하여 대면적 및 고정세에 대응하기 어렵다.
- [0009] 둘째, 종래 방식에서는 발광층 재료가 담긴 보트를 기판으로부터 일정 거리 만큼 이격시키고 보트를 가열하여 발광층 재료를 기판에 증착시키므로, 발광층 형성에 있어 공정 택 타임(TACT Time)이 길다. 기판이 대형화될수록 기판에 증착되는 발광층의 균일도 확보를 위해 기판과 보트 간 이격 거리(D)는 증가되어야 하므로, 발광층 형성시 이용되는 챔버의 크기가 증가한다.

**발명의 내용**

**해결 하고자하는 과제**

- [0010] 따라서, 본 발명의 목적은 대면적 및 고정세에 대응하여 발광층을 정밀하게 패터닝할 수 있도록 한 유기발광다이오드 표시장치의 제조방법을 제공하는 데 있다.
- [0011] 본 발명의 다른 목적은 발광층 형성에 있어 공정 택 타임을 줄이고, 발광층 형성 챔버의 크기를 줄일 수 있도록 한 유기발광다이오드 표시장치의 제조방법을 제공하는 데 있다.

**과제 해결수단**

- [0012] 상기 목적을 달성하기 위하여, 본 발명의 실시예에 따라 제1 전극, 제1 관련층, 발광층, 제2 관련층 및 제2 전극을 갖는 다수의 OLED들을 포함한 유기발광다이오드 표시장치의 제조방법은, 어셉터 기판 상에 TFT 어레이, 상기 제1 전극, बैं크 패턴 및 상기 제1 관련층을 순차적으로 형성하는 단계; 도너 기판 상에 금속 패턴 및 유기 발광재료를 순차적으로 형성하는 단계; 상기 어셉터 기판과 상기 도너 기판을 얼라인 및 합착한 후 상기 금속 패턴에 전원을 인가하여 상기 유기 발광재료를 상기 어셉터 기판에 전사시켜 상기 발광층을 형성하는 단계; 및 상기 발광층이 형성된 상기 어셉터 기판 상에 상기 제2 관련층 및 제2 전극을 순차적으로 형성하는 단계를 포함한다.
- [0013] 상기 금속 패턴은 Ag, Au, Al, Cu, Mo, Pt, Ti, W, Ta 중에서 어느 한 금속 또는 둘 이상의 금속이나 합금 재질을 가지며, 상기 발광층이 형성될 어셉터 기판의 픽셀 위치에 맞추어 패터닝된다.
- [0014] 상기 금속 패턴의 폭은 상기 픽셀 폭에 상기 बैं크 패턴의 폭을 합한 값보다 작거나 같다.

- [0015] 상기 발광층을 형성하는 단계는 진공 또는 불활성 기체 분위기 하에서 수행된다.
- [0016] 상기 전원은  $0.1 \text{ W/cm}^2 \sim 10000 \text{ W/cm}^2$ 의 파워 밀도를 가지고, 1 초 이내의 시간에서 한 번 또는 여러 번 인가된다.
- [0017] 이 유기발광다이오드 표시장치의 제조방법은 상기 제1 관련층이 형성되기 전에, 상기 बैं크 패턴 상에 상기 बैं크 패턴보다 좁은 폭으로 스페이서를 형성하는 단계를 더 포함한다.
- [0018] 이 유기발광다이오드 표시장치의 제조방법은 상기 유기 발광재료가 형성되기 전에, 상기 금속 패턴 상에 전기 절연막을 형성하는 단계를 더 포함한다.
- [0019] 상기 전기 절연막은 실리콘 산화막, 실리콘 질화막, 실리콘 산화질화막 및 SOG(Spin-On-Glass) 물질 중 적어도 어느 하나를 포함한다.
- [0020] 상기 제1 전극 및 제2 전극은 각각 애노드전극 및 캐소드전극이고, 상기 제1 관련층은 정공의 유입 및 운반을 담당하는 정공 관련층이며, 상기 제2 관련층은 전자의 유입 및 운반을 담당하는 전자 관련층이다.
- [0021] 상기 제1 전극 및 제2 전극은 각각 캐소드전극 및 애노드전극이고, 상기 제1 관련층은 전자의 유입 및 운반을 담당하는 전자 관련층이며, 상기 제2 관련층은 정공의 유입 및 운반을 담당하는 정공 관련층이다.

**효과**

- [0022] 본 발명에 따른 유기발광다이오드 표시장치의 제조방법은 금속패턴 및 유기 발광재료가 형성된 별도의 도너 기판을 진공 또는 불활성기체 분위기하에서 TFT 어레이가 형성된 어셉터 기판에 열라인 및 합착한 후, 도너 기판의 금속패턴에 순간 전압/전류를 인가하여 주울 열을 발생시키고, 이 주울 열을 이용하여 도너 기판에 형성된 유기 발광재료를 승화시킴으로써 어셉터 기판에 발광층을 형성한다.
- [0023] 이에 따라, 본 발명에 따른 유기발광다이오드 표시장치의 제조방법은 기존의 메탈 마스크를 이용한 보트 방식에 비해, 대면적 및 고정세에 대응하여 발광층을 정밀하게 패터닝할 수 있으며, 또한 발광층 형성에 있어 공정 탭타임을 줄일 수 있음은 물론이거니와, 발광층 형성 챔버의 사이즈를 크게 줄일 수 있다.

**발명의 실시를 위한 구체적인 내용**

- [0024] 이하, 도 3 내지 도 11을 참조하여 본 발명의 바람직한 실시예에 대하여 설명하기로 한다.
- [0025] 도 3을 참조하면, 본 발명의 실시예에 따른 유기발광다이오드 표시장치의 제조방법은 TFT 어레이, OLED의 제1 전극, बैं크패턴, 및 정공관련층이 형성된 어셉터 기판과, 금속패턴 및 유기 발광재료가 형성된 도너 기판을 진공 또는 불활성기체 분위기하에서 열라인 및 합착한다. 이어서, 도너 기판의 금속패턴에 순간 전압/전류를 인가하여 주울 열을 발생시켜, 도너 기판에 형성된 유기 발광재료를 승화시켜 어셉터 기판에 전사시킨다. 이러한 합착 및 전사 과정은 도너 기판을 탈착 및 언로딩 해가면서 R 픽셀들, G 픽셀들 및 B 픽셀들에 대해 각각 동시에 한 번씩 이루어진다. 발광층이 R, G 및 B 픽셀들에 모두 형성되고 나면, R, G 및 B 발광층이 형성된 어셉터 기판상에 전자 관련층과 OLED의 제2 전극을 순차적으로 증착한다.
- [0026] 먼저, 어셉터 기판상에 TFT 어레이, OLED의 제1 전극, बैं크패턴 및 정공관련층을 형성하는 과정과, 도너 기판상에 금속 패턴 및 유기 발광재료를 형성하는 과정을 설명하면 다음과 같다.
- [0027] 도 4a를 참조하면, 투명한 유리 또는 플라스틱 재질로 제작되는 어셉터 기판(100) 상에 도 8a 내지 도 8c와 같은 게이트라인(GL), 데이터라인(DL), 스위치 TFT(ST), 구동 TFT(DT), 스토리지 커패시터(Cst), Vdd 공급배선 및 Vss 공급배선 등을 포함하는 TFT 어레이(102)가 형성된다. TFT들(ST,DT)은 도 8a 및 도 8c와 같이 N 타입 MOSFET으로 구현되거나 또는, 도 8b와 같이 P 타입 MOSFET으로 구현될 수 있다. 도 8a 내지 도 8c에 도시된 픽셀의 등가회로는 통상의 2T1C에 대한 일 예로서, 본 발명의 TFT 어레이 구조는 이에 한정되지 않는다. TFT 어레이(102)는 TFT 어레이를 외부 환경으로부터 보호하기 위한 패시베이션(Passivation)층, TFT들(ST,DT)로 인한 단차를 없애기 위한 오버코트층, 오버코트층으로부터의 아웃 게싱(Out-Gasing)을 차폐하기 위한 버퍼층을 더 포함

할 수 있다.

- [0028] 도 4b를 참조하면, TFT 어레이(102)가 형성된 어셉터 기판(100) 상에 OLED의 제1 전극(104)이 형성된다. 제1 전극(104)은 버퍼층, 오버코트층 및 패시베이션층 등을 관통하여 구동 TFT(DT)의 일측 전극에 접촉한다. 제1 전극(104)은 구동 TFT(DT)와의 접속 구조에 따라 반사막을 갖는 애노드전극, 또는 캐소드전극일 수 있다. 다시 말해, 도 8a에 있어 제1 전극(104)은 구동 TFT(DT)의 소스전극(S)에 접속되는 애노드전극이고, 도 8b에 있어 제1 전극(104)은 구동 TFT(DT)의 드레인전극(D)에 접속되는 애노드전극이며, 도 8c에 있어 제1 전극(104)은 구동 TFT(DT)의 드레인전극(D)에 접속되는 캐소드전극이다. 이하에서는, 제1 전극(104)을 반사막을 갖는 애노드전극이라 가정한다. 제1 전극(104)은 ITO 또는 IZO 등의 산화물을 포함하는 투명 도전체로서, 불투명 금속 재질을 갖는 반사막 상에서 픽셀 단위로 패터닝된다. 제1 전극(104)은 구동 TFT(DT)를 경유하여 공급되는 정공을 유기 화합물층에 인가한다.
- [0029] 도 4c를 참조하면, 애노드전극(104)이 형성된 어셉터 기판(100) 상에 बैं크 패턴(106)이 형성된다. बैं크 패턴(106)은 픽셀들 간 경계 영역에 형성되어 픽셀들의 개구영역을 구획한다. 어셉터 기판(100) 상에 बैं크 패턴(106)이 형성되고 나면, 플라즈마를 이용한 전처리 공정이 수행된다. 전처리 공정은 OLED의 유기화합물층이 증착되기 전에 어셉터 기판(100) 상에 잔류하는 이물을 제거하는 기능을 한다.
- [0030] 도 4d를 참조하면, बैं크 패턴(106)이 형성된 어셉터 기판(100) 상에 기존의 보트 등을 이용한 열 증착(thermal evaporation) 공정으로 정공주입층(HIL) 재료 및 정공수송층(HTL) 재료가 연속적으로 전면 증착되어 정공 관련층(108a)이 형성된다.
- [0031] 도 5a를 참조하면, 투명한 유리 또는 플라스틱 재질로 제작되는 도너 기판(200) 상에 금속 패턴(202)이 형성된다. 도너 기판(200)의 크기는 어셉터 기판(100)의 크기와 동일하거나 클 수 있다. 금속 패턴(202)은 Ag, Au, Al, Cu, Mo, Pt, Ti, W, Ta 중에서 어느 한 금속 또는 둘 이상의 금속이나 합금 재질을 갖는다. 금속 패턴(202)은 CVD(chemical vapor deposition) 공정, 스퍼터링(Sputtering) 공정, 전자빔(E-Beam) 공정 및 전해/무전해 도금 공정 중 어느 하나의 방법으로 상기 금속 또는 합금을 전면 증착한 후, 전면 증착된 상기 금속 또는 합금을 포토리소그래피(Photolithograph) 공정과 습식식각(Wet Etching) 공정 또는 건식식각(Dry Etching)을 통해 패터닝함으로써 얻어진다. 금속 패턴(202)은 유기 발광재료가 전사될 어셉터 기판(200)의 픽셀 위치에 맞추어 형성된다. 금속 패턴(202)의 폭(Wd)은 도 9에 도시된 바와 같이 어셉터 기판(200)의 R, G 및 B 각 픽셀 폭(Wp)에, 이웃한 픽셀들 간을 구획하고 있는 बैं크 패턴(106)의 폭(Wb)을 합한 값보다 작거나 같을 수 있다. 금속 패턴(202)의 두께는 주울열을 발생시키는 저항성분을 고려하여 최대 1 $\mu$ m 이내로 함이 바람직하다.
- [0032] 도 5b를 참조하면, 금속 패턴(202)이 형성된 도너 기판(200) 상에 기존의 보트 등을 이용한 열 증착(thermal evaporation) 공정으로 유기 발광재료(EML)를 전면 증착한다.
- [0033] 한편, 주울열을 발생시키는 금속 패턴(202)이 산화되거나 또는 전사될 유기 발광재료(EML)로 확산되는 것을 방지하기 위해, 본 발명은 도 11과 같이 금속 패턴(202)과 유기 발광재료(EML) 사이에 전기 절연막(204)을 더 포함할 수 있다. 여기서, 전기 절연막(204)은 실리콘 산화막, 실리콘 질화막, 실리콘 산화질화막으로 선택되어 CVD 공정 또는 스퍼터링 공정을 통해 금속 패턴(202) 상에 전면 증착될 수 있다. 또한, 전기 절연막(204)은 SOG(Spin-On-Glass)와 같은 물질로 선택되어 스핀 코팅 후 열처리 공정을 통해 금속 패턴(202) 상에 전면 증착될 수 있다.
- [0034] 다음으로, 합착 및 전사에 의한 발광층 형성 과정을 설명하면 다음과 같다.
- [0035] 도 6a를 참조하면, 정공 관련층(108a)이 형성된 어셉터 기판(100)과, 유기 발광재료(EML)가 형성된 도너 기판(200)을 얼라인 및 합착한다. 이러한 얼라인 및 합착 과정은 수분/산소로부터 유기 발광재료(EML)를 보호하기 위해, 진공 또는 불활성기체(Ar, N<sub>2</sub>등) 분위기하에서 이루어진다. 합착은 기계적 가압에 의해 이루어질 수 있다.
- [0036] 도 6b를 참조하면, 얼라인 및 합착 과정이 완료된 도너 기판(200)의 금속 패턴(202)에 외부로부터 전원(V)이 인가된다. 전원(V) 인가에 의해, 금속 패턴(202)은 주울열을 발생하여 그 상부의 유기 발광재료(EML)를 승화시킨다. 그 결과, 어셉터 기판(100)의 대응 영역에 유기 발광재료(EML)가 전사되어 발광층(108b)이 형성된다. 여기서, 어셉터 기판(100)과 도너 기판(200)은 बैं크 패턴(106)을 사이에 두고 거의 밀착되어 있으므로, 본 발명은 유기 발광재료(EML)의 전사 위치가 벗어나거나 퍼짐으로써 발생하는 혼색 현상을 방지할 수 있다. 다시 말해, 본 발명은 발광층(108b) 형성시 기존의 메탈 마스크를 이용한 보트 방식을 사용하지 않기 때문에, 기판의 대면

적화에 대응하여 발광층(108b)을 정밀하게 패터닝하는 것이 가능하여 대면적 및 고정세 추세에 쉽게 부합할 수 있다.

[0037] 유기 발광재료(EML)는 고온에 장시간 노출시 재료의 변성 또는 그 화합결합이 끊어지게 된다. 따라서, 유기 발광재료(EML)의 열 변성을 방지하기 위해, 금속 패턴(202)에 가해지는 전원의 인가 시간을 0.1  $\mu\text{s}$  ~ 1 s 로 함이 바람직하고, 금속 패턴(202)에 가해지는 전원의 파워 밀도를 0.1  $\text{W}/\text{cm}^2$  ~ 10000  $\text{W}/\text{cm}^2$  로 함이 바람직하다. 금속 패턴(202)에 가해지는 전원은 교류 전원 또는 직류 전원일 수 있으며, 단속적으로 여러 번 인가될 수 있다. 이러한 본 발명에 따르면, 기존의 메탈 마스크를 이용한 보트 방식에 비해 발광층(108b) 형성에 소요되는 공정 시간이 크게 줄어들어 공정 처리율(Throughput)이 증가한다.

[0038] 한편, 본 발명은 도 10과 같이, बैं크 패턴(106)과 정공 관련층(108a) 사이에 बैं크 패턴(106)보다 좁게 형성되는 스페이서(112)를 더 구비할 수 있다. 스페이서(112)는 बैं크 패턴(106) 상에서 라인 또는 컬럼 타입으로 형성될 수 있고 또한, 웰(Well) 타입으로 형성될 수 있다. 스페이서(112)는 픽셀들 간 구획 높이를 증가시켜 유기 발광재료(EML)가 이웃한 다른 색깔의 픽셀에 증착되는 것을 방지함으로써, 혼색 현상 등을 좀 더 효과적으로 방지할 수 있다. 또한, 스페이서(112)는 발광층(108b) 형성시 어셉터 기관(100)과 도너 기관(200) 간의 접촉 면적을 줄여 기관들(100,200) 간의 탈착을 용이하게 함으로써 탈착시의 이물 발생 가능성을 크게 줄인다. 이러한 스페이서(112)를 형성하는 경우 주울열에 의한 유기 발광재료(EML)의 증착 거리는 बैं크 패턴(106)의 높이(h1)와 스페이서(112)의 높이(h2)에 의해 결정된다. 스페이서를 형성하더라도 유기 발광재료(EML)의 증착 거리는 기존의 메탈 마스크를 이용한 보트 방식에서의 증착 거리에 비해 획기적으로 줄어들기 때문에, 본 발명은 발광층(108b) 형성을 위한 챔버 사이즈를 크게 줄일 수 있다.

[0039] 이러한 합착 및 전사 과정은 도너 기관(200)을 탈착 및 언로딩 해가면서 R 픽셀들, G 픽셀들 및 B 픽셀들에 대해 각각 동시에 한 번씩 이루어진다. 발광층이 R, G 및 B 픽셀들에 모두 전사되고 나면, 합착 및 전사 과정을 종료한다.

[0040] 다음으로, 전자 관련층과 OLED의 제2 전극의 형성 과정을 살펴보면 다음과 같다.

[0041] 도 7a를 참조하면, 발광층(108b)이 형성된 어셉터 기관(100) 상에 기존의 보트 등을 이용한 열 증착(thermal evaporation) 공정으로 전자수송층(ETL) 재료 및 전자수송층(EIL) 재료가 연속적으로 전면 증착되어 전자 관련층(108c)이 형성된다. 정공 관련층(108a), 발광층(108b) 및 전자 관련층(108c)은 OLED의 유기화합물층(108)을 구성한다.

[0042] 도 7b를 참조하면, 전자 관련층(108c)이 형성된 어셉터 기관(100)의 전면 상에 OLED의 제2 전극(110)이 형성된다. 제2 전극(110)은 캐소드전극으로서 금속 재질의 단층 구조로 형성될 수 있으며 또한, 유전층들 사이에 협지된 한층/두층의 금속층을 포함하여 다층 구조로 형성될 수도 있다. 제2 전극(110)은 Vss 공급배선을 통해 인가되는 전자를 유기화합물층에 인가한다.

[0043] 상술한 바와 같이, 본 발명에 따른 유기발광다이오드 표시장치의 제조방법은 금속패턴 및 유기 발광재료가 형성된 별도의 도너 기관을 진공 또는 불활성기체 분위기하에서 TFT 어레이가 형성된 어셉터 기관에 얼라인 및 합착한 후, 도너 기관의 금속패턴에 순간 전압/전류를 인가하여 주울 열을 발생시키고, 이 주울 열을 이용하여 도너 기관에 형성된 유기 발광재료를 승화시킴으로써 어셉터 기관에 발광층을 형성한다.

[0044] 이에 따라, 본 발명에 따른 유기발광다이오드 표시장치의 제조방법은 기존의 메탈 마스크를 이용한 보트 방식에 비해, 대면적 및 고정세에 대응하여 발광층을 정밀하게 패터닝할 수 있으며, 또한 발광층 형성에 있어 공정 택타임을 줄일 수 있음은 물론이거니와, 발광층 형성 챔버의 사이즈를 크게 줄일 수 있다.

[0045] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 예컨대, 본 발명의 실시예에서는 제1 전극 및 제2 전극을 각각 애노드전극 및 캐소드전극으로 하여 설명하였지만, 본 발명의 기술적 사상은 이에 한정되지 않고 제1 전극 및 제2 전극을 각각 캐소드전극 및 애노드전극으로 하는 경우에도 그대로 적용된다. 이 경우, 실시예에서 설명한 정공관련층은 전자관련층으로, 실시예에서 설명한 전자관련층은 정공관련층으로 대체될 수 있다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

**도면의 간단한 설명**

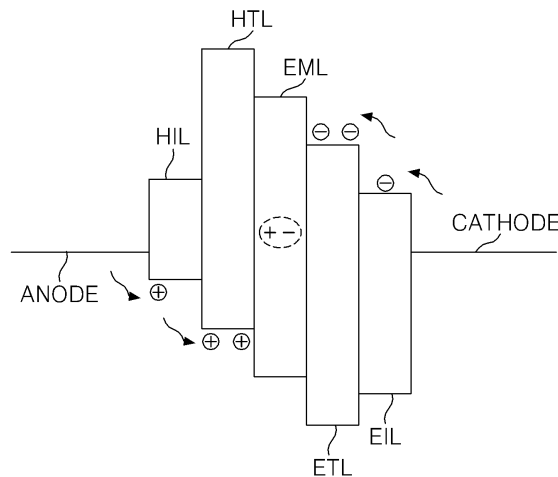
- [0046] 도 1은 유기발광다이오드의 구조를 나타내는 도면.
- [0047] 도 2는 종래 메탈 마스크를 이용한 보트 방식을 통해 발광층을 형성하는 것을 보여주는 도면.
- [0048] 도 3은 본 발명의 실시예에 따른 유기발광다이오드 표시장치의 제조방법을 보여주는 흐름도.
- [0049] 도 4a 내지 도 4d는 어셉터 기관상에 TFT 어레이, OLED의 제1 전극, 뱅크패턴 및 정공관련층을 형성하는 과정을 보여주는 공정 단면도들.
- [0050] 도 5a 및 도 5b는 도너 기관상에 금속 패턴 및 유기 발광재료를 형성하는 과정을 보여주는 공정 단면도들.
- [0051] 도 6a 및 도 6b는 합착 및 전사에 의한 발광층 형성 과정을 보여주는 공정 단면도들.
- [0052] 도 7a 및 도 7b는 전자 관련층과 OLED의 제2 전극의 형성 과정을 보여주는 공정 단면도들.
- [0053] 도 8a 내지 도 8c는 픽셀의 등가회로들.
- [0054] 도 9는 픽셀 폭과 뱅크 패턴의 폭에 대응하여 금속 패턴의 폭을 보여주는 도면.
- [0055] 도 10은 스페이서를 더 포함하는 경우를 보여주는 공정 단면도.
- [0056] 도 11은 전기절연막을 더 포함하는 경우를 보여주는 공정 단면도.

〈도면의 주요 부분에 대한 부호의 설명〉

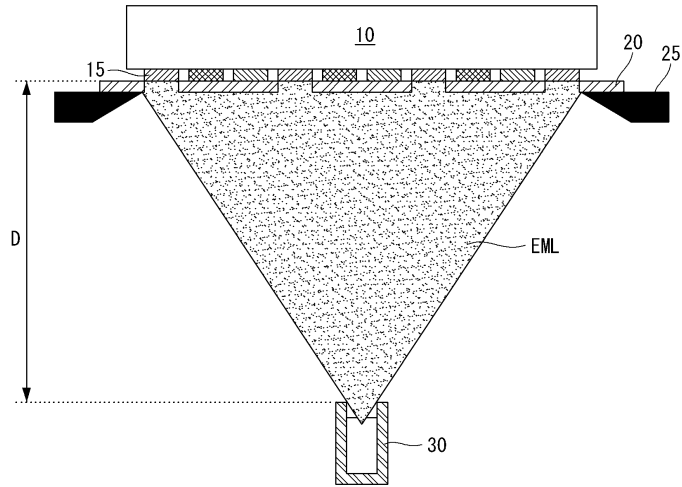
- |        |                   |                   |
|--------|-------------------|-------------------|
| [0057] |                   |                   |
| [0058] | 100 : 어셉터 기관      | 102 : TFT 어레이     |
| [0059] | 104 : OLED의 제1 전극 | 106 : 뱅크 패턴       |
| [0060] | 108a : 정공 관련층     | 108b : 발광층        |
| [0061] | 108c : 전자 관련층     | 110 : OLED의 제2 전극 |
| [0062] | 112 : 스페이서        | 200 : 도너 기관       |
| [0063] | 202 : 금속 패턴       | 204 : 전기 절연막      |

**도면**

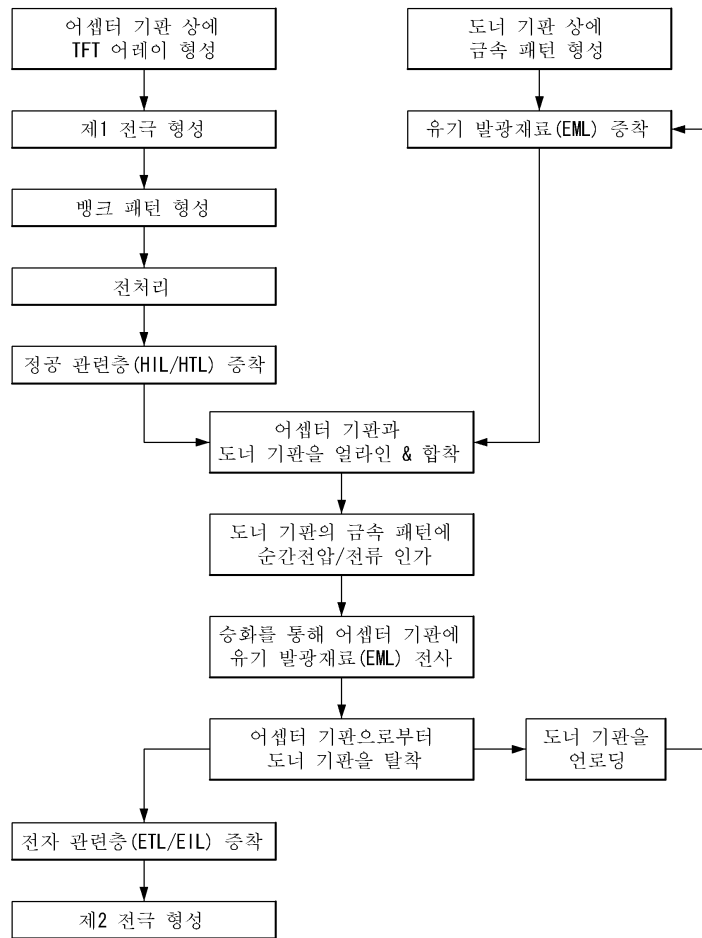
**도면1**



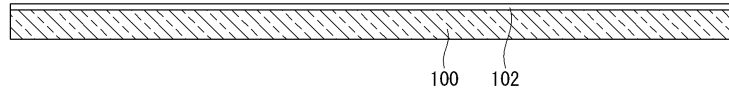
도면2



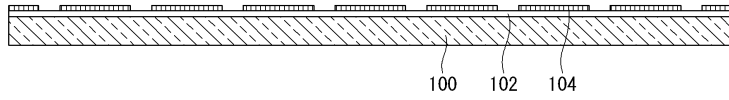
도면3



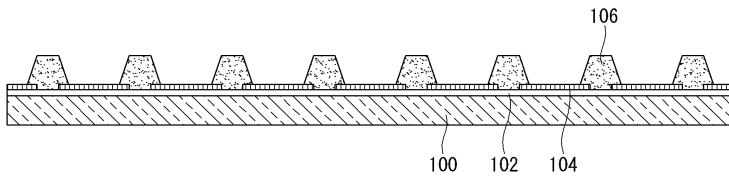
도면4a



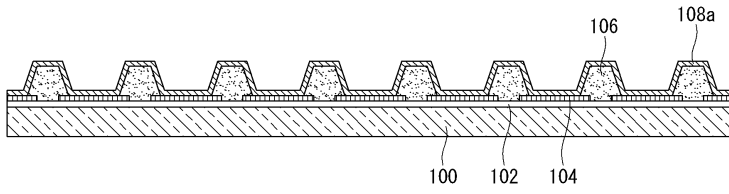
도면4b



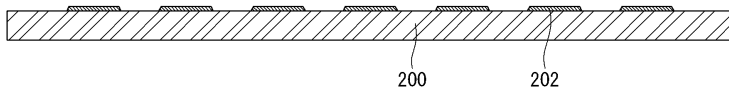
도면4c



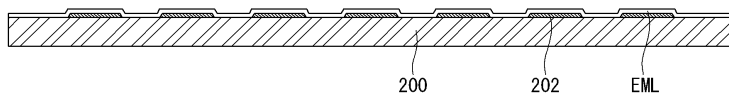
도면4d



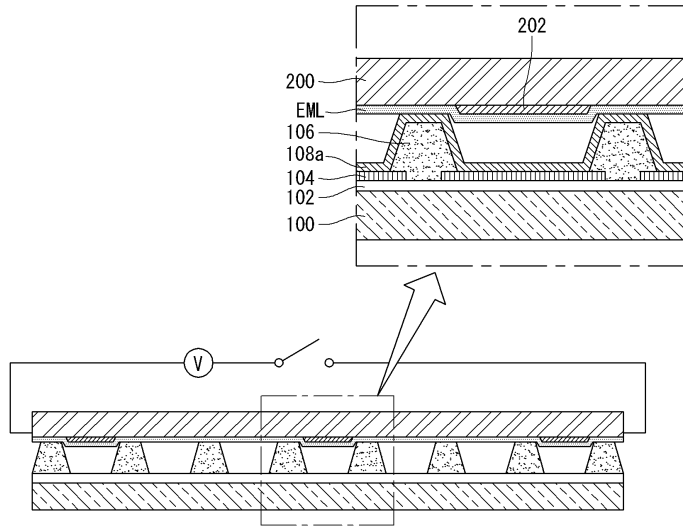
도면5a



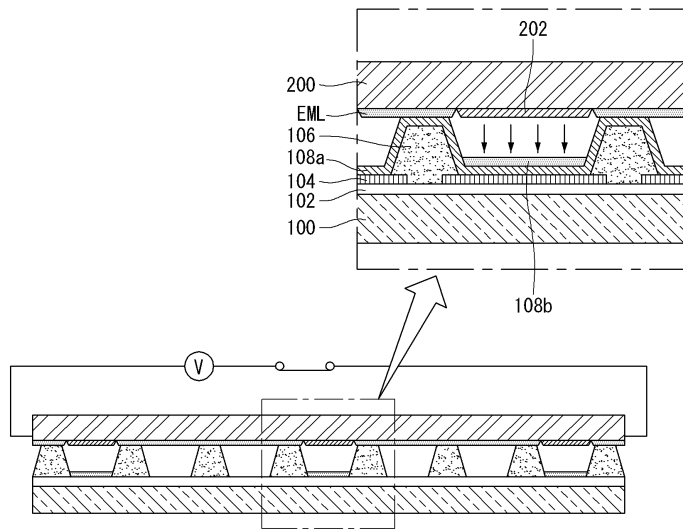
도면5b



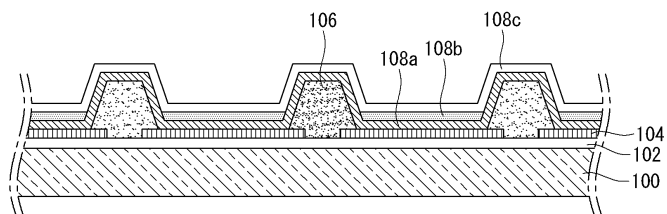
도면6a



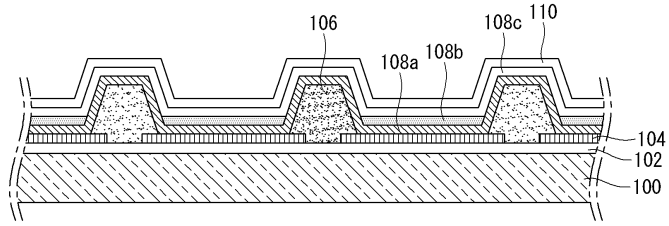
도면6b



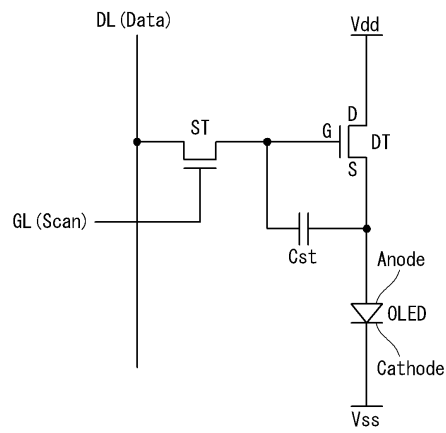
도면7a



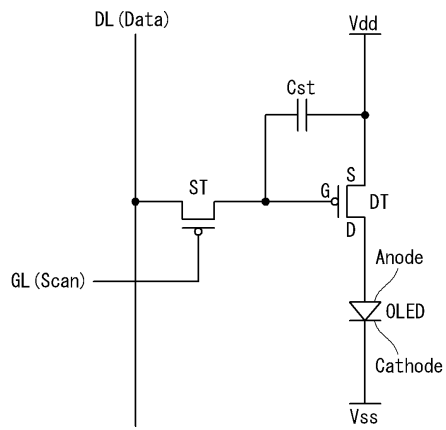
도면7b



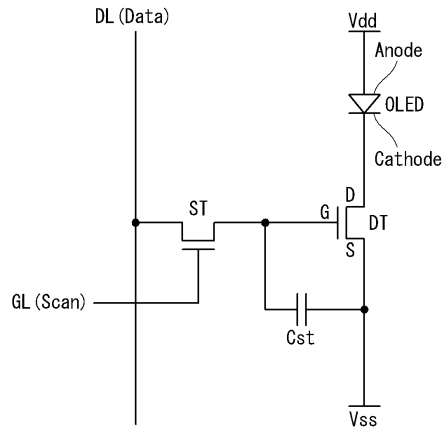
도면8a



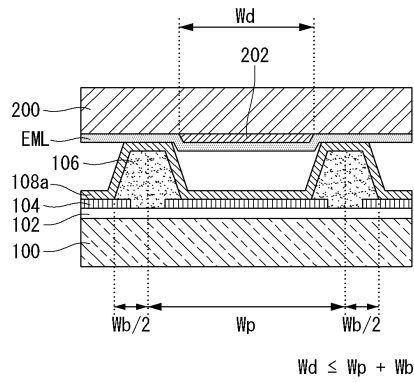
도면8b



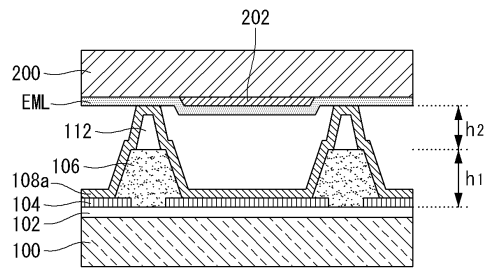
도면8c



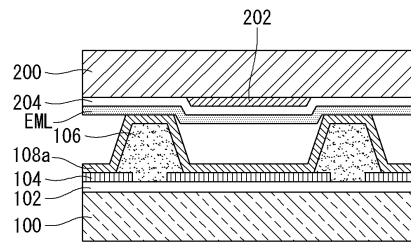
도면9



도면10



도면11



|                |                                                                       |         |            |
|----------------|-----------------------------------------------------------------------|---------|------------|
| 专利名称(译)        | 标题：制造OLED显示装置的方法                                                      |         |            |
| 公开(公告)号        | <a href="#">KR101570535B1</a>                                         | 公开(公告)日 | 2015-11-20 |
| 申请号            | KR1020090041245                                                       | 申请日     | 2009-05-12 |
| [标]申请(专利权)人(译) | 乐金显示有限公司                                                              |         |            |
| 申请(专利权)人(译)    | LG显示器有限公司                                                             |         |            |
| 当前申请(专利权)人(译)  | LG显示器有限公司                                                             |         |            |
| [标]发明人         | KIM WOO CHAN<br>김우찬<br>AHN BYUNG CHUL<br>안병철<br>HAN CHANG WOOK<br>한창욱 |         |            |
| 发明人            | 김우찬<br>안병철<br>한창욱                                                     |         |            |
| IPC分类号         | H01L51/56 H05B33/10                                                   |         |            |
| CPC分类号         | H01L51/56 H01L27/3211 H01L27/3246 H01L51/0013 H05B33/10               |         |            |
| 其他公开文献         | KR1020100122282A                                                      |         |            |
| 外部链接           | <a href="#">Espacenet</a>                                             |         |            |

摘要(译)

一种制造有机发光二极管显示装置的方法，包括：依次形成薄膜晶体管（TFT）阵列（102），第一电极（104），堤图案（106），间隔物（112）和第一电极受体基板（100）上的相关层（108a）；在供体基板（200）上依次形成金属图案（202）和有机发光材料层；通过向金属图案（202）施加电力，将有机发光材料转移到受体基板（100）上，对准并附着受体基板（100）和供体基板（200），并形成发光层（108b）；在发光层形成的受主基板上依次形成第二相关层（108c）和第二电极（110）。

