



(19) 대한민국특허청(KR)  
 (12) 등록특허공보(B1)

(45) 공고일자 2007년12월26일  
 (11) 등록번호 10-0787461  
 (24) 등록일자 2007년12월13일

(51) Int. Cl.

H05B 33/26 (2006.01)

(21) 출원번호 10-2006-0111245

(22) 출원일자 2006년11월10일

심사청구일자 2006년11월10일

(56) 선행기술조사문헌

KR1020060037857 A

KR1020040107193 A

(73) 특허권자

삼성에스디아이 주식회사

경기 수원시 영통구 신동 575

(72) 발명자

권도현

경기 용인시 기흥구 공세동 428-5

유경진

경기 용인시 기흥구 공세동 428-5

(뒷면에 계속)

(74) 대리인

리앤목특허법인

전체 청구항 수 : 총 22 항

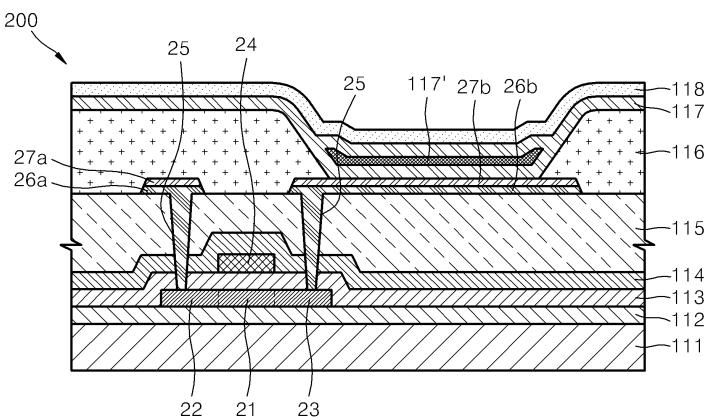
심사관 : 추장희

#### (54) 다층 구조의 애노드를 채용한 유기 발광 디스플레이 장치

#### (57) 요 약

본 발명은 유기 발광 디스플레이 장치의 제조 공정을 간단히 하면서도 홀 주입특성이 우수하며, 반사율을 높이고 전압 강하에 의한 에너지 손실을 줄이기 위하여, 기판과, 기판 상에 형성되고 소스 및 드레인 전극을 포함한 박막 트랜ジ스터와, 상기 박막 트랜ジ스터의 소스 및 드레인 전극과 동시에 패터닝되고, 상기 소스 또는 드레인 전극과 일체로 형성되며, 저항이 작은 전도성 물질로 구성된 제 1 애노드와, 상기 제 1 애노드 상에 형성되고, 일함수가 높은 전도성 물질로 구성된 제 2 애노드와, 상기 제 2 애노드 상에 형성된 유기막 및 상기 유기막 상에 형성된 캐소드를 구비하는 유기 발광 디스플레이 장치를 제공한다.

**대표도** - 도2



(72) 발명자  
전우식  
경기 용인시 기흥구 공세동 428-5

강철규  
경기 용인시 기흥구 공세동 428-5

---

## 특허청구의 범위

### 청구항 1

기판;

기판 상에 형성되고 소스 및 드레인 전극을 포함한 박막 트랜지스터;

상기 박막 트랜지스터의 소스 및 드레인 전극과 동시에 패터닝되고, 상기 소스 또는 드레인 전극과 일체로 형성되며, 저항이 작은 전도성 물질로 구성된 제 1 애노드;

상기 제 1 애노드 상에 형성되고, 일함수가 높은 전도성 물질로 구성된 제 2 애노드;

상기 제 2 애노드 상에 형성된 유기막; 및

상기 유기막 상에 형성된 캐소드를 구비하는 유기 발광 디스플레이 장치.

### 청구항 2

제 1 항에 있어서,

상기 박막 트랜지스터는 버퍼층;

상기 버퍼층 상에 형성된 반도체층;

상기 반도체층 상에 형성된 게이트 절연막;

상기 게이트 절연막 상에 형성된 게이트전극;

상기 게이트 전극 상에 형성된 충간 절연막;

상기 충간 절연막 상에 형성된 평탄화막; 및

상기 평탄화막 상에 형성되고, 비어홀을 통해 상기 반도체층의 소스 및 드레인 영역에 연결된 소스 및 드레인 전극을 구비하는 유기 발광 디스플레이 장치.

### 청구항 3

제 2 항에 있어서,

상기 평탄화막 상에는 제 1 애노드 및 제 2 애노드의 가장자리를 둘러싸며 형성된 화소 정의막이 더 구비된 유기 발광 디스플레이 장치.

### 청구항 4

제 1 항 내지 3 항 중 어느 한 항에 있어서,

상기 제 1 애노드는 표면 저항값( $R_s$ )이  $0.7\Omega/Sq$  미만인 전도성 물질로 구성된 유기 발광 디스플레이 장치.

### 청구항 5

제 4 항에 있어서,

상기 제 1 애노드는 Al, AlNd, ACX, AlNiLa, Ag, Mo, Ti, MoW 가운데 하나 이상을 포함하는 유기 발광 디스플레이 장치.

### 청구항 6

제 4 항에 있어서,

상기 제 1 애노드의 두께는  $0.1\mu m$  이상  $0.5\mu m$  미만인 유기 발광 디스플레이 장치.

### 청구항 7

제 1 항 내지 3 항 중 어느 한 항에 있어서,

상기 제 2 애노드는 일함수가 6.0eV 이상인 전도성 물질로 구성된 유기 발광 디스플레이 장치.

#### 청구항 8

제 7 항에 있어서,

상기 제 2 애노드는 ITO 또는 IZO로 구성된 유기 발광 디스플레이 장치.

#### 청구항 9

제 1 항 내지 3 항 중 어느 한 항에 있어서,

상기 반도체층의 채널 오염을 방지하기 위하여 상기 제 1 애노드와 상기 평탄화막 사이에 전도성 물질로 구성된 제 3 애노드를 더 구비하는 유기 발광 디스플레이 장치.

#### 청구항 10

제 9 항에 있어서,

상기 제 1 애노드는 Al, AlNd, ACX, AlNiLa, Ag 가운데 하나 이상을 포함하는 유기 발광 디스플레이 장치.

#### 청구항 11

제 9 항에 있어서,

상기 제 3 애노드는 Mo, Ti, MoW 가운데 하나 이상을 포함하는 유기 발광 디스플레이 장치.

#### 청구항 12

기판;

기판 상에 형성되고 소스 및 드레인 전극을 포함한 박막 트랜지스터 ;

상기 박막 트랜지스터의 소스 및 드레인 전극과 동시에 패터닝되고, 상기 소스 또는 드레인 전극과 일체로 형성되며, 반사율이 높은 전도성 물질로 구성된 제 1 애노드;

상기 제 1 애노드 상에 형성되고, 일함수가 높은 전도성 물질로 구성된 제 2 애노드;

상기 제2애노드 상부에 형성된 유기막; 및

상기 유기막 상부에 형성된 캐소드를 포함하는 유기 발광 디스플레이 장치.

#### 청구항 13

제 11 항에 있어서,

상기 박막 트랜지스터는 베퍼층;

상기 베퍼층 상에 형성된 반도체층;

상기 반도체층 상에 형성된 게이트 절연막;

상기 게이트 절연막 상에 형성된 게이트전극;

상기 게이트 전극 상에 형성된 층간 절연막;

상기 층간 절연막 상에 형성된 평탄화막; 및

상기 평탄화막 상에 형성되고, 비어홀을 통해 상기 반도체층의 소스 및 드레인 영역에 연결된 소스 및 드레인 전극을 구비하는 유기 발광 디스플레이 장치.

#### 청구항 14

제 13 항에 있어서,

상기 평탄화막 상에는 제 1 애노드 및 제 2 애노드의 가장자리를 둘러싸며 형성된 화소 정의막이 더 구비된 유

기 발광 디스플레이 장치.

### 청구항 15

제 12 항 내지 14 항 중 어느 한 항에 있어서,

상기 제 1 애노드는 반사율이 97% 이상인 전도성 물질로 구성된 유기 발광 디스플레이 장치.

### 청구항 16

제 15 항에 있어서,

상기 제 1 애노드는 Al, AlNd, ACX, AlNiLa, Ag, Mo, Ti, MoW 가운데 하나 이상을 포함하는 유기 발광 디스플레이 장치.

### 청구항 17

제 12 항 내지 14 항 중 어느 한 항에 있어서,

상기 제 2 애노드는 일함수가 6.0eV 이상인 전도성 물질로 구성된 유기 발광 디스플레이 장치.

### 청구항 18

제 17 항에 있어서,

상기 제 2 애노드는 ITO 또는 IZO로 구성된 유기 발광 디스플레이 장치.

### 청구항 19

제 12 항 내지 14 항 중 어느 한 항에 있어서,

상기 소스 및 드레인 영역과 제 1 애노드의 접착력을 향상시키기 위하여 상기 제 1 애노드와 상기 평탄화막 사이에 전도성 물질로 구성된 제 3 애노드를 더 구비하는 유기 발광 디스플레이 장치.

### 청구항 20

제 19 항에 있어서,

상기 제 1 애노드는 Al, AlNd, ACX, AlNiLa, Ag 가운데 하나 이상을 포함하는 유기 발광 디스플레이 장치.

### 청구항 21

제 19 항에 있어서,

상기 제 3 애노드는 Mo, Ti, MoW, ITO, IZO 가운데 하나 이상을 포함하는 유기 발광 디스플레이 장치.

### 청구항 22

제 1 항 또는 11 항에 있어서,

상기 유기막은 홀 주입층, 홀 수송층, 발광층, 홀 장벽층, 전자 수송층 및 전자 주입층 등으로 구성된 군으로부터 선택된 하나 이상을 포함하는 유기 발광 디스플레이 장치.

## 명세서

### 발명의 상세한 설명

#### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

<21> 본 발명은 다층 구조를 갖는 애노드를 채용한 유기 발광 디스플레이 장치에 관한 것으로서, 보다 상세하게는 제조 공정이 간단하면서도 홀 주입특성이 우수하며, 반사율이 높고 전압 강하에 의한 에너지 손실이 적은 유기 발광 디스플레이 장치에 관한 것이다.

<22> 유기 발광 디스플레이 장치는 화소 전극과 대향 전극 사이에 유기물로 이루어진 발광층을 갖는 디스플레이 장치이다. 이 유기 발광 디스플레이 장치는 이를 전극에 양극 및 음극 전압이 각각 인가됨에 따라 화소전극으로부터 주입된 정공(hole)이 정공 수송층을 경유하여 발광층으로 이동되고, 전자는 대향전극으로부터 전자 수송층으로 주입되어 발광층으로 주입되어, 전자와 정공이 발광층에서 서로 결합하여 소멸하면서 여기자(exciton)를 형성하고, 이 여기자가 여기 상태에서 기저 상태로 천이하면서 발광층의 형광성 분자에 에너지를 전달하고 이것이 발광함으로써 화성이 형성되는 디스플레이 장치이다. 이러한 장치는 고해상도, 고화질, 저소비전력 및 장수명의 특성 향상을 위해, 기판상에 박막 트랜지스터가 배치되고 그 상부에 홀 주입 전극, 유기막 및 전자 주입 전극이 순차적으로 배치된 구조의 능동 매트릭스(AM) 방식을 구성한다.

<23> 도 1은 종래의 능동 매트릭스(AM) 구동 방식의 유기 발광 소자를 개략적으로 나타낸 단면도이다.

<24> 도 1을 참조하면, 종래의 유기 발광 디스플레이 장치(100)의 소스 및 드레인 전극(15,16)은 반도체층의 소스 및 드레인 영역(12,13)과 컨택홀(17)을 통해서 전기적으로 연결되며, 충간절연막(114) 상에 형성되어 있다. 충간절연막(114) 상에는 평탄화막(및/또는 패시베이션막)(115)이 형성되고, 평탄화막(115) 상의 화소 전극(19)은 비어홀(18)을 통하여 소스 또는 드레인 전극(15,16)에 전기적으로 연결된다.

<25> 위와 같은 구조의 박막 트랜지스터는 소스 및 드레인 전극(15,16)과, 소스 드레인 전극(15,16)에 신호를 전달하는 배선들과 화소전극(19)을 개별적으로 제조하여야 하기 때문에 별도의 마스크 공정이 필요하고, 이에 따라 제조 공정이 복잡해지고 제조 원가가 증가되는 문제가 있다. 또한 위와 같은 적층 구조를 가진 유기 발광 디스플레이 장치의 화소전극(19)을 반사형 애노드로 할 경우, 이 애노드는 정공(hole)의 원활한 수송을 위해 높은 일함수를 가진 물질로 구성되어야 하는데, 일반적으로 높은 일함수를 가진 물질은 저항이 크고, 반사율이 낮아 전면 발광용 애노드로 사용하기가 힘든 문제가 있었다.

### 발명이 이루고자 하는 기술적 과제

<26> 본 발명은 상기와 같은 문제점을 포함하여 여러 문제점들을 해결하기 위한 것으로서, 제조 공정이 간단하면서도 홀 주입 특성이 우수하며, 반사율이 높고 전압 강하에 의한 에너지 손실이 적은 유기 발광 디스플레이 장치를 제공하는 것을 목적으로 한다.

### 발명의 구성 및 작용

<27> 상기와 같은 목적 및 그 밖의 여러 목적을 달성하기 위하여, 본 발명은 기판과, 기판 상에 형성되고 소스 및 드레인 전극을 포함한 박막 트랜지스터와, 상기 박막 트랜지스터의 소스 및 드레인 전극과 동시에 패터닝되고, 상기 소스 또는 드레인 전극과 일체로 형성되며, 저항이 작은 전도성 물질로 구성된 제 1 애노드와, 상기 제 1 애노드 상에 형성되고, 일함수가 높은 전도성 물질로 구성된 제 2 애노드와, 상기 제 2 애노드 상에 형성된 유기막 및 상기 유기막 상에 형성된 캐소드를 구비하는 유기 발광 디스플레이 장치를 제공한다.

<28> 이러한 본 발명의 다른 특징에 의하면, 상기 박막 트랜지스터는 버퍼층과, 상기 버퍼층 상에 형성된 반도체층과, 상기 반도체층 상에 형성된 게이트 절연막과, 상기 게이트 절연막 상에 형성된 게이트전극과, 상기 게이트 전극 상에 형성된 충간 절연막과, 상기 충간 절연막 상에 형성된 평탄화막 및 상기 평탄화막 상에 형성되고, 비어홀을 통해 상기 반도체층의 소스 및 드레인 영역에 연결된 소스 및 드레인 전극을 구비할 수 있다.

<29> 본 발명의 또 다른 특징에 의하면, 상기 평탄화막 상에는 제 1 애노드 및 제 2 애노드의 가장자리를 둘러싸며 형성된 화소 정의막이 더 구비될 수 있다.

<30> 본 발명의 또 다른 특징에 의하면, 상기 제 1 애노드는 표면 저항값( $R_s$ )이  $0.7\Omega/\text{Sq}$  미만인 전도성 물질로 구성될 수 있다.

<31> 본 발명의 또 다른 특징에 의하면, 상기 제 1 애노드는 Al, AlNd, ACX, AlNiLa, Ag, Mo, Ti, MoW 가운데 하나 이상을 포함할 수 있다.

<32> 본 발명의 또 다른 특징에 의하면, 상기 제 1 애노드의 두께는  $0.1\mu\text{m}$  이상  $0.5\mu\text{m}$  미만일 수 있다.

<33> 본 발명의 또 다른 특징에 의하면, 상기 제 2 애노드는 일함수가 6.0eV 이상인 전도성 물질로 구성될 수 있다.

<34> 본 발명의 또 다른 특징에 의하면, 상기 제 2 애노드는 ITO 또는 IZO로 구성될 수 있다.

<35> 본 발명의 또 다른 특징에 의하면, 상기 반도체층의 채널 오염을 방지하기 위하여 상기 제 1 애노드와 상기 평

탄화막 사이에 전도성 물질로 구성된 제 3 애노드를 더 구비할 수 있다.

<36> 본 발명의 또 다른 특징에 의하면, 상기 제 1 애노드는 Al, AlNd, ACX, AlNiLa, Ag 가운데 하나 이상을 포함할 수 있다.

<37> 본 발명의 또 다른 특징에 의하면, 상기 제 3 애노드는 Mo, Ti, MoW 가운데 하나 이상을 포함할 수 있다.

<38> 또한 본 발명은 상기와 같은 목적 및 그 밖의 여러 목적을 달성하기 위하여, 기판과, 기판 상에 형성되고 소스 및 드레인 전극을 포함한 박막 트랜지스터와, 상기 박막 트랜지스터의 소스 및 드레인 전극과 동시에 패터닝되고, 상기 소스 또는 드레인 전극과 일체로 형성되며, 반사율이 높은 전도성 물질로 구성된 제 1 애노드와, 상기 제 1 애노드 상에 형성되고, 일함수가 높은 전도성 물질로 구성된 제 2 애노드와, 상기 제 2 애노드 상부에 형성된 유기막 및 상기 유기막 상부에 형성된 캐소드를 포함하는 유기 발광 디스플레이 장치를 제공한다.

<39> 본 발명의 다른 특징에 의하면, 상기 박막 트랜지스터는 베퍼층과, 상기 베퍼층 상에 형성된 반도체층과, 상기 반도체층 상에 형성된 게이트 절연막과, 상기 게이트 절연막 상에 형성된 게이트전극과, 상기 게이트 전극 상에 형성된 충간 절연막과, 상기 충간 절연막 상에 형성된 평탄화막 및 상기 평탄화막 상에 형성되고, 비어홀을 통해 상기 반도체층의 소스 및 드레인 영역에 연결된 소스 및 드레인 전극을 구비할 수 있다.

<40> 본 발명의 또 다른 특징에 의하면, 상기 평탄화막 상에는 제 1 애노드 및 제 2 애노드의 가장자리를 둘러싸며 형성된 화소 정의막이 더 구비될 수 있다.

<41> 본 발명의 또 다른 특징에 의하면, 상기 제 1 애노드는 반사율이 97% 이상인 전도성 물질로 구성될 수 있다.

<42> 본 발명의 또 다른 특징에 의하면, 상기 제 1 애노드는 Al, AlNd, ACX, AlNiLa, Ag, Mo, Ti, MoW 가운데 하나 이상을 포함할 수 있다.

<43> 본 발명의 또 다른 특징에 의하면, 상기 제 2 애노드는 일함수가 6.0eV 이상인 전도성 물질로 구성될 수 있다.

<44> 본 발명의 또 다른 특징에 의하면, 상기 제 2 애노드는 ITO 또는 IZO로 구성될 수 있다.

<45> 본 발명의 또 다른 특징에 의하면, 상기 소스 및 드레인 영역과 제 1 애노드의 접착력을 향상시키기 위하여 상기 제 1 애노드와 상기 평탄화막 사이에 전도성 물질로 구성된 제 3 애노드를 더 구비할 수 있다.

<46> 본 발명의 또 다른 특징에 의하면, 상기 제 1 애노드는 Al, AlNd, ACX, AlNiLa, Ag 가운데 하나 이상을 포함할 수 있다.

<47> 본 발명의 또 다른 특징에 의하면, 상기 제 3 애노드는 Mo, Ti, MoW, ITO, IZO 가운데 하나 이상을 포함할 수 있다.

<48> 본 발명의 또 다른 특징에 의하면, 상기 유기막은 홀 주입층, 홀 수송층, 발광층, 홀 장벽층, 전자 수송층 및 전자 주입층 등으로 구성된 군으로부터 선택된 하나 이상을 포함할 수 있다.

<49> 이하, 첨부된 도면들에 도시된 본 발명의 바람직한 실시예들을 참조하여 본 발명을 보다 상세히 설명한다.

<50> 도 2는 본 발명의 일실시예에 따른 유기 발광 디스플레이 장치(200)를 개략적으로 나타낸 단면도이고, 도 3 내지 도 7은 도 2의 유기 발광 디스플레이 장치(200)를 제조하는 공정을 마스크의 교체가 진행되는 과정을 따라 나타낸 개략적인 단면도이다.

<51> 상기 도면들을 참조하면, 기판(111) 상에 박막 트랜지스터와 전기적으로 연결된 유기 발광 소자가 구비되어 있다. 여기서 기판(111)으로는 글라스재 기판, 플라스틱 및 금속판 등을 다양하게 사용할 수 있다.

<52> 기판(111) 상에는 SiO<sub>2</sub> 등으로 이루어진 베퍼층(112)이 구비된다. 이때, 베퍼층(112)은 하부 기판(111)에서 발생하는 수분 또는 불순물의 확산을 방지하거나, 결정화시 열의 전달 속도를 조절함으로써, 반도체층(21)의 결정화가 잘 이루어질 수 있도록 하는 역할을 한다.

<53> 반도체층(21)은 제 1 마스크(31)를 이용하여 패터닝 되며, 비정질 실리콘 박막 또는 다결정질 실리콘 박막으로 형성될 수 있다.

<54> 반도체층(21)의 패터닝 후, 반도체층(21)과 게이트 전극(24)과의 절연성을 확보하기 위하여 SiO<sub>2</sub> 등으로 구성되는 게이트 절연막(113)이 반도체층(21) 상에 플라즈마 강화 화학 기상 증착(PECVD) 방법 등으로 형성된다.

<55> 반도체층(21)의 일면 상부에는 게이트 전극(24)이 구비되는데, 제 2 마스크(32)를 이용하여 패터닝 된다. 게이

트 전극(24)에 인가되는 신호에 따라 소스 전극(26a)과 드레인 전극(26b)이 전기적으로 소통된다.

<56> 게이트 전극(24)은 인접층과의 밀착성, 증착되는 층의 표면 평탄성 및 가공성 등을 고려하여, 예를 들자면 MoW, Al/Cu 등과 같은 물질로 형성된다. 도면에서 자세히 도시되지는 않았으나, 필요에 따라 반도체층(21)은 위와 같이 형성된 게이트 전극(24)을 마스크로 이용하여 N+형 또는 P+형의 도편트들로 도핑될 수 있다. 도핑 후, 반도체층(21)은 소스 및 드레인 영역과, 채널 영역을 구비 할 수 있다.

<57> 게이트 전극(24)의 상부에는 충간 절연막(inter-insulator:114)이 SiO<sub>2</sub>, SiNx등의 물질로 단층 또는 다층으로 형성되고, 충간 절연막(114) 상부에는 평탄화막(115)이 차례로 형성되어 하부의 박막 트랜지스터를 보호하고 평탄화시킨다. 이 평탄화막(115)은 다양한 형태로 구성될 수 있는데, BCB(benzocyclobutene) 또는 아크릴(acral) 등과 같은 유기물, 또는SiNx와 같은 무기물로 형성될 수도 있고, 단층으로 형성되거나 이중 혹은 다중층으로 구성될 수도 있는 등 다양한 변형이 가능하다.

<58> 제 3 마스크(33)를 이용하여, 소스 전극과 드레인 전극(26a,26b)이 각각 반도체층(21)의 소스 영역(22) 및 드레인 영역(23)에 접하게 하는 비어홀(25)을 형성한다.

<59> 제 4 마스크(34)를 이용하여 소스 전극과 드레인 전극(26a,26b)이 비어홀(25)을 통해 소스 및 드레인 영역(22,23)과 전기적으로 접촉하도록 형성한다. 이 때, 소스 또는 드레인 전극(26a,26b) 중 하나는 유기 발광 소자의 애노드로 형성되며, 이 애노드는 두 개의 층으로, 즉 제 1 애노드(26b) 및 제 2 애노드(27b)로 구성된다.

<60> 본 실시예에 의한 유기 발광 디스플레이 장치(200)는 소스 또는 드레인 전극(26a,26b)이 화소전극으로 채용됨으로써, 하나의 마스크(제 4 마스크, 34)로 소스 및 드레인 전극(26a,26b)과 화소전극(26b,27b)을 동시에 형성한다. 또한, 도면에는 도시되지 않았으나, 소스 및 드레인 전극(26a,26b)에 신호를 전달하는 소스 및 드레인 배선도 제 4 마스크(34)를 이용하여 화소전극(26b,27b)과 동시에 형성한다. 따라서, 본 실시예에 의한 유기 발광 디스플레이 장치(200)는 종래 소스 및 드레인 전극(26a,26b)과 화소전극(26b,27b)을 따로 따로 형성하는 제조 공정에 비하여 마스크의 수를 줄여 제조 공정이 간단해지고, 이에 따른 제조 원가가 절감된다.

<61> 또한, 제 1 애노드(26b)를 형성하는 물질은 화소 전극임과 동시에 소스 및 드레인 전극(26a,26b)과 그 배선을 이루는 물질이기도 하기 때문에, 전압강하에 따른 에너지 손실을 줄이기 위하여 저항이 작은 전도성 물질로 이루어진다.

<62> 바람직하게는 표면 저항값(R<sub>s</sub>)이 0.7 Ω/Sq 미만인 전도성 물질로 제 1 애노드(26b)를 구성한다. 여기서 표면 저항값(R<sub>s</sub>)이란 두께에 대한 비저항 값과 동등한 물리적 값으로, 표면 저항값 측정기를 이용하여 일정한 표면적에서 측정하고자하는 물질의 두께에 대한 비저항 값을 측정한 것을 말한다. 따라서, 동일한 비저항값을 갖는 물질이라도 그 두께에 따라 표면 저항값(R<sub>s</sub>)은 상이하게 되므로, 제 1 애노드(26b)의 두께를 조절함으로써, 표면 저항값(R<sub>s</sub>)을 조절할 수 있다.

<63> 본 실시예에서는 제 1 애노드(26b)로 Al, AlNd, ACX, AlNiLa, Ag, Mo, Ti, MoW 가운데 하나 이상을 채택하여 구성하고, 제 1 애노드(26b)의 두께를 0.5μm 미만으로 구성하였으나, 본 발명은 이에 한정되지 않고 상기 제시된 표면 저항값(R<sub>s</sub>)을 만족하는 경우라면 제 1 애노드(26b)의 구성 물질 및 두께를 다양하게 구성할 수 있음을 물론이다.

<64> 제 1 애노드(26b) 상에는 제 2 애노드(27b)가 제 4 마스크(34)를 이용하여 형성된다. 제 2 애노드(27b)는 정공(hole) 주입 특성이 우수하도록 일함수가 높은 전도성 물질로 구성되며, 바람직하게는 일함수가 6.0eV 이상인 전도성 물질로 구성된다. 본 실시예에서는 ITO, IZO 등으로 구성되었으나 본 발명은 이에 한정되지 않음은 물론이다.

<65> 제 5 마스크(35)를 이용하여 화소정의막(PDL: pixel defining layer, 116)을 형성한다. 화소 정의막(116)은 발광 영역을 정의하는 것 외에, 애노드(26b,27b)의 가장자리와 캐소드(118) 사이의 간격을 넓혀 애노드(26b,27b) 가장자리에 전계가 집중되는 현상을 방지함으로써 애노드(26b,27b)와 캐소드(118)의 단락을 방지하는 역할을 한다.

<66> 한편, 캐소드(118)는 광투과형의 공통 전극으로서, 일함수가 작은 금속 예를 들자면 Li, Ca, LiF/Ca, LiF/Al, Al, Ag, Mg 및 이들의 화합물을 유기 발광막을 향하도록 얇게 증착한 후, 그 위에 ITO, IZO, ZnO 또는 In203 등의 투명 전극 형성용 물질로 보조 전극층이나 베스 전극 라인을 형성할 수 있다.

<67> 제 2 애노드(27b)와 캐소드(118) 사이에는, 적어도 발광층(117')을 포함하는 다양한 유기막층(117)이 구비된다.

이 유기막층(117)은 저분자 유기물 또는 고분자 유기물로 구비될 수 있다.

<68> 유기막층(117)이 저분자 유기물로 형성된 경우에는 홀 주입층(HIL: Hole Injection Layer), 홀 수송층(HTL: Hole Transport Layer), 발광층(EML: Emission Layer), 전자 수송층(ETL: Electron Transport Layer), 전자 주입층(EIL: Electron Injection Layer) 등이 단일 혹은 복합의 구조로 적층되어 형성될 수 있으며, 사용 가능한 유기 재료로 구리 프탈로시아닌(CuPc: copper phthalocyanine), N, N-디(나프탈렌-1-일)-N, N'-디페닐-벤지딘(N, N'-Di(naphthalene-1-yl)-N, N'-diphenyl-benzidine: NPB), 트리스-8-하이드록시퀴놀린 알루미늄(tris-8-hydroxyquinoline aluminum)(Alq3) 등을 비롯해 다양한 물질이 사용될 수 있다. 이러한 층들은 진공증착의 방법으로 형성될 수 있다.

<69> 고분자 유기물로 형성될 경우에는 대개 홀 수송층(HTL) 및 발광층(EML)으로 구비된 구조를 가질 수 있으며, 이 때, 상기 홀 수송층으로 PEDOT를 사용하고, 발광층으로 PPV(Poly-Phenylenevinylene)계 및 폴리플루오렌(Polyfluorene)계 등 고분자 유기물질을 사용하며, 이를 스크린 인쇄나 잉크젯 인쇄방법 등으로 형성할 수 있다.

<70> 상술한 바와 같이 본 실시예에 따른 유기 발광 디스플레이 장치(200)는 제 1, 2 애노드(26b, 27b)를 소스 및 드레인 전극(26a, 27a, 26b, 27b)과 동시에 형성함으로써 제조 공정에 사용되는 마스크 수를 감소시켜 제조공정을 간단히 하고, 제조 원가를 절감하게 한다. 또한 제 1 애노드(26b) 및 제 2 애노드(27b)를 각각 저항이 작은 전도성 물질과 일함수가 큰 전도성 물질로 다층구조로 형성함으로써, 애노드(26b, 27b)를 소스 또는 드레인 전극(26a, 27a, 26b, 27b)과 일체로 형성함에 따라 발생할 수 있는 전압 강화의 문제와 정공(hole) 수송 특성의 저하문제를 방지한다.

<71> 도 8에는 본 발명의 제 2 실시예에 관한 유기 발광 디스플레이 장치(300)에 관한 개략적인 단면도가 도시되어 있다. 본 실시예에 따른 유기 발광 디스플레이 장치(300)는 애노드를 제외한 나머지 구조와 제조 방법은 제 1실시예에 따른 유기 발광 디스플레이 장치(200)와 유사하므로, 이하 그 차이를 중심으로 설명한다.

<72> 본 실시예의 제 1 애노드(26b), 제 2 애노드(27b) 및 제 3 애노드(28b)는 제 4 마스크(34)를 이용하여 소스 및 드레인 전극(26a, 27a, 28a, 26b, 27b, 28b)과 동시에 형성되며, 소스 또는 드레인 전극(26a, 27a, 28a, 26b, 27b, 28b)과 일체로 형성된다. 따라서, 애노드(26b, 27b, 28b)를 제작하는 마스크의 수가 줄어 제조 공정이 간단해지고 이에 따른 제조 원가를 절감할 수 있다.

<73> 또한 본 실시예에서는, 제 3 애노드(28b)가 비어홀(25)을 통하여 소스 또는 드레인 영역(22, 23)과 접촉한다. 이는 제 1 애노드(26b)를 구성하는 금속의 확산에 의해 반도체층(21)의 채널이 오염되어 박막 트랜지스터의 특성이 열화되는 것을 방지하기 위한 것이다. 특히 제 1 애노드(26b)를 구성하는 물질이 Al, AlNd, ACX, AlNiLa, Ag 중 하나 이상으로 이루어진 경우에 제 1 애노드(26b)에 의한 반도체층(21) 채널의 오염이 증가하며, 이를 방지하기 위하여 Mo, Ti, MoW 중 하나 이상으로 제 3 애노드(28b)를 구성하는 것이 바람직하다.

<74> 도 9에는 본 발명의 제 3 실시예에 관한 유기 발광 디스플레이 장치(400)에 관한 개략적인 단면도가 도시되어 있고, 도 10에는 특히 제 4 마스크를 이용하여 도 9의 소스/드레인 전극 및 애노드가 형성되는 과정을 개략적으로 도시한 단면도이다. 본 실시예에 따른 유기 발광 디스플레이 장치(400)는 애노드를 제외한 나머지 구조와 제조 공정은 제 1실시예에 따른 유기 발광 디스플레이 장치(200)와 유사하므로, 이하 그 차이를 중심으로 설명한다.

<75> 상기 도면들을 참조하면, 본 실시예의 제 1 애노드(36b) 및 제 2 애노드(37b)는 제 4 마스크(44)를 이용하여 소스 및 드레인 전극(36a, 37a, 36b, 37b)과 동시에 형성되며, 소스 또는 드레인 전극(36a, 37a, 36b, 37b)과 일체로 형성된다. 따라서, 애노드(36b, 37b)를 제작하는 마스크의 수가 줄어 제조 공정이 간단해지고 이에 따른 제조 원가가 절감된다.

<76> 또한 본 실시예에서는, 제 2 애노드(37b)가 일함수가 큰 전도성 물질로 구성되기 때문에 제 1 애노드(36b)는 반사율이 높은 전도성 물질로 이루어진다. 제 1 애노드(36b)를 형성하는 물질은 전면 발광을 위한 반사형 애노드이기 때문에, 광 취출율을 향상시키기 위해서는 반사율이 높은 전도성 물질로 구성하여야 하며, 바람직하게는 반사율이 97% 이상인 전도성 물질로 이루어진다. 이러한 제 1 애노드(36b)로는 Al, AlNd, ACX, AlNiLa, Ag, Mo, Ti, MoW 가운데 하나 이상으로 이루어지는 것이 바람직하다. 물론 이는 예시에 지나지 않으며, 본 발명은 이에 한정되지 않는다.

<77> 도 11에는 본 발명의 제 4 실시예에 관한 유기 발광 디스플레이 장치(500)에 관한 개략적인 단면도가 도시되어 있다. 본 실시예에 따른 유기 발광 디스플레이 장치(500)는 애노드를 제외한 나머지 구조와 제조 공정은 제 3실

시예에 따른 유기 발광 디스플레이 장치(400)와 유사하므로, 이하 그 차이를 중심으로 설명한다.

<78> 본 실시예의 제 1 애노드(36b), 제 2 애노드(37b) 및 제 3 애노드(38b)는 제 4 마스크(44)를 이용하여 소스 및 드레인 전극(36a, 37a, 38a, 36b, 37b, 38b)과 동시에 형성되며, 소스 또는 드레인 전극(36a, 37a, 38a, 36b, 37b, 38b)과 일체로 형성된다. 따라서, 애노드(36b, 37b, 38b)를 제작하는 마스크의 수가 줄어 제조 공정이 간단해지고 이에 따른 제조 원가를 절감할 수 있다.

<79> 또한 본 실시예에서는, 제 3 애노드(38b)가 비어홀(35)을 통하여 소스 또는 드레인 전극(38a, 38b)과 접촉한다. 이는 제 1 애노드(36b)를 구성하는 금속과 소스 또는 드레인 영역(32, 33)과의 접착력(adhesion)을 향상시켜 박막 트랜지스터의 열화를 방지하기 위한 것이다. 특히 제 1 애노드(36b)를 구성하는 물질이 Al, AlNd, ACX, AlNiLa, Ag 가운데 하나 이상으로 이루어진 경우에 제 1 애노드(36b)와 소스 또는 드레인 전극(36a, 37a, 38a, 36b, 37b, 38b)과의 접착력 감소로 인한 박막 트랜지스터의 열화가 증가하며, 이를 방지하기 위하여 Mo, Ti, MoW, ITO, IZO 중 하나 이상으로 제 3 애노드(38b)를 구성하는 것이 바람직하다.

### 발명의 효과

<80> 상기한 바와 같이 이루어진 본 발명의 유기 발광 디스플레이 장치에 따르면, 다음과 같은 효과를 얻을 수 있다.

<81> 첫째, 동일한 마스크를 이용하여 애노드층을 소스 및 드레인 전극과 동시에 그리고 일체로 형성함으로써, 제조 공정을 간단히 하고 이에 따른 제조 원가를 절감할 수 있다.

<82> 둘째, 애노드층이 각각 일함수가 큰 물질과 저항이 작은 물질로 이루어진 다층구조로 형성되기 때문에, 유기 발광 디스플레이 장치는 홀 수송능력이 우수하면서도 전압 강하에 의한 에너지 손실을 방지할 수 있다.

<83> 셋째, 애노드층이 각각 일함수가 큰 물질과 반사율이 큰 물질로 이루어진 다층구조로 형성되기 때문에, 유기 발광 디스플레이 장치는 홀 수송능력이 우수하면서도 반사율 저하에 따른 광취출 저하를 방지할 수 있다.

<84> 본 발명은 도면에 도시된 실시예를 참고로 설명되었으나 이는 예시적인 것에 불과하며, 본 기술 분야의 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 다른 실시예가 가능하다는 점을 이해 할 것이다. 따라서 본 발명의 진정한 기술적 보호범위는 첨부된 특허청구범위의 기술적 사상에 의하여 정해져야 할 것이다.

### 도면의 간단한 설명

<1> 도 1은 종래의 능동 메트릭스 방식의 유기 발광 디스플레이 장치를 개략적으로 나타낸 단면도이다.

<2> 도 2는 본 발명의 일 실시예에 따른 유기 발광 디스플레이 장치를 개략적으로 나타낸 단면도이다.

<3> 도 3 내지 도 7은 도 2의 유기 발광 디스플레이 장치의 제조 공정을 마스크의 교체가 진행되는 과정을 따라 개략적으로 나타낸 단면도이다.

<4> 도 8은 본 발명의 다른 실시예에 따른 유기 발광 디스플레이 장치를 개략적으로 나타낸 단면도이다.

<5> 도 9는 본 발명의 또 다른 실시예에 따른 유기 발광 디스플레이 장치를 개략적으로 나타낸 단면도이다.

<6> 도 10은 제 4 마스크를 이용하여 도 9의 소스/드레인 전극 및 애노드가 형성되는 과정을 개략적으로 도시한 단면도이다.

<7> 도 11은 본 발명의 또 다른 실시예에 따른 유기 발광 디스플레이 장치를 개략적으로 나타낸 단면도이다.

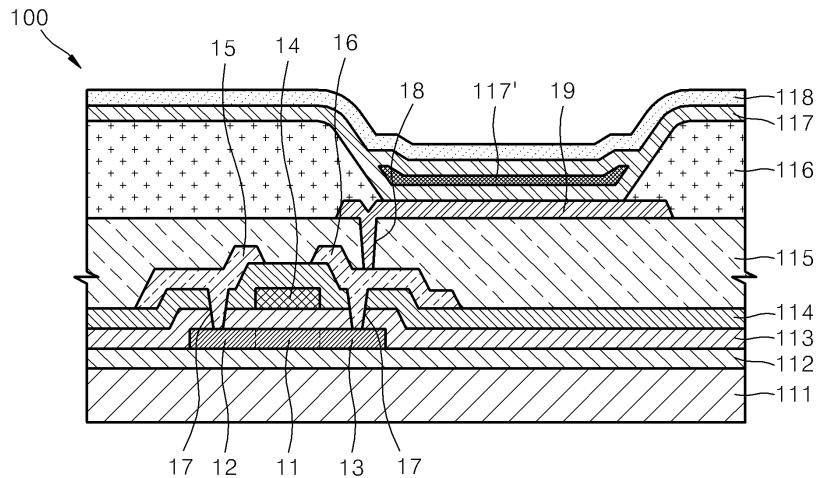
<8> < 도면의 주요 부분에 대한 부호의 설명 >

|      |              |             |
|------|--------------|-------------|
| <9>  | 111: 기판      | 112: 버퍼층    |
| <10> | 113: 게이트 절연막 | 114: 충간 절연막 |
| <11> | 115: 평탄화막    | 116: 화소 정의막 |
| <12> | 117': 발광층    | 117: 유기막층   |
| <13> | 118: 캐소드     | 21: 반도체층    |
| <14> | 22: 소스 영역    | 23: 드레인 영역  |
| <15> | 24: 게이트 전극   | 25: 비어홀     |

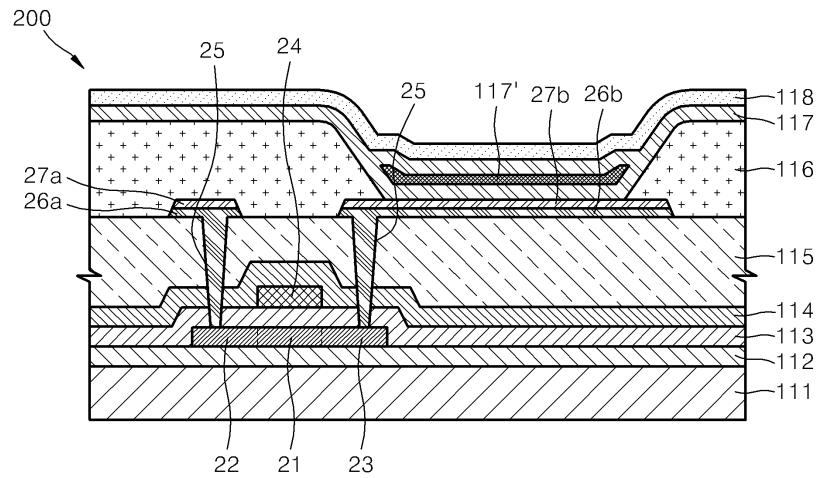
- |      |                 |                  |
|------|-----------------|------------------|
| <16> | 26a, 27a: 소스 전극 | 26b, 27b: 드레인 전극 |
| <17> | 26b: 제 1 애노드    | 27b: 제 2 애노드     |
| <18> | 28b: 제 3 애노드    | 31: 제 1 마스크      |
| <19> | 32: 제 2 마스크     | 33: 제 3 마스크      |
| <20> | 34: 제 4 마스크     | 35: 제 5 마스크      |

## 도면

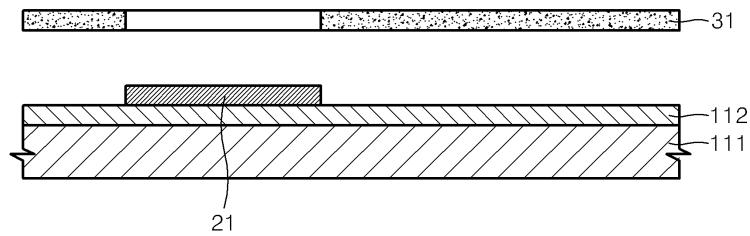
### 도면1



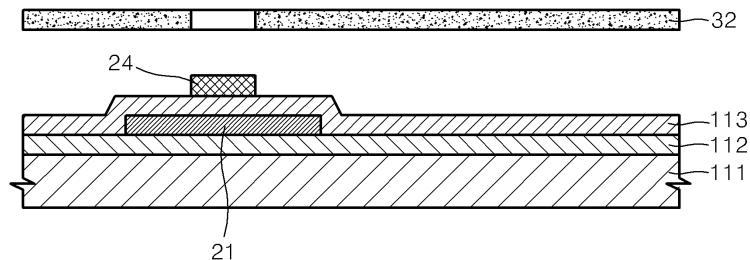
### 도면2



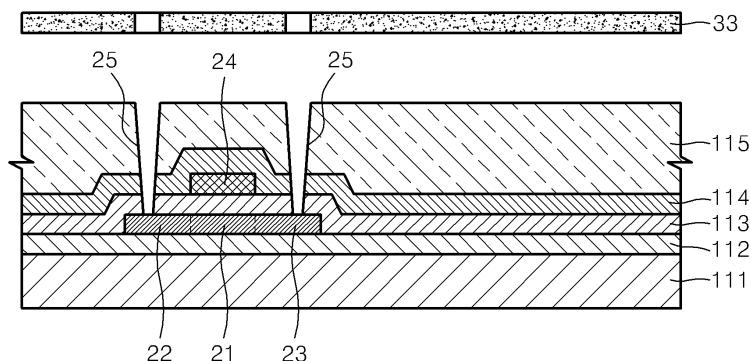
## 도면3



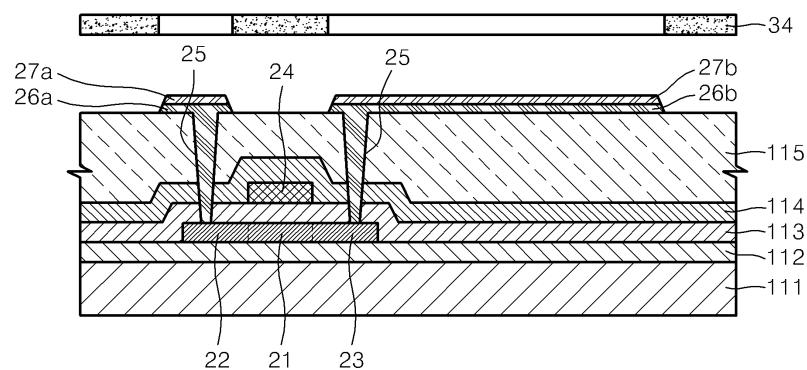
## 도면4



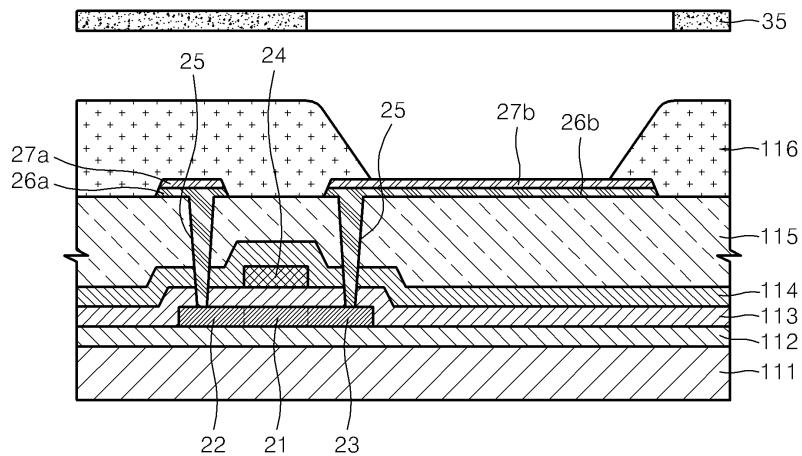
## 도면5



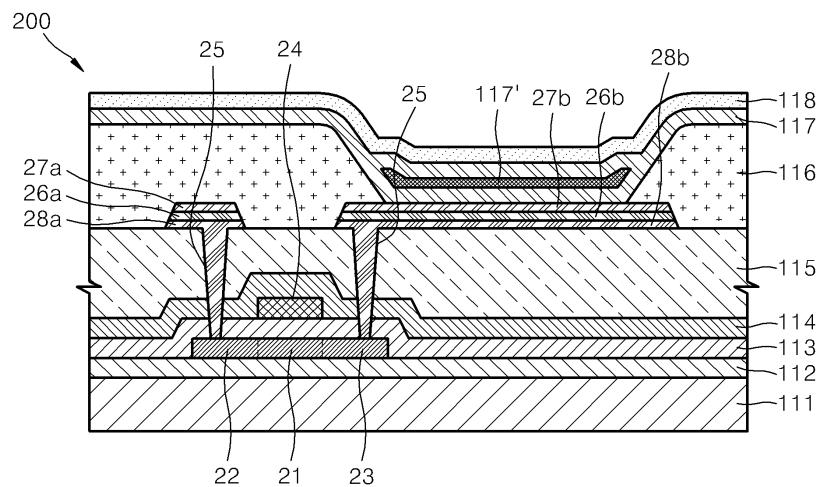
## 도면6



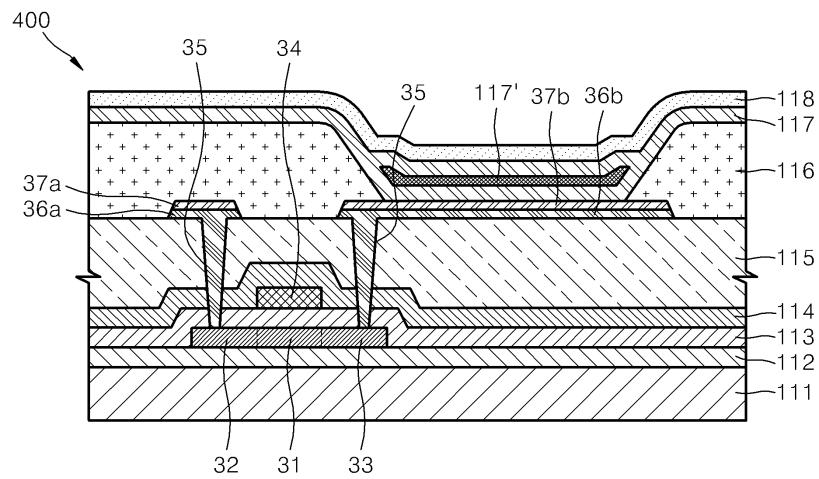
도면7



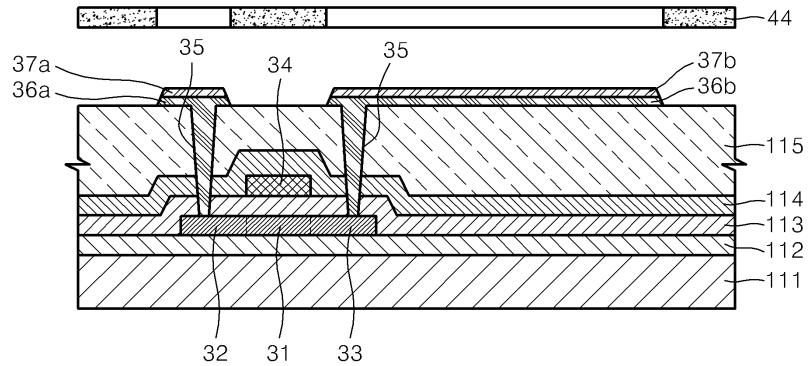
도면8



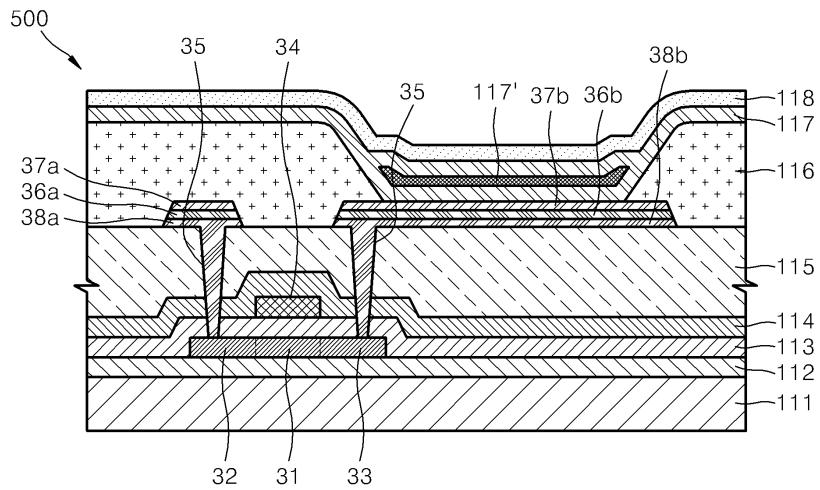
도면9



도면10



도면11



|               |   |         |            |
|---------------|---|---------|------------|
| 专利名称(译)       | 一种采用多层阳极的有机发光显示装置   |         |            |
| 公开(公告)号       | <a href="#">KR100787461B1</a>   | 公开(公告)日 | 2007-12-26 |
| 申请号           | KR1020060111245   | 申请日     | 2006-11-10 |
| 申请(专利权)人(译)   | 三星SD眼有限公司   |         |            |
| 当前申请(专利权)人(译) | 三星SD眼有限公司   |         |            |
| [标]发明人        | KWON DO HYUN<br>권도현<br>YOO KYUNG JIN<br>유경진<br>JUN WOO SIK<br>전우식<br>KANG CHUL KYU<br>강철규 |         |            |
| 发明人           | 권도현<br>유경진<br>전우식<br>강철규  |         |            |
| IPC分类号        | H05B33/26   |         |            |
| CPC分类号        | H01L27/3248 H01L2251/5315 H05B33/26 H01L51/5218   |         |            |
| 外部链接          | <a href="#">Espacenet</a>   |         |            |

## 摘要(译)

提供一种采用多层阳极的有机发光显示装置，通过在由具有高功函数的材料制成的多层结构中形成阳极层，获得高空穴传输性能并防止由于电压降引起的能量损失和低阻力材料。有机发光显示装置(200)包括基板(111)，薄膜晶体管，第一阳极(26b)，第二阳极(27b)，有机膜(117)和阴极(118)。薄膜晶体管形成在基板上，并具有源极和漏极。第一阳极与薄膜晶体管的源极和漏极同时形成图案，与源极和漏极形成为一体，并且由具有低电阻的导电材料制成。第二阳极形成在第一阳极上，并且由具有高功函数的导电材料制成。在第二阳极上形成有机膜。阴极形成在有机膜上。

