



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2010-0010594
(43) 공개일자 2010년02월02일

(51) Int. Cl.

G09G 3/30 (2006.01) G09G 3/32 (2006.01)
G09G 3/20 (2006.01) H01L 51/50 (2006.01)

(21) 출원번호 10-2008-0071532

(22) 출원일자 2008년07월23일
심사청구일자 없음

(71) 출원인

삼성모바일디스플레이주식회사
경기도 용인시 기흥구 농서동 산24번지

(72) 발명자

서미숙
충청남도 천안시 성성동 508번지 삼성SDI(주)

(74) 대리인

신영무

전체 청구항 수 : 총 7 항

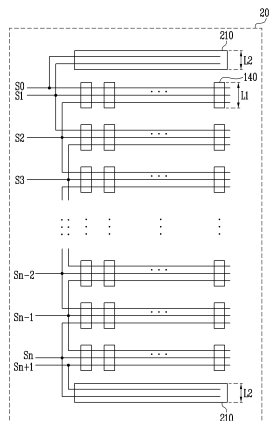
(54) 유기전계발광 표시장치

(57) 요약

본 발명은 구동의 안정성을 확보할 수 있도록 한 유기전계발광 표시장치에 관한 것이다.

본 발명은 복수의 화소들과, 두 개 이상의 수평라인들에 배치된 상기 화소들과 각각 접속되는 제 1신호 공급선들 및 상기 제 1신호 공급선들보다 적은 상기 수평라인들에 위치된 화소들과 각각 접속되는 제 2신호 공급선들을 구비하는 유기전계발광 표시장치에 있어서; 상기 제 1 및 제 2신호 공급선들을 구동하기 위한 주사 구동부와; 상기 제 1 및 제 2신호 공급선들과 교차되는 방향으로 위치되는 데이터선들을 구동하기 위한 데이터 구동부와; 상기 제 2신호 공급선들의 로드가 상기 제 1신호 공급선들의 로드와 동일해지도록 더미 패턴을 제공하는 더미 패턴부를 구비한다.

대표도 - 도6



특허청구의 범위

청구항 1

복수의 화소들과, 두 개 이상의 수평라인들에 배치된 상기 화소들과 각각 접속되는 제 1신호 공급선들 및 상기 제 1신호 공급선들보다 적은 상기 수평라인들에 위치한 화소들과 각각 접속되는 제 2신호 공급선들을 구비하는 유기전계발광 표시장치에 있어서,

상기 제 1 및 제 2신호 공급선들을 구동하기 위한 주사 구동부와,

상기 제 1 및 제 2신호 공급선들과 교차되는 방향으로 위치되는 데이터선들을 구동하기 위한 데이터 구동부와,

상기 제 2신호 공급선들의 로드가 상기 제 1신호 공급선들의 로드와 동일해지도록 더미 패턴을 제공하는 더미 패턴부를 구비하는 것을 특징으로 하는 유기전계발광 표시장치.

청구항 2

제 1항에 있어서,

상기 더미 패턴부의 세로 방향 길이는 상기 화소의 세로 방향 길이보다 짧게 설정되는 것을 특징으로 하는 유기전계발광 표시장치.

청구항 3

제 1항에 있어서,

상기 더미 패턴은 상기 제 2신호 공급선들과 다른 금속 물질로 형성되는 것을 특징으로 하는 유기전계발광 표시장치.

청구항 4

제 3항에 있어서,

상기 제 2신호 공급선들은 게이트 메탈로 형성되며, 상기 더미 패턴은 소스/드레인 메탈 또는 반도체층으로 형성되는 것을 특징으로 하는 유기전계발광 표시장치.

청구항 5

제 1항에 있어서,

상기 더미 패턴은 상기 유기전계발광 표시장치로 공급되는 정전압원들 중 어느 하나의 정전압원과 전기적으로 접속되는 것을 특징으로 하는 유기전계발광 표시장치.

청구항 6

제 1항에 있어서,

상기 제 2신호 공급선들의 기생 커패시턴스가 상기 제 1신호 공급선들의 기생 커패시턴스와 동일해지도록 상기 제 2신호 공급선들과 상기 더미 패턴의 중첩영역이 설정되는 것을 특징으로 하는 유기전계발광 표시장치.

청구항 7

제 1항에 있어서,

상기 더미 패턴부는 액티브 영역을 제외한 패널의 상측부 및 하측부 중 적어도 하나의 영역에 위치되는 것을 특징으로 하는 유기전계발광 표시장치.

명세서

발명의 상세한 설명

기술분야

[0001] 본 발명은 유기전계발광 표시장치에 관한 것으로, 특히 구동의 안정성을 확보할 수 있도록 한 유기전계발광 표시장치에 관한 것이다.

배경 기술

[0002] 최근, 음극선관(Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 평판 표시장치들이 개발되고 있다. 평판 표시장치로는 액정 표시장치(Liquid Crystal Display), 전계방출 표시장치(Field Emission Display), 플라즈마 표시패널(Plasma Display Panel) 및 유기전계발광 표시장치(Organic Light Emitting Display) 등이 있다.

[0003] 평판 표시장치 중 유기전계발광 표시장치는 전자와 정공의 재결합에 의하여 빛을 발생하는 유기 발광 다이오드를 이용하여 영상을 표시한다. 이러한, 유기전계발광 표시장치는 빠른 응답속도를 가짐과 동시에 낮은 소비전력으로 구동되는 장점이 있다.

[0004] 도 1은 종래의 유기전계발광 표시장치의 화소를 나타내는 회로도이다.

[0005] 도 1을 참조하면, 종래의 유기전계발광 표시장치의 화소(4)는 유기 발광 다이오드(OLED)와, 데이터선(Dm) 및 주사선(Sn)에 접속되어 유기 발광 다이오드(OLED)를 제어하기 위한 화소회로(2)를 구비한다.

[0006] 유기 발광 다이오드(OLED)의 애노드전극은 화소회로(2)에 접속되고, 캐소드전극은 제 2전원(ELVSS)에 접속된다. 이와 같은 유기 발광 다이오드(OLED)는 화소회로(2)로부터 공급되는 전류에 대응되어 소정 휘도의 빛을 생성한다.

[0007] 화소회로(2)는 주사선(Sn)에 주사신호가 공급될 때 데이터선(Dm)으로 공급되는 데이터신호에 대응되어 유기 발광 다이오드(OLED)로 공급되는 전류량을 제어한다. 이를 위해, 화소회로(2)는 제 1전원(ELVDD)과 유기 발광 다이오드(OLED) 사이에 접속된 제 2트랜지스터(M2)와, 제 2트랜지스터(M2), 데이터선(Dm) 및 주사선(Sn)의 사이에 접속된 제 1트랜지스터(M1)와, 제 2트랜지스터(M2)의 게이트전극과 제 1전극 사이에 접속된 스토리지 커패시터(Cst)를 구비한다.

[0008] 제 1트랜지스터(M1)의 게이트전극은 주사선(Sn)에 접속되고, 제 1전극은 데이터선(Dm)에 접속된다. 그리고, 제 1트랜지스터(M1)의 제 2전극은 스토리지 커패시터(Cst)의 일측단자에 접속된다. 여기서, 제 1전극은 소오스전극 및 드레인전극 중 어느 하나로 설정되고, 제 2전극은 제 1전극과 다른 전극으로 설정된다. 예를 들어, 제 1전극이 소오스전극으로 설정되면 제 2전극은 드레인전극으로 설정된다. 주사선(Sn) 및 데이터선(Dm)에 접속된 제 1트랜지스터(M1)는 주사선(Sn)으로부터 주사신호가 공급될 때 턴-온되어 데이터선(Dm)으로부터 공급되는 데이터신호를 스토리지 커패시터(Cst)로 공급한다. 이때, 스토리지 커패시터(Cst)는 데이터신호에 대응되는 전압을 충전한다.

[0009] 제 2트랜지스터(M2)의 게이트전극은 스토리지 커패시터(Cst)의 일측단자에 접속되고, 제 1전극은 스토리지 커패시터(Cst)의 다른측단자 및 제 1전원(ELVDD)에 접속된다. 그리고, 제 2트랜지스터(M2)의 제 2전극은 유기 발광 다이오드(OLED)의 애노드전극에 접속된다. 이와 같은 제 2트랜지스터(M2)는 스토리지 커패시터(Cst)에 저장된 전압값에 대응하여 제 1전원(ELVDD)으로부터 유기 발광 다이오드(OLED)를 경유하여 제 2전원(ELVSS)으로 흐르는 전류량을 제어한다. 이때, 유기 발광 다이오드(OLED)는 제 2트랜지스터(M2)로부터 공급되는 전류량에 대응되는 빛을 생성한다.

[0010] 하지만, 이와 같은 종래의 유기전계발광 표시장치의 화소는 제 2트랜지스터(M2)의 문턱전압의 불균일 및 유기 발광 다이오드(OLED)의 열화에 의하여 원하는 휘도의 영상을 표시하지 못하는 문제점이 있다. 이를 극복하기 위하여, 화소들 각각에 다수의 트랜지스터를 포함하여 문턱전압의 불균일 및/또는 유기 발광 다이오드(OLED)의 열화를 보상하는 화소구조가 제안되고 있다. 하지만, 화소들 각각에 다수의 트랜지스터가 포함되는 경우 일부 주사선들은 다른 주사선들과 접속되는 화소들의 수가 상이하게 설정되는 문제점이 발생한다. 이 경우, 일부 주사선들의 로드와 다른 주사선들의 로드와 불균일하게 설정되어 구동의 안정성이 저하되는 문제점이 발생한다.

발명의 내용

해결 하고자하는 과제

[0011] 따라서, 본 발명의 목적은 구동의 안정성을 확보할 수 있도록 한 유기전계발광 표시장치를 제공하는 것이다.

과제 해결수단

- [0012] 본 발명의 실시예는 복수의 화소들과, 두 개 이상의 수평라인들에 배치된 상기 화소들과 각각 접속되는 제 1신호 공급선들 및 상기 제 1신호 공급선들보다 적은 상기 수평라인들에 위치한 화소들과 각각 접속되는 제 2신호 공급선들을 구비하는 유기전계발광 표시장치에 있어서; 상기 제 1 및 제 2신호 공급선들을 구동하기 위한 주사 구동부와; 상기 제 1 및 제 2신호 공급선들과 교차되는 방향으로 위치되는 데이터선들을 구동하기 위한 데이터 구동부와; 상기 제 2신호 공급선들의 로드가 상기 제 1신호 공급선들의 로드와 동일해지도록 더미 패턴을 제공하는 더미 패턴부를 구비한다.
- [0013] 바람직하게, 상기 더미 패턴부의 세로 방향 길이는 상기 화소의 세로 방향 길이보다 짧게 설정된다. 상기 더미 패턴은 상기 제 2신호 공급선들과 다른 금속 물질로 형성된다. 상기 제 2신호 공급선들은 게이트 메탈로 형성되며, 상기 더미 패턴은 소스/드레인 메탈 또는 반도체층으로 형성된다. 상기 더미 패턴은 상기 유기전계발광 표시장치로 공급되는 정전압원들 중 어느 하나의 정전압원과 전기적으로 접속된다. 상기 제 2신호 공급선들의 기생 커패시턴스가 상기 제 1신호 공급선들의 기생 커패시턴스와 동일해지도록 상기 제 2신호 공급선들과 상기 더미 패턴의 중첩영역이 설정된다. 상기 더미 패턴부는 액티브 영역을 제외한 패널의 상측부 및 하측부 중 적어도 하나의 영역에 위치된다.

효과

- [0014] 본 발명의 유기전계발광 표시장치에 의하여 신호 공급선들의 로드를 동일하게 설정하여 구동의 안정성을 확보할 수 있다.

발명의 실시를 위한 구체적인 내용

- [0015] 이하, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 본 발명을 용이하게 실시할 수 있는 바람직한 실시 예가 첨부된 도 2 내지 도 7을 참조하여 자세히 설명하면 다음과 같다.
- [0016] 도 2는 본 발명의 실시예에 의한 유기전계발광 표시장치를 나타내는 도면이다.
- [0017] 도 2를 참조하면, 본 발명의 실시예에 의한 유기전계발광 표시장치는 주사선들(S0 내지 Sn+1), 발광 제어선들(E1 내지 En+1) 및 데이터선들(D1 내지 Dm)에 의하여 구획된 영역에 위치되는 화소들(140)을 포함하는 화소부(130)와, 주사선들(S0 내지 Sn+1) 및 발광 제어선들(E1 내지 En+1)을 구동하기 위한 주사 구동부(110)와, 데이터선들(D1 내지 Dm)을 구동하기 위한 데이터 구동부(120)와, 주사 구동부(110) 및 데이터 구동부(120)를 제어하기 위한 타이밍 제어부(150)를 구비한다.
- [0018] 주사 구동부(110)는 타이밍 제어부(150)로부터 주사 구동제어신호(SCS)를 공급받는다. 주사 구동제어신호(SCS)를 공급받은 주사 구동부(110)는 주사신호를 생성하고, 생성된 주사신호를 주사선들(S0 내지 Sn+1)로 순차적으로 공급한다. 또한, 주사 구동부(110)는 주사 구동제어신호(SCS)에 응답하여 발광 제어신호를 생성하고, 생성된 발광 제어신호를 발광 제어선들(E1 내지 En+1)로 순차적으로 공급한다.
- [0019] 여기서, 발광 제어신호는 주사신호의 폭보다 넓은 폭으로 설정된다. 실제로, i(i는 자연수)번째 발광 제어선(Ei)으로 공급되는 발광 제어신호는 i-1번째 주사선(Si-1) 및 i번째 주사선(Si)으로 공급되는 주사신호와 중첩되도록 공급된다. 그리고, 발광 제어신호는 주사신호와 다른 극성으로 설정된다. 예를 들어, 주사신호가 로우 극성으로 설정된다면 발광 제어신호는 하이 극성으로 설정된다.
- [0020] 데이터 구동부(120)는 타이밍 제어부(150)로부터 데이터 구동제어신호(DCS)를 공급받는다. 데이터 구동제어신호(DCS)를 공급받은 데이터 구동부(120)는 데이터신호를 생성하고, 생성된 데이터신호를 주사신호와 동기되도록 데이터선들(D1 내지 Dm)로 공급한다.
- [0021] 타이밍 제어부(150)는 외부로부터 공급되는 동기신호들에 대응하여 데이터 구동제어신호(DCS) 및 주사 구동제어신호(SCS)를 생성한다. 타이밍 제어부(150)에서 생성된 데이터 구동제어신호(DCS)는 데이터 구동부(120)로 공급되고, 주사 구동제어신호(SCS)는 주사 구동부(110)로 공급된다. 그리고, 타이밍 제어부(150)는 외부로부터 공급되는 데이터(Data)를 데이터 구동부(120)로 공급한다.
- [0022] 화소부(130)는 외부로부터 제 1전원(ELVDD) 및 제 2전원(ELVSS)을 공급받아 각각의 화소들(140)로 공급한다. 제 1전원(ELVDD) 및 제 2전원(ELVSS)을 공급받은 화소들(140) 각각은 데이터신호에 대응하는 빛을 생성한다.
- [0023] 이와 같은 화소들(140)은 자신들 각각에 포함되는 유기 발광 다이오드의 열화 및 구동 트랜지스터의 문턱전압을

보상하여 원하는 휘도의 빛이 생성되도록 한다. 이를 위하여, 화소들(140) 각각에는 유기 발광 다이오드의 열화를 보상하기 위한 보상부 및 구동 트랜지스터의 문턱전압을 보상하기 위한 화소회로가 설치된다.

- [0024] 여기서, 화소들(140) 각각에 포함되는 보상부 및 화소회로가 원하는 형태로 구동하기 위하여 i 번째 수평라인에 위치되는 화소(140)는 $i-1$ 번째 주사선(S_{i-1}), i 번째 주사선(S_i), $i+1$ 번째 주사선(S_{i+1}), i 번째 발광 제어선(E_i) 및 $i+1$ 번째 발광 제어선과 접속된다.
- [0025] 도 3은 본 발명의 실시예에 의한 화소를 나타내는 회로도이다. 도 3에서는 설명의 편의성을 위하여 n 번째 수평라인에 위치하며 제 m 데이터선(D_m)과 접속된 화소를 도시하기로 한다.
- [0026] 도 3을 참조하면, 본 발명의 제 1실시예에 의한 화소(140)는 유기 발광 다이오드(OLED)와, 유기 발광 다이오드(OLED)로 전류를 공급하기 위한 제 2트랜지스터(M_2)(즉, 구동 트랜지스터)의 문턱전압을 보상하기 위한 화소회로(142)와, 유기 발광 다이오드(OLED)의 열화를 보상하기 위한 보상부(144)를 구비한다.
- [0027] 유기 발광 다이오드(OLED)의 애노드전극은 화소회로(142)에 접속되고, 캐소드전극은 제 2전원(ELVSS)에 접속된다. 이와 같은 유기 발광 다이오드(OLED)는 제 2트랜지스터(M_2)로부터 공급되는 전류량에 대응하여 소정 휘도의 빛을 생성한다. 여기서, 제 1전원(ELVDD)은 제 2전원(ELVSS)보다 높은 전압값을 갖는다.
- [0028] 화소회로(142)는 유기 발광 다이오드(OLED)로 전류를 공급함과 아울러 제 2트랜지스터(M_2)의 문턱전압을 보상한다. 이를 위해, 화소회로(142)는 제 1 내지 제 6트랜지스터(M_1 내지 M_6)와, 스토리지 커패시터(C_{st})를 구비한다.
- [0029] 제 1트랜지스터(M_1)의 게이트전극은 제 n 주사선(S_n)에 접속되고, 제 1전극은 데이터선(D_m)에 접속된다. 그리고, 제 1트랜지스터(M_1)의 제 2전극은 제 2트랜지스터(M_2)의 제 1전극에 접속된다. 이와 같은 제 1트랜지스터(M_1)는 제 n 주사선(S_n)으로 주사신호가 공급될 때 턴-온되어 데이터선(D_m)으로 공급되는 데이터신호를 제 2트랜지스터(M_2)의 제 1전극으로 공급한다.
- [0030] 제 2트랜지스터(M_2)의 게이트전극은 제 1노드(N_1)에 접속되고, 제 1전극은 제 1트랜지스터(M_1)의 제 2전극에 접속된다. 그리고, 제 2트랜지스터(M_2)의 제 2전극은 제 6트랜지스터(M_6)의 제 1전극에 접속된다. 이와 같은 제 2트랜지스터(M_2)는 제 1노드(N_1)에 인가되는 전압에 대응하는 전류를 유기 발광 다이오드(OLED)로 공급한다.
- [0031] 제 3트랜지스터(M_3)의 제 1전극은 제 2트랜지스터(M_2)의 제 2전극에 접속되고, 제 2전극은 제 1노드(N_1)에 접속된다. 그리고, 제 3트랜지스터(M_3)의 게이트전극은 제 n 주사선(S_n)에 접속된다. 이와 같은 제 3트랜지스터(M_3)는 주사선(S_n)으로 주사신호가 공급될 때 턴-온되어 제 2트랜지스터(M_2)를 다이오드 형태로 접속시킨다.
- [0032] 제 4트랜지스터(M_4)의 제 1전극은 제 1노드(N_1)에 접속되고, 제 2전극은 초기화 전원(V_{int})에 접속된다. 그리고, 제 4트랜지스터(M_4)의 게이트전극은 제 $n-1$ 주사선(S_{n-1})에 접속된다. 이와 같은 제 4트랜지스터(M_4)는 제 $n-1$ 주사선(S_{n-1})으로 주사신호가 공급될 때 턴-온되어 제 1노드(N_1)의 전압을 초기화 전원(V_{int})의 전압으로 초기화한다.
- [0033] 제 5트랜지스터(M_5)의 제 1전극은 제 1전원(ELVDD)에 접속되고, 제 2전극은 제 2트랜지스터(M_2)의 제 1전극에 접속된다. 그리고, 제 5트랜지스터(M_5)의 게이트전극은 제 n 발광 제어선(E_n)에 접속된다. 이와 같은 제 5트랜지스터(M_5)는 제 n 발광 제어선(E_n)으로 발광 제어신호가 공급되지 않을 때 턴-온되어 제 1전원(ELVDD)과 제 2트랜지스터(M_2)의 제 1전극을 전기적으로 접속시킨다.
- [0034] 제 6트랜지스터(M_6)의 제 1전극은 제 2트랜지스터(M_2)의 제 2전극에 접속되고, 제 2전극은 유기 발광 다이오드(OLED)에 접속된다. 그리고, 제 6트랜지스터(M_6)의 게이트전극은 제 n 발광 제어선(E_n)에 접속된다. 이와 같은 제 6트랜지스터(M_6)는 발광 제어선(E_n)으로 발광 제어신호가 공급되지 않을 때 턴-온되어 제 2트랜지스터(M_2)와 유기 발광 다이오드(OLED)를 전기적으로 접속시킨다.
- [0035] 스토리지 커패시터(C_{st})는 제 1노드(N_1)와 제 1전원(ELVDD) 사이에 접속된다. 이와 같은 스토리지 커패시터(C_{st})는 제 1노드(N_1)에 인가되는 전압에 대응하여 소정의 전압을 충전한다.
- [0036] 보상부(144)는 유기 발광 다이오드(OLED)의 열화에 대응하여 제 2트랜지스터(M_2)의 게이트전극의 전압(즉, 제 1노드(N_1)의 전압)을 제어한다. 다시 말하여, 보상부(144)는 유기 발광 다이오드(OLED)가 열화될수록 제 1노드(N_1)의 전압이 낮아지도록 제어함으로써 유기 발광 다이오드(OLED)의 열화를 보상한다. 이를 위하여, 보상부(144)는 제 7 내지 제 9트랜지스터(M_7 내지 M_9)와, 제 1피드백 커패시터(C_{fb1}) 및 제 2피드백 커패시터(C_{fb2})를 구비한다.

- [0037] 제 7트랜지스터(M7)의 제 1전극은 제 2노드(N2)에 접속되고, 제 2전극은 유기 발광 다이오드(OLED)의 애노드전극에 접속된다. 그리고, 제 7트랜지스터(M7)의 게이트전극은 제 n+1주사선(Sn+1)에 접속된다. 이와 같은 제 7트랜지스터(M7)는 n+1주사선(Sn+1)으로 주사신호가 공급될 때 턴-온되어 제 2노드(N2)와 유기 발광 다이오드(OLED)를 전기적으로 접속시킨다.
- [0038] 제 8트랜지스터(M8)의 제 1전극은 제 1전원(ELVDD)에 접속되고, 제 2전극은 제 2노드(N2)에 접속된다. 그리고, 제 8트랜지스터(M8)의 게이트전극은 제 n+1발광 제어선(En+1)에 접속된다. 이와 같은 제 8트랜지스터(M8)는 제 n+1발광 제어선(En+1)으로 발광 제어신호가 공급되지 않을 때 턴-온되어 제 1전원(ELVDD)과 제 2노드(N2)를 전기적으로 접속시킨다.
- [0039] 제 1피드백 커패시터(Cfb1)의 제 1단자는 제 2노드(N2)에 접속되고, 제 2단자는 제 3노드(N3)에 접속된다. 이와 같은 피드백 커패시터(Cfb1)는 제 2노드(N2)의 전압 변화량에 대응하여 제 3노드(N3)의 전압을 변화시킨다.
- [0040] 제 2피드백 커패시터(Cfb2)의 제 1단자는 제 3노드(N3)에 접속되고, 제 2단자는 제 1노드(N1)에 접속된다. 이와 같은 피드백 커패시터(Cfb1)는 제 3노드(N3)의 전압 변화량에 대응하여 제 1노드(N1)의 전압을 변화시킨다.
- [0041] 즉, 제 1피드백 커패시터(Cfb1) 및 제 2피드백 커패시터(Cfb2)는 제 2노드(N2)와 제 1노드(N1) 사이에 위치되며, 제 2노드(N2)의 전압 변화량에 대응하여 제 1노드(N1)의 전압을 변화시킨다.
- [0042] 제 9트랜지스터(M9)의 제 1전극은 제 1전원(ELVDD)에 접속되고, 제 2전극은 제 3노드(N3)에 접속된다. 그리고, 제 9트랜지스터(M9)의 게이트전극은 제 n+1발광 제어선(En+1)에 접속된다. 이와 같은 제 9트랜지스터(M9)는 제 n+1발광 제어선(En+1)으로 발광 제어신호가 공급될 때 턴-온되어 제 3노드(N3)와 제 1전원(ELVDD)을 전기적으로 접속시킨다. 여기서, 제 9트랜지스터(M9)는 다른 트랜지스터들(M1 내지 M8)과 다른 도전형으로 형성된다. 예를 들어, 다른 트랜지스터들(M1 내지 M8)이 피모스(PMOS)로 형성되는 경우, 제 9트랜지스터(M9)는 엔모스(NMOS)로 형성된다.
- [0043] 도 4는 도 3에 도시된 화소의 구동방법을 나타내는 파형도이다.
- [0044] 도 3 및 도 4를 결부하여 동작과정을 상세히 설명하면, 먼저 제 1기간(T1) 동안 제 n-1주사선(Sn-1)으로 주사신호가 공급되고, 제 n발광 제어선(En)으로 발광 제어신호가 공급된다.
- [0045] 제 n발광 제어선(En)으로 발광 제어신호가 공급되면 제 5트랜지스터(M5) 및 제 6트랜지스터(M6)가 턴-오프된다. 제 n-1주사선(Sn-1)으로 주사신호가 공급되면 제 4트랜지스터(M4)가 턴-온된다. 제 4트랜지스터(M4)가 턴-온되면 제 1노드(N1)가 초기화 전원(Vint)의 전압으로 초기화된다. 여기서, 초기화 전원(Vint)은 데이터신호보다 낮은 전압값으로 설정된다.
- [0046] 제 2기간(T2)에는 제 n-1주사선(Sn-1)으로 주사신호의 공급이 중단되고, 제 n주사선(Sn)으로 주사신호가 공급된다. 또한, 제 2기간(T2) 동안 제 n+1발광 제어선(En+1)으로 발광 제어신호가 공급된다. 제 n-1주사선(Sn-1)으로 주사신호의 공급이 중단되면 제 4트랜지스터(M4)가 턴-오프된다. 제 n주사선(Sn)으로 주사신호가 공급되면 제 1트랜지스터(M1) 및 제 3트랜지스터(M3)가 턴-온된다.
- [0047] 제 3트랜지스터(M3)가 턴-온되면 제 2트랜지스터(M2)가 다이오드 형태로 접속된다. 제 1트랜지스터(M1)가 턴-온되면 데이터선(Dm)으로 공급되는 데이터신호가 제 2트랜지스터(M2)의 제 1전극으로 공급된다. 여기서, 제 1기간(T1) 동안 제 1노드(N1)의 전압이 초기화 전원(Vint)의 전압으로 초기화되기 때문에 제 2트랜지스터(M2)가 턴-온된다. 따라서, 제 1트랜지스터(M1)로부터 경유하여 공급되는 데이터신호는 제 2트랜지스터(M2) 및 제 3트랜지스터(M3)를 경유하여 제 1노드(N1)로 공급된다. 이때, 제 1노드(N1)에는 데이터신호와 제 2트랜지스터(M2)의 문턱전압에 대응하는 전압이 인가되고, 스토리지 커패시터(Cst)는 제 1노드(N1)에 인가된 전압에 대응하는 소정의 전압을 충전한다.
- [0048] 한편, 제 n+1발광 제어선(En+1)으로 발광 제어신호가 공급되면 제 9트랜지스터(M9)가 턴-온되고, 제 8트랜지스터(M8)가 턴-오프된다. 제 9트랜지스터(M9)가 턴-온되면 제 3노드(N3)로 제 1전원(ELVDD)의 공급된다. 즉, 제 1노드(N1)에 데이터신호에 대응되는 전압이 인가되는 기간 동안 제 3노드(N3)는 제 1전원(ELVDD)의 전압을 유지한다.
- [0049] 제 3기간(T3) 동안 제 n발광 제어선(En)으로 공급되는 발광 제어신호 및 제 n주사선(Sn)으로 공급되는 주사신호의 공급이 중단된다. 그리고, 제 3기간(T3) 동안 제 n+1주사선(Sn+1)으로 주사신호가 공급된다.
- [0050] 제 n주사선(Sn)으로 주사신호의 공급이 중단되면 제 1트랜지스터(M1) 및 제 3트랜지스터(M3)가 턴-오프된다.

제 n발광 제어선(En)으로 공급되는 발광 제어신호의 공급이 중단되면 제 5트랜지스터(M5) 및 제 6트랜지스터(M6)가 턴-온된다. 제 5트랜지스터(M5) 및 제 6트랜지스터(M6)가 턴-온되면 제 1전원(ELVDD), 제 5트랜지스터(M5), 제 2트랜지스터(M2), 제 6트랜지스터(M6) 및 유기 발광 다이오드(OLED)가 전기적으로 접속된다. 이때, 제 2트랜지스터(M2)는 제 1노드(N1)에 인가된 전압에 대응하는 전류를 유기 발광 다이오드(OLED)로 공급한다.

- [0051] 한편, 제 n+1주사선(Sn+1)으로 공급되는 주사신호에 대응하여 제 3기간(T3) 동안 제 7트랜지스터(M7)가 턴-온 상태를 유지한다. 따라서, 제 3기간(T3) 동안 제 2노드(N2)는 유기 발광 다이오드(OLED)에 인가되는 전압(Vo1ed)을 공급받는다.
- [0052] 이후, 제 4기간(T4) 동안 제 n+1주사선(Sn+1)으로 공급되는 주사신호 및 제 n+1발광 제어선(En+1)으로 공급되는 발광 제어신호의 공급이 중단된다. 제 n+1주사선(Sn+1)으로 주사신호의 공급이 중단되면 제 7트랜지스터(M7)가 턴-오프된다. 제 n+1발광 제어선(En+1)으로 발광 제어신호의 공급이 중단되면 제 9트랜지스터(M9)가 턴-오프됨과 아울러 제 8트랜지스터(M8)가 턴-온된다.
- [0053] 제 8트랜지스터(M8)가 턴-온되면 제 2노드(N2)의 전압이 유기 발광 다이오드(OLED)의 전압(Vo1ed)으로부터 제 1전원(ELVDD)의 전압으로 상승한다. 이때, 제 9트랜지스터(M9)가 턴-오프되기 때문에, 즉 제 3노드(N3)가 플로팅 상태로 설정되기 때문에 제 2노드(N2)의 전압 상승폭에 대응하여 제 3노드(N3)의 전압도 상승한다. 마찬가지로, 플로팅 상태로 설정된 제 1노드(N1)의 전압도 제 3노드(N3)의 전압 상승폭에 대응하여 소정 전압 상승된다. 즉, 제 4기간(T4)에는 제 2노드(N2)의 전압 상승폭에 대응하여 제 1노드(N1)의 전압을 제어한다. 이후, 제 2트랜지스터(M2)는 제 1노드(N1)에 인가된 전압에 대응하는 전류를 유기 발광 다이오드(OLED)로 공급한다.
- [0054] 한편, 유기 발광 다이오드(OLED)는 시간이 지남에 따라서 열화된다. 유기 발광 다이오드(OLED)가 열화되면 유기 발광 다이오드(OLED)에 인가되는 전압(Vo1ed)이 상승된다. 다시 말하여, 유기 발광 다이오드(OLED)로 전류가 공급될 때 유기 발광 다이오드(OLED)에 인가되는 전압(Vo1ed)은 유기 발광 다이오드(OLED)가 열화될수록 상승한다. 따라서, 유기 발광 다이오드(OLED)가 열화될수록 제 2노드(N2)의 전압 상승폭이 작아진다.
- [0055] 상세히 설명하면, 유기 발광 다이오드(OLED)가 열화될수록 제 2노드(N2)로 공급되는 유기 발광 다이오드(OLED)의 전압(Vo1ed)이 상승한다. 유기 발광 다이오드(OLED)에 인가되는 전압(Vo1ed)이 상승하면 제 2노드(N2)로 제 1전원(ELVDD)의 전압이 공급될 때 전압 상승폭이 작아진다. 제 2노드(N2)의 전압 상승폭이 감소하면 제 3노드(N3) 및 제 1노드(N1)의 전압 상승폭도 감소된다. 그러면, 동일한 데이터신호에 대응하여 제 2트랜지스터(M2)에서 유기 발광 다이오드(OLED)로 공급되는 전류량이 증가된다. 즉, 본 발명에서는 유기 발광 다이오드(OLED)가 열화될수록 제 2트랜지스터(M2)에서 공급되는 전류량이 증가되고, 이에 따라 유기 발광 다이오드(OLED)의 열화에 의한 휘도저하를 보상할 수 있다.
- [0056] 도 5는 도 2에 도시된 주사선들의 로드를 나타내는 도면이다.
- [0057] 도 5를 참조하면, 제 2주사선(S2) 내지 제 n-1주사선(Sn-1)(예를 들어, 제 1신호 공급선들)은 3개의 수평라인에 위치되는 화소들(140)과 접속된다. 다시 말하여, 제 2주사선(S2) 내지 제 n-1주사선(Sn-1) 각각은 세 개의 수평라인에 위치되며, 이에 따라 세 개의 수평라인에 대응하는 로드(load)를 갖는다.
- [0058] 상세히 설명하면, 화소들(140)과 접속되는 주사선들(S) 각각은 다수의 금속물질(예를 들면, 데이터선들(D1 내지 Dm) 및 전원선들)과 중첩되도록 배치되며, 이에 따라 소정의 기생 커패시턴스가 발생된다. 이 경우, 제 2주사선(S2) 내지 제 n-1주사선(Sn-1) 각각은 세 개의 수평라인에 대응하는 기생 커패시턴스의 용량을 갖게된다.
- [0059] 제 1주사선(S1) 및 제 n주사선(Sn)은 두 개의 수평라인에 위치되는 화소들(140)과 접속된다. 다시 말하여, 제 1주사선(S1) 및 제 n주사선(Sn) 각각은 두 개의 수평라인에 위치되며, 이에 따라 두 개의 수평라인에 대응하는 기생 커패시턴의 용량을 갖게된다. 일례로, 제 1주사선(S1) 및 제 n주사선(Sn) 각각의 기생 커패시턴의 용량은 제 2주사선(S2)의 기생 커패시턴스 용량보다 낮게 설정된다.
- [0060] 제 0주사선(S0) 및 제 n+1주사선(Sn+1)은 하나의 수평라인에 위치되는 화소들(140)과 접속된다. 다시 말하여, 제 0주사선(S0) 및 제 n+1주사선(Sn+1) 각각은 하나의 수평라인에 위치되며, 이에 따라 하나의 수평라인에 대응하는 기생 커패시턴스의 용량을 갖게된다. 일례로, 제 0주사선(S0) 및 제 n+1주사선(Sn+1) 각각의 기생 커패시턴의 용량은 제 1주사선(S1)의 기생 커패시턴스의 용량보다 낮게 설정된다.
- [0061] 상술한 바와 같이 제 0주사선(S0), 제 1주사선(S1), 제 n주사선(Sn) 및 제 n+1주사선(Sn+1)(예를 들어, 제 2신호 공급선들)은 제 2주사선(S2) 내지 제 n-1주사선(Sn-1)과 다른 로드들을 갖게된다. 이와 같이 주사선들(S)이 서로 다른 로드들을 갖게 되면 구동의 안정성이 저하되는 문제점이 발생한다. 일례로, 제 0주사선(S0)으로 공급

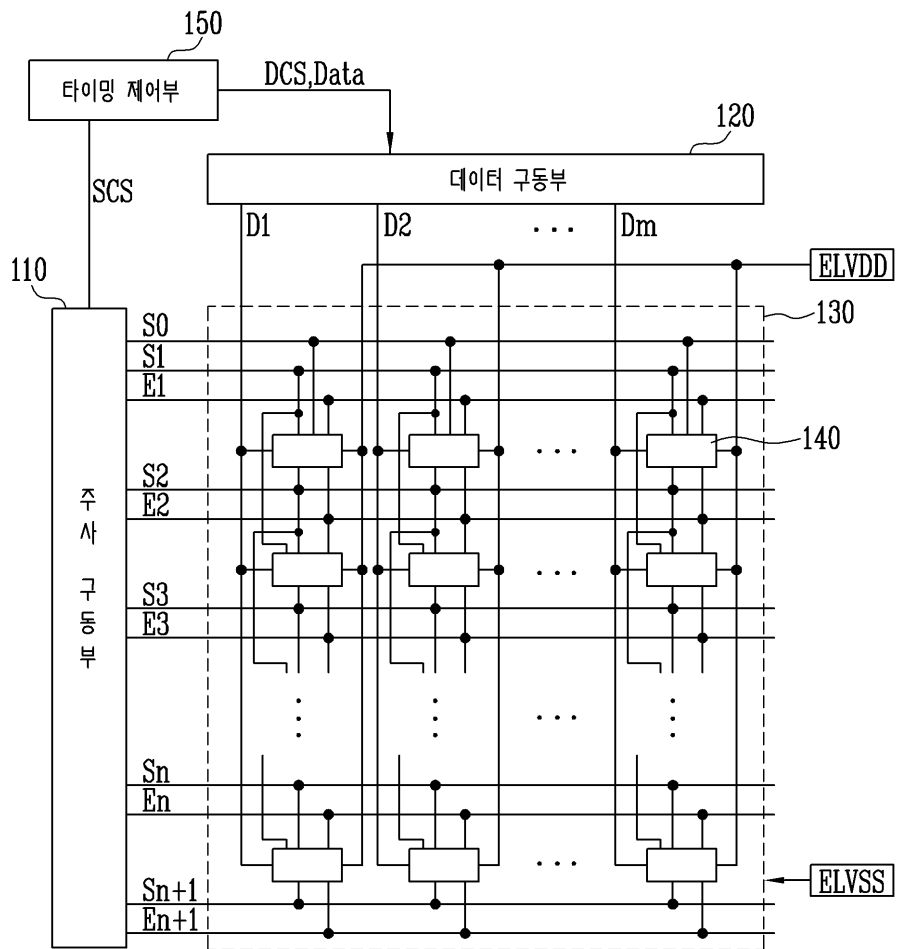
되는 주사신호는 제 2주사선(S2)으로 공급되는 주사신호와 상이한 공급시간(즉, 폴링 및 라이징 타임이 상이하게 설정됨)을 갖게되고, 제 1주사선(S1)으로 공급되는 주사신호는 제 0주사선(S0) 및 제 2주사선(S2)으로 공급되는 주사신호와 상이한 공급시간을 갖게 된다. 본원 발명에서는 이와 같은 문제점을 극복하기 위하여 도 6과 같은 패널을 제안한다.

- [0062] 도 6은 본 발명의 실시예에 의한 패널을 나타내는 도면이다.
- [0063] 도 6을 참조하면, 본 발명의 실시예에 의한 패널(200)은 화소들(40)의 상측부 및 하측부에 위치되는 더미 패턴부(210)를 구비한다. 여기서, 더미 패턴부(210)는 액티브 영역 이외의 영역에 위치된다.
- [0064] 상측부에 위치되는 더미 패턴부(210)는 제 0주사선(S0) 및 제 1주사선(S1)과 접촉되어 제 0주사선(S0) 및 제 1주사선(S1)의 로드와 제 2주사선(S2)과 동일해질 수 있도록 더미 패턴을 제공한다.
- [0065] 하측부에 위치되는 더미 패턴부(210)는 제 n주사선(Sn) 및 제 n+1주사선(Sn+1)과 접촉되어 제 n주사선(Sn) 및 제 n+1주사선(Sn+1)의 로드와 제 2주사선(S2)과 동일해질 수 있도록 더미 패턴을 제공한다.
- [0066] 이를 위하여, 더미 패턴부(210)는 더미 패턴이 포함된다. 더미 패턴은 제 0주사선(S0)(또는 제 n+1주사선(Sn+1))의 로드와 제 2주사선(S2)과 동일해질 수 있도록 기생 커패시턴스를 추가로 제공한다. 또한, 더미 패턴은 제 1주사선(S1)(또는 제 n주사선(Sn))의 로드와 제 2주사선(S2)과 동일해질 수 있도록 기생 커패시턴스를 추가로 제공한다. 예를 들어, 더미 패턴부(210)에는 도 7과 같은 더미 패턴(212)이 설치되어 제 0주사선(S0)(또는 제 n+1주사선(Sn+1)) 및 제 1주사선(S1)(또는 제 n주사선(Sn))의 로드와 제 2주사선(S2)의 로드와 동일해지도록 기생 커패시턴스를 추가로 제공한다. 이 경우, 모든 주사선들(S0 내지 Sn+1)의 로드와 대략 동일하게 설정되고, 이에 따라 구동의 안정성을 확보할 수 있다.
- [0067] 한편, 도 7에서는 더미 패턴(212)이 판 형태의 형성되는 것으로 도시되었지만 본 발명이 이에 한정되는 것은 아니다. 실제로, 더미 패턴(212)은 추가로 기생 커패시턴스를 제공하는 것으로 다양한 형태(예를 들면, 지그재그, 모자이크 형태 등)로 형성될 수 있다. 그리고, 더미 패턴은 주사선(S)들이 형성되는 게이트메탈이 아닌 다른 물질로 형성된다. 예를 들어, 더미 패턴(212)은 소스/드레인 메탈 또는 반도체층으로 형성될 수 있다.
- [0068] 추가적으로 더미 패턴(212)은 정전압원과 접촉된다. 더미 패턴(212)이 정전압원과 접촉되지 않는 경우 더미 패턴(212)에 의하여 추가적으로 제공되는 기생 커패시턴스는 플로팅 상태로 설정되는 문제점이 있다. 따라서, 본 발명에서는 더미 패턴(212)을 정전압원과 접촉시켜 안정적으로 기생 커패시턴스를 제공한다. 정전압원은 패널(200)로 제공되는 전압들 중 어느 하나로 설정될 수 있다. 예를 들어, 정전압원은 제 1전원(ELVDD), 제 2전원(ELVSS) 및 초기화 전원(Vint) 중 어느 하나로 설정될 수 있다.
- [0069] 한편, 더미 패턴부(210)의 내부에는 유기 발광 다이오드 등이 포함되지 않는다. 다시 말하여, 더미 패턴부(210)의 내부에는 소정 모양의 더미패턴만이 형성된다. 따라서, 더미 패턴부(210)의 세로 방향의 길이 L2는 화소(140)의 세로 방향의 길이(L1)보다 짧게 설정된다. 이 경우, 더미 패턴부(210)에 의하여 낭비되는 영역이 최소화되어 패널(200)의 세로 방향 길이가 증가하는 것을 방지할 수 있다.
- [0070] 상술한 기재에서는 주사선들(S0, S1, Sn, Sn+1)의 로드와 맞추기 위한 더미 패턴부(210)를 설명하였지만, 본 발명이 이에 한정되지는 않는다. 예를 들어, 도 2에 도시된 바와 같이 제 n+1발광 제어선(En+1)의 로드와 그 외의 발광 제어선들(E1 내지 En)의 로드와 상이하다. 이 경우, 제 n+1발광 제어선(En+1)과 그 외의 발광 제어선들(E1 내지 En)의 로드와 동일해질 수 있도록 더미 패턴을 추가적으로 형성할 수 있다.
- [0071] 또한, 본 발명에서 화소구조는 도 3의 구조에 한정되지 않는다. 실제로, 본 발명은 주사선들 및/또는 발광 제어선들(즉, 신호를 전달하기 위한 신호 공급선들) 중 일부인 제 1신호 공급선들이 두 개 이상의 수평라인에 위치한 화소들과 접촉되고, 제 1신호 공급선들을 제외한 나머지 제 2신호 공급선들이 제 1신호 공급선들보다 적은 수평라인들에 위치한 화소들과 접촉되는 경우 적용될 수 있다.
- [0072] 본 발명의 기술 사상은 상기 바람직한 실시예에 따라 구체적으로 기술되었으나, 상기한 실시예는 그 설명을 위한 것이며 그 제한을 위한 것이 아님을 주의하여야 한다. 또한, 본 발명의 기술 분야의 통상의 지식을 가진 자라면 본 발명의 기술 사상의 범위 내에서 다양한 변형예가 가능함을 이해할 수 있을 것이다.

도면의 간단한 설명

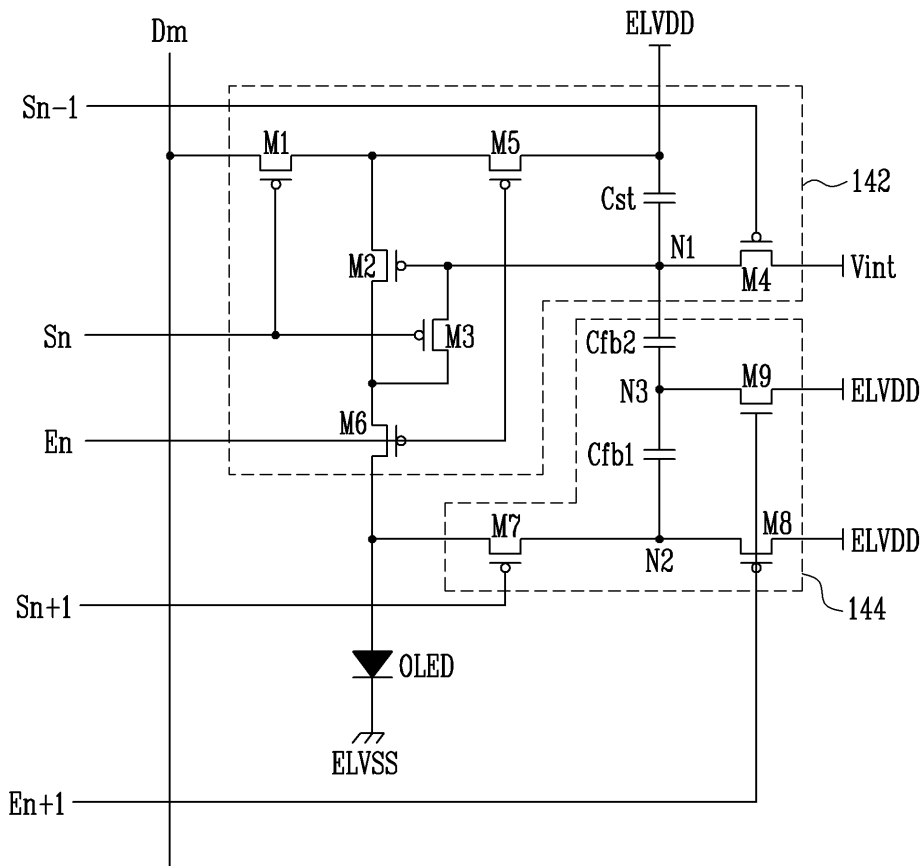
- [0073] 도 1은 종래의 화소를 나타내는 회로도이다.

도면2

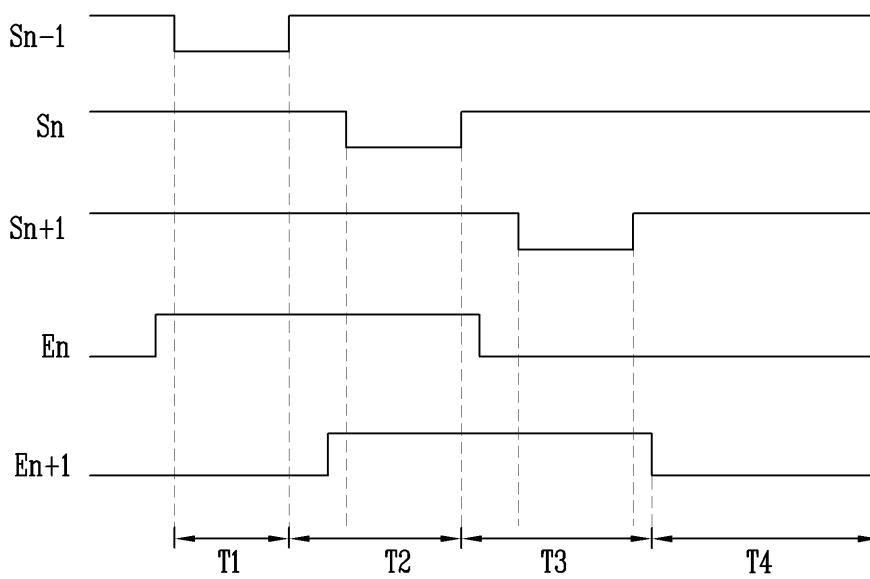


도면3

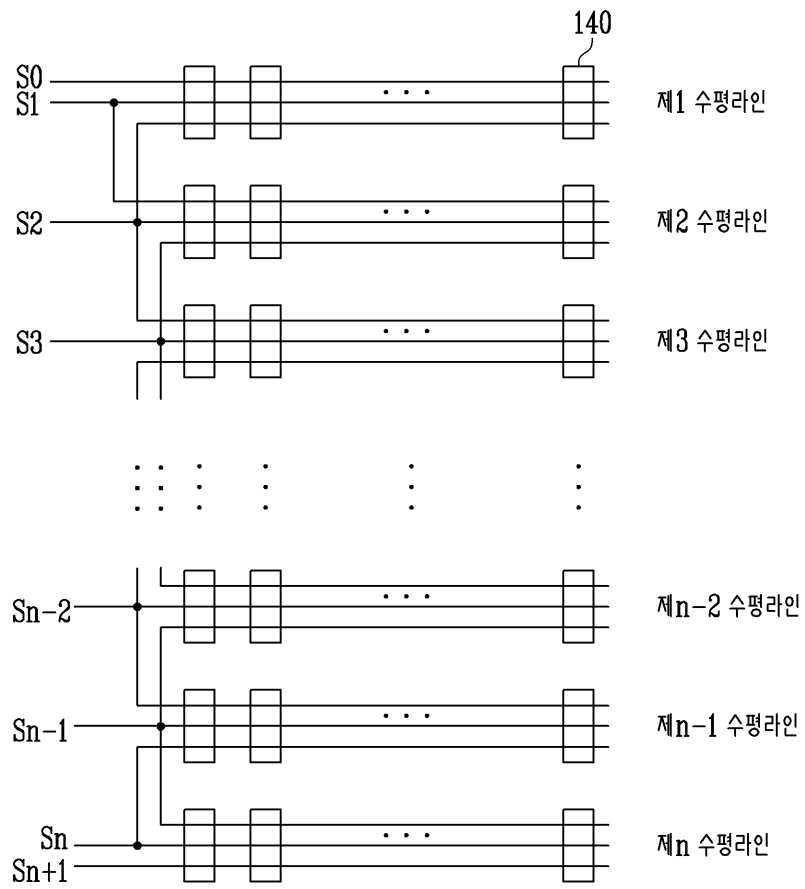
140



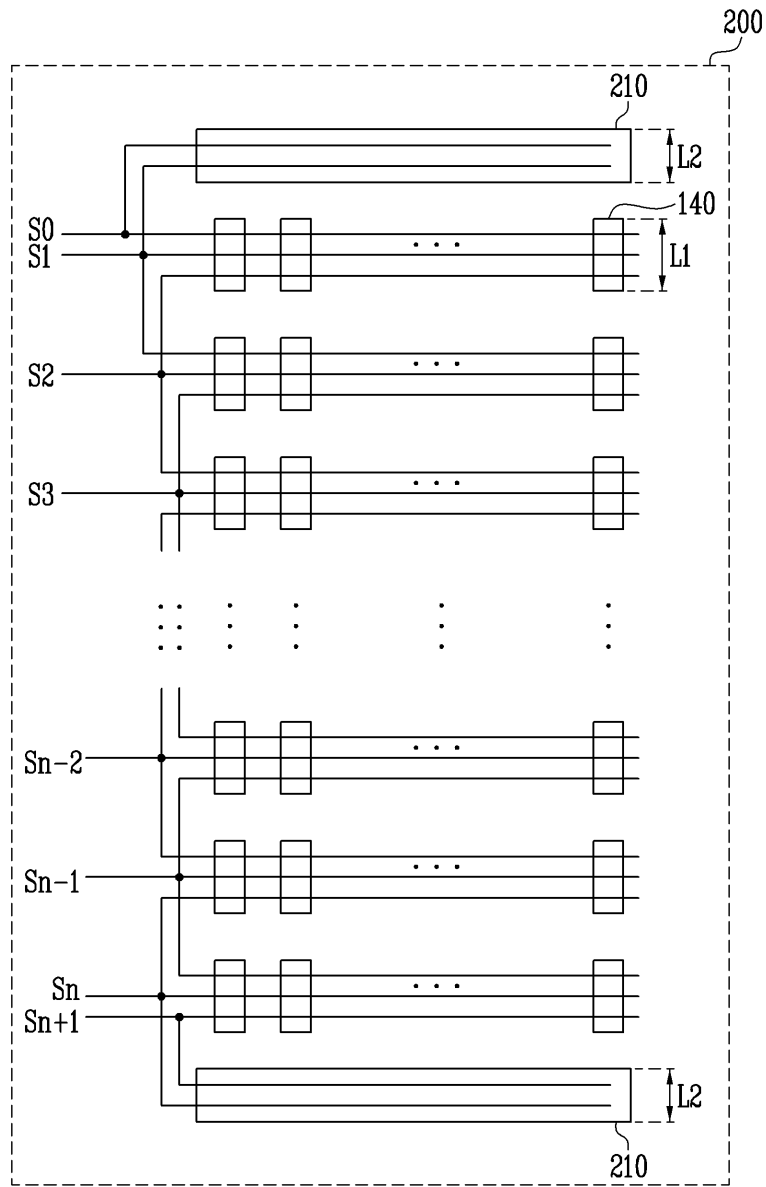
도면4



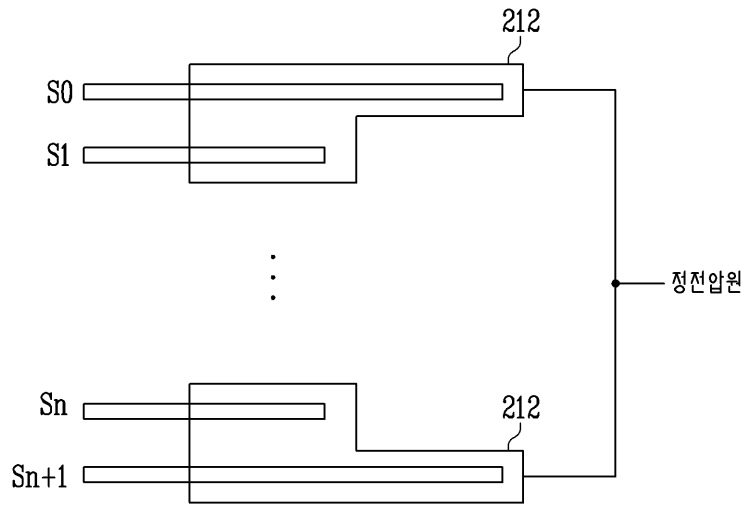
도면5



도면6



도면7



专利名称(译)	有机电致发光显示装置		
公开(公告)号	KR1020100010594A	公开(公告)日	2010-02-02
申请号	KR1020080071532	申请日	2008-07-23
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	MISOOK SUH 서미숙		
发明人	서미숙		
IPC分类号	G09G3/30 G09G3/32 G09G3/20 H01L51/50		
CPC分类号	G09G2320/045 G09G2300/0852 G09G2300/0861 G09G2320/043 G09G3/3233 G09G2300/0819 H01L29/66871 G09G2300/0413 H01L2027/11879 H01L2221/1089 H01L2924/12044		
代理人(译)	康SIN SEOB 永和的月亮 LEE, YONGWOO		
其他公开文献	KR101432126B1		
外部链接	Espacenet		

摘要(译)

本发明涉及确保驱动稳定性的有机电致发光显示装置。本发明包括在面板处形成的多个像素，以及布置在两个或更多个水平线中的像素，以及关于有机电致发光显示装置的虚设图案部分，其中所述有机电致发光显示装置包括各自连接的第二提供信号线，其中像素位于水平线小于第一信号电源的水平线，如扫描驱动器的顶部单元中用于驱动第一和第二供电信号线的数字驱动器中的相应连接的第一信号电源，以及用于交叉和操作定位数据线到第一和第二线路的数据驱动器。第二信号线和交叉方向以及至少一个区域中的面板和下部，第二信号电源的负载提供虚设图案，以便与第一信号电源的负载相同。

