



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2017년12월13일
 (11) 등록번호 10-1797095
 (24) 등록일자 2017년11월07일

(51) 국제특허분류(Int. Cl.)
 H01L 51/52 (2006.01) H01L 29/786 (2006.01)
 (21) 출원번호 10-2010-0094465
 (22) 출원일자 2010년09월29일
 심사청구일자 2015년09월30일
 (65) 공개번호 10-2012-0032906
 (43) 공개일자 2012년04월06일
 (56) 선행기술조사문헌
 KR1020050075128 A*
 KR1020100088269 A*
 US20040135151 A1*
 JP2004063461 A
 *는 심사관에 의하여 인용된 문헌

(73) 특허권자
 삼성디스플레이 주식회사
 경기도 용인시 기흥구 삼성로 1 (농서동)
 (72) 발명자
 김성호
 경기도 용인시 기흥구 삼성로 95 (농서동)
 (74) 대리인
 리엔목특허법인

전체 청구항 수 : 총 22 항

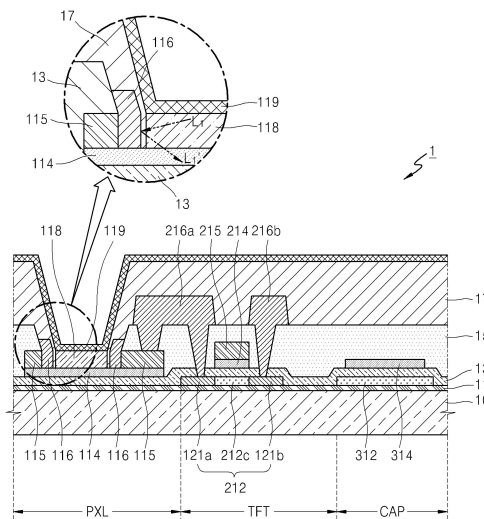
심사관 : 조성수

(54) 발명의 명칭 유기 발광 표시 장치 및 그 제조 방법

(57) 요약

본 발명의 일 측면에 의하면, 기판 상에 형성된 박막 트랜지스터의 활성층; 제1절연층을 사이에 두고, 투명 도전물로 구비된 제1게이트 전극, 및 금속으로 구비된 제2게이트 전극이 순차로 적층된 박막 트랜지스터의 게이트 전극; 상기 제1절연층 상에 형성되고, 투명 도전물로 구비된 화소 전극; 제2절연층을 사이에 두고, 상기 활성층에 전기적으로 연결된 박막 트랜지스터의 소스 전극 및 드레인 전극; 상기 소스 전극 및 드레인 전극과 동일한 재료로 구비되고, 상기 화소 전극의 상부 가장자리에 위치하는 광반사부; 상기 화소 전극 상부 및 상기 광반사부 내측에 위치하는 발광층; 및 상기 발광층을 사이에 두고 상기 화소 전극에 대향 배치되는 대향 전극;을 포함하는 유기 발광 표시 장치를 제공한다.

대표도 - 도1



명세서

청구범위

청구항 1

기판 상에 형성된 박막 트랜지스터의 활성층;

제1절연층을 사이에 두고, 투명 도전물로 구비된 제1게이트 전극, 및 금속으로 구비된 제2게이트 전극이 순차로 적층된 박막 트랜지스터의 게이트 전극;

상기 제1절연층 상에 형성되고, 상기 제1게이트 전극과 동일한 투명 도전물로 구비된 제1화소 전극, 및 상기 제2게이트 전극과 동일한 금속으로 상기 제1화소 전극의 가장자리에 구비된 제2화소 전극을 포함하는 화소 전극;

제2절연층을 사이에 두고, 상기 활성층에 전기적으로 연결된 박막 트랜지스터의 소스 전극 및 드레인 전극;

상기 소스 전극 및 드레인 전극과 동일한 재료로 구비되고, 상기 제1화소 전극의 상부에 위치하는 광반사부;

상기 화소 전극 상부 및 상기 광반사부 내측에 위치하는 발광층; 및

상기 발광층을 사이에 두고 상기 화소 전극에 대향 배치되는 대향 전극;을 포함하고,

상기 광반사부는 상기 발광층과 상기 제2화소 전극 사이에 위치하고, 상기 광반사부의 하면은 상기 제1화소 전극 상면과 직접 접촉하고, 발광층에서 멀리 위치한 상기 광반사부의 측면은 상기 제2화소 전극의 측면과 직접 접촉하는 유기 발광 표시 장치.

청구항 2

제 1 항에 있어서,

상기 광반사부는 페루프 상으로 형성된 유기 발광 표시 장치.

청구항 3

제 1 항에 있어서,

상기 광반사부의 두께는 상기 발광층의 두께 이상인 유기 발광 표시 장치.

청구항 4

제 1 항에 있어서,

상기 광반사부의 두께는 상기 소스 전극 및 드레인 전극의 두께와 같은 유기 발광 표시 장치.

청구항 5

제 1 항에 있어서,

상기 광반사부는 상기 화소 전극 상부에 위치하는 상기 제2절연층을 식각하여 형성된 개구 내부에 형성된 유기 발광 표시 장치.

청구항 6

제 1 항에 있어서,

상기 광반사부는 상기 화소 전극에 가까운 부분보다 상기 화소 전극에 먼 부분의 두께가 더 두껍도록 역 테이퍼진 형상으로 형성된 유기 발광 표시 장치.

청구항 7

제 6 항에 있어서,

상기 광반사부는 식각률이 다른 적어도 두 층 이상의 금속으로 구비된 유기 발광 표시 장치.

청구항 8

제 7 항에 있어서,

상기 광반사부의 금속은 상기 화소 전극에 가까울수록 식각률이 높은 재료로 구비되는 유기 발광 표시 장치.

청구항 9

제 1 항에 있어서,

상기 소스 전극 및 드레인 전극과 상기 대향 전극 사이에 제3절연층이 구비되고, 상기 광반사부와 상기 발광층 사이에 상기 제3절연층이 개재된 유기 발광 표시 장치.

청구항 10

제 1 항에 있어서,

상기 소스 전극 및 드레인 전극과 상기 대향 전극 사이에 제3절연층과, 상기 제3절연층보다 광 투과율이 높은 제4절연층이 구비되고, 상기 광반사부와 상기 발광층 사이에 상기 제4절연층이 개재된 유기 발광 표시 장치.

청구항 11

제 10 항에 있어서,

상기 제3절연층은 유기 절연물로 구비되고, 상기 제4절연층은 무기 절연물로 구비되는 유기 발광 표시 장치.

청구항 12

삭제

청구항 13

삭제

청구항 14

제 1 항에 있어서,

상기 투명 도전물은 인듐틴옥사이드(indium tin oxide: ITO), 인듐징크옥사이드(indium zink oxide: IZO), 징크옥사이드(zink oxide: ZnO), 인듐옥사이드(indium oxide: In₂O₃), 인듐갈륨옥사이드(indium galium oxide: IGO), 및 알루미늄징크옥사이드(aluminium zink oxide: AZO)을 포함하는 그룹에서 선택된 적어도 하나 이상을 포함하는 유기 발광 표시 장치.

청구항 15

제 1 항에 있어서,

상기 제1게이트 전극 및 상기 제2게이트 전극의 식각면의 단부 형상이 동일한 유기 발광 표시 장치.

청구항 16

제 1 항에 있어서,

상기 활성층은 이온 불순물이 도핑된 반도체를 포함하는 유기 발광 표시 장치.

청구항 17

제 16 항에 있어서,

상기 반도체는 비정질 실리콘 또는 결정질 실리콘을 포함하는 유기 발광 표시 장치.

청구항 18

제 1 항에 있어서,

상기 활성층과 동일 재료를 포함하고, 상기 활성층과 동일층에 형성된 커패시터 하부 전극, 및 상기 제1게이트 전극과 동일 재료를 포함하고 상기 제1절연층 상에 형성된 커패시터 상부 전극을 포함하는 유기 발광 표시 장치.

청구항 19

제 18 항에 있어서,

상기 커패시터 하부 전극은 이온 불순물이 도핑된 반도체를 포함하는 유기 발광 표시 장치.

청구항 20

제 1 항에 있어서,

상기 대향 전극은 상기 발광층에서 방출된 광을 반사하는 반사 전극인 유기 발광 표시 장치.

청구항 21

기판 상에 활성층을 형성하는 제1마스크 공정;

상기 활성층 상에 제1절연층, 투명도전물 및 금속을 차례로 적층하고, 상기 투명도전물 및 금속을 패터닝하여 제1화소 전극 및 제2 화소 전극을 포함하는 화소 전극 및 제1게이트 전극 및 제2게이트 전극을 포함하는 박막 트랜지스터의 게이트 전극을 동시에 형성하는 제2마스크 공정;

제2마스크 공정의 결과물 상에 제2절연층을 형성하고, 상기 제2절연층을 패터닝하여 상기 화소 전극의 투명 도전물 및 상기 활성층의 소스 및 드레인 영역을 노출시키는 개구를 형성하고, 상기 제1화소 전극의 중앙부는 노출되고, 상기 제2화소 전극은 상기 제1화소 전극의 가장자리에 잔존하고 상기 제2절연층에 의해 커버되도록 형성하는 제3마스크 공정;

상기 제3마스크 공정의 결과물 상에 금속층을 형성하고, 상기 금속층을 패터닝하여 상기 소스 및 드레인 영역과 접촉하는 소스 및 드레인 전극, 및 상기 화소 전극의 투명 도전물 상에 광반사부를 동시에 형성하고, 상기 광반사부의 하면은 상기 제1화소 전극의 상면과 직접 접촉하고 상기 광반사부의 측면은 상기 제2화소 전극과 직접 접촉하도록 형성하는 제4마스크 공정; 및

상기 제4마스크 공정 결과물 상에 제3절연층을 형성하고, 상기 제3절연층이 상기 화소 전극의 투명 도전물을 개구시키는 제5마스크 공정;을 포함하는 유기 발광 표시 장치의 제조 방법.

청구항 22

제 21 항에 있어서,

상기 제3절연층이 형성한 상기 개구 내에 발광층을 형성하고, 상기 발광층을 덮는 대향 전극을 형성하는 유기 발광 표시 장치의 제조 방법.

청구항 23

제 21 항에 있어서,

상기 제4마스크 공정에 있어서, 상기 금속층은 식각률이 다른 적어도 두 층 이상의 금속으로 구비되고, 식각률은 상기 화소 전극에 가까울수록 높아지는 유기 발광 표시 장치의 제조 방법.

청구항 24

제 21 항에 있어서,

상기 제5마스크 공정에 있어서, 상기 제2절연층과 상기 제3절연층 사이에, 상기 제3절연층보다 광투과율이 높은 제4절연층을 더 형성하고, 상기 제3절연층 및 제4절연층이 상기 화소 전극의 투명 도전물을 개구시키는 유기 발광 표시 장치의 제조 방법.

발명의 설명

기술분야

[0001] 본 발명은 유기 발광 표시 장치 및 그 제조 방법에 관한 것이다.

배경기술

[0002] 유기 발광 표시 장치는 경량 박형이 가능할 뿐만 아니라, 넓은 시야각, 빠른 응답속도 및 적은 소비 전력 등의 장점으로 인하여 차세대 표시 장치로서 주목받고 있다.

[0003] 유기 발광 표시 장치의 발광층에서 방출되는 빛은 일반적으로 특정한 방향성을 띄지 않고 방출되며, 통계적으로 균일한 각 분포를 이루는 임의의 방향으로 방출되는 특성을 갖는다. 임의의 방향으로 방출되는 광자 중 상당수는 유기 발광 표시 장치의 내부 전반사에 의해 실제 관측자에게 도달하지 못하여 유기 발광 표시 장치의 광 추출 효율을 떨어뜨린다.

발명의 내용

해결하려는 과제

[0004] 본 발명은 제조 공정이 단순하고 표시 품질이 우수한 유기 발광 표시 장치 및 그 제조 방법을 제공하는 것을 목적으로 한다.

과제의 해결 수단

[0005] 본 발명의 일 측면에 의하면, 기판 상에 형성된 박막 트랜지스터의 활성층; 제1절연층을 사이에 두고, 투명 도전물로 구비된 제1게이트 전극, 및 금속으로 구비된 제2게이트 전극이 순차로 적층된 박막 트랜지스터의 게이트 전극; 상기 제1절연층 상에 형성되고, 투명 도전물로 구비된 화소 전극; 제2절연층을 사이에 두고, 상기 활성층에 전기적으로 연결된 박막 트랜지스터의 소스 전극 및 드레인 전극; 상기 소스 전극 및 드레인 전극과 동일한 재료로 구비되고, 상기 화소 전극의 상부 가장자리에 위치하는 광반사부; 상기 화소 전극 상부 및 상기 광반사부 내측에 위치하는 발광층; 및 상기 발광층을 사이에 두고 상기 화소 전극에 대향 배치되는 대향 전극;을 포함하는 유기 발광 표시 장치를 제공한다.

[0006] 본 발명의 다른 특징에 의하면, 상기 광반사부는 페루프 상으로 형성될 수 있다.

[0007] 본 발명의 또 다른 특징에 의하면, 상기 광반사부의 두께는 상기 발광층의 두께 이상일 수 있다.

[0008] 본 발명의 또 다른 특징에 의하면, 상기 광반사부의 두께는 상기 소스 전극 및 드레인 전극의 두께와 같을 수 있다.

[0009] 본 발명의 또 다른 특징에 의하면, 상기 광반사부는 상기 화소 전극 상부에 위치하는 상기 제2절연층을 식각하여 형성된 개구 내부에 형성될 수 있다.

[0010] 본 발명의 또 다른 특징에 의하면, 상기 광반사부는 상기 화소 전극에 가까운 부분보다 상기 화소 전극에 먼 부분의 두께가 더 두껍도록 역 테이퍼진 형상으로 형성될 수 있다.

[0011] 본 발명의 또 다른 특징에 의하면, 상기 광반사부는 식각률이 다른 적어도 두 층 이상의 금속으로 구비될 수 있다.

[0012] 본 발명의 또 다른 특징에 의하면, 상기 금속은 상기 화소 전극에 가까울수록 식각률이 높은 재료로 구비될 수 있다.

[0013] 본 발명의 또 다른 특징에 의하면, 상기 소스 전극 및 드레인 전극과 상기 대향 전극 사이에 제3절연층이 구비되고, 상기 광반사부와 상기 발광층 사이에 상기 제3절연층이 개재될 수 있다.

[0014] 본 발명의 또 다른 특징에 의하면, 상기 소스 전극 및 드레인 전극과 상기 대향 전극 사이에 제3절연층과, 상기 제3절연층보다 광 투과율이 높은 제4절연층이 구비되고, 상기 광반사부와 상기 발광층 사이에 상기 제4절연층이 개재될 수 있다.

[0015] 본 발명의 또 다른 특징에 의하면, 상기 제3절연층은 유기 절연물로 구비되고, 상기 제4절연층은 무기 절연물로 구비될 수 있다.

- [0016] 본 발명의 또 다른 특징에 의하면, 상기 화소 전극의 투명 도전물은 상기 제1게이트 전극과 동일 재료로 형성될 수 있다.
- [0017] 본 발명의 또 다른 특징에 의하면, 상기 화소 전극의 투명 도전물 상부 가장자리에 상기 제2게이트 전극과 동일 금속으로 형성된 제2화소 전극이 구비되고, 상기 제2화소 전극의 상기 발광층을 향하는 내측에 상기 광반사부가 구비될 수 있다.
- [0018] 본 발명의 또 다른 특징에 의하면, 상기 투명 도전물은 인듐틴옥사이드(indium tin oxide: ITO), 인듐징크옥사이드(indium zink oxide: IZO), 징크옥사이드(zink oxide: ZnO), 인듐옥사이드(indium oxide: In2O3), 인듐갈륨옥사이드(indium galium oxide: IGO), 및 알루미늄징크옥사이드(aluminium zink oxide: AZO)을 포함하는 그룹에서 선택된 적어도 하나 이상을 포함할 수 있다.
- [0019] 본 발명의 또 다른 특징에 의하면, 상기 제1게이트 전극 및 상기 제2게이트 전극의 식각면의 단부 형상이 동일할 수 있다.
- [0020] 본 발명의 또 다른 특징에 의하면, 상기 활성층은 이온 불순물이 도핑된 반도체를 포함할 수 있다.
- [0021] 본 발명의 또 다른 특징에 의하면, 상기 반도체는 비정질 실리콘 또는 결정질 실리콘을 포함할 수 있다.
- [0022] 본 발명의 또 다른 특징에 의하면, 상기 활성층과 동일 재료를 포함하고, 상기 활성층과 동일층에 형성된 커패시터 하부 전극, 및 상기 제1게이트 전극과 동일 재료를 포함하고 상기 제1절연층 상에 형성된 커패시터 상부 전극을 포함할 수 있다.
- [0023] 본 발명의 또 다른 특징에 의하면, 상기 커패시터 하부 전극은 이온 불순물이 도핑된 반도체를 포함할 수 있다.
- [0024] 본 발명의 또 다른 특징에 의하면, 상기 대향 전극은 상기 발광층에서 방출된 광을 반사하는 반사 전극일 수 있다.
- [0025] 본 발명의 다른 측면에 의하면, 기판 상에 활성층을 형성하는 제1마스크 공정; 상기 활성층 상에 제1절연층, 투명도전물 및 금속을 차례로 적층하고, 상기 투명도전물 및 금속을 패터닝하여 화소 전극 및 박막 트랜지스터의 게이트 전극을 동시에 형성하는 제2마스크 공정; 제2마스크 공정의 결과물 상에 제2절연층을 형성하고, 상기 제2절연층을 패터닝하여 상기 화소 전극의 투명 도전물 및 상기 활성층의 소스 및 드레인 영역을 노출시키는 개구를 형성하는 제3마스크 공정; 상기 제3마스크 공정의 결과물 상에 금속층을 형성하고, 상기 금속층을 패터닝하여 상기 소스 및 드레인 영역과 접속하는 소스 및 드레인 전극, 및 상기 화소 화소 전극의 투명 도전물 상에 광반사부를 동시에 형성하는 제4마스크 공정; 및 상기 제4마스크 공정 결과물 상에 제3절연층을 형성하고, 상기 제3절연층이 상기 화소 전극의 투명 도전물을 개구시키는 제5마스크 공정;을 포함하는 유기 발광 표시 장치의 제조 방법을 제공한다.
- [0026] 본 발명의 다른 특징에 의하면, 상기 제3절연층이 형성한 상기 개구 내에 발광층을 형성하고, 상기 발광층을 덮는 대향 전극을 형성할 수 있다.
- [0027] 본 발명의 또 다른 특징에 의하면, 상기 제4마스크 공정에 있어서, 상기 금속층은 식각률이 다른 적어도 두 층 이상의 금속으로 구비되고, 식각률은 상기 화소 전극에 가까울수록 높아질 수 있다.
- [0028] 본 발명의 또 다른 특징에 의하면, 상기 제5마스크 공정에 있어서, 상기 제2절연층과 상기 제3절연층 사이에, 상기 제3절연층보다 광투과율이 높은 제4절연층을 더 형성하고, 상기 제3절연층 및 제4절연층이 상기 화소 전극의 투명 도전물을 개구시킬 수 있다.

발명의 효과

- [0029] 상기와 같은 본 발명에 따른 유기 발광 표시 장치 및 그 제조 방법은 다음과 같은 효과를 제공한다.
- [0030] 첫째, 소스 및 드레인 전극과 같은 반사율이 높은 금속으로 발광층 주위에 광반사부를 형성함으로써 광추출 효율을 높일 수 있다.
- [0031] 둘째, 별도 마스크 공정의 추가 없이 광반사부를 형성할 수 있으므로 제조 공정을 단순화할 수 있다.
- [0032] 셋째, 5회의 마스크 공정으로 광반사부를 구비한 유기 표시 장치를 제조할 수 있다.

도면의 간단한 설명

- [0033] 도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 장치를 개략적으로 도시한 단면도이다.
 도 2는 도 1의 광반사부를 개략적으로 도시한 평면도이다.
 도 3a는 본 실시예에 따른 유기 발광 표시 장치의 제1마스크 공정의 결과를 개략적으로 도시한 단면도이다.
 도 3b는 본 실시예에 따른 유기 발광 표시 장치의 제2마스크 공정의 결과를 개략적으로 도시한 단면도이다.
 도 3c는 본 실시예에 따른 유기 발광 표시 장치의 제3마스크 공정의 결과를 개략적으로 도시한 단면도이다.
 도 3d는 본 실시예에 따른 유기 발광 표시 장치의 제4마스크 공정의 결과를 개략적으로 도시한 단면도이다.
 도 3e는 본 실시예에 따른 유기 발광 표시 장치의 제5마스크 공정의 결과를 개략적으로 도시한 단면도이다.
 도 4는 본 발명의 다른 실시예에 따른 유기 발광 표시 장치를 개략적으로 도시한 단면도이다.
 도 5는 본 발명의 또 다른 실시예에 따른 유기 발광 표시 장치를 개략적으로 도시한 단면도이다.

발명을 실시하기 위한 구체적인 내용

- [0034] 이하, 첨부된 도면들에 도시된 본 발명의 바람직한 실시예들을 참조하여 본 발명을 보다 상세히 설명한다.
- [0035] 먼저, 도 1 및 도 2를 참조하여 본 발명의 일 실시예에 따른 유기 발광 표시 장치(1)를 설명한다.
- [0036] 도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 장치(1)를 개략적으로 도시한 단면도이고, 도 2는 도 1의 광반사부(116)의 형상을 개략적으로 도시한 평면도이다.
- [0037] 도 1을 참조하면, 기판(10) 상에는 발광층(118)이 구비된 픽셀 영역(PXL), 박막 트랜지스터가 구비된 트랜지스터 영역(TFT), 및 커패시터가 구비된 커패시터 영역(CAP)이 형성된다.
- [0038] 트랜지스터 영역(TFT)에는 기판(10) 및 버퍼층(11) 상에 박막 트랜지스터의 활성층(212)이 구비된다. 활성층(212)은 비정질 실리콘 또는 결정질 실리콘을 포함하는 반도체로 형성될 있으며, 이온 불순물이 도핑된 소스 및 드레인 영역(212a, 212b)과 채널 영역(212c)을 포함할 수 있다.
- [0039] 활성층(212) 상에는 제1절연층(13)을 사이에 두고 활성층(212)의 채널 영역(212c)에 대응되는 위치에 투명 도전물을 포함하는 제1게이트 전극(214) 및 제2게이트 전극(215)이 차례로 구비된다.
- [0040] 게이트 전극(214, 215) 상에는 제2절연층(15)을 사이에 두고 활성층(212)의 소스 및 드레인 영역(212a, 212b)에 접속하는 소스 및 드레인 전극(216a, 216b)이 구비된다. 제2절연층(15) 상에는 상기 소스 및 드레인 전극(216a, 216b)을 덮도록 제3절연층(17)이 구비된다.
- [0041] 커패시터 영역(CAP)에는 기판(10) 및 버퍼층(11) 상에 박막 트랜지스터의 활성층(212)과 동일 재료로 형성된 커패시터 하부 전극(312), 제1절연층(13), 및 제1화소 전극(114)과 동일 재료로 형성된 커패시터 상부 전극(314)이 차례로 구비된다. 따라서, 커패시터 하부 전극(312)은 박막 트랜지스터의 활성층(212)과 동일 재료로서, 이온 불순물이 도핑된 반도체를 포함할 수 있다.
- [0042] 픽셀 영역(PXL)에는 기판(10), 버퍼층(11) 및 제1절연층(13) 상에 제1게이트 전극(214)과 동일한 투명 도전물로 형성된 제1화소 전극(114)과, 제2게이트 전극(215)과 동일한 재료로 형성되고 상기 제1화소 전극(114) 상부 가장자리에 위치한 제2화소 전극(115)이 순차로 형성된다.
- [0043] 본 실시예는 제2화소 전극(115)이 제1화소 전극(114) 상부 가장자리에 위치하는 구조를 도시하고 있으나, 본 발명은 이에 한정되는 것은 아니며, 상기 제2화소 전극(115)이 제1화소 전극(114) 상에 구비되지 않는 구조도 가능하다.
- [0044] 제1화소 전극(114)과 대향하는 위치에 대향 전극(119)이 구비되고, 제1화소 전극(114)과 상기 대향 전극(119) 사이에 발광층(118)이 구비된다.
- [0045] 발광층(118)은 저분자 유기물 또는 고분자 유기물일 수 있다. 발광층(118)이 저분자 유기물일 경우, 발광층(118)을 중심으로 홀 수송층(hole transport layer: HTL), 홀 주입층(hole injection layer: HIL), 전자 수송층(electron transport layer: ETL) 및 전자 주입층(electron injection layer: EIL) 등이 적층될 수 있다. 이외에도 필요에 따라 다양한 층들이 적층될 수 있다. 이때, 사용 가능한 유기 재료도 구리 프탈로시아닌(CuPc: copper phthalocyanine), N,N-디(나프탈렌-1-일)-N,N'-디페닐-벤지딘(N,N'-Di(naphthalene-1-yl)-N,N'-

diphenyl-benzidine: NPB), 트리스-8-하이드록시퀴놀린 알루미늄(tris-8-hydroxyquinoline aluminum)(Alq3) 등을 비롯하여 다양하게 적용 가능하다.

- [0046] 한편, 발광층(118)이 고분자 유기물일 경우, 발광층(118) 외에 홀 수송층(HTL)이 포함될 수 있다. 홀 수송층은 폴리에틸렌 디히드록시티오펜 (PEDOT: poly-(2,4)-ethylene-dihydroxy thiophene)이나, 폴리아닐린(PANI: polyaniline) 등 사용할 수 있다. 이때, 사용 가능한 유기 재료로 PPV(Poly-Phenylenevinylene)계 및 폴리플루오렌(Polyfluorene)계 등의 고분자 유기물을 사용할 수 있다.
- [0047] 발광층(118) 상에는 공통 전극으로 대향 전극(119)이 증착된다. 본 실시예에 따른 유기 발광 표시 장치(1)의 경우, 화소 전극(114, 115)은 애노드 전극으로 사용되고, 대향 전극(119)은 캐소드 전극으로 사용된다. 물론 전극의 극성은 반대로 적용될 수 있음은 물론이다.
- [0048] 대향 전극(119)은 반사 물질을 포함하는 반사 전극으로 구성할 수 있다. 이때 상기 대향 전극(119)은 Al, Mg, Li, Ca, LiF/Ca, 및 LiF/Al에서 선택된 하나 이상의 물질을 포함할 수 있다.
- [0049] 대향 전극(119)이 반사 전극으로 구비될 경우, 발광층(118)에서 방출된 빛은 대향 전극(119)에 반사되어 투명 도전물로 구성된 제1화소 전극(114)을 투과하여 기관(10) 측으로 방출된다.
- [0050] 발광층(118) 외곽에는 제2절연층(15)을 사이에 두고, 소스 및 드레인 전극(216a, 216b)과 동일 재료로 형성된 광반사부(116)가 제1화소 전극(114)의 상부 가장자리에 구비된다.
- [0051] 광반사부(116)는 발광층(118)에서, 특히 발광층(118)의 주변 경계에서 임의의 방향으로 방출되는 광자 중 광반사부(116)에 도달하는 광(L1)을 반사시켜 그 반사광(L1')이 유기 발광 표시 장치(1)의 외부로 방출되도록 돕는다.
- [0052] 도 2를 참조하면, 광반사부(116)는 제1화소 전극(114) 상의 제2절연층(15)을 식각하여 만든 개구 내부에, 제3절연층(17)을 사이에 두고, 발광층(118)을 둘러싸는 폐루프(closed loop) 상으로 형성된다. 따라서, 발광층(118)에서 방출되는 광자를 최대한 많이 반사시킴으로써 유기 발광 표시 장치(1)의 광추출 효율을 향상시킬 수 있다.
- [0053] 또한, 후술하겠지만 광반사부(116)는 동일 마스크 공정에서 소스 및 드레인 전극(216a, 216b)과 동일한 재료로 소스 및 드레인 전극(216a, 216b)과 동시에 형성되기 때문에 소스 및 드레인 전극(216a, 216b)의 두께와 동일한 두께로 형성될 수 있다. 이때 소스 및 드레인 전극(216a, 216b)과 함께 광반사부(116)의 두께를 발광층(118)의 두께보다 두껍게 형성함으로써, 발광층(118)에서 방출되는 광자를 최대한 많이 반사시킬 수 있다.
- [0054] 이하, 도 3a 내지 3e를 참조하여 본 실시예에 따른 유기 발광 표시 장치(1)의 제조 방법을 설명한다.
- [0055] 도 3a는 본 실시예에 따른 유기 발광 표시 장치(1)의 제1마스크 공정의 결과를 개략적으로 도시한 단면도이다.
- [0056] 도 3a를 참조하면, 버퍼층(11)이 적층된 기관(10) 상의 트랜지스터 영역(TFT)에 박막 트랜지스터의 활성층(212), 및 커패시터 영역(CAP)에 커패시터 하부 전극(312)이 형성된다.
- [0057] 기관(10)은 SiO₂를 주성분으로 하는 투명 재질의 글라스재로 구비될 수 있고, 상기 기관(10) 상에는 기관(10)의 평활성과 불순 원소의 침투를 차단하기 위하여 SiO₂ 및/또는 SiN_x 등을 포함하는 버퍼층(11)이 더 구비될 수 있다.
- [0058] 상기 도면에는 도시되어 있지 않지만, 버퍼층(11) 상에는 반도체층(미도시)이 증착되고, 상기 반도체층(미도시) 상에 포토레지스터(미도시)를 도포한 후, 제1포토마스크(미도시)를 이용한 포토리소그래피 공정으로 상기 반도체층(미도시)을 패터닝하여 박막 트랜지스터의 활성층(212) 및 커패시터 하부 전극(312)으로 동시에 형성한다.
- [0059] 상기 포토리소그래피에 의한 제1마스크 공정은 노광장치(미도시)로 제1포토마스크(미도시)에 노광 후, 현상(developing), 식각(etching), 및 스트립핑(stripping) 또는 에싱(ashing) 등과 같은 일련의 공정을 거쳐 진행된다.
- [0060] 반도체층(미도시)은 비정질 실리콘(amorphous silicon) 또는 결정질 실리콘(poly silicon)으로 구비될 수 있다. 이때, 결정질 실리콘은 비정질 실리콘을 결정화하여 형성될 수도 있다. 비정질 실리콘을 결정화하는 방법은 RTA(rapid thermal annealing)법, SPC(solid phase crystallization)법, ELA(excimer laser annealing)법, MIC(metal induced crystallization)법, MILC(metal induced lateral crystallization)법, SLS(sequential lateral solidification)법 등 다양한 방법에 의해 결정화될 수 있다.
- [0061] 도 3b는 본 실시예에 따른 유기 발광 표시 장치(1)의 제2마스크 공정의 결과를 개략적으로 도시한 단면도이다.

- [0062] 도 3b를 참조하면, 도 3a의 제1마스크 공정의 결과물 상에 제1절연층(13)이 적층되고, 제1절연층(13) 상에 투명 도전물 및 금속을 포함하는 층(미도시)을 순차로 적층되고 이를 패터닝한다.
- [0063] 패터닝 결과, 제1절연층(13) 상의 픽셀 영역(PXL)에는 투명 도전물을 포함하는 제1화소 전극(114) 및 금속을 포함하는 제2화소 전극(115) 차례로 형성되고, 트랜지스터 영역(TFT)에는 투명 도전물을 포함하는 제1게이트 전극(214) 및 금속을 포함하는 제2게이트 전극(215) 차례로 형성되며, 커패시터 영역(CAP)에는 투명 도전물을 포함하는 커패시터 상부 전극(314)이 동시에 형성된다. 따라서, 제1게이트 전극(214)과 제2게이트 전극(215)의 외측 식각면의 단부 형상이 동일하다. 그리고, 제1화소 전극(114)과 제2화소 전극(115)의 외측 식각면의 단부 형상도 동일하다.
- [0064] 제1절연층(13)은 SiO₂, SiN_x 등을 단층 또는 복수층 포함할 수 있으며, 제1절연층(13)은 박막 트랜지스터의 게이트 절연막, 및 커패시터의 유전막 역할을 한다.
- [0065] 제1화소 전극(114), 제1게이트 전극(214) 및 커패시터 상부 전극(314)을 형성하는 투명 도전층물은 인듐틴옥사이드(indium tin oxide: ITO), 인듐징크옥사이드(indium zink oxide: IZO), 징크옥사이드(zink oxide: ZnO), 인듐옥사이드(indium oxide: In₂O₃), 인듐갈륨옥사이드(indium galium oxide: IGO), 및 알루미늄징크옥사이드(aluminium zink oxide: AZO)을 포함하는 그룹에서 선택된 적어도 하나 이상을 포함할 수 있다.
- [0066] 제2화소 전극(215) 및 제2게이트 전극(215)을 형성하는 금속은 알루미늄(Al), 백금(Pt), 팔라듐(Pd), 은(Ag), 마그네슘(Mg), 금(Au), 니켈(Ni), 네오디뮴(Nd), 이리듐(Ir), 크롬(Cr), 니켈(Li), 칼슘(Ca), 몰리브덴(Mo), 타이타늄(Ti), 텅스텐(W), 구리(Cu) 가운데 선택된 하나 이상의 금속으로 단층 또는 다층으로 형성될 수 있다.
- [0067] 본 실시예에서 제2화소 전극(115) 및 제2게이트 전극(215)과 같은 금속층이 커패시터 상부 전극(314)의 상부에는 형성되지 않도록 하기 위하여 제2마스크 공정에 하프톤(half-tone) 마스크를 제2포토마스크(미도시)로 사용할 수 있다.
- [0068] 상기와 같은 구조물 위에 이온 불순물을 도핑한다. 이온 불순물은 B 또는 P 이온을 도핑하는 데, 1×10^{15} atoms/cm² 이상의 농도로 도핑하고, 반도체층으로 형성된 커패시터의 하부 전극(312) 및 박막 트랜지스터의 활성층(212)을 타겟으로 하여 도핑한다.
- [0069] 이에 따라 커패시터의 하부 전극(312)은 도전성이 높아짐으로써, 제1절연층(11) 및 커패시터 상부 전극(314)과 함께 MIM 커패시터를 형성해 커패시터의 용량을 증가시킬 수 있다.
- [0070] 또한, 게이트 전극(214, 215)을 셀프 얼라인(self align) 마스크로 사용하여 활성층(212)에 이온 불순물을 도핑함으로써 활성층(212)은 이온 불순물이 도핑된 소스 및 드레인 영역(212a, 212b)과 그 사이에 채널 영역(212c)을 구비하게 된다. 즉, 게이트 전극(214, 215)을 셀프 얼라인 마스크로 사용함으로써, 별도의 포토 마스크를 추가하지 않고 소스 및 드레인 영역(212a, 212b)을 형성할 수 있다.
- [0071] 도 3c는 본 실시예에 따른 유기 발광 표시 장치(1)의 제3마스크 공정의 결과를 개략적으로 도시한 단면도이다.
- [0072] 도 3c를 참조하면, 도 3b의 제2마스크 공정의 결과물 상에 제2절연층(15)이 적층되고, 제2절연층(15)을 패터닝하여 제1화소 전극(114)을 노출시키는 제1개구(15a), 제2화소 전극(215)을 노출시키는 제2개구(15b), 활성층(212)의 소스 영역(212a)을 노출시키는 제3개구(15c), 및 드레인 영역(212b)을 노출시키는 제4개구(15d)가 형성된다.
- [0073] 상기와 같이 다수의 개구(15a, 15b, 15c, 15d)를 형성하는 제2절연층(15)의 패터닝 후, 제1개구(15a)에 의해 노출된 제2화소 전극(115)이 추가로 제거된다. 별도의 마스크 공정의 추가 없이, 금속을 포함하는 제2화소 전극(115)을 식각할 수 있는 식각액의 투입으로 제2화소 전극(115)을 식각할 수 있다. 물론, 본 발명은 이에 한정되는 것은 아니며, 제2화소 전극(115)은 전술한 제2마스크 공정에서도 제거될 수 있다.
- [0074] 도 3d는 본 실시예에 따른 유기 발광 표시 장치(1)의 제4마스크 공정의 결과를 개략적으로 도시한 단면도이다.
- [0075] 도 3d를 참조하면, 트랜지스터 영역(TFT)의 제2절연층(15)에 형성된 개구(15b, 15c, 15d)를 매우며 제2절연층(15) 상에 소스 및 드레인 전극(216a, 216b)이 형성되고, 픽셀 영역(PXL)의 제2절연층(15)에 형성된 개구(15a) 내부에 소스 및 드레인 전극(216a, 216b)과 동일 재료인 광반사부(116)가 형성된다.
- [0076] 소스 및 드레인 전극(216a, 216b) 및 광반사부(116)를 형성하는 금속은 알루미늄(Al), 백금(Pt), 팔라듐(Pd), 은(Ag), 마그네슘(Mg), 금(Au), 니켈(Ni), 네오디뮴(Nd), 이리듐(Ir), 크롬(Cr), 니켈(Li), 칼슘(Ca), 몰리브

텐(Mo), 타이타늄(Ti), 텅스텐(W), 구리(Cu) 가운데 선택된 하나 이상의 금속으로 단층 또는 다층으로 형성될 수 있다.

- [0077] 광반사부(116)는 소스 및 드레인 전극(216a, 216b)과 동일 재료로 동일 마스크 공정에서 형성되므로, 별도의 마스크 공정의 추가 없이 광반사부(116)를 형성할 수 있다. 소스 및 드레인 전극(216a, 216b)은 금속으로 형성되고, 금속은 반사율이 우수하기 때문에, 소스 및 드레인 전극(216a, 216b)과 동일 재료로 형성된 광반사부(116)의 반사율도 우수하여, 유기 발광 표시 장치(1)의 광 추출 효율을 높일 수 있다.
- [0078] 도 3e는 본 실시예에 따른 유기 발광 표시 장치(1)의 제5마스크 공정의 결과를 개략적으로 도시한 단면도이다.
- [0079] 도 3e를 참조하면, 도 3d의 제4마스크 공정의 결과물 상에 제3절연층(17)이 적층되고, 제3절연층(17)을 패터닝하여 제1화소 전극(114)의 상부를 노출시키는 개구(17a)가 형성된다.
- [0080] 상기 개구(17a)는 발광 영역을 정의해주는 역할 외에, 화소 전극(114, 115)의 가장자리와 대향 전극(119, 도 1 참조) 사이의 간격을 넓혀, 화소 전극(114, 115)의 가장자리에서 전계가 집중되는 현상을 방지함으로써 화소 전극(114, 115)과 대향 전극(119)의 단락을 방지하는 역할을 한다. 또한, 발광부(118, 도 1 참조)와 광반사부(116) 사이에 제3절연층(17)이 개재되어 발광부(118)와 광반사부(116)가 직접 접촉함으로써 발생할 수 있는 단락을 방지한다. 이와 같은 제3절연층(17)은 유기 절연막 또는 무기 절연막으로 형성될 수 있다.
- [0081] 제5마스크 공정의 결과물 상에 전술한 발광층(118, 도 1 참조) 및 대향 전극(119, 도 1 참조)이 형성된 본 실시예에 따른 유기 발광 표시 장치(1, 도 1 참조)는 반사율이 높은 금속으로 형성된 광반사부(116)가 발광층(118) 주위를 둘러싸 발광층(118)에서 방출되는 광의 광추출 효율을 높일 수 있다. 또한, 광반사부(116)를 소스 및 드레인 전극(216a, 216b)과 동일 재료로 동일 마스크 공정에서 형성하기 때문에, 별도의 추가 공정 없이 간단하게 형성할 수 있다. 또한, 광반사부(116)의 두께를 발광층(118)의 두께보다 두껍게 형성함으로써 발광층(118)에서 방출되는 광의 광추출 효율을 극대화할 수 있다.
- [0082] 이하, 도 4를 참조하여 본 발명의 다른 실시예에 따른 유기 발광 표시 장치(2)를 설명한다.
- [0083] 도 4는 본 발명의 다른 실시예에 따른 유기 발광 표시 장치(2)를 개략적으로 도시한 단면도이다. 전술한 실시예에 따른 유기 발광 표시 장치(1)와의 차이점을 중심으로 기술한다. 동일한 도면 부호는 동일 구성 요소를 나타낸다.
- [0084] 도 4를 참조하면, 기판(10) 상에는 발광층(118)이 구비된 픽셀 영역(PXL), 박막 트랜지스터가 구비된 트랜지스터 영역(TFT), 및 커패시터가 구비된 커패시터 영역(CAP)이 형성된다.
- [0085] 기판(10) 및 버퍼층(11) 상의 동일층에 박막 트랜지스터의 활성층(212)과, 상기 활성층(212)과 동일 재료로 형성된 커패시터 하부 전극(312)이 형성된다. 상기 활성층(212)과 커패시터 하부 전극(212)을 덮도록 제1절연층(13)이 형성된다.
- [0086] 제1절연층(13) 상에는 투명 도전물을 포함하는 박막 트랜지스터의 제1게이트 전극(214) 및 금속을 포함하는 제2게이트 전극(215)이 차례로 형성된다. 픽셀 영역(PXL)에서는 제1게이트 전극(214)과 동일한 투명 도전물을 포함하는 제1화소 전극(114), 및 제2게이트 전극(215)과 동일한 금속을 포함하는 제2화소 전극(115)이 형성되고, 커패시터 영역(CAP)에서는 제1게이트 전극(214)과 동일한 투명 도전물을 포함하는 커패시터 상부 전극(314)이 형성된다. 상기 화소 전극(114, 215), 게이트 전극(214, 215) 및 커패시터 상부 전극(314)을 덮도록 제2절연층(15)이 형성된다.
- [0087] 제2절연층(15) 상에는 활성층(212)의 소스 및 드레인 영역(212a, 212b)에 접속하는 소스 및 드레인 전극(216a, 216b)이 형성되고, 제1화소 전극(114) 상부를 노출시키도록 제2절연층(15)을 제거한 개구 내부에 상기 소스 및 드레인 전극(216a, 216b)과 동일 재료로 형성된 광반사부(116)가 형성된다. 상기 광반사부(116) 및 소스 및 드레인 전극(216a, 216b)을 덮도록 제4절연층(16) 및 제3절연층(17)이 순차로 형성된다.
- [0088] 광반사부(116)와 직접 접촉하는 제4절연층(16)은 제3절연층(17)보다 광투과율이 높은 재료로 형성된다. 예를 들어, 제3절연층(17)이 유기 절연막으로 형성된다면, 제4절연층(16)은 유기 절연막보다 광투과율이 높은 무기 절연막으로 형성될 수 있다.
- [0089] 따라서, 본 실시예에 따른 유기 발광 표시 장치(2)는 전술한 실시예에 따른 유기 발광 표시 장치(1)에 비하여 발광층(118)에서 방출되는 광자가 광투과율이 높은, 또는 광흡수율이 낮은 제4절연층(16)을 통과하여 광반사부

(116)에 더 많이 도달할 수 있으므로, 광반사부(116)에 도달한 광을 반사시켜 광 추출 효율을 더욱 향상시킬 수 있다.

- [0090] 이하, 도 5를 참조하여 본 발명의 다른 실시예에 따른 유기 발광 표시 장치(3)를 설명한다.
- [0091] 도 5는 본 발명의 다른 실시예에 따른 유기 발광 표시 장치(3)를 개략적으로 도시한 단면도이다. 전술한 실시예에 따른 유기 발광 표시 장치(1)와의 차이점을 중심으로 기술한다. 동일한 도면 부호는 동일 구성 요소를 나타낸다.
- [0092] 본 실시예에 따른 유기 발광 표시 장치(3)는 전술한 실시예에 따른 유기 발광 표시 장치(1)와 비교할 때 소스 전극 및 드레인 전극(216a', 216b')과 광반사부(116')의 형상 및 구성에서 차이가 있다.
- [0093] 본 실시예에 따른 유기 발광 표시 장치(3)의 소스 전극 및 드레인 전극(216a', 216b')과 광반사부(116')는 식각률이 다른 적어도 두 층 이상의 금속으로 형성된다. 상기 도면에는 소스 전극 및 드레인 전극(216a', 216b')과 광반사부(116')가 두 개의 층으로 형성된 모습을 도시하였으나 본 발명은 이에 한정되는 것은 아니며, 그 이상의 층으로 형성될 수 있음은 물론이다.
- [0094] 소스 전극 및 드레인 전극(216a', 216b')과 광반사부(116')를 구성하는 다층의 금속은 하층부에 가까울수록, 예를 들어 화소 전극(114, 115)에 가까울수록 식각률이 높은 재료로 구비될 수 있다. 예를 들어, 광반사부(116')의 하층부(116a')가 몰리브덴으로 구비되고, 광반사부(116')의 상층부(116b')가 알루미늄 합금을 포함하는 재료로 구비될 수 있다.
- [0095] 이와 같이 광반사부(116')를 구성하는 금속의 하층부(116a')가 상층부(116b')보다 식각률이 높은 재료로 구성될 경우, 광반사부(116')는 하층부(116a')로 갈수록 식각 정도가 증가하여 상층부(116b')에서 하층부(116a')로 갈수록 좁아지는 역테이퍼 진 형상이 된다.
- [0096] 광반사부(116')가 상기와 같은 형상을 가질 경우, 전술한 실시예에 따른 유기 발광 표시 장치(1)에 비하여, 발광층(118)에서 임의의 방향으로 방출되는 광자 중 더 많은 광자가 광반사부(116')에 도달하고, 광반사부(116')에 도달한 광(L2)을 반사시켜 더 많은 반사광(L2')이 유기 발광 표시 장치(2)의 외부로 방출되도록 함으로써, 광 추출 효율을 더욱 향상시킬 수 있다.
- [0097] 본 발명은 도면에 도시된 실시 예를 참고로 설명되었으나 이는 예시적인 것에 불과하며, 당해 기술 분야에서 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 다른 실시 예가 가능하다는 점을 이해할 것이다. 따라서, 본 발명의 진정한 기술적 보호 범위는 첨부된 특허청구범위의 기술적 사상에 의하여 정해져야 할 것이다.

부호의 설명

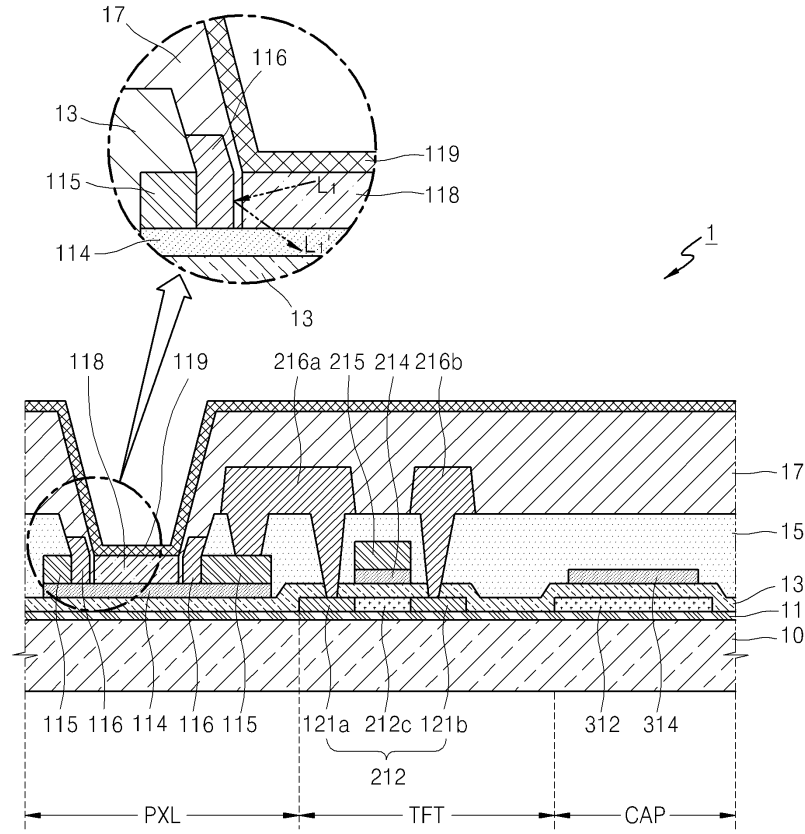
- [0098] 1: 유기 발광 표시 장치
- 10: 기판
- 11: 버퍼층
- 13: 제1절연층
- 15: 제2절연층
- 16: 제4절연층
- 17: 제3절연층
- 114: 제1화소 전극
- 115: 제2화소 전극
- 116: 광반사부
- 118: 발광층
- 119: 대향 전극
- 212: 활성층
- 212a: 소스 영역
- 212b: 드레인 영역
- 212c: 채널 영역
- 214: 제1게이트 전극
- 215: 제2게이트 전극
- 216a: 소스 전극
- 216b: 드레인 전극
- 312: 커패시터 하부 전극
- 314: 커패시터 상부 전극
- PXL: 픽셀 영역

TFT: 트랜지스터 영역

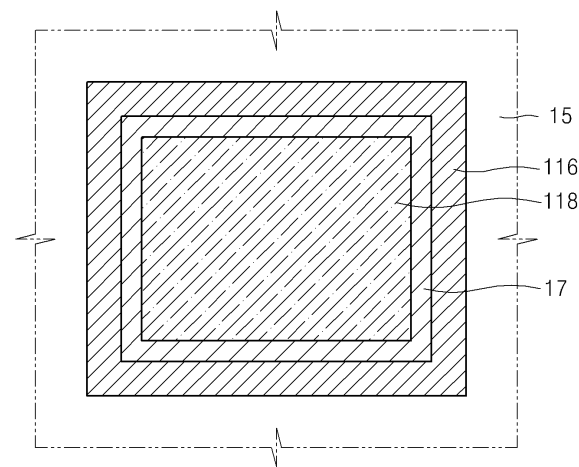
CAP: 커패시터 영역

도면

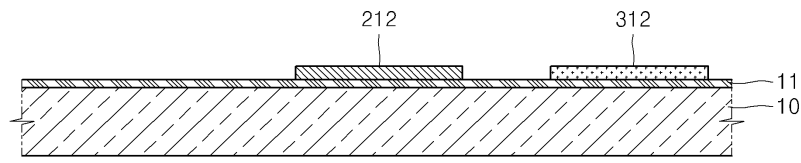
도면1



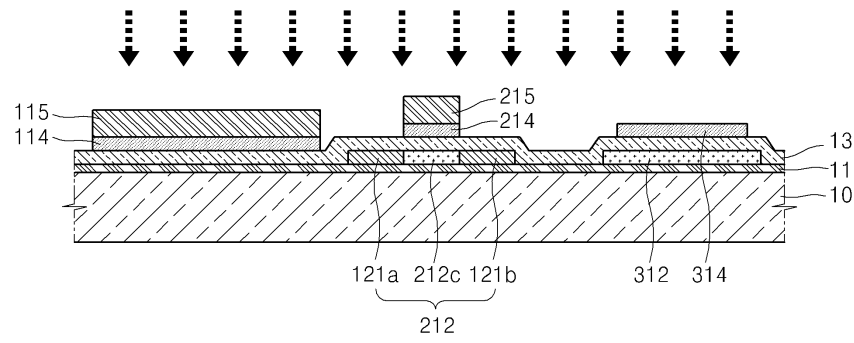
도면2



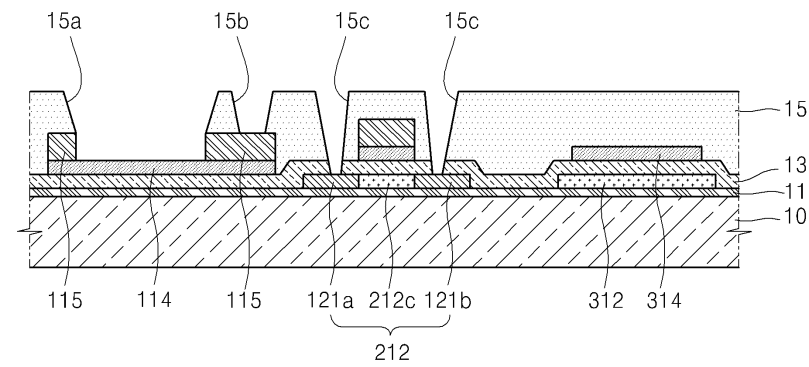
도면3a



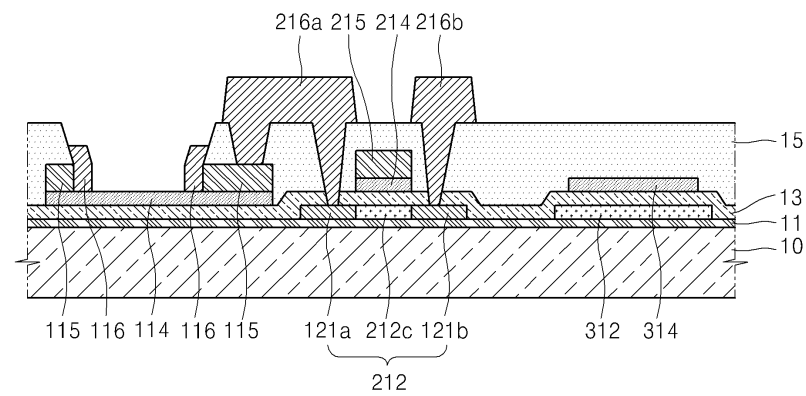
도면3b



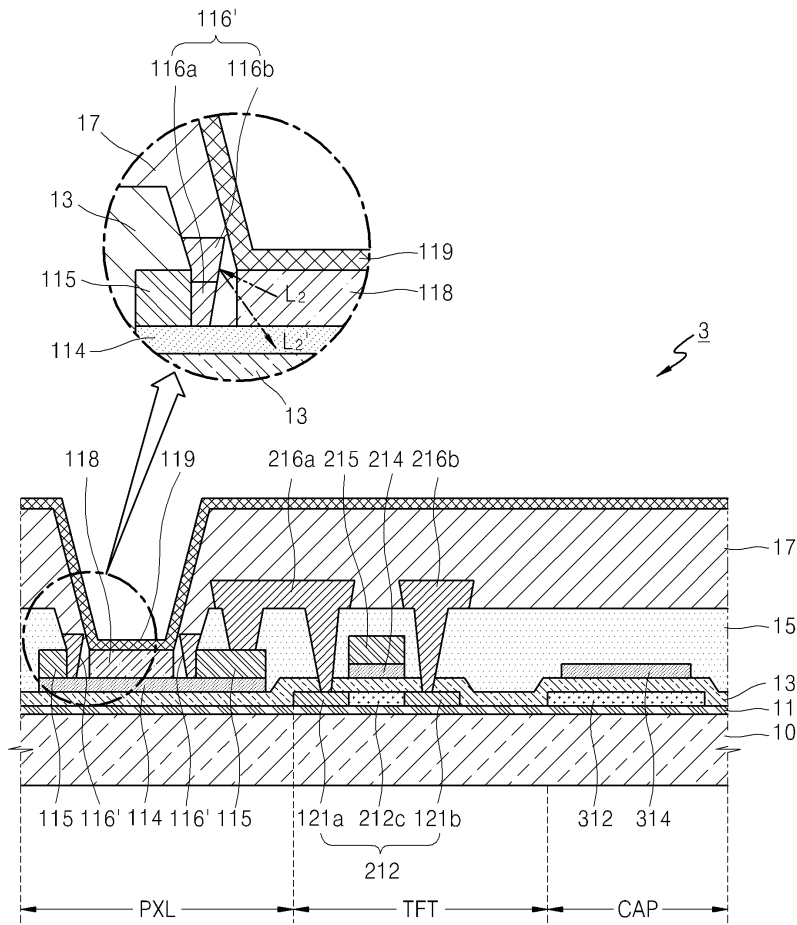
도면3c



도면3d



도면5



【심사관 직권보정사항】

【직권보정 1】

【보정항목】 청구범위

【보정세부항목】 청구항21의 12~13번째 행

【변경전】

상기 화소 화소 전극의 투명 도전물

【변경후】

상기 화소 전극의 투명 도전물

【직권보정 2】

【보정항목】 청구범위

【보정세부항목】 청구항21의 7번째 행

【변경전】

상기 제2화소 전극의 투명 도전물

【변경후】

상기 화소 전극의 투명 도전물

专利名称(译)	有机发光显示器及其制造方法		
公开(公告)号	KR101797095B1	公开(公告)日	2017-12-13
申请号	KR1020100094465	申请日	2010-09-29
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	KIM SUNG HO 김성호		
发明人	김성호		
IPC分类号	H01L51/52 H01L29/786		
CPC分类号	H01L27/3276 H01L27/3262 H01L27/3272 H01L51/5271 H01L27/3248		
其他公开文献	KR1020120032906A		
外部链接	Espacenet		

摘要(译)

目的：提供一种有机发光显示装置及其制造方法，以通过形成光反射部分来简化制造工艺，而无需额外的单独掩模工艺。组成：薄膜晶体管的有源层（212）形成在衬底（10）。栅电极包括由透明导电材料制成的第一栅电极（214）和由金属制成的第二栅电极（215）。由透明导电材料制成的像素电极（114）形成在第一绝缘层（13）上。源电极（216a）和漏电极（216b）电连接到有源层。光反射部分（116）位于像素电极的上边缘。发光层（118）位于光反射部分和像素电极的上部的内部。

