



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2015년03월23일

(11) 등록번호 10-1504938

(24) 등록일자 2015년03월17일

(51) 국제특허분류(Int. Cl.)

G09G 3/30 (2006.01) G09G 3/32 (2006.01)

G09G 3/20 (2006.01) H01L 51/50 (2006.01)

(21) 출원번호 10-2008-0131131

(22) 출원일자 2008년12월22일

심사청구일자 2013년12월10일

(65) 공개번호 10-2010-0072657

(43) 공개일자 2010년07월01일

(56) 선행기술조사문헌

KR1020090042006 A*

KR1020080018106 A

KR1020080080753 A

KR1020080030135 A

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

한인효

울산광역시 남구 수암로54번길 5 (신정동)

최수홍

경기도 남양주시 도농로 34, 106동 1903호 (도농동, 부영아파트)

(74) 대리인

특허법인네이트

전체 청구항 수 : 총 9 항

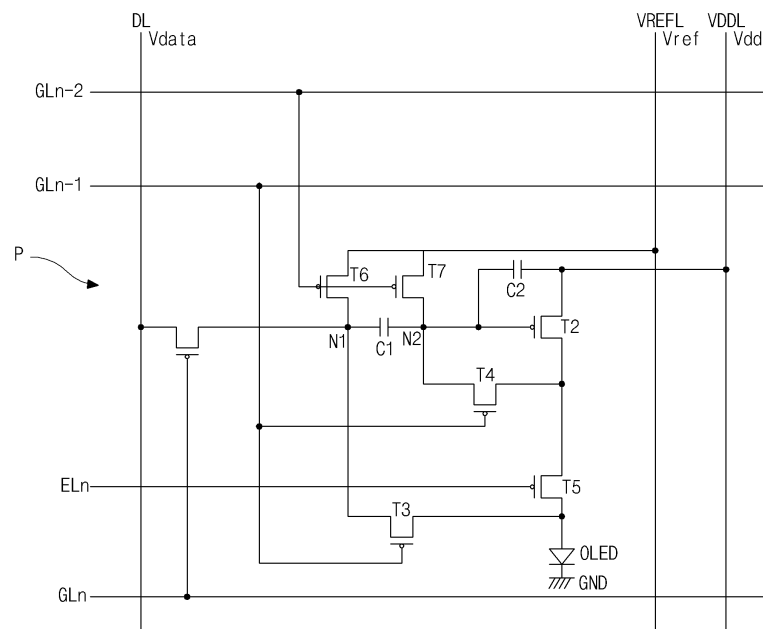
심사관 : 조기택

(54) 발명의 명칭 유기전계발광소자 및 그 구동방법

(57) 요약

본발명은, 데이터배선과; 상기 데이터배선과 교차하며 순차적으로 배치된 제 n-2, n-1, n 번째 게이트배선과; 상기 제 n 번째 게이트배선 및 데이터배선과 연결되는 스위칭트랜지스터와; 유기전계발광다이오드에 전류를 공급하고, 소스전극에서 전원전압배선과 연결된 구동트랜지스터와; 상기 스위칭트랜지스터의 드레인전극과 상기 구동트 (뒷면에 계속)

대표도 - 도3



랜지스터의 게이트전극 사이에 접속된 제 1 커패시터와; 상기 스위칭트랜지스터와 상기 제 1 커패시터가 접속하는 제 1 노드와, 상기 유기전계발광다이오드 사이에 접속되어, 상기 제 1 노드에 상기 유기전계발광다이오드의 문턱전압을 샘플링하는 제 1 샘플링트랜지스터와; 상기 구동트랜지스터와 상기 제 1 커패시터가 접속하는 제 2 노드와, 상기 구동트랜지스터의 드레인전극 사이에 접속되어, 상기 제 2 노드에 전원전압과 상기 구동트랜지스터의 문턱전압을 샘플링하는 제 2 샘플링트랜지스터와; 제 n 번째 발광제어배선과 연결되고, 상기 유기전계발광다이오드와 상기 구동트랜지스터의 드레인전극 사이에 접속되어, 상기 유기전계발광다이오드에 공급되는 전류를 제어하는 발광제어트랜지스터와; 상기 제 1 및 2 노드 중 어느 하나와 상기 전원전압배선 사이에 접속된 제 2 커패시터를 포함하는 유기전계발광소자를 제공한다.

특허청구의 범위

청구항 1

데이터배선과;

상기 데이터배선과 교차하며 순차적으로 배치된 게이트 배선과;

제 n (n 은 자연수) 번째 게이트 배선 및 데이터 배선과 연결되는 스위칭트랜지스터와;

유기전계발광다이오드에 전류를 공급하고, 소스전극에서 전원전압배선과 연결된 구동트랜지스터와;

상기 스위칭트랜지스터의 드레인전극과 상기 구동트랜지스터의 게이트전극 사이에 접속된 제 1 커패시터와;

상기 스위칭트랜지스터와 상기 제 1 커패시터가 접속하는 제 1 노드와, 상기 유기전계발광다이오드 사이에 접속되어, 상기 제 1 노드에 상기 유기전계발광다이오드의 문턱전압을 샘플링하는 제 1 샘플링트랜지스터와;

상기 구동트랜지스터와 상기 제 1 커패시터가 접속하는 제 2 노드와, 상기 구동트랜지스터의 드레인전극 사이에 접속되어, 상기 제 2 노드에 전원전압과 상기 구동트랜지스터의 문턱전압을 샘플링하는 제 2 샘플링트랜지스터와;

제 n 번째 발광제어배선과 연결되고, 상기 유기전계발광다이오드와 상기 구동트랜지스터의 드레인전극 사이에 접속되어, 상기 유기전계발광다이오드에 공급되는 전류를 제어하는 발광제어트랜지스터; 및

상기 제 1 노드와 상기 전원전압배선 사이에 접속된 제 2 커패시터

를 포함하는 유기전계발광소자.

청구항 2

제 1 항에 있어서,

상기 제 1 및 2 샘플링트랜지스터의 게이트단은 제 $n-1$ 번째 게이트배선에 연결되는 유기전계발광소자.

청구항 3

제 2 항에 있어서,

상기 제 2 커패시터의 타전극은 상기 제 1 노드와 연결되고,

상기 제 $n-1$ 번째 게이트배선에 턴온전압이 인가되는 구간 중 초반 제 1 구간 동안 상기 제 n 번째 발광제어배선에 턴온전압이 인가되고,

상기 제 $n-1$ 번째 게이트배선에 턴온전압이 인가되는 구간 중 후반 제 2 구간과, 상기 제 n 번째 게이트배선에 턴온전압이 인가되는 제 3 구간 동안 상기 제 n 번째 발광제어배선에 턴오프전압이 인가되며,

상기 제 3 구간 이후에 상기 제 n 번째 발광제어배선에 턴온전압이 인가되는

유기전계발광소자.

청구항 4

데이터배선과;

상기 데이터배선과 교차하며 순차적으로 배치된 게이트 배선과;

제 n (n 은 자연수) 번째 게이트 배선 및 데이터 배선과 연결되는 스위칭트랜지스터와;

유기전계발광다이오드에 전류를 공급하고, 소스전극에서 전원전압배선과 연결된 구동트랜지스터와;

상기 스위칭트랜지스터의 드레인전극과 상기 구동트랜지스터의 게이트전극 사이에 접속된 제 1 커패시터와;

상기 스위칭트랜지스터와 상기 제 1 커패시터가 접속하는 제 1 노드와, 상기 유기전계발광다이오드 사이에 접속되어, 상기 제 1 노드에 상기 유기전계발광다이오드의 문턱전압을 샘플링하는 제 1 샘플링트랜지스터와;

상기 구동트랜지스터와 상기 제 1 커패시터가 접속하는 제 2 노드와, 상기 구동트랜지스터의 드레인전극 사이에 접속되어, 상기 제 2 노드에 전원전압과 상기 구동트랜지스터의 문턱전압을 샘플링하는 제 2 샘플링트랜지스터와;

제 n 번째 발광제어배선과 연결되고, 상기 유기전계발광다이오드와 상기 구동트랜지스터의 드레인전극 사이에 접속되어, 상기 유기전계발광다이오드에 공급되는 전류를 제어하는 발광제어트랜지스터와;

상기 제 2 노드와 상기 전원전압배선 사이에 접속된 제 2 커패시터; 및

게이트단이 제 $n-2$ 번째 게이트배선과 연결되고 상기 제 1 노드에 초기화전압을 인가하는 제 1 초기화트랜지스터와, 게이트단이 상기 제 $n-2$ 번째 게이트배선과 연결되고 상기 제 2 노드에 상기 초기화전압을 인가하는 제 2 초기화트랜지스터를 포함하는 유기전계발광소자.

청구항 5

제 4 항에 있어서,

상기 제 2 커패시터의 타전극은 상기 제 2 노드와 연결되고,

상기 제 $n-2$ 번째 게이트배선에 턴온전압이 인가되는 제 1 구간과, 제 $n-1$ 번째 게이트배선에 턴온전압이 인가되는 제 2 구간 동안 상기 제 n 번째 발광제어배선에 턴오프전압이 인가되며,

상기 제 2 구간 이후에 상기 제 n 번째 발광제어배선에 턴온전압이 인가되는

유기전계발광소자.

청구항 6

제 n (n 은 자연수) 번째 게이트배선 및 데이터배선에 연결되는 스위칭트랜지스터와 제 1 커패시터의 제1전극이 접속하는 제 1 노드와, 전원전압배선에 연결되는 구동트랜지스터와 상기 제 1 커패시터의 타전극이 접속하는 제 2 노드를 초기화하는 단계와;

상기 제 1 및 2 노드를 초기화하는 단계 이후에, 상기 제 1 노드와 유기전계발광다이오드 사이에 접속되며 제 $n-1$ 번째 게이트배선에 연결되는 제 1 샘플링트랜지스터를 턴온시켜 상기 제 1 노드에 유기전계발광다이오드의 문턱전압을 샘플링하고, 상기 제 2 노드와 구동트랜지스터의 소스단 사이에 접속되며 제 $n-1$ 번째 게이트배선에 연결되는 제 2 샘플링트랜지스터를 턴온시켜 상기 제 2 노드에 전원전압과 상기 구동트랜지스터의 문턱전압을 샘플링하는 단계와;

상기 유기전계발광다이오드의 문턱전압과 상기 구동트랜지스터의 문턱전압을 샘플링하는 단계 이후에, 상기 제 1 노드에 데이터전압을 인가하여, 상기 구동트랜지스터를 통과하는 전류를 형성하는 단계와;

제 n 번째 발광제어배선과 연결된 발광제어트랜지스터를 턴온시켜 상기 구동트랜지스터를 통과하는 전류를 상기 유기전계발광다이오드에 공급하는 단계

를 포함하는 유기전계발광소자 구동방법.

청구항 7

삭제

청구항 8

제 6 항에 있어서,

상기 제 1 및 2 노드를 초기화하는 단계는,

상기 제 $n-1$ 번째 게이트배선에 턴온전압이 인가되는 구간 중 초반 제 1 구간 동안 상기 제 n 번째 발광제어배선에 턴온전압을 인가하여, 상기 제 1 및 2 노드를 상기 유기전계발광다이오드에 전기적으로 연결하는 단계를 포함하고,

상기 유기전계발광다이오드의 문턱전압과 상기 구동트랜지스터의 문턱전압을 샘플링하는 단계는,

상기 제 $n-1$ 번째 게이트배선에 턴온전압이 인가되는 구간 중 후반 제 2 구간 동안 상기 제 n 번째 발광제어배

선에 턴오프전압을 인가하여, 상기 제 2 노드를 상기 유기전계발광다이오드에 전기적으로 연결하고 상기 제 2 노드를 상기 구동트랜지스터의 드레인전극에 전기적으로 연결하는 단계를 포함하는

유기전계발광소자 구동방법.

청구항 9

제 6 항에 있어서,

상기 제 1 및 2 노드를 초기화하는 단계는,

제 n-2 번째 게이트배선에 턴온전압이 인가되는 제 1 구간 동안, 상기 제 n-2 번째 게이트배선과 연결되는 제 1 및 2 초기화트랜지스터를 턴온시켜, 상기 제 1 및 2 초기화트랜지스터 각각을 통해 상기 제 1 및 2 노드에 초기화전압을 인가하는 단계를 포함하고,

상기 유기전계발광다이오드의 문턱전압과 상기 구동트랜지스터의 문턱전압을 샘플링하는 단계는,

상기 제 n-1 번째 게이트배선에 턴온전압이 인가되는 제 2 구간 동안 상기 제 n 번째 발광제어배선에 턴오프전압을 인가하여, 상기 제 1 노드를 상기 유기전계발광다이오드에 전기적으로 연결하고 상기 제 2 노드를 상기 구동트랜지스터의 드레인전극에 전기적으로 연결하는 단계를 포함하는

유기전계발광소자 구동방법.

청구항 10

제 6 항에 있어서,

상기 제 1 노드에 데이터 전압을 인가 시에 상기 전원전압배선과 상기 제 1 노드 사이에 연결된 제 2 커패시터를 사용하여 상기 데이터전압 성분을 저장하는 단계를 더욱 포함하는 유기전계발광소자 구동방법.

명세서

발명의 상세한 설명

기술 분야

[0001] 본발명은 유기전계발광소자에 관한 것으로서, 보다 상세하게는, 유기전계발광소자 및 그 구동방법에 관한 것이다.

배경 기술

[0002] 정보화 사회가 발전함에 따라 화상을 표시하기 위한 표시장치에 대한 요구가 다양한 형태로 증가하고 있으며, 근래에는 액정표시장치(LCD : liquid crystal display), 플라즈마표시장치(PDP : plasma display panel), 유기전계발광소자 (OLED : organic light emitting diode)와 같은 여러가지 평판표시장치(flat display device)가 활용되고 있다.

[0003] 이들 평판표시장치 중에서, 유기전계발광소자는 저전압 구동이 가능하고, 박형이며, 시야각이 우수하고, 응답속도가 빠른 특성을 갖고 있다.

[0004] 유기전계발광소자로서, 다수의 화소가 매트릭스 형태로 위치하여 영상을 표시하는 액티브매트릭스타입 유기전계발광소자가 널리 사용된다.

[0005] 도 1은 일반적인 유기전계발광소자의 화소에 대한 등가회로도이다.

[0006] 도시한 바와 같이, 유기전계발광소자에는, 서로 교차하여 화소(P)를 정의하는 게이트배선(GL) 및 데이터배선(DL)이 구성되어 있다.

[0007] 각 화소(P)에는, 스위칭트랜지스터(T1)와 구동트랜지스터(T2)와 유기전계발광다이오드(OLED)가 구성되어 있다. 스위칭트랜지스터(T1)의 게이트전극 및 소스전극은 각각, 게이트배선 및 데이터배선(GL, DL)과 연결되어 있다.

[0008] 구동트랜지스터(T2)의 게이트전극은 스위칭트랜지스터(T1)의 드레인전극에 연결되어 있다. 그리고, 구동트랜지

스터(T2)의 소스전극은 전원전압배선(VDDL)에 연결되어 있고, 드레인전극은 유기전계발광다이오드(OLED)의 제 1 전극, 즉 애노드(anode)에 연결되어 있다.

[0009] 유기전계발광다이오드(OLED)의 제 2 전극, 즉 캐소드(cathode)는 접지단(GND)에 연결되어 있다.

[0010] 한편, 스토리지커패시터(C)는, 구동트랜지스터(T2)의 게이트전극과 소스전극 사이에 위치한다.

[0011] 스위칭트랜지스터 및 구동트랜지스터(T1, T2)로서, P 타입의 트랜지스터가 사용될 수 있다.

[0012] 위와 같은 구성을 갖는 유기전계발광소자에 있어서, 게이트배선(GL)을 통해 부극성의 게이트전압이 스캔(scan)되어 인가되면, 스위칭트랜지스터(T1)는 턴온(turn-on)된다. 이에 따라, 데이터전압(Vdata)은 스위칭트랜지스터(T1)를 통과하여, 구동트랜지스터(T2)의 게이트전극에 인가된다. 이에 따라, 전류(I_{OLED})가 구동트랜지스터(T2)를 통과해 유기전계발광다이오드(OLED)에 공급된다. 이로 인해, 유기전계발광다이오드(OLED)는 빛을 발광하여, 영상을 표시하게 된다.

[0013] 한편, 스토리지커패시터(C)는, 구동트랜지스터(T2)에 인가된 데이터전압(Vdata)을 다음프레임의 스캔 시까지 저장하는 역할을 하게 된다.

[0014] 유기전계발광다이오드(OLED)에 공급되는 전류(I_{OLED})는, 구동트랜지스터(T2)의 게이트전극에 인가되는 데이터전압(Vdata)에 의해 조절된다.

[0015] 예를 들면, 유기전계발광다이오드(OLED)에 공급되는 전류(I_{OLED})는 다음과 같은 수식1을 통해 구해진다.

$$I_{OLED} = k(V_{gs} - V_{th})^2 = k(V_{dd} - V_{data} - V_{th})^2 \quad (\text{수식1})$$

[0017] 여기서, V_{gs} 는 구동트랜지스터(T2)의 게이트전극과 소스전극 사이의 전압차이고, V_{th} 는 구동트랜지스터(T2)의 문턱전압(threshold voltage)이고, k 는 상수값이다.

[0018] 그런데, 유기전계발광소자에서는, 제조공정의 특성상 다수의 화소들 사이에서 구동트랜지스터(T2)의 문턱전압(V_{th})에 대한 편차가 발생하게 된다. 이로 인해, 유기전계발광다이오드(OLED)에 공급되는 전류가 원하는 값과 다른 값을 갖게 되고, 이에 따라 발광되는 빛의 휘도가 원하는 값과 달라지는 문제점이 발생하게 된다.

[0019] 이와 같은 문제점을 개선하기 위해, 구동트랜지스터(T2)의 문턱전압(V_{th})을 보상하는 전압보상방식의 유기전계발광소자가 제안되었다. 전압보상방식의 유기전계발광소자에서는, 구동트랜지스터(T2)의 문턱전압(V_{th})을 샘플링하여, 이를 구동트랜지스터(T2)의 게이트전극에 반영하게 된다. 이에 따라, 유기전계발광다이오드(OLED)에 공급되는 전류(I_{OLED})는, 예를 들면, 다음과 같은 수식2를 통해 구해질 수 있다.

$$I_{OLED} = k(V_{gs} - V_{th})^2 = k(V_{dd} - V_{data})^2 \quad (\text{수식2})$$

[0021] 이처럼, 유기전계발광다이오드(OLED)에 공급되는 전류(I_{OLED})는, 앞선 수식(1)과는 달리, 구동트랜지스터(T2)의 문턱전압(V_{th})에 의존하지 않게 된다. 이에 따라, 구동트랜지스터(T2)의 문턱전압(V_{th})에 대한 보상이 이루어지게 된다.

[0022] 그런데, 비록 위와 같이 구동트랜지스터(T2)의 문턱전압(V_{th})을 보상하더라도, 유기전계발광다이오드(OLED)에 열화가 발생하여 유기전계발광다이오드(OLED)의 문턱전압(V_{th0})이 쉬프트(shift)되는 경우에는, 이를 보정할 수 없게 된다. 이에 따라, 원하는 휘도를 갖는 빛을 발광시키기 위한 데이터전압(Vdata)을 인가하더라도, 원하는 휘도보다 낮은 휘도의 빛이 발광하게 된다. 더욱이, 열화가 발생된 유기전계발광다이오드(OLED)의 문턱전압(V_{th0})을 보정할 수 없게 됨으로써, 시간이 경과함에 따라 비복원 잔상이 발생할 수 있고, 또한 유기전계발광다이오드(OLED)는 그 수명에 한계를 갖게 된다.

[0023] 한편, 수식(2)를 보면, 유기전계발광다이오드(OLED)에 흐르는 전류(I_{OLED})는, 전원전압(Vdd)에 의존하게 된다. 그런데, 유기전계발광소자의 면적이 증가하고 높은 휘도를 구현하고자 하는 경우에, 전원전압(Vdd)원으로부터 멀리 떨어진 화소들에 대해서는 전원전압(Vdd)의 전압강하가 발생할 수 있게 된다. 이로 인해, 화소들 사이에서 휘도의 차이가 발생하게 된다.

[0024] 전술한 바와 같이, 종래에는, 유기전계발광다이오드의 문턱전압의 보정 및 전원전압에 대한 보상 등이 이루어지

지 않게 됨에 따라, 유기전계발광소자는 원하는 휘도의 빛을 발광할 수 없게 된다. 이에 따라, 화질이 저하되는 문제가 발생하게 된다.

발명의 내용

해결 하고자하는 과제

[0025] 본발명은, 화질을 개선할 수 있는 유기전계발광소자 및 그 구동방법을 제공하는 데 과제가 있다.

과제 해결수단

[0026] 전술한 바와 같은 과제를 달성하기 위해, 본발명은, 데이터배선과; 상기 데이터배선과 교차하며 순차적으로 배치된 제 $n-2$, $n-1$, n 번째 게이트배선과; 상기 제 n 번째 게이트배선 및 데이터배선과 연결되는 스위칭트랜지스터와; 유기전계발광다이오드에 전류를 공급하고, 소스전극에서 전원전압배선과 연결된 구동트랜지스터와; 상기 스위칭트랜지스터의 드레인전극과 상기 구동트랜지스터의 게이트전극 사이에 접속된 제 1 커패시터와; 상기 스위칭트랜지스터와 상기 제 1 커패시터가 접속하는 제 1 노드와, 상기 유기전계발광다이오드 사이에 접속되어, 상기 제 1 노드에 상기 유기전계발광다이오드의 문턱전압을 샘플링하는 제 1 샘플링트랜지스터와; 상기 구동트랜지스터와 상기 제 1 커패시터가 접속하는 제 2 노드와, 상기 구동트랜지스터의 드레인전극 사이에 접속되어, 상기 제 2 노드에 전원전압과 상기 구동트랜지스터의 문턱전압을 샘플링하는 제 2 샘플링트랜지스터와; 제 n 번째 발광제어배선과 연결되고, 상기 유기전계발광다이오드와 상기 구동트랜지스터의 드레인전극 사이에 접속되어, 상기 유기전계발광다이오드에 공급되는 전류를 제어하는 발광제어트랜지스터와; 상기 제 1 및 2 노드 중 어느 하나와 상기 전원전압배선 사이에 접속된 제 2 커패시터를 포함하는 유기전계발광소자를 제공한다.

[0027] 여기서, 상기 제 1 및 2 샘플링트랜지스터는 상기 제 $n-1$ 번째 게이트배선에 연결될 수 있다.

[0028] 상기 제 2 커패시터의 타전극은 상기 제 1 노드와 연결되고, 상기 제 $n-1$ 번째 게이트배선에 턴온전압이 인가되는 구간 중 초반 제 1 구간 동안 상기 제 n 번째 발광제어배선에 턴온전압이 인가되고, 상기 제 $n-1$ 번째 게이트배선에 턴온전압이 인가되는 구간 중 후반 제 2 구간과, 상기 제 n 번째 게이트배선에 턴온전압이 인가되는 제 3 구간 동안 상기 제 n 번째 발광제어배선에 턴오프전압이 인가되며, 상기 제 3 구간 이후에 상기 제 n 번째 발광제어배선에 턴온전압이 인가될 수 있다.

[0029] 상기 제 $n-2$ 번째 게이트배선과 연결되고 상기 제 1 노드에 초기화전압을 인가하는 제 1 초기화트랜지스터와, 상기 제 $n-2$ 번째 게이트배선과 연결되고 상기 제 2 노드에 상기 초기화전압을 인가하는 제 2 초기화트랜지스터를 더욱 포함할 수 있다.

[0030] 상기 제 2 커패시터의 타전극은 상기 제 2 노드와 연결되고, 상기 제 $n-2$ 번째 게이트배선에 턴온전압이 인가되는 제 1 구간과, 상기 제 $n-1$ 번째 게이트배선에 턴온전압이 인가되는 제 2 구간 동안 상기 제 n 번째 발광제어배선에 턴오프전압이 인가되며, 상기 제 2 구간 이후에 상기 제 n 번째 발광제어배선에 턴온전압이 인가될 수 있다.

[0031] 다른 측면에서, 본발명은, 제 $n-2$, $n-1$, n 번째 게이트배선 중 제 n 번째 게이트배선 및 데이터배선과 연결되는 스위칭트랜지스터와 제 1 커패시터가 접속하는 제 1 노드와, 전원전압배선과 연결되는 구동트랜지스터와 상기 제 1 커패시터가 접속하는 제 2 노드를 초기화하는 단계와; 상기 제 1 및 2 노드를 초기화하는 단계 이후에, 제 1 샘플링트랜지스터를 턴온시켜 상기 제 1 노드에 유기전계발광다이오드의 문턱전압을 샘플링하고, 제 2 샘플링트랜지스터를 턴온시켜 상기 제 2 노드에 전원전압과 상기 구동트랜지스터의 문턱전압을 샘플링하는 단계와; 상기 유기전계발광다이오드의 문턱전압과 상기 구동트랜지스터의 문턱전압을 샘플링하는 단계 이후에, 상기 제 1 노드에 데이터전압을 인가하여, 상기 구동트랜지스터를 통과하는 전류를 형성하는 단계와; 제 n 번째 발광제어배선과 연결된 발광제어트랜지스터를 턴온시켜 상기 구동트랜지스터를 통과하는 전류를 상기 유기전계발광다이오드에 공급하는 단계를 포함하는 유기전계발광소자 구동방법을 제공한다.

[0032] 여기서, 상기 제 1 및 2 샘플링트랜지스터는 상기 제 $n-1$ 번째 게이트배선에 연결될 수 있다.

[0033] 상기 제 1 및 2 노드를 초기화하는 단계는, 상기 제 $n-1$ 번째 게이트배선에 턴온전압이 인가되는 구간 중 초반

제 1 구간 동안 상기 제 n 번째 발광제어배선에 턴온전압을 인가하여, 상기 제 1 및 2 노드를 상기 유기전계발광다이오드에 전기적으로 연결하는 단계를 포함하고, 상기 유기전계발광다이오드의 문턱전압과 상기 구동트랜지스터의 문턱전압을 샘플링하는 단계는, 상기 제 n-1 번째 게이트배선에 턴온전압이 인가되는 구간 중 후반 제 2 구간 동안 상기 제 n 번째 발광제어배선에 턴오프전압을 인가하여, 상기 제 2 노드를 상기 유기전계발광다이오드에 전기적으로 연결하고 상기 제 2 노드를 상기 구동트랜지스터의 드레인전극에 전기적으로 연결하는 단계를 포함할 수 있다.

[0034] 상기 제 1 및 2 노드를 초기화하는 단계는, 상기 제 n-2 번째 게이트배선에 턴온전압이 인가되는 제 1 구간 동안, 상기 제 n-2 번째 게이트배선과 연결되는 제 1 및 2 초기화트랜지스터를 턴온시켜, 상기 제 1 및 2 초기화트랜지스터 각각을 통해 상기 제 1 및 2 노드에 초기화전압을 인가하는 단계를 포함하고, 상기 유기전계발광다이오드의 문턱전압과 상기 구동트랜지스터의 문턱전압을 샘플링하는 단계는, 상기 제 n-1 번째 게이트배선에 턴온전압이 인가되는 제 2 구간 동안 상기 제 n 번째 발광제어배선에 턴오프전압을 인가하여, 상기 제 1 노드를 상기 유기전계발광다이오드에 전기적으로 연결하고 상기 제 2 노드를 상기 구동트랜지스터의 드레인전극에 전기적으로 연결하는 단계를 포함할 수 있다.

[0035] 상기 전원전압배선과 연결된 제 2 커패시터를 사용하여 상기 데이터전압 성분을 저장하는 단계를 더욱 포함할 수 있다.

효 과

[0036] 본발명에 따른 유기전계발광소자는, 유기전계발광다이오드의 문턱전압이 구동트랜지스터의 게이트전극에 인가되는 전압에 반영됨으로써, 유기전계발광다이오드의 문턱전압의 쉬프트에 관계없이, 원하는 휘도를 갖는 빛이 발광되게 된다. 이처럼, 유기전계발광다이오드의 문턱전압의 쉬프트를 보정할 수 있게 되므로, 종래에서 시간이 경과함에 따라 비복원 잔상이 발생하는 문제를 개선할 수 있게 되며, 유기전계발광다이오드의 수명을 개선할 수 있게 된다.

[0037] 한편, 유기전계발광소자의 제조공정의 특성상 다수의 화소들 사이에서 유기전계발광다이오드의 문턱전압에 대한 편차가 발생하게 되더라도, 문턱전압의 편차를 보정하도록 전류가 생성되게 된다. 따라서, 문턱전압의 변화에 관계없이, 원하는 휘도를 갖는 빛이 발광될 수 있게 된다.

[0038] 또한, 전원전압과 구동트랜지스터의 문턱전압 또한 샘플링되어, 구동트랜지스터의 게이트전극에 인가되는 전압에 반영된다. 이에 따라, 전류는 전원전압과 구동트랜지스터의 문턱전압의 변화에 의존하지 않게 되므로, 전원전압과 구동트랜지스터의 문턱전압을 보상할 수 있게 된다.

[0039] 더욱이, 스위칭트랜지스터와 구동트랜지스터 사이에 접속되는 커패시터의 양단에는, 해당 화소가 선택되어 데이터전압이 인가되기 이전에, 별도의 초기화전압이 인가되어 초기화가 진행된다. 이처럼, 초기화가 조기에 안정적으로 진행될 수 있게 됨에 따라, 화면느림이나 C/R(contrast ratio)의 감소를 효과적으로 억제할 수 있게 된다.

발명의 실시를 위한 구체적인 내용

[0040] 이하, 도면을 참조하여 본발명의 실시예를 설명한다.

[0041] 도 2는 본발명의 실시예에 따른 유기전계발광소자를 개략적으로 도시한 도면이고, 도 3은 본발명의 실시예에 따른 유기전계발광소자의 화소에 대한 등가회로도이고, 도 4는 본발명의 실시예에 따른 유기전계발광소자의 게이트배선 및 데이터배선에 공급되는 전압에 대한 파형도이다.

[0042] 도시한 바와 같이, 본발명의 실시예에 따른 유기전계발광소자(100)는 표시부(200)와 구동부를 포함한다.

[0043] 표시부(100)에는, 제 1 방향, 예를 들면 로우(row) 방향으로 다수의 게이트배선(GL 내지 GLn)이 연장되어 있다. 제 1 방향과 교차하는 제 2 방향, 예를 들면 컬럼(column) 방향으로 다수의 데이터배선(DL1 내지 DLm)이 연장되어 있다. 이와 같이 서로 교차하는 다수의 게이트배선(GL 내지 GLn)과 다수의 데이터배선(DL1 내지 DLm)은 매트릭스 형태로 배치된 다수의 화소(P)를 정의한다. 한편, 다수의 게이트배선에 대응하여 제 1 방향으로

연장된 다수의 발광제어배선(EL1 내지 ELn)이 배치된다. 그리고, 제 1 게이트배선(GL1)의 전전 로우라인 및 이 전 로우라인에는 제 1 및 2 보조게이트배선(AGL1, AGL2)이 배치되어 있다. 이들 제 1 및 2 보조게이트배선(AGL1, AGL2)은, 제 1 게이트배선(GL1)에 연결된 화소(P)들에 대해, 전전 게이트배선 및 이전 게이트배선의 역할을 하게 된다.

[0044] 도 4를 참조하면, 표시부(100)의 각 화소(P)에는, 다수의 트랜지스터, 예를 들면 제 1 내지 7 트랜지스터(T1 내지 T7)와, 제 1 및 2 커패시터(C1, C2)와, 유기전계발광다이오드(OLED)가 구성될 수 있다. 본발명의 실시예에서는, 제 1 내지 7 트랜지스터(T1 내지 T7)로서, P 타입의 트랜지스터가 사용되는 것을 예로 들어 설명한다. 한편, N 타입의 트랜지스터가 제 1 내지 7 트랜지스터(T1 내지 T7)로서 사용될 수 있음은 당업자에게 있어 자명하다. 더욱이, 제 1 내지 7 트랜지스터(T1 내지 T7) 중 일부에 대해서는 P 타입의 트랜지스터를 사용하고, 나머지에 대해서는 N 타입의 트랜지스터를 사용할 수 있음은 당업자에게 있어 자명하다.

[0045] 구동부는, 인터페이스(310)와, 타이밍컨트롤러(320)와, 전원발생부(330)와, 게이트드라이버(340)와, 데이터드라이버(350)와, 감마전압발생부(360)를 포함할 수 있다.

[0046] 인터페이스(310)는 비디오카드와 같은 외부시스템으로부터 데이터신호(RGB)와, 수직동기신호(Vsync)와 수평동기신호(Hsync)와 클럭신호(DCLK)와 데이터인에이블신호(DE) 등을 포함하는 제어신호(TCS)를 입력받아 이를 타이밍컨트롤러(320)에 전달하게 된다.

[0047] 타이밍컨트롤러(320)는 데이터드라이버(350)를 제어하는 제어신호(SCS)와, 인터페이스(310)로부터 공급받은 데이터신호(RGB)를 제어신호(SCS)에 따라 샘플링하여, 이들 제어신호(SCS)와 데이터신호(RGB)를 데이터드라이버(350)에 공급한다. 또한, 타이밍컨트롤러(320)는 게이트드라이버(340)를 제어하는 제어신호(GCS)를 게이트드라이버(340)에 공급한다.

[0048] 감마전압발생부(360)는, 전원발생부(330)으로부터 발생하는 고전위공통전압과 저전위공통전압을 분압하여 데이터신호(RGB)의 각 계조레벨에 대응하는 감마전압(Vgamma)을 생성하여 데이터드라이버(350)에 공급한다.

[0049] 전원발생부(330)는, 구동부의 구성요소들에, 이들을 구동하기 위한 구동전압을 공급하게 된다. 또한, 전원전압(Vdd)와, 초기화전압(Vref)을 생성하게 된다.

[0050] 게이트드라이버(340)는, 타이밍컨트롤러(320)으로부터 공급되는 제어신호(GCS)에 응답하여, 제 1 및 2 보조게이트배선(AGL1, AGL2)와 다수의 게이트배선(GL1 내지 GLn)을 순차적으로 스캔한다. 각 스캔구간 동안에는, 게이트배선(GL1 내지 GLn)에 펄스형태의 턴온전압을 공급하게 된다. 한편, 다음 프레임의 스캔구간까지는 게이트배선(GL1 내지 GLn)에 턴오프전압이 지속적으로 공급된다.

[0051] 한편, 게이트드라이버(340)는, 다수의 발광제어배선(EL1 내지 ELn)을 순차적 스캔하여, 각 비발광구간 동안 각 발광제어배선(EL1 내지 ELn)에 펄스형태의 턴오프전압을 공급하게 된다. 한편, 각 발광구간 동안에는 각 발광제어배선(EL1 내지 ELn)에 턴온전압이 지속적으로 공급된다.

[0052] 여기서, 게이트드라이버(340)가 출력하는 턴온/턴오프 전압의 극성(또는 레벨)은, 이들 게이트배선 및 발광제어배선과 연결된 트랜지스터의 타입에 따라 결정된다.

[0053] 데이터드라이버(350)는, 타이밍컨트롤러(320)로부터 공급되는 제어신호(SCS)에 응답하여, 데이터신호(RGB)를 다수의 데이터배선(DL1 내지 DLm)에 공급하게 된다. 즉, 감마전압(Vgamma)을 사용하여, 데이터신호(RGB) 값에 대응되는 데이터전압(Vdata)을 생성하고, 생성된 데이터전압(Vdata)을 데이터배선(DL1 내지 DLm)에 출력하게 된다.

[0054] 이하, 도 4를 참조하여, 표시부(100)에 위치하는 화소의 구조에 대해, 보다 상세히 살펴본다. 도 4에서는, 설명의 편의를 위해 하나의 화소와 데이터라인(DL)을 도시하였는데, 도 4의 데이터라인(DL)은 도 3의 제 1 내지 n번째 데이터라인(DL1 내지 DLn) 중 어느 하나에 해당된다.

[0055] 제 1 트랜지스터(T1)는 스위칭트랜지스터(T1)로서 기능할 수 있다. 제 n 번째 로우라인의 화소(P)에 구성된 제 1 트랜지스터(T1)의 게이트전극은, 제 n 번째 게이트라인(GLn)에 연결될 수 있다. 그리고, 소스전극은, 데이터라인(DL)에 연결될 수 있다. 한편, 제 1 트랜지스터(T1)의 드레인전극은 제 1 커패시터(C1)의 제 1 전극과 연결될 수 있다. 여기서, 제 1 트랜지스터(T1)와 제 1 커패시터(C1)의 접점을 제 1 노드(N1)라고 칭한다.

[0056] 제 2 트랜지스터(T2)는 구동트랜지스터(T2)로서 기능할 수 있다. 제 2 트랜지스터(T2)의 소스전극은 전원전압배선(VDDL)과 연결될 수 있다. 그리고, 드레인전극은 제 4 트랜지스터(T3)의 드레인전극 및 제 5

트랜지스터(T5)의 소스전극과 연결될 수 있다. 한편, 게이트전극은 제 1 커패시터(C1)의 제 2 전극 및 제 2 커패시터(C2)의 제 1 전극과 연결될 수 있다. 여기서, 제 2 트랜지스터(T2)와 제 1 커패시터(C1)의 접점을 제 2 노드(N2)라고 칭한다.

[0057] 제 3 트랜지스터(T3)는 제 1 샘플링트랜지스터(T3)로서 기능할 수 있다. 제 3 트랜지스터(T3)의 게이트전극은, 이전 게이트배선(GLn-1), 즉 제 n-1 번째 게이트배선(GLn-1)에 연결될 수 있다. 그리고, 소스전극은, 제 1 노드(N1)에 연결될 수 있다. 한편, 드레인전극은, 유기전계발광다이오드(OLED)의 제 1 전극, 예를 들면 애노드와 연결될 수 있다.

[0058] 제 4 트랜지스터(T4)는 제 2 샘플링트랜지스터(T4)로서 기능할 수 있다. 제 4 트랜지스터(T4)의 게이트전극은, 이전 게이트배선(GLn-1), 즉 제 n-1 번째 게이트배선(GLn-1)에 연결될 수 있다. 그리고, 소스전극은, 제 2 노드(N2)에 연결될 수 있다. 한편, 드레인전극은, 제 2 트랜지스터(T2)의 드레인전극과 연결될 수 있다.

[0059] 제 5 트랜지스터(T5)는 발광제어트랜지스터(T5)로서 기능할 수 있다. 제 5 트랜지스터(T5)의 게이트전극은 제 n 번째 발광제어배선(ELn)에 연결될 수 있다. 그리고, 소스전극은 제 2 트랜지스터(T2)의 드레인전극과 연결될 수 있다. 한편, 드레인전극은 유기전계발광다이오드(OLED)의 애노드(anode)에 연결될 수 있다.

[0060] 제 6 트랜지스터(T6)는 제 1 초기화트랜지스터(T6)로서 기능할 수 있다. 제 6 트랜지스터(T6)의 게이트전극은, 전전 게이트배선(GLn-2), 즉 제 n-2 번째 게이트배선(GLn-2)에 연결될 수 있다. 그리고, 소스전극은, 초기화배선(VREFL)에 연결될 수 있다. 한편, 드레인전극은, 제 1 노드(N1)에 연결될 수 있다.

[0061] 제 7 트랜지스터(T7)는 제 2 초기화트랜지스터(T7)로서 기능할 수 있다. 제 7 트랜지스터(T7)의 게이트전극은, 전전 게이트배선(GLn-2), 즉 제 n-2 번째 게이트배선(GLn-2)에 연결될 수 있다. 그리고, 소스전극은, 초기화배선(VREFL)에 연결될 수 있다. 한편, 드레인전극은, 제 2 노드(N2)에 연결될 수 있다.

[0062] 제 1 커패시터(C1)는 부스트(boost)커패시터(C2)로서 기능할 수 있다. 제 1 커패시터(C1)의 제 1 전극은 제 1 노드(N1)에 연결되고, 제 2 전극은 제 2 노드(N2)에 연결될 수 있다.

[0063] 제 2 커패시터(C2)는 스토리지커패시터(C2)로서 기능할 수 있다. 제 2 커패시터(C2)의 제 1 전극은 제 2 트랜지스터(T2)의 게이트전극과 연결되고, 제 2 전극은 전원전압배선(VDDL)과 연결될 수 있다. 한편, 제 2 커패시터(C2)의 제 1 전극은 제 1 노드(N1)에 연결될 수 있다.

[0064] 전술한 바와 같은 관계로, 제 1 내지 7 트랜지스터(T1 내지 T7)와, 제 1 및 2 커패시터(C1, C2)와, 유기전계발광다이오드(OLED)가 서로 연결되어, 화소(P)에 입력되는 다수의 신호들을 통해 동작하고 빛을 발광하게 된다.

[0065] 이하, 전술한 바와 같은 구성요소들의 기능에 대해 상세히 살펴본다.

[0066] 제 1 트랜지스터(T1)는 해당(또는 현재) 게이트배선, 예를 들면 제 n 번째 게이트배선(GLn)이 선택되어 턴온전압이 인가되면 턴온되어, 데이터전압(Vdata)이 제 1 트랜지스터(T1)를 통과하게 된다. 제 1 트랜지스터(T1)가 P 타입인 경우, 로우레벨전압 또는 부극성전압이 턴온전압으로 사용될 수 있다.

[0067] 제 2 트랜지스터(T2)는, 게이트전극에 인가되는 전압의 레벨에 따라, 제 2 트랜지스터(T2)를 통과하는 전류(I_{OLED})의 양을 조절하게 된다.

[0068] 제 3 트랜지스터(T3)는, 이전 게이트배선 예를 들면 제 n-1 번째 게이트배선(GLn-1)에 턴온전압이 인가되면 턴온되어, 유기전계발광다이오드(OLED)의 문턱전압(V_{tho})를 샘플링하게 된다. 이와 같이 샘플링된 문턱전압(V_{tho})은, 제 1 노드(N1)에 반영된다. 제 3 트랜지스터(T3)가 P 타입인 경우, 로우레벨전압 또는 부극성전압이 턴온전압으로 사용될 수 있다.

[0069] 제 4 트랜지스터(T4)는, 이전 게이트배선 예를 들면 제 n-1 번째 게이트배선(GLn-1)에 턴온전압이 인가되면 턴온되어, 제 2 트랜지스터(T2)의 문턱전압(V_{th})를 샘플링하게 된다. 이와 같이 샘플링된 문턱전압(V_{th})은, 제 2 노드(N1)에 반영된다. 제 4 트랜지스터(T4)가 P 타입인 경우, 로우레벨전압 또는 부극성전압이 턴온전압으로 사용될 수 있다.

[0070] 제 5 트랜지스터(T5)는 해당 발광제어배선, 예를 들면 제 n 번째 발광제어배선(ELn)에 턴온전압이 인가되면 턴온되어, 제 2 트랜지스터(T2)를 통과한 전류(I_{OLED})가 제 5 트랜지스터(T5)를 통과하게 된다. 제 5 트랜지스터(T5)가 P 타입인 경우, 로우레벨전압 또는 부극성전압이 턴온전압으로 사용될 수 있다.

[0071] 제 6 트랜지스터(T6)는, 전전 게이트배선 예를 들면 제 n-2 번째 게이트배선(GLn-2)에 턴온전압이 인가되면 턴

온되어, 초기화전압(Vref)을 통과시키게 된다. 초기화전압(Vref)은 제 1 노드(N1)에 반영된다. 제 6 트랜지스터(T6)가 P 타입인 경우, 로우레벨전압 또는 부극성전압이 턴온전압으로 사용될 수 있다.

[0072] 제 7 트랜지스터(T7)는, 전전 게이트배선 예를 들면 제 n-2 번째 게이트배선(GLn-2)에 턴온전압이 인가되면 턴온되어, 초기화전압(Vref)을 통과시키게 된다. 초기화전압(Vref)은 제 2 노드(N2)에 반영된다. 제 7 트랜지스터(T7)가 P 타입인 경우, 로우레벨전압 또는 부극성전압이 턴온전압으로 사용될 수 있다.

[0073] 제 2 커패시터(C2)는, 제 2 트랜지스터(T2)의 게이트전극, 즉 제 2 노드(N2)에 인가된 전압을 저장하게 된다. 이에 따라, 현재 프레임의 스캔 시 해당 화소(P)에 입력된 데이터전압(Vdata) 성분은, 해당 화소(P)가 다음번 프레임의 스캔 시까지 제 2 커패시터(C2)에 저장된다. 이에 따라, 유기전계발광소자(OLED)에는, 다음번 프레임의 스캔 시 또는 초기화 시까지, 현재 프레임에서 인가된 데이터전압(Vdata)에 따른 전류(I_{OLED})가 흐를 수 있게 된다.

[0074] 제 1 커패시터(C1)는, 제 1 커패시터(C1)의 제 1 전극 즉 제 1 노드(N1)에서의 전압변화량(ΔV)을 커플링(coupling)하여, 제 1 커패시터(C1)의 제 2 전극 즉 제 2 노드(N2)에 반영시킨다. 다시 말하면, 제 1 노드(N1)에서 전압변화가 발생하는 경우에, 전압변화량(ΔV) 만큼이 제 1 커패시터(C1)에 의해 커플링됨으로써, 결국에는 ΔV 만큼이 제 2 노드(N2)에 반영된다. 이처럼, 제 1 커패시터(C1)는, 제 1 노드(N1)의 전압변화량(ΔV) 만큼을 제 2 노드(N2)에 커플링하여, 제 2 노드(N2)의 전압을 부스트(boost)시키게 된다.

[0075] 유기전계발광다이오드(OLED)는, 제 5 트랜지스터(T5)가 턴온되는 경우에, 데이터전압(Vdata)에 따라 생성된 전류(I_{OELD})를 공급받게 되고, 이에 따라 빛을 발광하게 된다.

[0076] 이하, 도 3 및 4를 참조하여, 본발명의 실시예에 따른 유기전계발광소자 구동방법을 상세히 살펴본다.

[0077] 먼저, 전전 게이트라인, 예를 들면 제 n-2 번째 게이트라인(GLn-2)이 선택되어 제 1 구간(t1) 동안 턴온전압이 인가되면, 제 6 및 7 트랜지스터(T6, T7)가 턴온된다. 이에 따라, 제 1 및 2 노드(N1, N2)에는 초기화전압(Vref)이 인가되어, 제 1 커패시터(C1)는 초기화된다 (V1 = V2 = Vref). 즉, 해당 화소(P)는 초기화 전압(Vref)에 의해 초기화 상태가 된다. 이처럼, 제 1 구간(t1)은 전전 게이트라인이 스캔되는 스캔구간으로서, 초기화구간에 해당된다. 한편, 초기화전압(Vref)은, 전원전압(Vdd)에서 부극성의 전압까지의 전압 범위를 가질 수 있다.

[0078] 다음으로, 이전 게이트라인, 예를 들면 제 n-1 번째 게이트라인(GLn-1)이 선택되어 제 2 구간(t2) 동안 턴온전압이 인가되면, 제 3 및 4 트랜지스터(T3, T4)가 턴온된다. 이에 따라, 제 2 노드(N2)에는 턴온된 제 4 트랜지스터(T4)를 통해 제 2 트랜지스터(T2), 즉 구동트랜지스터(T2)의 문턱전압(Vth)과, 전원전압(Vdd)이 샘플링되어, 결과적으로 제 2 노드(N2)는 V2 = Vdd-Vth의 전압을 갖게 된다. 한편, 제 1 노드(N1)에는 턴온된 제 3 트랜지스터(T3)를 통해 유기전계발광다이오드(OLED)의 문턱전압(Vtho) 성분이 샘플링되어, 결과적으로 제 1 노드(N1)는 V1 = Vtho의 전압을 갖게 된다. 이처럼, 제 2 구간(t2)은 이전 게이트라인이 스캔되는 스캔구간으로서, 샘플링구간에 해당된다.

[0079] 다음으로, 해당(또는 현재) 게이트라인, 예를 들면 제 n 번째 게이트라인(GLn)이 선택되어 제 3 구간(t3) 동안 턴온전압이 인가되면, 제 1 트랜지스터(T1)가 턴온된다. 이에 따라, 제 1 노드(N1)에는, 데이터배선(DL)을 통해 전달된 데이터전압(Vdata)이 인가된다 (V1 = Vdata). 한편, 제 1 커패시터(C1)는 제 1 노드(N1)에서의 전압 변화량(즉, ΔV = Vdata - Vtho) 만큼이 커플링되어 제 2 노드(N2)에 인가됨에 따라, 제 2 노드(N2)는, V2 = Vdd - Vth + ΔV = Vdd - Vth + (Vdata - Vtho)의 전압을 갖게 된다. 이처럼, 제 3 구간(t3)은 해당 게이트라인이 스캔되는 스캔구간으로서, 해당 데이터전압이 인가되는 데이터프로그래밍구간에 해당된다.

[0080] 여기서, 인가되는 데이터전압(Vdata)의 극성은, 제 2 트랜지스터(T2)의 타입에 따라 결정될 수 있다. 예를 들면, P 타입으로 제 2 트랜지스터(T2)가 구성되는 경우에, 데이터전압(Vdata)은 부극성을 갖게 된다.

[0081] 이처럼, 제 2 노드(N2)에 인가된 전압(V2), 즉 제 2 트랜지스터(T2)의 게이트전극에 인가된 전압(V2)에 의해, 제 2 트랜지스터(T2)는 턴온되어 전류(I_{OLED})를 발생시키게 된다. 제 2 트랜지스터(T2)를 통과하는 전류(I_{OLED})는, 아래와 같은 수식3을 통해 구해질 수 있다.

$$I_{OLED} = k(V_{gs} - V_{th})^2 = k(V_{dd} - (V_{dd} - V_{th} + (V_{data} - V_{tho})) - V_{th})^2 = k(V_{tho} - V_{data})^2 \quad (\text{수식3})$$

[0082]

- [0083] 여기서, V_{gs} 는 제 2 트랜지스터(T2)의 게이트전극과 소스전극 사이의 전압차이고, k 는 상수값이다.
- [0084] 한편, 해당(또는 현재) 발광제어배선(ELn)에는, 예를 들면 제 1 구간(t1)의 시작시간 이전부터 제 2 구간(t2)의 종료시간까지 턴오프전압이 인가될 수 있다. 이와 같이 턴오프전압이 발광제어배선(EL)에 인가되는 기간 동안에는, 제 3 트랜지스터(T3)는 턴오프되어, 유기전계발광다이오드(OLED)에는 전류(I_{OLED})가 흐르지 않게 된다. 그 후에, 제 3 구간(t3)부터 턴온전압이 발광제어배선(EL)에 인가된다. 이에 따라, 제 5 트랜지스터(T5)는 턴온되고, 제 2 트랜지스터(T2)에서 생성된 전류(I_{OLED})는 제 5 트랜지스터(T5)를 통과하여 유기전계발광다이오드(OLED)에 공급된다. 이로 인해, 유기전계발광다이오드(OLED)는, 전류(I_{OLED})값에 따른 휘도를 갖는 빛을 발광하게 된다.
- [0085] 한편, 제 2 커패시터(C2)는 제 2 노드(N2)의 전압, $V1 = V_{dd} - V_{th} + (V_{data} - V_{tho})$ 을, 다음 프레임에서 제 2 노드(N2)가 초기화될 때까지 저장하게 된다. 그리고, 제 5 트랜지스터(T5)는, 다음 프레임에서 턴오프전압이 인가될 때까지 전류(I_{OLED})를 통과시키게 된다. 따라서, 제 2 트랜지스터(T2)는 다음 프레임에서 제 2 노드(N2)가 초기화될 때까지의 저장구간 동안 현재 프레임의 데이터전압(V_{data})에 따른 전류(I_{OLED})를 생성시키고, 유기전계발광다이오드(OLED)는 다음 프레임에서 제 5 트랜지스터(T5)에 턴오프전압이 인가될 때까지의 발광구간 동안 현재 프레임의 데이터전압(V_{data})에 따른 휘도를 갖는 빛을 발광하게 된다.
- [0086] 전술한 바와 같은 동작을 통해, 본발명의 실시예에 따른 유기전계발광소자를 구동할 수 있게 된다.
- [0087] 앞서 언급한 수식3을 살펴보면, 유기전계발광다이오드(OLED)에 공급되는 전류(I_{OLED})는, 데이터전압(V_{data})과 유기전계발광다이오드(OLED)의 문턱전압(V_{tho})에 의존하게 된다. 이에 따라, 유기전계발광다이오드(OLED)에 열화가 발생하여 문턱전압(V_{tho})이 쉬프트되어 상승하게 되더라도, 문턱전압(V_{tho})이 수식3에 포함되어 있으므로, 문턱전압(V_{tho})의 쉬프트에 따라 전류(I_{OLED})가 높아지게 된다. 이처럼, 높아진 전류는 문턱전압(V_{tho})의 쉬프트를 보정하게 됨으로써, 문턱전압(V_{tho})의 쉬프트에 따른 발광 빛의 휘도 감소를 보정하여, 원하는 휘도의 빛이 발광되도록 하게 된다. 다시 말하면, 종래의 수식1 및 수식2를 참조하면, 문턱전압(V_{tho})이 전류(I_{OLED}) 생성에 아무런 영향을 미치지 않게 되고, 이에 따라 문턱전압(V_{tho})이 쉬프트되는 경우에 원하는 휘도보다 낮은 휘도의 빛이 발광되게 된다. 이와는 달리, 본발명의 실시예에서는, 문턱전압(V_{tho})이 제 2 트랜지스터(T2)의 게이트전극에 인가되는 전압에 반영됨으로써, 문턱전압(V_{tho})이 쉬프트되더라도, 문턱전압(V_{tho})의 쉬프트를 보정하도록 더 높은 전류(I_{OLED})가 생성된다. 따라서, 문턱전압(V_{tho})의 쉬프트에 관계없이, 원하는 휘도를 갖는 빛이 유기전계발광다이오드(OLED)를 통해 발광되게 된다. 이와 같이, 본발명의 실시예에서는, 문턱전압(V_{tho})의 쉬프트를 보정할 수 있게 되므로, 종래에서 시간이 경과함에 따라 비복원 잔상이 발생하는 문제를 개선할 수 있게 되며, 유기전계발광다이오드(OLED)의 수명을 개선할 수 있게 된다.
- [0088] 한편, 유기전계발광소자의 제조공정의 특성상 다수의 화소들 사이에서 유기전계발광다이오드(OLED)의 문턱전압(V_{tho})에 대한 편차가 발생하게 되더라도, 문턱전압(V_{tho})의 편차를 보정하도록 전류(I_{OLED})가 생성되게 된다. 따라서, 문턱전압(V_{tho})의 변화에 관계없이, 원하는 휘도를 갖는 빛이 유기전계발광다이오드(OLED)를 통해 발광될 수 있게 된다.
- [0089] 또한, 전원전압(V_{dd})과 제 2 트랜지스터(T2)의 문턱전압(V_{th}) 또한 샘플링 되어, 제 2 트랜지스터(T2)의 게이트전극에 인가되는 전압에 반영된다. 이에 따라, 전원전압(V_{dd})과 제 2 트랜지스터(T2)의 문턱전압(V_{th})은 수식3에 포함되지 않게 된다. 즉, 전류(I_{OLED})는 전원전압(V_{dd})과 제 2 트랜지스터(T2)의 문턱전압(V_{th})의 변화에 의존하지 않게 되므로, 전원전압(V_{dd})과 제 2 트랜지스터(T2)의 문턱전압(V_{th})을 보상할 수 있게 된다.
- [0090] 더욱이, 제 1 및 2 노드(N1, N2)에는, 해당 화소가 선택되어 데이터전압(V_{data})이 인가되기 이전에, 별도의 초기화전압(V_{ref})이 인가되어 초기화가 진행된다. 이처럼, 초기화가 초기에 안정적으로 진행될 수 있게 됨에 따라, 화면느림이나 C/R(contrast ratio)의 감소를 효과적으로 억제할 수 있게 된다.
- [0091] 도 5는 본발명의 실시예에 따른 유기전계발광소자에서, 유기전계발광다이오드의 문턱전압의 쉬프트 시에 문턱전압이 샘플링되어, 문턱전압의 쉬프트가 보정되는 과정을 보여주는 도면이다. 도 5에서, 좌측 그래프는, 유기전계발광다이오드의 I-V (current-voltage) 그래프로서, 열화에 따라 문턱전압(V_{tho})이 쉬프트되는 모습을 보여주고 있다. 그리고, 우측 그래프는, V-T (voltage-time) 그래프로서, 시간 경과에 따른, 제 2 노드(V2)의 전압과 유기전계발광다이오드의 애노드의 전압(V_a)의 파형을 보여주고 있다.

- [0092] 좌측의 그래프에서는, 유기전계발광다이오드(도 3의 OLED)의 문턱전압(V_{th0})이 쉬프트하는 경우를 나타내고 있다. 이와 같이 문턱전압(V_{th0})이 쉬프트됨에 따라, 제 2 구간(t_2) 즉 이전 게이트라인(도 3의 GL_{n-1})에 턴온전압이 인가되는 구간에서, 애노드에서의 전압(V_a)이 쉬프트됨을 알 수 있다. 이에 따라, 제 2 구간(t_2)에서는, 쉬프트된 문턱전압(V_{th0})이 제 3 트랜지스터(도 3의 T_3)를 통해 샘플링되어, 제 1 노드(도 3의 N_1)에 인가되게 된다. 한편, 이 구간(t_2) 동안에는 쉬프트된 문턱전압(V_{th0})이 제 2 노드(도 3의 N_2)에는 반영되지 않게 되므로, 제 2 노드의 전압(V_2)은, 쉬프트되기 전과 후가 실질적으로 동일함을 알 수 있다.
- [0093] 이와 같이 쉬프트된 문턱전압(V_{th0})은, 결과적으로 제 3 구간(st_3)에서 제 1 커패시터(도 3의 C_1)에 의해 제 2 노드(도 3의 N_2)에 반영된다. 즉, 제 2 트랜지스터(도 3의 T_2)의 게이트전극에는 쉬프트된 문턱전압(V_{th0})이 반영된다. 이는, 문턱전압이 쉬프트된 후의 제 2 노드의 전압(V_2)이, 문턱전압(V_{th0})이 쉬프트되기 전의 제 2 노드의 전압(V_2)보다 낮은 값을 가지게 되는 점을 통해 알 수 있다. 즉, 문턱전압(V_{th0})의 쉬프트에 의한 상승으로 인해, 게이트전극에 인가되는 전압이 낮아짐을 알 수 있다.
- [0094] 이와 같이 쉬프트된 문턱전압(V_{th0})은, 데이터전압(V_{data})과 함께, 유기전계발광다이오드에 공급되는 전류(I_{OLED})를 결정하게 된다.
- [0095] 따라서, 비록 유기전계발광다이오드의 문턱전압(V_{th0})이 쉬프트되어 상승하더라도, 문턱전압(V_{th0})이 제 2 트랜지스터의 게이트전극에 반영되므로, 게이트전극에 인가되는 전압이 보장된다. 이에 따라, 문턱전압(V_{th0})의 쉬프트를 보정하도록, 쉬프트되기 전보다 높은 전류(I_{OLED})가 생성된다. 따라서, 유기전계발광다이오드에서는, 문턱전압(V_{th0})의 쉬프트에 관계없이, 데이터전압(V_{data})에 대응하는 원하는 휘도의 빛이 발생하게 된다.
- [0096] 도 6은 본발명의 다른 실시예에 따른 유기전계발광소자를 개략적으로 도시한 도면이고, 도 7은 본발명의 다른 실시예에 따른 유기전계발광소자의 화소에 대한 등가회로도이고, 도 8은 본발명의 다른 실시예에 따른 유기전계발광소자의 게이트배선 및 데이터배선에 공급되는 전압에 대한 파형도이다.
- [0097] 설명의 편의를 위해, 도 6 및 7에 도시한 본발명의 다른 실시예에서는, 도 2 및 3에 도시한 유기전계발광소자와 유사한 부분에 대해서는 설명을 생략할 수 있다.
- [0098] 도시한 바와 같이, 본발명의 다른 실시예에 따른 유기전계발광소자(100)는 표시부(200)와 구동부를 포함한다.
- [0099] 표시부(100)에는, 제 1 방향, 예를 들면 로우(row) 방향으로 다수의 게이트배선(GL 내지 GL_n)이 연장되어 있다. 제 1 방향과 교차하는 제 2 방향, 예를 들면 컬럼(column) 방향으로 다수의 데이터배선(DL_1 내지 DL_m)이 연장되어 있다. 한편, 다수의 게이트배선에 대응하여 제 1 방향으로 연장된 다수의 발광제어배선(EL_1 내지 EL_n)이 배치된다. 그리고, 제 1 게이트배선(GL_1)의 이전 로우라인에는 보조게이트배선(AGL)이 배치되어 있다. 보조게이트배선(AGL)은, 제 1 게이트배선(GL_1)에 연결된 화소(P)들에 대해, 이전 게이트배선의 역할을 하게 된다.
- [0100] 도 7을 참조하면, 표시부(100)의 각 화소(P)에는, 다수의 트랜지스터, 예를 들면 제 1 내지 5 트랜지스터(T_1 내지 T_5)와, 제 1 및 2 커패시터(C_1 , C_2)와, 유기전계발광다이오드(OLED)가 구성될 수 있다. 제 1 내지 5 트랜지스터(T_1 내지 T_5)로서, P 타입의 트랜지스터가 사용되는 것을 예로 들어 설명한다.
- [0101] 구동부는, 인터페이스(310)와, 타이밍컨트롤러(320)와, 전원발생부(330)와, 게이트드라이버(340)와, 데이터드라이버(350)와, 감마전압발생부(360)를 포함할 수 있다.
- [0102] 이하, 도 7을 참조하여, 표시부(100)에 위치하는 화소의 구조에 대해, 보다 상세히 살펴본다. 도 7에서는, 설명의 편의를 위해 하나의 화소와 데이터라인(DL)을 도시하였는데, 도 7의 데이터라인(DL)은 도 6의 제 1 내지 n 번째 데이터라인(DL_1 내지 DL_n) 중 어느 하나에 해당된다.
- [0103] 제 1 트랜지스터(T_1)는 스위칭트랜지스터(T_1)로서 기능할 수 있다. 제 n 번째 로우라인의 화소(P)에 구성된 제 1 트랜지스터(T_1)의 게이트전극은, 제 n 번째 게이트라인(GL_n)에 연결될 수 있다. 그리고, 소스전극은, 데이터라인(DL)에 연결될 수 있다. 한편, 제 1 트랜지스터(T_1)의 드레인전극은 제 1 커패시터(C_1)의 제 1 전극과 연결될 수 있다. 여기서, 제 1 트랜지스터(T_1)와 제 1 커패시터(C_1)의 접점을 제 1 노드(N_1)라고 칭한다.
- [0104] 제 2 트랜지스터(T_2)는 구동트랜지스터(T_2)로서 기능할 수 있다. 제 2 트랜지스터(T_2)의 소스전극은 전원전압배선($VDDL$)과 연결될 수 있다. 그리고, 드레인전극은 제 4 트랜지스터(T_3)의 드레인전극 및 제 5 트랜지스터(T_5)의 소스전극과 연결될 수 있다. 한편, 게이트전극은 제 1 커패시터(C_1)의 제 2 전극과 연결될

수 있다. 여기서, 제 2 트랜지스터(T2)와 제 1 커패시터(C1)의 접점을 제 2 노드(N2)라고 칭한다.

- [0105] 제 3 트랜지스터(T3)는 제 1 샘플링트랜지스터(T3)로서 기능할 수 있다. 제 3 트랜지스터(T3)의 게이트전극은, 이전 게이트배선(GLn-1), 즉 제 n-1 번째 게이트배선(GLn-1)에 연결될 수 있다. 그리고, 소스전극은, 제 1 노드(N1)에 연결될 수 있다. 한편, 드레인전극은, 유기전계발광다이오드(OLED)의 제 1 전극, 예를 들면 애노드와 연결될 수 있다.
- [0106] 제 4 트랜지스터(T4)는 제 2 샘플링트랜지스터(T4)로서 기능할 수 있다. 제 4 트랜지스터(T4)의 게이트전극은, 이전 게이트배선(GLn-1), 즉 제 n-1 번째 게이트배선(GLn-1)에 연결될 수 있다. 그리고, 소스전극은, 제 2 노드(N2)에 연결될 수 있다. 한편, 드레인전극은, 제 2 트랜지스터(T2)의 드레인전극과 연결될 수 있다.
- [0107] 제 5 트랜지스터(T5)는 발광제어트랜지스터(T5)로서 기능할 수 있다. 제 5 트랜지스터(T5)의 게이트전극은 제 n 번째 발광제어배선(ELn)에 연결될 수 있다. 그리고, 소스전극은 제 2 트랜지스터(T2)의 드레인전극과 연결될 수 있다. 한편, 드레인전극은 유기전계발광다이오드(OLED)의 애노드(anode)에 연결될 수 있다.
- [0108] 제 1 커패시터(C1)는 부스트(boost)커패시터(C2)로서 기능할 수 있다. 제 1 커패시터(C1)의 제 1 전극은 제 1 노드(N1)에 연결되고, 제 2 전극은 제 2 노드(N2)에 연결될 수 있다.
- [0109] 제 2 커패시터(C2)는 스토리지커패시터(C2)로서 기능할 수 있다. 제 2 커패시터(C2)의 제 1 전극은 제 1 노드(N1)에 연결되고, 제 2 전극은 전원전압배선(VDDL)과 연결될 수 있다. 한편, 제 2 커패시터(C2)의 제 1 전극은 제 2 노드(N2)에 연결될 수 있다.
- [0110] 전술한 바와 같은 관계로, 제 1 내지 5 트랜지스터(T1 내지 T5)와, 제 1 및 2 커패시터(C1, C2)와, 유기전계발광다이오드(OLED)가 서로 연결되어, 화소(P)에 입력되는 다수의 신호들을 통해 동작하고 빛을 발광하게 된다.
- [0111] 이하, 전술한 바와 같은 구성요소들의 기능에 대해 상세히 살펴본다.
- [0112] 제 1 트랜지스터(T1)는 해당(또는 현재) 게이트배선, 예를 들면 제 n 번째 게이트배선(GLn)이 선택되어 턴온전압이 인가되면 턴온되어, 데이터전압(Vdata)이 제 1 트랜지스터(T1)를 통과하게 된다.
- [0113] 제 2 트랜지스터(T2)는, 게이트전극에 인가되는 전압의 레벨에 따라, 제 2 트랜지스터(T2)를 통과하는 전류(I_{OLED})의 양을 조절하게 된다.
- [0114] 제 3 트랜지스터(T3)는, 이전 게이트배선 예를 들면 제 n-1 번째 게이트배선(GLn-1)에 턴온전압이 인가되면 턴온되어, 유기전계발광다이오드(OLED)의 문턱전압(V_{tho})를 샘플링하게 된다. 이와 같이 샘플링된 문턱전압(V_{tho})은, 제 1 노드(N1)에 반영된다.
- [0115] 제 4 트랜지스터(T4)는, 이전 게이트배선 예를 들면 제 n-1 번째 게이트배선(GLn-1)에 턴온전압이 인가되면 턴온되어, 제 2 트랜지스터(T2)의 문턱전압(V_{th})를 샘플링하게 된다. 이와 같이 샘플링된 문턱전압(V_{th})은, 제 2 노드(N1)에 반영된다.
- [0116] 제 5 트랜지스터(T5)는 해당 발광제어배선, 예를 들면 제 n 번째 발광제어배선(ELn)에 턴온전압이 인가되면 턴온되어, 제 2 트랜지스터(T2)를 통과한 전류(I_{OLED})가 제 5 트랜지스터(T5)를 통과하게 된다.
- [0117] 제 2 커패시터(C2)는, 제 1 노드(N1)에 인가된 전압을 저장하게 된다. 이에 따라, 현재 프레임의 스캔 시 해당 화소(P)에 입력된 데이터전압(Vdata) 성분은, 해당 화소(P)가 다음번 프레임의 스캔 시 또는 초기화 시까지 제 2 커패시터(C2)에 저장된다.
- [0118] 제 1 커패시터(C1)는, 제 1 커패시터(C1)의 제 1 전극 즉 제 1 노드(N1)에서의 전압변화량(ΔV)을 커플링(coupling)하여, 제 1 커패시터(C1)의 제 2 전극 즉 제 2 노드(N2)에 반영시킨다. 다시 말하면, 제 1 노드(N1)에서 전압변화가 발생하는 경우에, 전압변화량(ΔV)만큼이 제 1 커패시터(C1)에 의해 커플링됨으로써, 결국에는 ΔV 만큼이 제 2 노드(N2)에 반영된다. 이처럼, 제 1 커패시터(C1)는, 제 1 노드(N1)의 전압변화량(ΔV)만큼을 제 2 노드(N2)에 커플링하여, 제 2 노드(N2)의 전압을 부스트(boost)시키게 된다.
- [0119] 유기전계발광다이오드(OLED)는, 제 5 트랜지스터(T5)가 턴온되는 경우에, 데이터전압(Vdata)에 따라 생성된 전류(I_{OLED})를 공급받게 되고, 이에 따라 빛을 발광하게 된다.
- [0120] 이하, 도 7 및 8을 참조하여, 본발명의 실시예에 따른 유기전계발광소자 구동방법을 상세히 살펴본다.
- [0121] 먼저, 이전 게이트라인, 예를 들면 제 n-1 번째 게이트라인(GLn-1)이 선택되어 턴온전압이 인가되는 스캔구간

중, 해당 발광제어배선 예를 들면 제 n 번째 발광제어배선(GLn)이 턴온전압을 유지하는 초반의 구간으로서, 제 1 구간(t1) 동안, 제 3 내지 5 트랜지스터(T3 내지 T5)는 턴온된다. 이에 따라, 제 1 및 2 노드(N1, N2)는 유기전계발광다이오드(OLED)와 연결되어 초기화가 진행된다.

[0122] 다음으로, 제 n-1 번째 게이트라인(GLn-1)이 선택되어 턴온전압이 인가되는 스캔구간 중, 제 1 구간(t1) 이후의 제 2 구간(t2), 즉 제 n 번째 발광제어배선(GLn)에 턴오프전압이 인가되는 구간 동안, 제 5 트랜지스터(T5)는 턴오프된다. 이에 따라, 제 2 노드(N2)에는 턴온된 제 4 트랜지스터(T4)를 통해 제 2 트랜지스터(T2)의 문턱전압(Vth)과, 전원전압(Vdd)이 샘플링되어, 결과적으로 제 2 노드(N2)는 $V2 = Vdd - Vth$ 의 전압을 갖게 된다. 한편, 제 1 노드(N1)에는 턴온된 제 3 트랜지스터(T3)를 통해 유기전계발광다이오드(OLED)의 문턱전압(Vtho)이 샘플링되어, 결과적으로 제 1 노드(N1)는 $V1 = Vtho$ 의 전압을 갖게 된다.

[0123] 다음으로, 해당 게이트라인, 예를 들면 제 n 번째 게이트라인(GLn)이 선택되어 제 3 구간(t3) 동안 턴온전압이 인가되면, 제 1 트랜지스터(T1)가 턴온된다. 이에 따라, 제 1 노드(N1)에는, 데이터배선(DL)을 통해 전달된 데이터전압(Vdata)이 인가된다 ($V1 = Vdata$).

[0124] 한편, 제 1 커패시터(C1)는 제 1 노드(N1)에서의 전압변화량(즉, $\Delta V = Vdata - Vtho$)만큼이 커플링되어 제 2 노드(N2)에 인가됨에 따라, 제 2 노드(N2)는, $V2 = Vdd - Vth + \Delta V = Vdd - Vth + (Vdata - Vtho)$ 의 전압을 갖게 된다.

[0125] 이처럼, 제 2 노드(N2)에 인가된 전압(V2), 즉 제 2 트랜지스터(T2)의 게이트전극에 인가된 전압(V2)에 의해, 제 2 트랜지스터(T2)는 턴온되어 전류(I_{OLED})를 발생시키게 된다. 제 2 트랜지스터(T2)에서 발생된 전류(I_{OLED})는, 앞선 실시예에서의 수식3을 통해 구해질 수 있다.

[0126] 다음으로, 제 n 번째 발광제어배선(ELn)에 제 4 구간(t4) 동안 턴온전압이 인가되면, 제 5 트랜지스터(T5)는 턴온된다. 이에 따라, 제 2 트랜지스터(T2)에서 발생된 전류(I_{OLED})는 제 5 트랜지스터(T5)를 통과하여 유기전계발광다이오드(OLED)에 공급된다. 이로 인해, 유기전계발광다이오드(OLED)는, 전류(I_{OLED})값에 따른 휘도를 갖는 빛을 발광하게 된다. 이처럼 제 4 구간(t4)은 발광구간에 해당된다.

[0127] 한편, 제 2 커패시터(C2)는 제 1 노드(N1)의 전압, $V1 = Vdata$ 를, 다음 프레임에서 제 1 노드(N1)가 초기화될 때까지 저장하게 된다. 그리고, 제 5 트랜지스터(T5)는, 다음 프레임에서 턴오프전압이 인가될 때까지 전류(I_{OLED})를 통과시키게 된다.

[0128] 전술한 바와 같은 동작을 통해, 본발명의 다른 실시예에 따른 유기전계발광소자를 구동할 수 있게 된다.

[0129] 전술한 바와 같이, 본발명의 다른 실시예에서는, 문턱전압(Vtho)이 제 2 트랜지스터(T2)의 게이트전극에 인가되는 전압에 반영됨으로써, 문턱전압(Vtho)의 쉬프트에 관계없이, 원하는 휘도를 갖는 빛이 유기전계발광다이오드(OLED)를 통해 발광되게 된다. 이와 같이, 본발명의 다른 실시예에서는, 문턱전압(Vtho)의 쉬프트를 보정할 수 있게 되므로, 종래에서 시간이 경과함에 따라 비복원 잔상이 발생하는 문제를 개선할 수 있게 되며, 유기전계발광다이오드(OLED)의 수명을 개선할 수 있게 된다.

[0130] 한편, 유기전계발광소자의 제조공정의 특성상 다수의 화소들 사이에서 유기전계발광다이오드(OLED)의 문턱전압(Vtho)에 대한 편차가 발생하게 되더라도, 문턱전압(Vtho)의 편차를 보정하도록 전류(I_{OLED})가 생성되게 된다. 따라서, 문턱전압(Vtho)의 변화에 관계없이, 원하는 휘도를 갖는 빛이 유기전계발광다이오드(OLED)를 통해 발광될 수 있게 된다.

[0131] 또한, 전원전압(Vdd)과 제 2 트랜지스터(T2)의 문턱전압(Vth) 또한 샘플링 되어, 제 2 트랜지스터(T2)의 게이트전극에 인가되는 전압에 반영된다. 이에 따라, 전류(I_{OLED})는 전원전압(Vdd)과 제 2 트랜지스터(T2)의 문턱전압(Vth)의 변화에 의존하지 않게 되므로, 전원전압(Vdd)과 제 2 트랜지스터(T2)의 문턱전압(Vth)을 보상할 수 있게 된다.

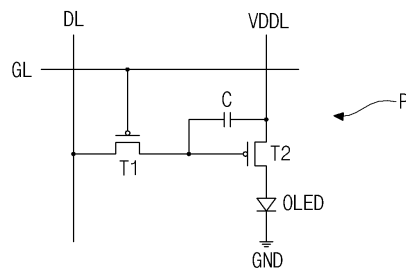
[0132] 전술한 본 발명의 실시예는 본 발명의 일예로서, 본 발명의 정신에 포함되는 범위 내에서 자유로운 변형이 가능하다. 따라서, 본 발명은, 첨부된 특허청구범위 및 이와 등가되는 범위 내에서의 본 발명의 변형을 포함한다.

도면의 간단한 설명

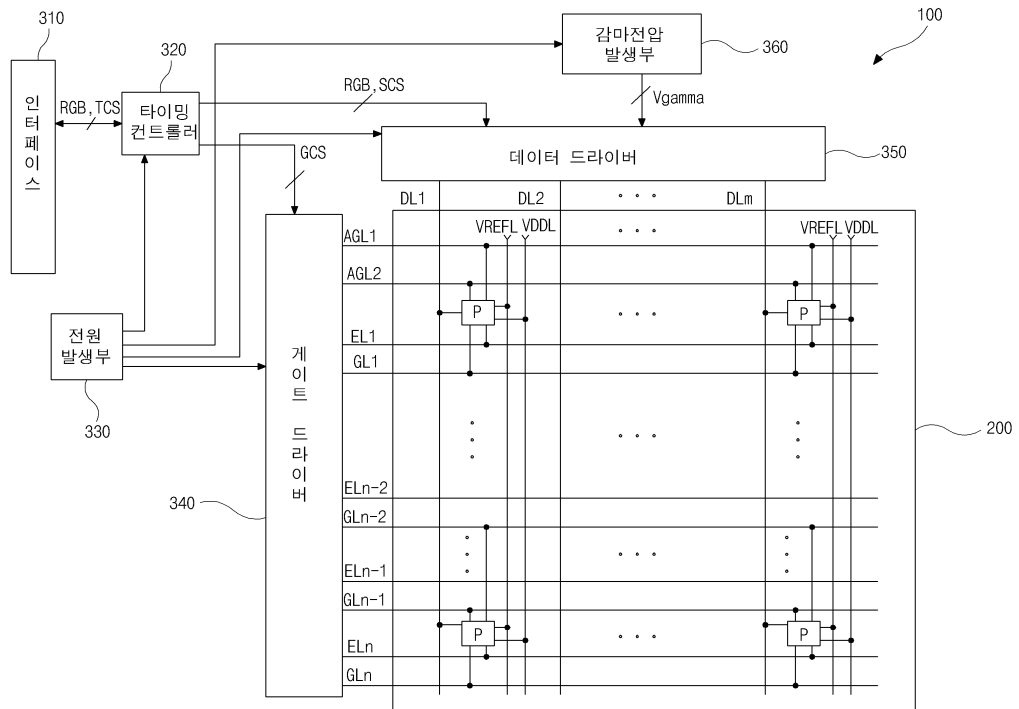
- [0133] 도 1은 일반적인 유기전계발광소자의 화소에 대한 등가회로도.
- [0134] 도 2는 본발명의 실시예에 따른 유기전계발광소자를 개략적으로 도시한 도면.
- [0135] 도 3은 본발명의 실시예에 따른 유기전계발광소자의 화소에 대한 등가회로도.
- [0136] 도 4는 본발명의 실시예에 따른 유기전계발광소자의 게이트배선 및 데이터배선에 공급되는 전압에 대한 파형도.
- [0137] 도 5는 본발명의 실시예에 따른 유기전계발광소자에서, 유기전계발광다이오드의 문턱전압의 쉬프트 시에 문턱전압이 샘플링되어, 문턱전압의 쉬프트가 보정되는 과정을 보여주는 도면.
- [0138] 도 6은 본발명의 다른 실시예에 따른 유기전계발광소자를 개략적으로 도시한 도면.
- [0139] 도 7은 본발명의 다른 실시예에 따른 유기전계발광소자의 화소에 대한 등가회로도.
- [0140] 도 8은 본발명의 다른 실시예에 따른 유기전계발광소자의 게이트배선 및 데이터배선에 공급되는 전압에 대한 파형도.

도면

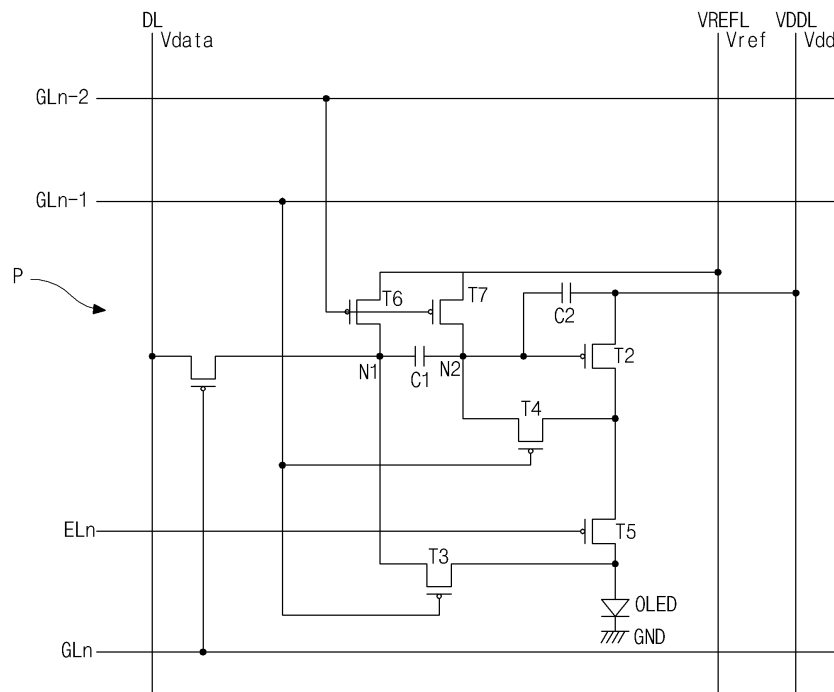
도면1



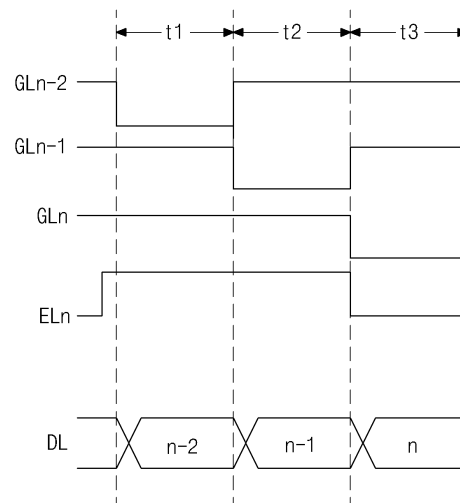
도면2



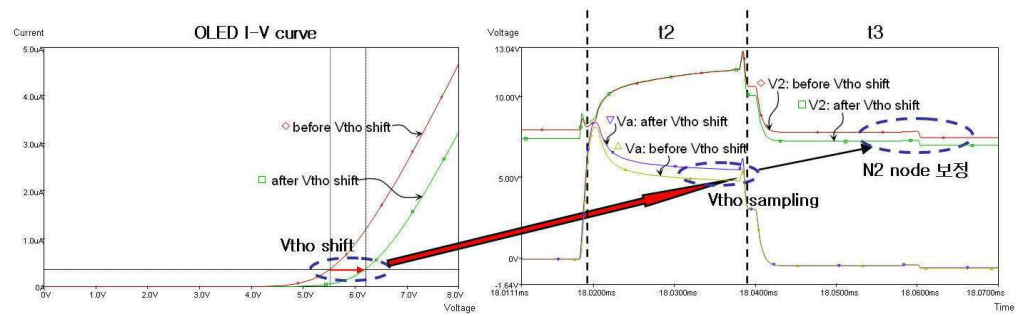
도면3



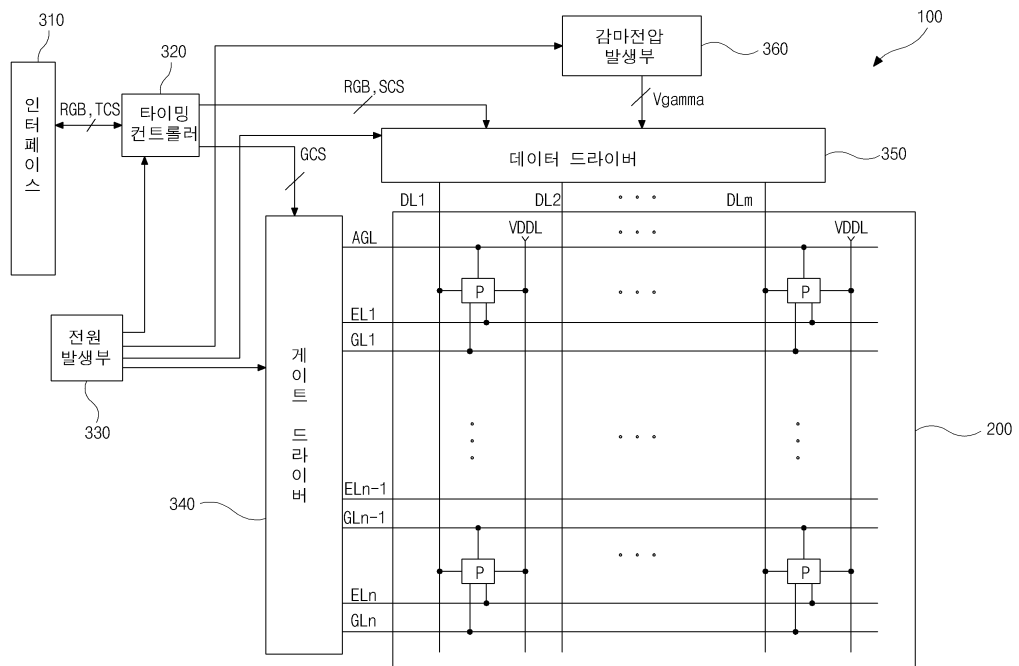
도면4



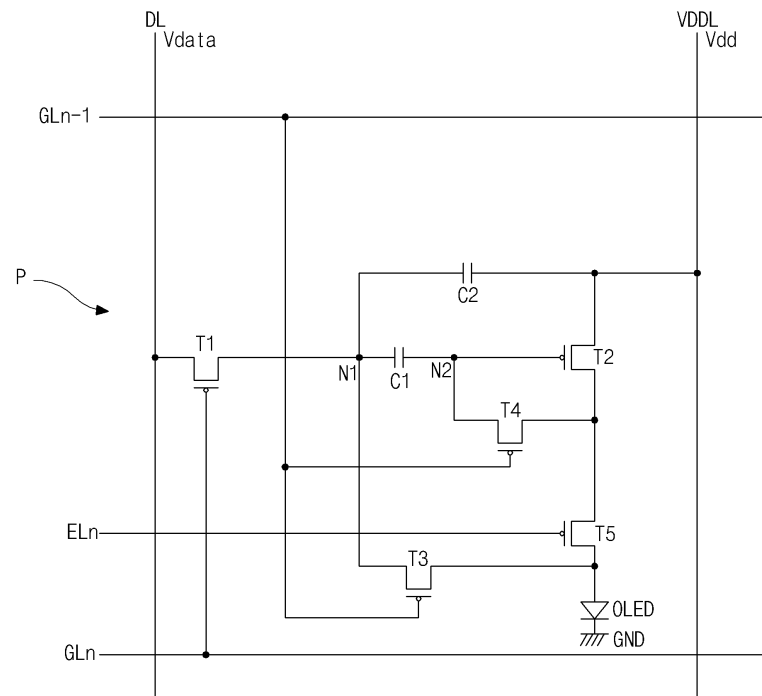
도면5



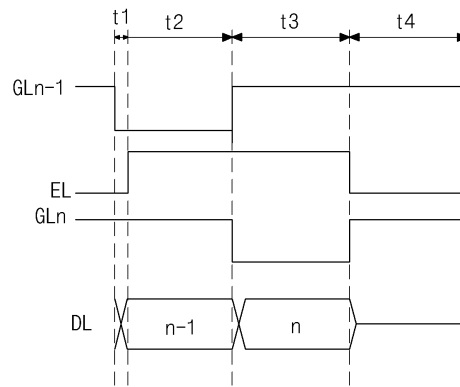
도면6



도면7



도면8



专利名称(译)	标题：有机电致发光器件及其驱动方法		
公开(公告)号	KR101504938B1	公开(公告)日	2015-03-23
申请号	KR1020080131131	申请日	2008-12-22
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	HAN IN HYO 한인효 CHOI SOO HONG 최수홍		
发明人	한인효 최수홍		
IPC分类号	G09G3/30 G09G3/32 G09G3/20 H01L51/50		
CPC分类号	H01L21/02579 H01L27/3241 H01L29/742 H01L2027/11879		
其他公开文献	KR1020100072657A		
外部链接	Espacenet		

摘要(译)

目的：提供一种有机电致发光器件及其驱动方法，通过将阈值电压反射到施加在驱动晶体管的栅极电极上的电压，不管阈值电压的偏移如何都发出所需亮度的光。组成：门布线与数据线相交。开关晶体管连接到第n栅极布线和数据线。驱动晶体管将电流提供给有机电致发光二极管（OLED）。第一电容器（C1）连接到开关晶体管的漏电极和驱动晶体管的栅电极之间的间隙。第一采样晶体管在第一节点处对有机电致发光二极管的阈值电压进行采样。

