



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2014년02월24일
(11) 등록번호 10-1363094
(24) 등록일자 2014년02월07일

(51) 국제특허분류(Int. Cl.)
H05B 33/26 (2006.01) H05B 33/02 (2006.01)
(21) 출원번호 10-2007-0041629
(22) 출원일자 2007년04월27일
심사청구일자 2012년04월10일
(65) 공개번호 10-2008-0096321
(43) 공개일자 2008년10월30일
(56) 선행기술조사문헌
KR1020030035739 A
KR1020060056892 A
KR1020040071857 A

(73) 특허권자
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
김승태
인천 계양구 새벌로112번길 12, 403동 908호 (효성동, 현대4차아파트)
(74) 대리인
특허법인로알

전체 청구항 수 : 총 13 항

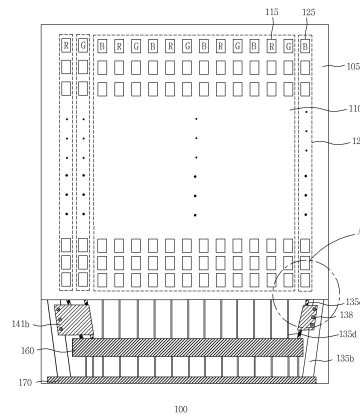
심사관 : 금복희

(54) 발명의 명칭 유기전계발광표시장치

(57) 요약

본 발명은, 기판, 기판 상에 위치하며, 서브픽셀과 모니터링 픽셀을 포함하는 표시부, 서브픽셀 및 모니터링 픽셀에 전압을 공급하는 제1배선, 모니터링 픽셀에 직류 전원을 공급하는 제2배선, 서브픽셀에 영상 이미지를 표시하기 위한 전기적 신호를 인가하기 위한 제3배선 및 제2배선의 상부 또는 하부에 위치하며 제1배선과 전기적으로 연결된 설드층을 포함하는 유기전계발광표시장치를 제공한다.

대표도 - 도1



특허청구의 범위

청구항 1

기관;

상기 기관 상에 위치하며, 서브픽셀을 포함하는 표시부 및 모니터링 픽셀을 포함하는 모니터링부;

상기 표시부에 구동 신호를 인가하는 구동부;

상기 구동부 및 상기 표시부에 외부로부터의 전기적 신호 및 구동에 필요한 전원을 전달하기 위한 패드부;

상기 패드부에 연결되어 상기 서브픽셀과 상기 모니터링 픽셀에 기준 전압을 공급하는 제1배선;

상기 구동부에 연결되어 상기 모니터링 픽셀에 직류 전원을 공급하는 제2배선;

상기 구동부에 연결되어 상기 서브픽셀에 영상 이미지를 표시하기 위한 전기적 신호를 인가하는 제3배선; 및

상기 제2배선의 상부 또는 하부에 위치하며, 상기 제1배선과 전기적으로 연결된 쉘드층을 포함하며,

상기 제3배선은 상기 제2배선과 서로 이웃하여 위치하며, 상기 쉘드층과 커패시턴스를 형성하는 유기전계발광표시장치.

청구항 2

삭제

청구항 3

제1항에 있어서,

상기 서브픽셀 또는 상기 모니터링 픽셀은 반도체층, 상기 반도체층 상에 위치하는 게이트 절연층, 상기 반도체층과 일정 영역이 대응되도록 위치하는 게이트 전극, 상기 반도체층과 전기적으로 연결되는 소오스 전극 및 드레인 전극, 상기 게이트 전극과 상기 소오스 전극 및 드레인 전극을 절연하는 층간절연막을 구비하는 박막 트랜지스터를 포함하는 유기전계발광표시장치.

청구항 4

제3항에 있어서,

상기 서브픽셀 또는 상기 모니터링 픽셀은 상기 박막 트랜지스터와 전기적으로 연결되며 제1전극, 유기발광층 및 제2전극을 구비하는 발광 다이오드를 포함하는 유기전계발광표시장치.

청구항 5

제4항에 있어서,

상기 제 1 내지 제3배선은 상기 게이트 전극과 동일한 물질을 포함하는 유기전계발광표시장치.

청구항 6

제5항에 있어서,

상기 쉘드층은 상기 반도체층과 동일한 물질을 포함하며, 상기 게이트 절연막을 관통하여 상기 제1배선과 전기적으로 연결된 유기전계발광표시장치.

청구항 7

제5항에 있어서,

상기 쉘드층은 상기 제1전극과 동일한 물질을 포함하며, 상기 층간 절연막을 관통하여 상기 제1배선과 전기적으로 연결된 유기전계발광표시장치.

청구항 8

제5항에 있어서,

상기 쉘드층은 제1쉘드층 및 제2쉘드층을 포함하며,

상기 제1쉘드층은 상기 반도체층과 동일한 물질을 포함하며, 상기 제2쉘드층은 상기 제1전극과 동일한 물질을 포함하는 유기전계발광표시장치.

청구항 9

삭제

청구항 10

삭제

청구항 11

제1항에 있어서,

상기 패드부에 연결되며, 인쇄회로기판을 구비한 연결부를 더 포함하는 유기전계발광표시장치.

청구항 12

제11항에 있어서,

상기 모니터링 픽셀에 직류 전원을 공급하기 위한 직류 전원 공급부를 더 포함하며, 상기 직류 전원 공급부는 상기 구동부 또는 상기 연결부에 위치한 유기전계발광표시장치.

청구항 13

제1항에 있어서,

상기 제3배선을 통하여 상기 서브픽셀에 인가되는 신호는 교류 신호인 유기전계발광표시장치.

청구항 14

제13항에 있어서,

상기 제2배선을 통하여 상기 모니터링 픽셀에 인가되는 신호는 직류 신호인 유기전계발광표시장치.

청구항 15

제1항에 있어서,

상기 서브픽셀은 스캔 신호에 응답하여 데이터 신호를 전달하는 제1트랜지스터, 상기 데이터 신호를 저장하는 커패시터, 상기 데이터 신호에 상응하는 구동 전류를 발생시키는 제2트랜지스터 및 상기 구동 전류에 대응하는 빛을 발광하는 발광다이오드를 포함하는 유기전계발광표시장치.

청구항 16

제1항에 있어서,

상기 서브픽셀은 스캔 신호에 응답하여 데이터 신호를 전달하는 제1트랜지스터, 상기 데이터 신호를 저장하는 커패시터, 상기 데이터 신호에 대응하는 구동 전류를 발생시키는 제2트랜지스터, 상기 커패시터에 저장된 데이터 신호를 소거하는 제3트랜지스터 및 상기 제2트랜지스터에 의하여 발생된 구동 전류에 해당하는 빛을 발광하는 발광 다이오드를 포함하는 유기전계발광표시장치.

명 세 서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- [0012] 본 발명은 유기전계발광표시장치에 관한 것이다.
- [0013] 평판표시장치(Flat Panel Display Device) 중 전계발광표시장치는 자발광형 표시장치로서 백라이트가 필요하지 않아 경량박형이 가능할 뿐만 아니라 공정을 단순화시킬 수 있으며, 저온 제작이 가능하고, 응답속도가 1ms 이하로서 고속의 응답속도를 가지며, 낮은 소비 전력, 넓은 시야각 및 높은 콘트라스트(Contrast) 등의 특성을 나타낸다.
- [0014] 특히, 유기전계발광표시장치는 애노드와 캐소드 사이에 유기물을 포함하는 발광층을 포함하고 있어 애노드로부터 공급받는 정공과 캐소드로부터 받은 전자가 유기발광층 내에서 결합하여 정공-전자쌍인 여기자(exciton)를 형성하고 여기자가 다시 바닥상태로 돌아오면서 발생하는 에너지에 의해 발광하게 된다.
- [0015] 상기와 같은 유기전계발광표시장치는 유기물을 포함하는 발광층을 포함하기 때문에, 외부의 수분과 산소가 표시장치 내로 침투되면 쉽게 열화되는 특성이 있다. 또한, 발광층은 유기전계발광표시장치의 구동 시간이 증가함에 따라, 구동 장치 내에서 발생하는 열에 의하여 열화되기 쉽다.
- [0016] 그리고, 발광층은 반도체적인 특성을 지니기 때문에, 외부의 온도에 매우 쉽게 영향을 받는다. 즉, 주위 온도의 상승 및 하강에 따라 발광 다이오드에 흐르는 전류의 양이 쉽게 바뀐다.
- [0017] 따라서 상기와 같은 유기전계발광표시장치는 열화 정도에 따라, 주변 환경에 따라, 동일한 휘도를 내기 위하여 인가하여야 하는 전압의 양이 달라질 수 있으므로, 항상 동일한 품질의 화면을 제공하기 어려운 단점이 있었다. 따라서, 유기전계발광표시장치의 열화 정도 또는 온도에 따라 변화하는 전압의 값을 보상하기 위하여, 표시부 주변의 비발광 영역에 모니터링 픽셀을 형성하게 되었다.
- [0018] 모니터링 픽셀은 유기전계발광표시장치의 서브픽셀과 동일한 공정에 의하여 형성되는 발광 다이오드를 포함하며, 일정 시간 동안 일정 크기의 직류 전원을 공급받는다. 그리고, 이때 모니터링 픽셀에 걸리는 전압의 크기를 측정하여, 측정된 전압을 표시부의 서브픽셀들에 제공함으로써, 열화 또는 온도에 따른 전압 보상을 수행할 수 있다.
- [0019] 그러나, 모니터링 픽셀의 전압 측정은 유기전계발광표시장치의 구동 중에 수행되기 때문에, 측정된 전압의 크기에 편차가 발생하는 문제가 있었다. 즉, 모니터링 픽셀에 인가되는 신호는 직류 전원이며, 서브픽셀에 인가되는 데이터 신호는 교류 신호이므로, 모니터링 픽셀에 직류 전원을 전달하는 배선과 모니터링 픽셀과 인접하여 위치한 서브픽셀에 데이터 신호를 전달하는 배선 간에 신호의 간섭이 발생하여 측정된 전압의 크기가 달라질 수 있다. 이로써 표시부의 서브픽셀에 열화 및 온도에 따른 정확한 보상 전압을 전달할 수 없게 되는 문제가 있었다.

발명이 이루고자 하는 기술적 과제

- [0020] 따라서, 본 발명은 모니터링 픽셀에 직류 전원을 전달하는 배선과 모니터링 픽셀에 인접한 서브픽셀에 데이터 신호를 전달하는 배선 간의 간섭을 방지하여, 균일한 품질의 화면을 제공할 수 있는 유기전계발광표시장치를 제공하는 것을 그 목적으로 한다.

발명의 구성 및 작용

- [0021] 상술한 목적을 달성하기 위하여, 본 발명은, 기관, 기관 상에 위치하며, 서브픽셀과 모니터링 픽셀을 포함하는 표시부, 서브픽셀 및 모니터링 픽셀에 전압을 공급하는 제1배선, 모니터링 픽셀에 직류 전원을 공급하는 제2배선, 서브픽셀에 영상 이미지를 표시하기 위한 전기적 신호를 인가하기 위한 제3배선 및 제2배선의 상부 또는 하부에 위치하며 제1배선과 전기적으로 연결된 쉘드층을 포함하는 유기전계발광표시장치를 제공한다.
- [0022] 이하, 첨부한 도면을 참조하여 본 발명의 실시예를 상세하게 설명하도록 한다.
- [0023] [제1실시예]
- [0024] 도 1은 본 발명의 제1실시예에 따른 유기전계발광표시장치의 구조를 설명하기 위한 평면도이며, 도 2는 도 1의 A 부분의 확대도이다.
- [0025] 도 1 및 도 2를 참조하면, 본 발명의 제1실시예에 따른 유기전계발광표시장치(100)는, 기관(105), 기관 상에 위치하는 표시부(110), 표시부(110)의 외측에 위치하는 모니터링부(120)를 포함한다.
- [0026] 표시부(110)는 스캔 라인 및 데이터 라인에 의해 교차되는 영역에 위치하며 영상 이미지를 표시하기 위한 다수의 적색, 녹색 및 청색 서브픽셀(115)들을 포함한다. 모니터링부(120)는 적색, 녹색 및 청색 모니터링 픽셀(125)들을 포함하며, 적색, 녹색 및 청색 모니터링 픽셀(125)들은 각각 컬러별로 일렬로 배열되어 있다.
- [0027] 서브픽셀(115)과 모니터링 픽셀(125)은 적어도 제1전극, 발광층 및 제2전극을 포함하는 발광 다이오드를 포함한다. 여기서, 제1전극은 투명도전층을 포함하는 투과전극일 수 있으며, 제2전극은 반사전극일 수 있다. 따라서, 발광층에서 발생한 빛은 제2전극에 의하여 반사되어 기관의 배면 쪽으로 방출된다.
- [0028] 이하에서는 도 4a 내지 도 6을 참조하여 본 발명의 제1실시예에 따른 유기전계발광표시장치의 서브픽셀과 모니터링 픽셀에 대하여 자세히 설명한다.
- [0029] 도 4a는 본 발명의 제1실시예에 따른 유기전계발광표시장치의 서브픽셀과 모니터링 픽셀을 도시한 회로도이며, 도 4b는 본 발명의 일 실시예에 따른 유기전계발광표시장치의 서브픽셀과 모니터링 픽셀의 전원공급방법을 설명하기 위한 구동 타이밍도이며, 도 5 및 도 6은 본 발명의 제1실시예에 따른 유기전계발광표시장치의 서브픽셀 회로를 도시한 회로도들이다.
- [0030] 도 4a를 참조하면, 모니터링 픽셀(125)에는 직류 전원 공급부(Vi)가 연결된다. 모니터링 픽셀(125)과 직류 전원 공급부(Vi) 사이에는 제1스위치(SW1)가 위치하며, 제1스위치(SW1)의 온/오프에 의하여 모니터링 픽셀(125)에 직류 전원이 공급되거나 중단된다.
- [0031] 그리고, 직류 전원 공급부(Vi)와 제1스위치(SW1) 사이의 노드 A에 서브픽셀(115)이 연결된다. 서브픽셀(115)과 노드 A 사이에는 제2스위치(SW2)가 위치하며, 제2스위치(SW2)와 서브픽셀(115) 사이에는 커패시터(C1)가 위치한다. 그리고 커패시터(C1)과 서브픽셀(115) 사이에는 증폭기(Amp)가 위치할 수 있다.
- [0032] 모니터링 픽셀(125)은 적어도 발광 다이오드를 포함하며, 도시하지는 않았지만 박막 트랜지스터를 더 포함할 수 있다. 그리고, 서브픽셀(115)은 적어도 발광 다이오드를 포함하며, 도 5 및 도 6에 도시한 구조일 수 있다.
- [0033] 도 5를 참조하면, 서브픽셀은 스캔라인(Sn)으로부터 스캔 신호에 의하여 데이터 신호를 전달하는 제1트랜지스터(M1), 데이터 신호를 저장하는 커패시터(Cst), 커패시터(Cst)에 저장된 데이터 신호와 전원전압(Vdd)의 차이에 해당하는 구동 전류를 생성하는 제2트랜지스터(M2) 및 구동전류에 해당하는 빛을 발광하는 발광 다이오드(OLE D)를 포함할 수 있다.
- [0034] 그리고, 서브픽셀은, 도 6에 도시한 바와 같이, 스캔라인(Sn)으로부터 선택 신호에 의하여 데이터 신호를 전달하는 제1트랜지스터(T1), 데이터 신호를 저장하는 커패시터(Cst), 커패시터(Cst)에 저장된 데이터 신호와 전원전압의 차이에 해당하는 구동 전류를 생성하는 제2트랜지스터(T2), 구동전류에 해당하는 빛을 발광하는 발광 다이오드(OLED) 및 소거 라인(En)으로부터의 선택 신호에 따라 커패시터에 저장된 데이터 신호를 소거하는 제3트랜지스터(T3)를 포함할 수 있다.
- [0035] 도 6에 도시한 픽셀 회로는 하나의 프레임을 복수개의 서브필드로 나누어 계조를 표현하는 디지털 구동 방식에

의하여 유기전계발광표시장치를 구동할 경우, 어드레스 시간보다 발광 시간이 작은 서브픽셀에 소거 신호를 공급함으로써 발광 시간을 조절할 수 있다. 따라서, 유기전계발광표시장치의 최소 휘도를 낮출 수 있는 장점이 있다.

[0036] 다음으로, 도 4a 및 도 4b를 참조하여 모니터링 픽셀(125)과 서브픽셀(115)의 동작을 설명하면, 제1스위치(SW1)가 턴-온되면 직류 전원 공급부(Vi)로부터 직류 전원이 모니터링 픽셀(125)에 공급된다. 그 후, 제2스위치(SW2)가 턴-온되면, 직류 전원의 공급에 의하여 모니터링 픽셀(125)에 걸리는 전압이 커패시터(C1)에 저장되고, 저장된 전압은 증폭기(Amp)를통하여 증폭되어 서브픽셀(115)을 구동시키는 전압공급원이 된다. 다음으로, 제2스위치(SW2)가 턴-오프 되면 서브픽셀(115)은 제2스위치(SW2)가 다시 턴-온 될 때까지 커패시터(C1)에 저장된 전압에 의하여 구동된다. 즉, 모니터링 픽셀(125)은 일정 시간 동안 일정 크기의 직류 전원을 공급받으며, 서브픽셀(115)은 직류 전원에 의하여 모니터링 픽셀(125)에 걸리는 전압과 동일한 크기의 전압을 제공받게 된다.

[0037] 모니터링 픽셀(125)이 직류 전원을 공급받는 시간은 서브픽셀(115)과 모니터링 픽셀(125)의 구동에 따른 열화 정도를 실질적으로 동일한 수준으로 맞추기 위하여 정해질 수 있다. 따라서, 모니터링 픽셀(125)은 주위 온도뿐만 아니라 서브픽셀(115)의 열화 정도를 반영할 수 있으므로, 서브픽셀(115)에 온도 및 열화에 따른 보상 전압을 제공할 수 있다. 그리고, 상기와 같은 모니터링 픽셀(125)의 전압 측정은 매 프레임마다 수행될 수 있으며, 또는 수 프레임마다 수행될 수도 있다.

[0038] 한편, 다시 도 1 및 도 2를 참조하면, 기판 상에는 표시부(110) 또는 모니터링부(120)에 전기적 신호를 인가하기 위한 구동부(160)가 위치한다. 구동부(160)는 표시부(110)에 스캔 신호 또는 데이터 신호를 인가하는 스캔 드라이버 또는 데이터 드라이버를 포함할 수 있다.

[0039] 기판(105)의 일단에는 패드부(170)가 위치할 수 있다. 여기서, 도시하지는 않았지만, 패드부(170) 상에는 인쇄회로기판과 연결되거나, 인쇄회로기판이 형성된 연결부가 위치할 수 있다. 인쇄회로기판은 메모리부, 타임 콘트롤러 및 전원공급부를 포함할 수 있으며, 이로써 패드부(170)는 인쇄회로기판으로부터의 전기적 신호를 구동부에 전기적 신호를 전달하거나, 표시부(110) 또는 모니터링부(120)에 전원을 공급할 수 있다.

[0040] 표시부(110)와 모니터링부(120)에는 배선들의 일단이 연결된다. 배선들은 표시부(110)와 모니터링부(120)에 전원을 공급하는 제1배선(135b), 모니터링 픽셀(125)에 직류 전원을 공급하는 제2배선(135c) 및 서브픽셀(115)에 전기적 신호를 인가하기 위한 제3배선(135d)을 포함한다.

[0041] 제1배선(135b)은 표시부(110)와 모니터링부(120)에 기준 전압을 공급하기 위한 기준 전압 공급 배선일 수 있으며, 제1배선(135b)의 타단은 패드부(170)에 연결될 수 있다. 그리고, 제2배선(135c)은 모니터링 픽셀(125)에 직류 전원을 공급하는 직류 전원 공급 배선일 수 있으며, 제2배선(135c)의 타단은 구동부(160)에 연결될 수 있다. 그리고, 제3배선(135d)은 서브픽셀(115)에 데이터 신호를 공급하기 위한 데이터 라인일 수 있으며, 제3배선(135d)의 타단은 구동부(160)에 연결될 수 있다. 따라서, 제1배선(135b)에는 항상 일정한 크기의 전압이 인가되며, 제2배선(135c)에는 직류 신호가 인가되고, 제3배선(135d)에는 화상 이미지를 표현하기 위한 교류 신호가 인가된다.

[0042] 본 발명의 제1실시예에서는 모니터링 픽셀(125)에 직류 전원을 공급하는 직류 전원 공급부가 구동부(160) 내에 위치하는 것으로 가정하고, 제2배선(135c)의 타단을 구동부(160)와 연결되도록 도시하였지만, 직류 전원 공급부가 인쇄회로기판 내에 위치하는 경우, 제2배선(135c)의 타단은 패드부(170)에 연결될 수도 있다.

[0043] 제2배선(135c) 상부에는 쉘드층(141b)이 위치할 수 있다. 여기서 쉘드층(141b)은 도전층일 수 있으며, 제2배선(135c)과 쉘드층(141b) 사이에는 절연층이 위치할 수 있다. 그리고 쉘드층(141b)은 절연층을 관통하여 제1배선(135b)과 전기적으로 연결된다.

[0044] 따라서, 본 발명의 제1실시예에 따른 유기전계발광표시장치는 모니터링부(120)에 직류 전원을 공급하는 제2배선(135c)의 상부에 쉘드층(141b)을 포함하며 쉘드층(141b)은 비어홀(138)을 통하여 제1배선(135b)과 전기적으로 연결된다. 따라서, 쉘드층(141b)에는 기준전압이 인가된다.

[0045] 이로써, 제2배선(135c)과 인접하여 위치하는 제3배선(135d)은 쉘드층(141b)과 커패시턴스를 형성하게 된다. 이로써 종래에 발생하였던 제2배선(135c)과 제3배선(135d) 간의 신호 간섭이 방지되며, 제2배선(135c)은 정확한 직류 전원을 모니터링부에 공급할 수 있게 된다.

[0046] 도 3는 도 2의 I-I'선을 따라 절단한 단면도이다. 이하에서는 도 1 내지 도 3을 참조하여 본 발명의 제1실시예에 따른 유기전계발광표시장치의 단면 구조를 상세히 설명하도록 한다.

- [0047] 도 1 내지 도 3을 참조하면, 기판(100) 상에 버퍼층(105)이 위치한다. 버퍼층(105)은 기판(100)에서 유출되는 알칼리 이온 등과 같은 불순물로부터 후속 공정에서 형성되는 박막 트랜지스터를 보호하기 위해 형성하는 것으로, 실리콘 산화물(SiO_2), 실리콘 질화물(SiN_x) 등을 사용하여 선택적으로 형성한다.
- [0048] 버퍼층(105) 상에 반도체층(131)이 위치한다. 반도체층(131)은 비정질 실리콘 또는 이를 결정화한 다결정 실리콘을 포함할 수 있다. 여기서 도시하지는 않았지만, 반도체층(131)은 채널 영역, 소오스 영역 및 드레인 영역을 포함할 수 있으며, 소오스 영역 및 드레인 영역에는 P형 또는 N형 불순물이 도핑될 수 있다.
- [0049] 반도체층(131)을 포함하는 기판(105) 상에 게이트 절연막(133)이 위치한다. 게이트 절연막(133)은 실리콘 산화물(SiO_2) 또는 실리콘 질화물(SiN_x) 등을 사용하여 선택적으로 형성할 수 있다.
- [0050] 반도체층(131)의 일정 영역에 대응되도록, 즉 채널 영역에 대응되도록 게이트 절연막(133) 상에 게이트 전극(135a)이 위치한다. 그리고 게이트 절연막(133)의 배선 영역 상에는 표시부(110)와 모니터링부(120)에 기준전압을 공급하기 위한 제1배선(135b), 모니터링부(120)에 직류 전원을 공급하기 위한 제2배선(135c) 및 표시부(110)에 영상 이미지를 표시하기 위하여 전기적 신호를 인가하기 위한 제3배선(135d)이 위치한다.
- [0051] 게이트 전극(135a) 및 제 1 내지 제3배선(135b, 135c, 135d)들은 알루미늄(Al), 알루미늄 합금(Al alloy), 티타늄(Ti), 은(Ag), 몰리브덴(Mo), 몰리브덴 합금(Mo alloy), 텅스텐(W), 텅스텐 실리사이드(WSi_2) 중 어느 하나를 포함할 수 있다.
- [0052] 게이트 전극(135a) 및 제 1 내지 제3배선(135b, 135c, 135d)을 포함한 기판(105) 상에 층간절연막(139)이 위치한다. 층간절연막(139)은 유기막 또는 무기막일 수 있으며, 이들의 복합막일 수도 있다. 층간절연막(139)이 무기막인 경우 실리콘 산화물(SiO_2), 실리콘 질화물(SiN_x) 또는 SOG(silicate on glass)를 포함할 수 있으며, 유기막인 경우 아크릴계 수지, 폴리아미드계 수지 또는 벤조사이클로부텐(benzocyclobutene, BCB)계 수지를 포함할 수 있다. 층간절연막(139) 및 게이트 절연막(133) 내에는 반도체층(131)의 일부를 노출시키는 제 1 및 제 2 콘택홀(137a, 137b)이 위치할 수 있으며, 층간절연막(139)은 제1배선(135b)의 일부를 노출시키는 비어홀(138)을 포함할 수 있다.
- [0053] 층간절연막 상에 제1전극(141a) 및 쉘드층(141b)이 위치한다. 제1전극은 애노드일 수 있으며 ITO(Indium Tin Oxide) 또는 IZO(Indium Zinc Oxide)와 같은 투명도전층을 포함할 수 있다. 또는, 제1전극(141a)은 ITO/Ag/ITO와 같은 적층구조를 가질 수도 있다. 쉘드층(141b)은 비어홀(138)을 통하여 제1배선(135b)과 전기적으로 연결되며, 제2배선(135c)과 대응되는 영역 상에 위치한다. 즉, 쉘드층(141b)은 제1전극(141a)과 동일한 물질을 포함하며, 동일한 공정에 의하여 패터닝된다.
- [0054] 층간절연막(139) 상에 소오스 전극 및 드레인 전극(143a, 143b)이 위치한다. 소오스 전극 및 드레인 전극(143a, 143b)은 제1 및 제 2 콘택홀(137a, 137b)을 통하여 반도체층(131)과 전기적으로 연결되며, 드레인 전극(143b)의 일부는 제1전극(141a) 상에 위치하여, 제1전극(141a)과 전기적으로 연결된다.
- [0055] 소오스 전극 및 드레인 전극(143a, 143b)은 배선 저항을 낮추기 위해 저저항 물질을 포함할 수 있으며, 몰리 텅스텐(MoW), 티타늄(Ti), 알루미늄(Al) 또는 알루미늄 합금(Al alloy)으로 이루어진 다층막일 수 있다. 다층막으로는 티타늄/알루미늄/티타늄(Ti/Al/Ti) 또는 몰리 텅스텐/알루미늄/몰리 텅스텐(MoW/Al/MoW)의 적층구조가 사용될 수 있다.
- [0056] 제 1 전극(141a) 상에는 제1전극(141a)의 일부를 노출시키는 뱅크층(145)이 위치한다. 뱅크층(145)은 벤조사이클로부텐(benzocyclobutene, BCB)계 수지, 아크릴계 수지 또는 폴리아미드 수지 등의 유기물을 포함할 수 있다.
- [0057] 노출된 제1전극(141a) 상에 발광층(147)이 위치한다. 발광층(147)은 유기물을 포함할 수 있으며, 여기서 도시하지는 않았지만, 제 1 전극(141a)과 유기 발광층(147) 사이에는 정공주입층 및 정공수송층이 형성될 수 있으며, 유기 발광층(147) 상에는 전자수송층 및 전자주입층이 형성될 수 있다.
- [0058] 발광층(147) 상에 제2전극(149)이 위치한다. 제2전극(149)은 발광층(147)에 전자를 공급하는 캐소드일 수 있으며, 마그네슘(Mg), 은(Ag), 칼슘(Ca), 알루미늄(Al) 또는 이들의 합금을 포함할 수 있다. 제1전극(141a), 발광층(147) 및 제2전극(149)은 발광다이오드(150)를 이룬다.
- [0059] 상술한 바와 같이, 본 발명의 제1실시예에 따른 유기전계발광표시장치는 모니터링부에 직류 전원을 공급하는 제2배선 상에 쉘드층이 위치한다. 쉘드층은 기준전압을 공급하는 제1라인과 전기적으로 연결되어 제3배선과 커패시터를 형성함으로써, 표시부에 전기적 신호를 공급하는 제3배선과 제2배선 사이의 신호 간섭을 방지한다.

따라서, 본 발명의 일 실시예에 따른 유기전계발광표시장치는 모니터링부로부터 정확한 전압을 표시부에 전달할 수 있게 되어, 휘도가 균일하며 화면의 품질이 향상될 수 있다.

[0060] [제2실시예]

[0061] 도 7은 본 발명의 제2실시예에 따른 유기전계발광표시장치를 도시한 평면도이며, 도 8은 도 7의 B 부분의 확대도이고, 도 9는 도 8의 II-II'선을 따라 절단한 단면도로서, 이하에서는 본 발명의 제2실시예에 따른 유기전계발광표시장치의 평면 구조 및 단면 구조를 설명하도록 한다. 본 발명의 제2실시예에서는 본 발명의 제1실시예와 동일한 부분의 설명은 생략한다.

[0062] 도 7 내지 도 9를 참조하면, 본 발명의 제2실시예에 따른 유기전계발광표시장치(200)는 기판(200) 상에 위치하는 버퍼층(205), 버퍼층(205) 상에 위치하는 반도체층(231a)과 셸드층(231b)을 포함한다. 셸드층(231b)은 반도체층(231a)과 동일한 물질을 포함하며, 동일한 마스크 공정에 의하여 패터닝된다.

[0063] 그리고, 반도체층(231a)과 셸드층(231b) 상에는 게이트 절연막(233)이 위치하며, 게이트 절연막(233) 내에는 셸드층(231b)의 일부를 노출시키는 비어홀(234)이 위치한다.

[0064] 반도체층(231a)의 일정 영역에 대응되도록 게이트 절연막(233) 상에 게이트 전극(235a)이 위치하며, 배선 영역 상에는 표시부(210)와 모니터링부(220)에 기준전압을 공급하기 위한 제1배선(235b), 모니터링부(220)에 직류 전원을 공급하기 위한 제2배선(235c) 및 표시부(210)에 영상 이미지를 표시하기 위하여 전기적 신호를 인가하기 위한 제3배선(235d)이 위치한다. 제1배선(235b)은 비어홀(234)을 통하여 셸드층(231b)과 연결된다.

[0065] 게이트 전극(235a) 및 제 1 내지 제3배선(235b, 235c, 235d)을 포함한 기판(205) 상에 층간절연막(239)이 위치한다. 층간절연막(239) 및 게이트 절연막(233) 내에는 반도체층(231a)의 일부를 노출시키는 제 1 및 제 2 콘택홀(237a, 237b)을 포함한다.

[0066] 층간절연막 상에 제1전극(241)이 위치하며, 층간 절연막(239) 상에 소오스 전극 및 드레인 전극(243a, 243b)이 위치한다. 소오스 전극 및 드레인 전극(243a, 243b)은 제1 및 제 2 콘택홀(237a, 237b)을 통하여 반도체층(231a)과 전기적으로 연결되며, 드레인 전극(243b)의 일부는 제1전극(241) 상에 위치하여 제1전극(241)과 전기적으로 연결된다.

[0067] 제 1 전극(241) 상에는 제1전극(241a)의 일부를 노출시키는 뱅크층(245)이 위치하며, 노출된 제1전극(241) 상에 유기물을 포함하는 발광층(247)이 위치한다.

[0068] 발광층(247) 상에 제2전극(249)이 위치하며, 제1전극(241), 발광층(247) 및 제2전극(249)는 발광다이오드(250)를 이룬다.

[0069] 상술한 바와 같이, 본 발명의 제2실시예에 따른 유기전계발광표시장치는 모니터링부에 직류 전원을 공급하는 제2배선의 하부에 셸드층이 위치한다. 셸드층은 기준전압을 공급하는 제1라인과 전기적으로 연결되어 표시부에 전기적 신호를 공급하는 제3배선과 제2배선 사이의 신호 간섭을 방지한다. 따라서, 본 발명의 일 실시예에 따른 유기전계발광표시장치는 모니터링부로부터 정확한 전압을 표시부에 전달할 수 있게 되어, 휘도가 균일하며 화면의 품질이 향상될 수 있다.

[0070] [제3실시예]

[0071] 도 10은 본 발명의 제3실시예에 따른 유기전계발광표시장치를 도시한 단면도이다. 본 발명의 제3실시예에 따른 유기전계발광표시장치는 반도체층과 동시에 패터닝된 제1셸드층 및 제1전극과 동시에 패터닝된 제2셸드층을 포함한다.

[0072] 도 10을 참조하면, 기판(300) 상에 버퍼층(305)이 위치하며, 버퍼층(305) 상에 반도체층(331a)과 제1셸드층(331b)이 위치한다. 셸드층(331b)은 반도체층(331a)과 동일한 물질을 포함하며, 동일한 마스크 공정에 의하여 패터닝된다.

[0073] 그리고, 반도체층(331a)과 제1셸드층(331b) 상에는 제1비어홀(334)을 포함하는 게이트 절연막(333)이 위치한다.

[0074] 반도체층(331a)의 일정 영역에 대응되도록 게이트 절연막(333) 상에 게이트 전극(335a)이 위치하며, 배선 영역 상에는 표시부(310)와 모니터링부(320)에 기준전압을 공급하기 위한 제1배선(335b), 모니터링부(320)에 직류 전

원을 공급하기 위한 제2배선(335c) 및 표시부(310)에 영상 이미지를 표시하기 위하여 전기적 신호를 인가하기 위한 제3배선(335d)이 위치한다. 제1배선(335b)은 비어홀(334)를 통하여 제1셀드층(331b)와 연결된다.

[0075] 게이트 전극(335a) 및 제 1 내지 제3배선(335b, 335c, 335d)을 포함한 기관(305) 상에 층간절연막(339)이 위치한다. 층간절연막(339) 및 게이트 절연막(333) 내에는 반도체층(331a)의 일부를 노출시키는 제 1 및 제 2 콘택홀(337a, 337b)이 위치하며, 층간절연막(339) 내에는 제1배선(335b)의 일부를 노출시키는 제2비어홀(338)이 위치한다.

[0076] 층간절연막 상에 제1전극(341a) 및 제2셀드층(341b)이 위치하며, 층간 절연막(339) 상에 소오스 전극 및 드레인 전극(343a, 343b)이 위치한다. 소오스 전극 및 드레인 전극(343a, 343b)은 제1 및 제 2 콘택홀(337a, 337b)을 통하여 반도체층(331a)과 전기적으로 연결되며, 드레인 전극(343b)의 일부는 제1전극(341) 상에 위치하여 제1전극(341)과 전기적으로 연결된다. 그리고, 제2셀드층(341b)는 제2비어홀(338)을 통하여 제1배선(335b)과 전기적으로 연결된다.

[0077] 제 1 전극(341) 상에는 제1전극(341a)의 일부를 노출시키는 뱅크층(345)이 위치하며, 노출된 제1전극(341) 상에 유기물을 포함하는 발광층(347)이 위치한다.

[0078] 발광층(247) 상에 제2전극(249)이 위치하며, 제1전극(241), 발광층(247) 및 제2전극(249)는 발광다이오드(250)를 이룬다.

[0079] 상술한 바와 같이, 본 발명의 제3실시예에 따른 유기전계발광표시장치는 모니터링부에 직류 전원을 공급하는 제2배선의 하부에 제1셀드층이 위치하며, 상부에 제2셀드층이 위치한다. 제1 및 제2셀드층은 기준전압을 공급하는 제1라인과 전기적으로 연결되어 표시부에 전기적 신호를 공급하는 제3배선과 제2배선 사이의 신호 간섭을 방지한다. 따라서, 본 발명의 일 실시예에 따른 유기전계발광표시장치는 추가의 마스크 공정 없이 형성된 셀드층에 의하여 모니터링부로부터 정확한 전압을 표시부에 전달할 수 있게 되어, 휘도가 균일하며 화면의 품질이 향상될 수 있다.

발명의 효과

[0080] 상술한 바와 같이, 본 발명은 유기전계발광표시장치의 화면의 품질을 향상시킬 수 있는 효과가 있다.

도면의 간단한 설명

[0001] 도 1은 본 발명의 제1실시예에 따른 유기전계발광표시장치를 도시한 평면도이다.

[0002] 도 2는 도 1의 A 부분의 확대도이다.

[0003] 도 3은 도 2의 I-I'선을 따라 절단한 단면도이다.

[0004] 도 4a는 본 발명의 일 실시예에 따른 유기전계발광표시장치의 모니터링부와 표시부의 전원공급방법을 설명하기 위한 회로도이다.

[0005] 도 4b는 본 발명의 일 실시예에 따른 유기전계발광표시장치의 모니터링부와 표시부의 전원공급방법을 설명하기 위한 구동 타이밍도이다.

[0006] 도 5는 본 발명의 일 실시예에 따른 유기전계발광표시장치의 서브픽셀 회로의 일 예이다.

[0007] 도 6은 본 발명의 일 실시예에 따른 유기전계발광표시장치의 서브픽셀 회로의 다른 예이다.

[0008] 도 7은 본 발명의 제2실시예에 따른 유기전계발광표시장치를 도시한 평면도이다.

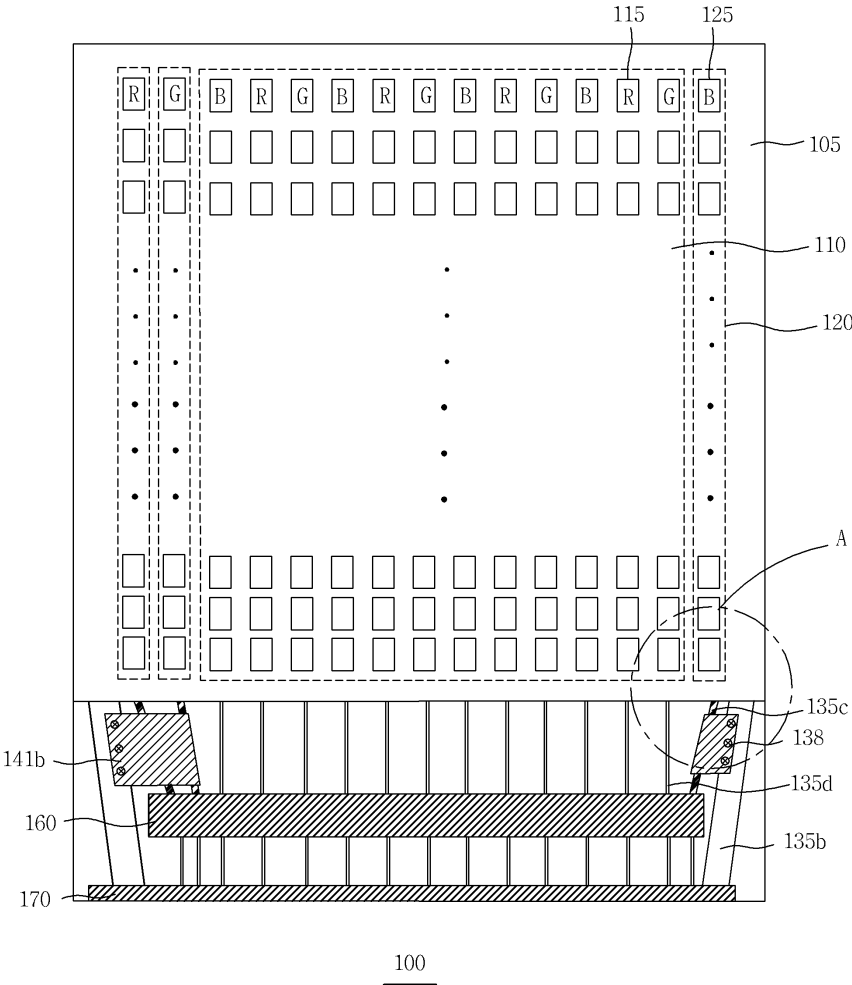
[0009] 도 8은 도 7의 B 부분의 확대도이다.

[0010] 도 9는 도 8의 II-II'선을 따라 절단한 단면도이다.

[0011] 도 10은 본 발명의 제3실시예에 따른 유기전계발광표시장치를 도시한 단면도이다.

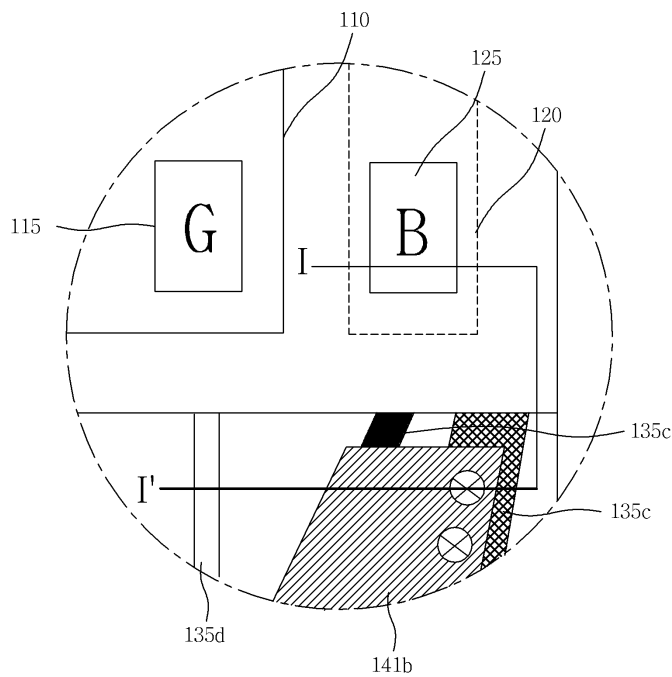
도면

도면1

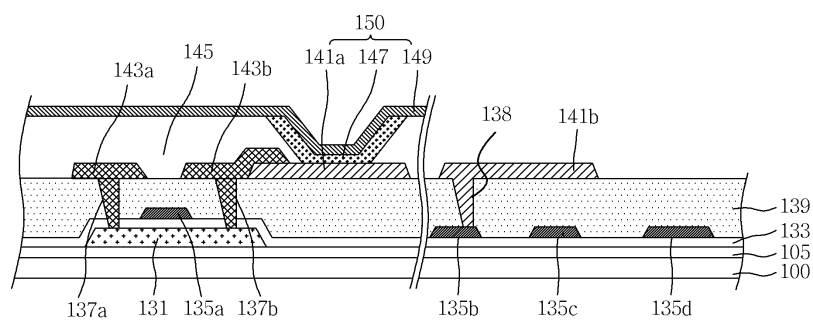


100

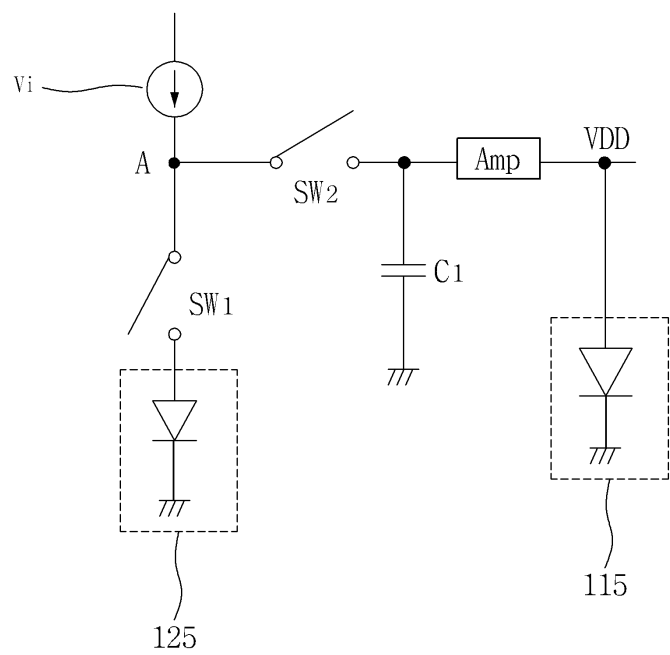
도면2



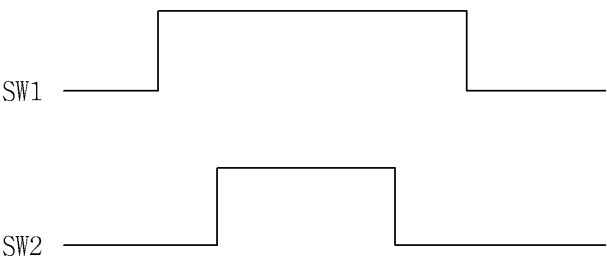
도면3



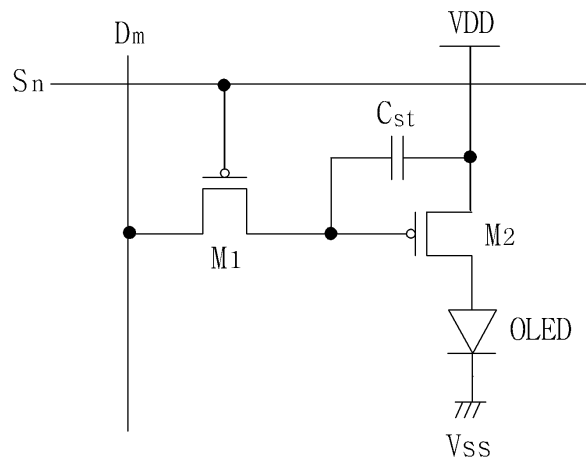
도면4a



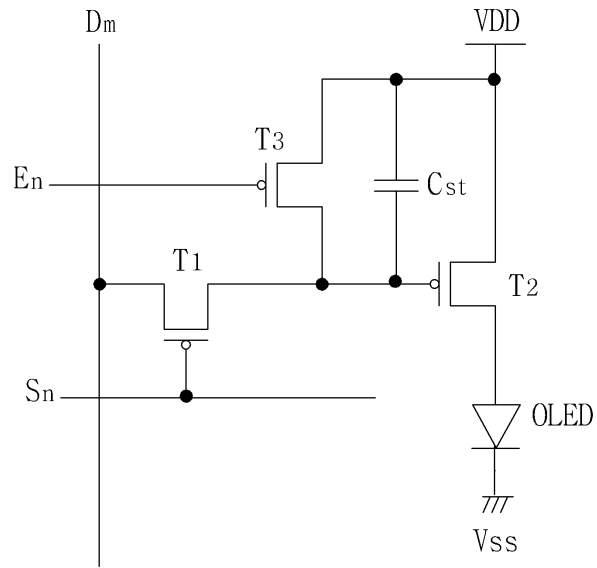
도면4b



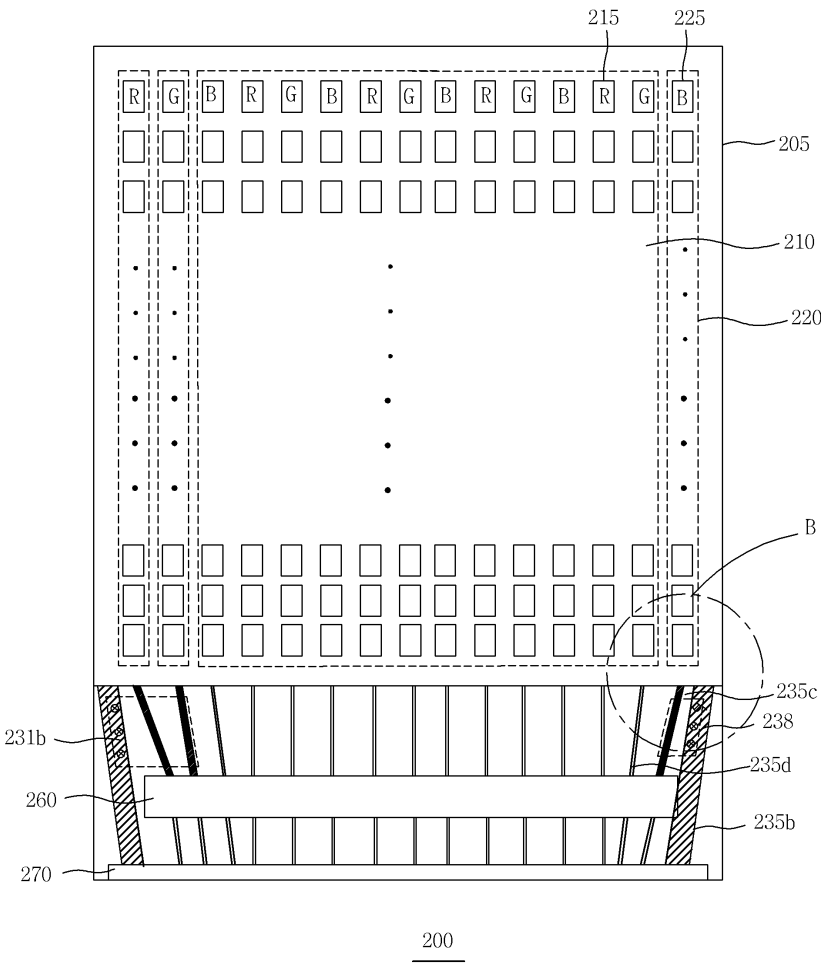
도면5



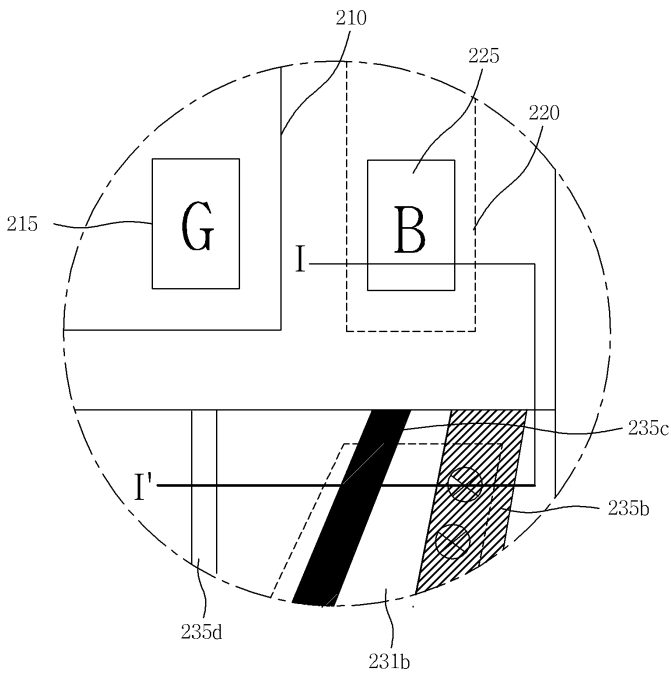
도면6



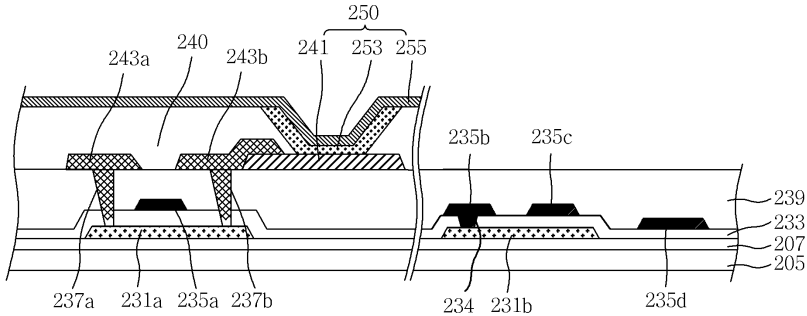
도면7



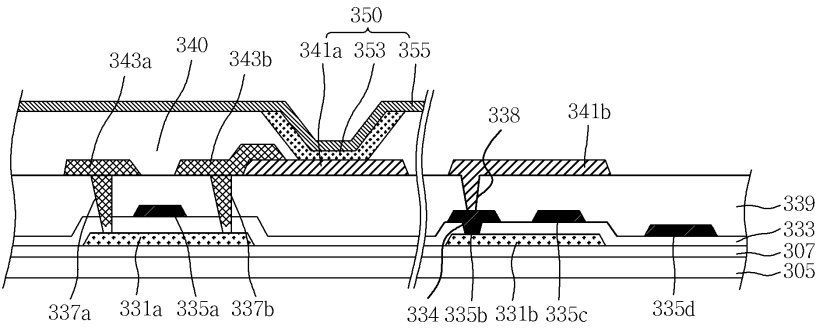
도면8



도면9



도면10



【심사관 직권보정사항】

【직권보정 1】

【보정항목】 청구범위
【보정세부항목】 제1항
【변경전】
 포함하는
【변경후】
 포함하는

专利名称(译)	标题：有机电致发光显示装置		
公开(公告)号	KR101363094B1	公开(公告)日	2014-02-24
申请号	KR1020070041629	申请日	2007-04-27
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM SEUNG TAE		
发明人	KIM, SEUNG TAE		
IPC分类号	H05B33/26 H05B33/02 H05B		
CPC分类号	G09G3/30 H01L27/124 H01L27/3209 H01L27/3248 H01L27/3258 H01L2924/12044		
其他公开文献	KR1020080096321A		
外部链接	Espacenet		

摘要(译)

提供一种有机发光器件，以防止将DC电流传输到监视像素的导线和将数据信号传输到与监视像素相邻的子像素的导线之间的干扰。有机发光装置（100）包括基板（105），位于基板上并包括子像素（115）和监视像素（125）的显示部分（110）；第一布线（135b），向子像素和监视像素提供电压；第二配线（135c）向监视像素提供直流电流。第三布线（135d）施加电信号以在子像素上显示图像；屏蔽层，位于第二导线的上部或下部并与第一导线连接。

