



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2012년06월15일
(11) 등록번호 10-1157262
(24) 등록일자 2012년06월11일

(51) 국제특허분류(Int. C1.)
H05B 33/22 (2006.01) *H05B 33/10* (2006.01)

(73) 특허권자

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(21) 출원번호 10-2005-0123079

(72) 발명자

박종우

(22) 출원일자 2005년12월14일

대구 북구 태전동 대백2차아파트 102동 205호

심사청구일자 2010년12월09일

(74) 대리인

허용록

(65) 공개번호 10-2007-0063131

(43) 공개일자 2007년06월19일

(56) 선행기술조사문현

KR1020060025317 A

KR1020030086164 A

JP2005203128 A

KR1020050101373 A

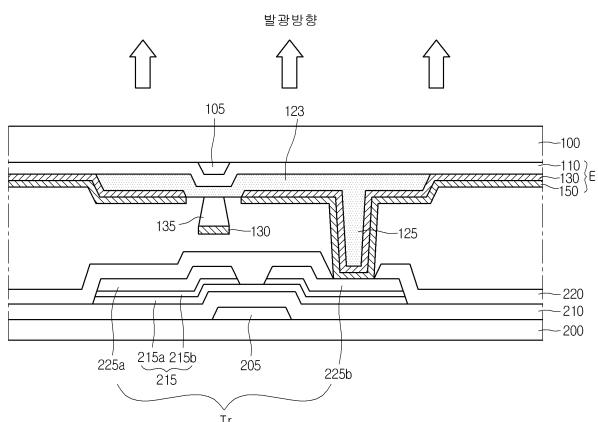
전체 청구항 수 : 총 48 항

심사관 : 추장희

(54) 발명의 명칭 유기 전계 발광 표시 장치 및 이의 제조 방법

(57) 요 약

본 발명은 유기 전계 발광 표시 장치에 관한 것으로, 상기 유기 전계 발광 표시 장치는 다수의 서브픽셀이 정의된 제 1 기판; 상기 제 1 기판상에 형성된 제 1 전극; 상기 제 1 전극 상의 각 서브 픽셀을 구획하는 외곽영역에 형성된 버퍼층; 상기 버퍼층 상에 형성된 스페이서; 상기 제 1 전극상에 형성된 유기 발광층; 및 상기 유기발광층 상에 형성된 제 2 전극을 포함하며, 상기 버퍼층과 상기 스페이서는 일체형으로 형성됨에 따라, 공정수를 절감할 수 있다.

대 표 도 - 도2a

특허청구의 범위

청구항 1

다수의 서브픽셀이 정의된 제 1 기판;

상기 제 1 기판상에 형성된 제 1 전극;

상기 제 1 전극 상의 각 서브 픽셀을 구획하는 외곽영역에 형성된 버퍼층;

상기 버퍼층 상에 형성된 스페이서;

상기 제 1 전극상에 형성된 유기 발광층; 및

상기 유기발광층 상에 형성된 제 2 전극을 포함하며,

상기 버퍼층과 상기 스페이서는 일체형인 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 2

제 1 항에 있어서,

상기 버퍼층상에 형성하되, 상기 스페이서와 일정 간격 이격되어 배치되는 격벽을 더 포함하는 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 3

제 1 항에 있어서,

상기 버퍼층은 상기 제 2 전극을 각 서브픽셀단위로 분리하기 위한 트렌치가 형성된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 4

제 3 항에 있어서,

상기 버퍼층의 트렌치는 언더컷 형상으로 형성하는 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 5

제 1 항에 있어서,

상기 버퍼층은 제 1 버퍼층과 제 2 버퍼층이 적층되어 형성된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 6

제 5 항에 있어서,

상기 스페이서는 상기 제 2 버퍼층과 일체형으로 형성된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 7

제 5항에 있어서,

상기 제 1 버퍼층은 무기막으로 형성된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 8

제 5 항에 있어서,

상기 제 2 벼퍼층은 유기 절연체로 형성된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 9

제 1 항에 있어서,

상기 벼퍼층 및 스페이서는 유기 절연체로 형성된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 10

제 1 항에 있어서,

상기 벼퍼층 및 스페이서는 감광성 수지로 형성된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 11

제 1 항에 있어서,

상기 벼퍼층 및 스페이서는 아크릴계 수지, 벤조사이클로부텐(BCB), 폴리이미드(PI) 및 노볼락계 수지로 이루어진 군에서 선택된 적어도 하나를 포함하여 형성된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 12

제 1 항에 있어서,

상기 제 1 기판과 제 1 전극 사이에 형성된 보조전극을 더 포함하는 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 13

제 1 항에 있어서,

상기 유기발광층 상부 또는 하부에 전자주입층, 전자수송층, 정공역제층, 정공수송층 및 정공주입층으로 이루어진 군에서 선택된 적어도 하나이상을 더 포함하는 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 14

제 1 항에 있어서,

상기 제 2 전극상에 형성된 흡습층을 더 포함하는 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 15

제 1 항에 있어서,

상기 제 1 기판과 일정간격으로 이격되어 배치된 제 2 기판을 더 포함하는 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 16

제 15 항에 있어서,

상기 제 2기판상에 적어도 하나의 박막트랜지스터가 형성된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 17

다수의 서브픽셀이 정의된 제 1 기판;

상기 제 1 기판상에 형성된 제 1 전극;

상기 제 1 전극 상의 각 서브 픽셀을 구획하는 외곽영역에 형성된 베퍼층;

상기 베퍼층 상에 형성된 스페이서;

상기 베퍼층 상에 위치하며, 상기 스페이서와 일정간격으로 이격되어 배치된 격벽;

상기 제 1 전극상에 형성된 유기 발광층; 및

상기 유기발광층 상에 위치하며, 상기 격벽에 의해 서브픽셀 단위로 분리된 제 2 전극을 포함하며,

상기 베퍼층과 상기 스페이서는 일체형인 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 18

제 17 항에 있어서,

상기 베퍼층과 상기 스페이서는 유기 절연체로 형성된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 19

제 17 항에 있어서,

상기 베퍼층과 상기 스페이서는 감광성 수지로 형성된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 20

제 17항에 있어서,

상기 베퍼층과 상기 스페이서는 아크릴계 수지, 벤조사이클로부텐(BCB), 폴리이미드(PI) 및 노볼락계 수지로 이루어진 군에서 선택된 적어도 하나를 포함하여 형성된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 21

제 17항에 있어서,

상기 제 1 기판과 제 1 전극 사이에 형성된 보조전극을 더 포함하는 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 22

제 17 항에 있어서,

상기 유기발광층 상부 또는 하부에 전자주입층, 전자수송층, 정공역제층, 정공수송층 및 정공주입층으로 이루어진 군에서 선택된 적어도 하나이상을 더 포함하는 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 23

제 17항에 있어서,

상기 제 2 전극상에 형성된 흡습층을 더 포함하는 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 24

다수의 서브픽셀이 정의된 제 1 기판;

상기 제 1 기판상에 형성된 제 1 전극;

상기 제 1 전극 상의 각 서브 픽셀을 구획하는 외곽영역에 위치하되, 트렌치가 형성된 제 1, 제 2 베퍼층;

상기 제 2 베퍼층 상에 형성된 스페이서;

상기 제 1 전극상에 형성된 유기 발광층; 및

상기 유기발광층 상에 위치하며, 상기 제 1, 제 2 베퍼층의 트렌치에 의해 각 서브픽셀 단위로 분리되는 제 2 전극을 포함하며,

상기 제 2 베퍼층과 상기 스페이서는 일체형인 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 25

제 24 항에 있어서,

제 1 베퍼층은 무기막으로 형성된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 26

제 24 항에 있어서,

상기 제 2 베퍼층과 상기 스페이서는 유기 절연체로 형성된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 27

제 24 항에 있어서,

상기 제 2 베퍼층과 상기 스페이서는 감광성 수지로 형성된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 28

제 24항에 있어서,

상기 제 1 베퍼층과 스페이서는 아크릴계 수지, 벤조사이클로부텐(BCB), 폴리이미드(PI) 및 노볼락계 수지로 이루어진 군에서 선택된 적어도 하나를 포함하여 형성된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 29

제 24항에 있어서,

상기 제 1 기판과 제 1 전극 사이에 형성된 보조전극을 더 포함하는 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 30

제 24 항에 있어서,

상기 유기발광층 상부 또는 하부에 전자주입층, 전자수송층, 정공역제층, 정공수송층 및 정공주입층으로 이루어진 군에서 선택된 적어도 하나이상을 더 포함하는 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 31

제 24항에 있어서,

상기 제 2 전극상에 형성된 흡습층을 더 포함하는 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 32

다수의 서브픽셀이 정의된 제 1 기판을 제공하는 단계;

상기 제 1 기판상에 제 1 전극을 형성하는 단계;

상기 제 1 전극 상의 각 서브 픽셀을 구획하는 외곽영역에 하나의 마스크를 이용하여 베퍼층과 스페이서를 동시에 형성하는 단계;

상기 베퍼층 상에 위치하되, 상기 스페이서와 일정간격으로 이격되어 배치된 격벽을 형성하는 단계;

상기 제 1 전극상에 유기 발광층을 형성하는 단계; 및

상기 유기발광층 상에 제 2 전극을 형성하는 단계를 포함하는 것을 특징으로 하는 유기 전계 발광 표시 장치의 제조 방법.

청구항 33

제 32항에 있어서,

상기 마스크는 하프톤 마스크, 슬릿마스크 및 하프톤/슬릿 조합 마스크로 이루어진 군에서 선택된 적어도 하나인 것을 특징으로 하는 유기 전계 발광 표시 장치의 제조 방법.

청구항 34

제 32항에 있어서,

상기 제 1 기판상에 제 1 전극을 형성하는 단계이전에, 상기 제 1 기판상에 보조전극을 형성하는 단계를 더 포함하는 것을 특징으로 하는 유기 전계 발광 표시 장치의 제조 방법.

청구항 35

제 32항에 있어서,

상기 제 1 전극상에 유기 발광층을 형성하는 단계이전에 또는 이후에, 전자주입층, 전자수송층, 정공역제층, 정공수송층 및 정공주입층으로 이루어진 군에서 선택된 적어도 하나이상을 더 형성하는 단계를 더 포함하는

것을 특징으로 하는 유기 전계 발광 표시 장치의 제조 방법.

청구항 36

제 32항에 있어서,

상기 베퍼층과 스페이서는 일체형으로 형성된 것을 특징으로 하는 유기 전계 발광 표시 장치의 제조 방법.

청구항 37

제 32항에 있어서,

상기 베퍼층과 스페이서는 유기 절연체로 형성하는 것을 특징으로 하는 유기 전계 발광 표시 장치의 제조 방법.

청구항 38

제 32항에 있어서,

상기 베퍼층과 스페이서는 감광성 수지로 형성하는 것을 특징으로 하는 유기 전계 발광 표시 장치의 제조 방법.

청구항 39

다수의 서브픽셀이 정의된 제 1 기판을 제공하는 단계;

상기 제 1 기판상에 제 1 전극을 형성하는 단계;

상기 제 1 전극 상의 각 서브 픽셀을 구획하는 외곽영역에 제 1 베퍼층을 형성하는 단계;

상기 제 1 베퍼층 상에 하나의 마스크를 이용하여 제 2 베퍼층과 스페이서를 동시에 형성하는 단계;

상기 제 1 전극상에 유기 발광층을 형성하는 단계; 및

상기 유기발광층 상에 제 2 전극을 형성하는 단계를 포함하는 것을 특징으로 하는 유기 전계 발광 표시 장치의 제조 방법.

청구항 40

제 39항에 있어서,

상기 마스크는 하프톤 마스크, 슬릿마스크 및 하프톤/슬릿 조합 마스크로 이루어진 군에서 선택된 적어도 하나인 것을 특징으로 하는 유기 전계 발광 표시 장치의 제조 방법.

청구항 41

제 39항에 있어서,

상기 제 1 기판상에 제 1 전극을 형성하는 단계이전에, 상기 제 1 기판상에 보조전극을 형성하는 단계를 더 포함하는 것을 특징으로 하는 유기 전계 발광 표시 장치의 제조 방법.

청구항 42

제 39항에 있어서,

상기 제 1 전극상에 유기 발광층을 형성하는 단계이전에 또는 이후에, 전자주입층, 전자수송층, 정공역제층, 정공수송층 및 정공주입층으로 이루어진 군에서 선택된 적어도 하나이상을 더 형성하는 단계를 더 포함하는 것을 특징으로 하는 유기 전계 발광 표시 장치의 제조 방법.

청구항 43

제 39항에 있어서,

상기 제 1 베퍼층 상에 하나의 마스크를 이용하여 제 2 베퍼층과 스페이서를 동시에 형성하는 단계에서는 상기 제 2 베퍼층에 상기 제 1 베퍼층의 일부를 노출하는 개구부를 동시에 형성하는 것을 특징으로 하는 유기 전계 발광 표시 장치의 제조 방법.

청구항 44

제 43항에 있어서,

상기 개구부가 형성된 제 2 베퍼층에 대응하여, 상기 제 1 베퍼층을 식각하여 제 1 트렌치를 형성하는 단계를 더 포함하는 것을 특징으로 하는 유기 전계 발광 표시 장치의 제조 방법.

청구항 45

제 44항에 있어서,

상기 제 1 트렌치는 상기 개구부에 비해 언더컷 형상으로 형성하는 것을 특징으로 하는 유기 전계 발광 표시 장치의 제조 방법.

청구항 46

제 39항에 있어서,

상기 제 1 베퍼층은 무기막으로 형성하는 것을 특징으로 하는 유기 전계 발광 표시 장치의 제조 방법.

청구항 47

제 39항에 있어서,

상기 제 2 베퍼층은 유기 절연체로 형성하는 것을 특징으로 하는 유기 전계 발광 표시 장치의 제조 방법.

청구항 48

제 39항에 있어서,

상기 제 2 베퍼층과 상기 스페이서는 일체형으로 형성하는 것을 특징으로 하는 유기 전계 발광 표시 장치의 제조 방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- [0016] 본 발명은 유기 전계 발광 표시 장치에 관한 것으로, 특히, 단순한 공정을 통하여 제조할 수 있는 듀얼 패널 타입의 유기 전계 발광 표시 장치 및 그 제조방법에 관한 것이다.
- [0017] 유기 전계 발광 표시 장치는 전자(electron)와 정공(hole)이 반도체 안에서 전자-정공 쌍을 만들거나 캐리어(carrier)들이 좀더 높은 에너지 상태로 여기된 후 다시 안정화 상태인 바닥상태로 떨어지는 과정을 통해 빛이 발생하는 현상을 이용한다.
- [0018] 이와 같이, 상기 유기 전계 발광 표시 장치는 자체발광형이기 때문에 액정 표시 장치와 같이 백라이트가 필요하지 않으므로 경량 박형이 가능하다. 또한, 저전압 구동, 높은 발광 효율, 얕은 시야각 및 빠른 응답속도등의 장점을 가지고 있어 고화질의 동영상을 구현하는데 유리하다.
- [0019] 특히, 상기 유기 전계 발광 표시 장치의 제조공정에는, 액정표시장치나 PDP(Plasma Display Panel)와 달리 증착 및 봉지(encapsulation) 장비가 전부라고 할 수 있기 때문에, 공정이 매우 단순하다.
- [0020] 또한, 각 화소마다 스위칭 소자인 박막트랜지스터를 가지는 액티브 매트릭스방식으로 유기 전계 발광 표시 장치를 구동하게 되면, 낮은 전류를 인가하더라도 동일한 휘도를 나타내므로 저소비 전력, 고정제, 대형화가 가능한 장점을 가진다.
- [0021] 도 1은 종래의 유기 전계 발광 표시 장치에 대한 개략적인 단면도로서, 이는 하부 발광방식으로 동작하는 액티브 매트릭스 방식의 단면 구조를 나타내고 있다.
- [0022] 도 1을 참조하여 설명하면, 박막트랜지스터(Tr)가 형성된 기판(10)이 위치한다. 상기 박막트랜지스터(Tr)는 게이트 전극(15), 액티브층(25) 및 소스/드레인 전극(27a, 27b)을 포함한다.
- [0023] 이후에, 상기 드레인 전극(27b)의 일부분을 노출하는 콘택홀을 구비한 보호막(20)이 위치한다.
- [0024] 상기 보호막(20)에 형성된 상기 콘택홀을 통하여 상기 드레인 전극(27b)과 전기적으로 연결된 제 1전극(30)이 위치한다.
- [0025] 상기 제 1 전극(30)에 서브픽셀이 정의된 절연막(40)이 위치하고, 상기 서브픽셀의 상기 제 1 전극(30) 상에 유기 발광층(50)이 위치한다. 상기 유기 발광층(50) 상에 공통전극으로 제 2 전극(60)이 형성된다. 여기서, 상기 제 1, 제 2 전극(30, 60)은 상기 유기 발광층(50)이 광을 방출할 수 있도록 전계를 인가하는 역할을 한다.
- [0026] 이후, 상기 기판(10)상에 형성된 유기 전계 발광 다이오드 소자(E)를 외부의 습기 및 산소로부터 보호하기 위해, 상기 기판(10)의 외곽부에 실란트(70)를 도포한뒤, 상기 유기 전계 발광 다이오드 소자(E)에 대향되도록 봉지기판(80)을 합착하는 봉지공정을 수행함으로써 유기 전계 발광 표시 장치가 제조된다.
- [0027] 즉, 이와 같은 유기 전계 발광 표시 장치는, 상기 어레이 소자 및 유기 전계 발광 다이오드 소자가 형성된 기판과 별도의 봉지기판의 합착을 통해 형성된다. 이때, 상기 어레이 소자의 수율과 유기 전계 발광 다이오드 소자의 수율의 곱이 유기 전계 발광 표시 장치의 수율을 결정하기 때문에, 후반 공정에 해당되는 유기 전계 발광 다이오드 소자의 제조 공정에 의해 전체 공정 수율이 크게 제한된다. 예를 들어, 어레이 소자가 양호하게 형성되었다 하더라도, 1000Å 정도의 박막을 사용하는 유기 발광층의 형성 시 이물이나 기타 다른 요소에 의해 불량이 발생하게 되면, 유기 전계 발광 표시 장치는 불량 등급으로 판정된다.
- [0028] 이로 인하여, 양품의 어레이 소자를 제조하는데 소요되었던 제반 경비 및 재료비 손실이 초래되고, 생산수율이 저하되는 문제점이 있다.
- [0029] 또한, 하부발광방식의 유기 전계 발광 표시 장치는 봉지공정에 의한 안정성 및 공정의 자유도가 높은 반면 개구율의 제한이 있어 고해상도 제품에 적용하기 어려운 문제점이 있다. 이와 달리, 상부발광방식의 유기 전계 발광 표시 장치는 박막트랜지스터 설계가 용이하고 개구율 향상이 가능하기 때문에 제품수명 측면에서 유리하다. 그러나, 종래의 상부발광방식의 유기 전계 발광 표시 장치에서는 유기발광층 상부에 통상적으로 음극이 위치함에 따라 재료선택폭이 좁기 때문에 투과도가 제한되어 광효율이 저하되는 등의 문제점이 있다.

발명이 이루고자 하는 기술적 과제

- [0030] 본 발명은 박막트랜지스터와 유기 전계 발광 다이오드 소자의 수율이 서로 영향을 받지 않도록 형성하여, 불량률 및 생산관리 효율을 증대시킬 수 있는 유기 전계 발광 표시 장치 및 그의 제조 방법을 제공함에 그 목적이 있다.
- [0031] 또한, 광효율이 향상된 상부발광방식의 유기 전계 발광 표시 장치 및 그의 제조 방법을 제공함에 다른 목적이 있다.
- [0032] 또한, 제조 공정을 위한 마스크의 수를 절감함에 따라 공정의 단순화를 꾀할수 있을 뿐만 아니라, 생산성을 더욱 향상시킬 수 있는 유기 전계 발광 표시 장치 및 그의 제조 방법을 제공함에 또 다른 목적이 있다.

발명의 구성 및 작용

- [0033] 상기 기술적 과제를 이루기 위하여 본 발명의 일 측면은 유기 전계 발광 표시 장치를 제공한다. 상기 유기 전계 발광 표시 장치는 다수의 서브픽셀이 정의된 제 1 기판; 상기 제 1 기판상에 형성된 제 1 전극; 상기 제 1 전극 상의 각 서브 픽셀을 구획하는 외곽영역에 형성된 베퍼충; 상기 베퍼충 상에 형성된 스페이서; 상기 제 1 전극상에 형성된 유기 발광층; 및 상기 유기발광층 상에 형성된 제 2 전극을 포함하며, 상기 베퍼충과 상기 스페이서는 일체형이다.
- [0034] 상기 기술적 과제를 이루기 위하여 본 발명의 다른 일 측면의 유기 전계 발광 표시 장치를 제공한다. 상기 유기 전계 발광 표시 장치는 다수의 서브픽셀이 정의된 제 1 기판; 상기 제 1 기판상에 형성된 제 1 전극; 상기 제 1 전극 상의 각 서브 픽셀을 구획하는 외곽영역에 형성된 베퍼충; 상기 베퍼충 상에 형성된 스페이서; 상기 베퍼충 상에 위치하며, 상기 스페이서와 일정간격으로 이격되어 배치된 격벽; 상기 제 1 전극상에 형성된 유기 발광층; 및 상기 유기발광층 상에 위치하며, 상기 격벽에 의해 서브픽셀 단위로 분리된 제 2 전극을 포함하며, 상기 베퍼충과 상기 스페이서는 일체형이다.
- [0035] 상기 기술적 과제를 이루기 위하여 본 발명의 또 다른 일 측면의 유기 전계 발광 표시 장치를 제공한다. 상기 유기 전계 발광 표시 장치는 다수의 서브픽셀이 정의된 제 1 기판; 상기 제 1 기판상에 형성된 제 1 전극; 상기 제 1 전극 상의 각 서브 픽셀을 구획하는 외곽영역에 위치하되, 트렌치가 형성된 제 1, 제 2 베퍼충; 상기 제 2 베퍼충 상에 형성된 스페이서; 상기 제 1 전극상에 형성된 유기 발광층; 및 상기 유기발광층 상에 위치하며, 상기 제 1, 제 2 베퍼충의 트렌치에 의해 각 서브픽셀 단위로 분리되는 제 2 전극을 포함하며, 상기 제 2 베퍼충과 상기 스페이서는 일체형이다.
- [0036] 상기 기술적 과제를 이루기 위하여 본 발명의 또 다른 일 측면의 유기 전계 발광 표시 장치의 제조 방법을 제공한다. 상기 제조 방법은 다수의 서브픽셀이 정의된 제 1 기판을 제공하는 단계; 상기 제 1 기판상에 제 1 전극을 형성하는 단계; 상기 제 1 전극 상의 각 서브 픽셀을 구획하는 외곽영역에 하나의 마스크를 이용하여 베퍼충과 스페이서를 동시에 형성하는 단계; 상기 베퍼충 상에 위치하되, 상기 스페이서와 일정간격으로 이격되어 배치된 격벽을 형성하는 단계; 상기 제 1 전극상에 유기 발광층을 형성하는 단계; 및 상기 유기발광층 상에 제 2 전극을 형성하는 단계를 포함한다.
- [0037] 상기 기술적 과제를 이루기 위하여 본 발명의 또 다른 일 측면의 유기 전계 발광 표시 장치의 제조 방법을 제공한다. 상기 제조 방법은 다수의 서브픽셀이 정의된 제 1 기판을 제공하는 단계; 상기 제 1 기판상에 제 1 전극을 형성하는 단계; 상기 제 1 전극 상의 각 서브 픽셀을 구획하는 외곽영역에 제 1 베퍼충을 형성하는 단계; 상기 제 1 베퍼충 상에 하나의 마스크를 이용하여 제 2 베퍼충과 스페이서를 동시에 형성하는 단계; 상기 제 1 전극상에 유기 발광층을 형성하는 단계; 및 상기 유기발광층 상에 제 2 전극을 형성하는 단계를 포함한다.
- [0038] 이하, 본 발명에 의한 유기 전계 발광 표시 장치의 도면을 참고하여 상세하게 설명한다. 다음에 소개되는 실시예들은 당업자에게 본 발명의 사상이 충분히 전달될 수 있도록 하기 위해 예로서 제공되어지는 것이다. 따라서, 본 발명은 이하 설명되어지는 실시예들에 한정되지 않고 다른 형태로 구체화될 수도 있다. 그리고, 도면들에 있어서, 장치의 크기 및 두께 등은 편의를 위하여 과장되어 표현될 수도 있다. 명세서 전체에 걸쳐서 동일한 침조번호들은 동일한 구성요소들을 나타낸다.
- [0039] 도 2a 내지 도 2c는 본 발명의 제 1 실시예에 따른 유기 전계 발광 표시 장치의 단면을 도시한 도면들이다.

- [0040] 도 2a를 참조하여, 상기 유기 전계 발광 표시 장치를 설명한다.
- [0041] 상기 유기 전계 발광 표시 장치는 서로 일정간격으로 이격되어 배치되어 위치하는 제 1 기판(100)과 제 2 기판(200)을 포함한다.
- [0042] 여기서, 상기 제 1 기판(100)의 내측에는 유기 전계 발광 다이오드 소자(E)가 형성되어 있다. 또, 상기 제 2 기판(200)의 내측에는 박막트랜지스터(Tr)가 형성되어 있다.
- [0043] 이때, 상기 제 1 기판(100)과 제 2 기판(200)사이에 개재된 스페이서(125)에 의해 상기 유기 전계 발광 다이오드 소자(E)와 상기 박막트랜지스터(Tr)는 전기적으로 연결되어 있다. 또, 상기 스페이서(125)에 의해, 상기 두 기판은 일정한 간격을 유지할 수 있다.
- [0044] 이로써, 상기 박막트랜지스터(Tr)의 구동에 의해서, 상기 유기 전계 발광 다이오드 소자(E)는 발광하게 되고, 상기 제 2 기판(200)으로 광이 방출되어, 사용자에게 화상을 제공할 수 있다.
- [0045] 도 2b를 참조하여, 유기 전계 발광 다이오드 소자(E)가 형성된 제 1 기판(100)을 자세하게 설명한다.
- [0046] 먼저, 제 1 기판(100)이 위치한다, 상기 제 1 기판(100)은 다수의 서브픽셀로 정의되어 있다. 상기 제 1 기판(100)은 투명한 물질로, 유리 기판 또는 플라스틱 기판일 수 있으나, 본 발명의 실시예에서 한정하는 것은 아니다.
- [0047] 상기 제 1 기판(100) 상에 제 1 전극(110)이 위치한다. 이때, 상기 제 1 전극(110)은 투명성 도전 물질로 이루어질 수 있다. 이를테면, 상기 제 1 전극(110)은 ITO 또는 IZO로 이루어질 수 있다.
- [0048] 이로써, 상기 제 1 기판(100)으로 광이 방출하는 경우, 즉 상부발광형의 유기 전계 발광 표시 장치에서 상부에 투과율이 뛰어난 제 1 전극이 위치하게 되므로, 광 효율을 향상시킬 수 있다.
- [0049] 더 나아가, 상기 제 1 기판(100)상에 상기 제 1 전극(110)과 전기적으로 연결된 보조전극(105)이 위치할 수 있다. 여기서, 상기 보조전극(105)은 상기 제 1 전극(110)의 저항차를 줄이는 역할을 한다. 이는 상기 제 1 전극(110)이 상술한 바와 같이, 저항이 큰 물질로 이루어지기 때문에, 휘도가 불균일해 질 수 있기 때문이다.
- [0050] 여기서, 상기 보조전극(105)은 저항이 낮은 금속으로, 이를테면, Al, AlNd, Mo 또는 Cr로 이루어진 군에서 선택된 적어도 하나의 물질로 이루어질 수 있다.
- [0051] 상기 제 1 전극(110)상에 상기 각 서브 픽셀을 구획하는 외곽영역에 베퍼층(123)이 위치한다. 상기 베퍼층(123)의 일부분이 도출되어 형성된 스페이서(125)가 위치한다. 즉, 상기 베퍼층(123)과 상기 스페이서(125)는 일체형으로 형성되어 있다. 이는 상기 베퍼층(123)과 상기 스페이서(125)를 일체형으로 형성하여, 공정수를 줄이기 위함이다.
- [0052] 상기 베퍼층(123)과 상기 스페이서(125)는 유기 절연체로 형성할 수 있다. 이때, 상기 베퍼층(123)과 상기 스페이서(125)는 공정의 편의상 감광성 수지로 형성하는 것이 바람직하다. 이를테면, 상기 베퍼층(123)과 상기 스페이서(125)는 아크릴계 수지, 벤조사이클로부텐(BCB), 폴리이미드(PI) 및 노볼락계 수지로 이루어진 군에서 선택된 적어도 하나를 포함하여 형성할 수 있다.
- [0053] 상기 베퍼층(123)상에 후술할 제 2 전극(150)을 각 서브픽셀 단위로 분리하기 위한 격벽(135)이 위치한다. 이때, 상기 격벽(135)은 상기 스페이서(125)와 일정간격을 둔채로 위치한다.
- [0054] 또한, 상기 격벽(135)은 상기 제 2 전극(150)을 각 서브픽셀 단위로 효율적으로 분리하기 위하여 역테이퍼 형상을 가지는 것이 바람직하다.
- [0055] 더 나아가, 상기 격벽(135)은 상기 스페이서(125)보다 낮은 높이를 가지는 것이 바람직하다. 이는, 상기 격벽(135)이 상기 스페이서(125)보다 높게 형성하게 되면, 상기 스페이서(125)에 의해 상기 유기 전계 발광 다이오드 소자(E)와 박막트랜지스터(Tr)가 서로 접촉할 수 없기 때문이다.
- [0056] 상기 스페이서(125)를 포함하는 상기 제 1 전극(110)상에 유기발광층(130)이 위치한다.
- [0057] 상기 유기 발광층(130)은 그 상부면 또는 하부면에 정공 주입층, 정공 수송층, 정공 억제층, 전자 수송층 및 전자 주입층으로 이루어진 군에서 선택된 적어도 하나 이상의 유기층을 더 포함할 수 있다. 이로써, 상기 제 1 전극(110), 유기 발광층(130) 및 제 2 전극(150)의 각각 경계면에서의 에너지 레벨을 적절하게 조절해주어, 상기 유기 발광층(130)으로 전자와 정공을 효율적으로 주입시킬 수 있다. 이로써, 완성된 유기 전계 발광 표시 장치의 발광 효율을 향상시킬 수 있다.

- [0058] 상기 유기 발광층(130)상에 제 2 전극(150)이 위치한다. 이때, 상기 제 2 전극(150)은 상술한 바와 같이, 상기 격벽(135)에 의해 각 서브픽셀 단위로 분리되어 있다.
- [0059] 상기 제 2 전극(150)은 반사성을 가지는 도전물질로, Mg, Ca, Al, Ag, Ba 및 이들의 합금으로 이루어진 군에서 선택된 하나의 물질로 이루어질 수 있다.
- [0060] 도면에는 도시하지 않았으나, 상기 제 2 전극(150) 상부에 흡습층이 더 구비될 수 있다. 이는 상기 유기 발광층(130)이 수분 또는 산소와 반응하여, 상기 유기 발광층(130)을 이루는 물질의 화학 구조식이 변하게 되어 발광 특성이 소멸될 수 있다. 이로 인하여, 화소의 한 부분이 발광하지 않는 흑점이 발생할 수 있다. 더군다나, 상기 흑점은 시간이 지남에 따라 증가하게 되어, 결국에는 한 서브픽셀은 광이 나오지 않게 되어 완성된 유기 전계 발광 표시 장치의 불량을 일으킬 수 있으며, 수명이 줄어든다. 이로써, 상기 흡습층을 더 형성하여 이를 해결하고자 함이다. 이때, 상기 흡습층은 산화바륨, 산화칼슘, 산화알루미늄, 황산리튬, 황산나트륨, 황산칼슘, 황산마그네슘, 황산코발트, 황산갈륨, 황산티타늄, 염화칼슘, 질산 칼슘으로 이루어진 군에서 선택된 하나 이상의 물질로 이루어질 수 있다.
- [0061] 이때, 상기 흡습층은 상기 박막트랜지스터(Tr)와의 접촉 불량을 방지하기 위하여, 상기 스페이서(125)의 꼭지부, 즉, 상기 박막트랜지스터(Tr)와 접촉하는 영역에는 형성하지 않는 것이 바람직하다.
- [0062] 한편, 도 2c를 참조하여 박막트랜지스터(Tr)가 형성된 제 2 기판(200)을 설명한다.
- [0063] 도면에는 도시하지 않았으나, 상기 제 2 기판(200)은 서로 교차되어 배치되는 다수의 게이트 배선과 데이터 배선이 위치하고, 상기 두 배선에 의해 다수의 서브픽셀이 정의된다. 이때, 상기 두 배선의 교차지점, 즉, 상기 각 서브픽셀에는 박막트랜지스터(Tr)가 구비된다. 도면에는 각 서브픽셀에 하나의 박막트랜지스터가 형성된 것으로 도시하였으나, 이에 한정되지 아니하고, 적어도 하나의 박막트랜지스터와 캐패시터가 더 형성되어 있을 수 있다. 그러나, 설명의 편의상 생략하여 설명한다.
- [0064] 자세하게, 상기 제 2 기판(200)상에 게이트 전극(205)이 위치한다. 상기 게이트 전극(205)을 포함하는 상기 제 2 기판(200)상에 게이트 절연막(210)이 위치한다. 여기서, 상기 게이트 절연막(210)은 산화실리콘막, 질화실리콘막 또는 이들의 적층막일 수 있다.
- [0065] 상기 게이트 전극(205)에 대응된 상기 게이트 절연막(210)상에 액티브층(215)이 위치한다. 여기서, 상기 액티브층(215)은 비정질 실리콘으로 이루어진 채널층(215a)과, 불순물이 도핑된 비정질 실리콘으로 이루어진 오믹콘택층(215b)으로 이루어질 수 있다.
- [0066] 상기 액티브층(215) 양단부상에 이격되어 배치된 소스/드레인 전극(225a, 225b)이 위치한다. 상기 소스/드레인 전극(225a, 225b)은 Al, AlNd, Mo, Cr로 이루어진 군에서 선택된 적어도 하나로 이루어질 수 있다.
- [0067] 이로써, 상기 제 2 기판(200)상에 게이트 전극(205), 액티브층(215) 및 소스/드레인 전극(225a, 225b)을 포함하는 박막트랜지스터(Tr)가 위치한다.
- [0068] 여기서, 본 발명의 실시예에서는 상기 박막트랜지스터(Tr)가 비정질 실리콘으로 이루어진 바텀 게이트형 박막트랜지스터에 한정하여 도시하여 설명하였으나, 이에 한정되지 아니하고, 현재 공지된 여러 형태의 박막트랜지스터가 채용될 수 있다.
- [0069] 상기 박막트랜지스터(Tr)를 포함하는 상기 제 2 기판(200)상에 상기 드레인 전극(225b)을 노출하는 콘택홀이 형성된 보호막(220)이 위치한다. 여기서, 상기 보호막(220)은 아크릴계 수지, 벤조사이클로부텐(PCB), 산화실리콘, 질화실리콘으로 이루어진 군에서 선택된 적어도 하나로 이루어질 수 있다.
- [0070] 또한, 상기 콘택홀을 통해 노출된 상기 드레인 전극(225b)과 전기적으로 연결된 연결전극(도면에는 도시하지 않음.)이 더 위치할 수 있다.
- [0071] 다시, 도 2a를 참조하면, 상기 박막트랜지스터(Tr)의 드레인 전극(225b)과 상기 유기 전계 발광 다이오드 소자(E)의 제 2 전극(150)은 상기 스페이서(125)에 의해 서로 전기적으로 연결된다.
- [0072] 도 3a 내지 도 3f는 본 발명의 제 1 실시예에 따른 유기 전계 발광 표시 장치의 제조 공정을 설명하기 위해 도시한 공정도들이다.
- [0073] 도 3a를 참조하면, 다수의 서브픽셀로 정의된 제 1 기판(100)을 제공한다. 상기 제 1 기판(100)은 유리 기판

또는 플라스틱 기판으로, 투명한 재질로 선택하는 것이 바람직하다.

[0074] 상기 제 1 기판(100)상에 저 저항체의 도전물질을 증착한 뒤, 패터닝하여 보조전극(105)을 형성한다. 상기 보조전극(105)은 후속 공정에서 형성되는 제 1 전극의 저항차를 줄이는 역할을 한다. 상기 저 저항체의 도전물질은 Al, AlNd, Mo 또는 Cr로 이루어진 군에서 선택된 적어도 하나의 물질일 수 있다.

[0075] 상기 보조전극(105)을 포함하는 제 1 기판 상에 투명성의 도전물질을 증착한 뒤, 패터닝하여 제 1 전극(110)을 형성한다. 이를테면, 상기 투명성의 도전물질은 ITO 또는 IZO일 수 있다.

[0076] 도 3b를 참조하면, 상기 제 1 전극(110)상에 유기 절연체로 이루어진 절연막(120)을 형성한다. 더욱 바람직하게, 상기 절연막(120)은 감광성 수지로 이루어질 수 있다. 이를테면, 상기 절연막(120)은 아크릴계 수지, 벤조사이클로부텐(BCB), 폴리이미드(PI) 및 노볼락계 수지로 이루어진 군에서 선택된 적어도 하나로 형성될 수 있다.

[0077] 한편, 상기 절연막(120)상으로 마스크(300)를 제공한다. 여기서, 상기 마스크(300)는 영역별로 광의 세기를 조절할 수 있는 하프톤 마스크, 슬릿 마스크 및 하프톤/슬릿 조합 마스크로 이루어진 군에서 선택된 하나일 수 있다.

[0078] 도면에서와 같이, 상기 마스크(300)는 투과영역(a), 반투과영역(b), 불투과 영역(c)으로 구분될 수 있다.

[0079] 이후, 상기 마스크(300)를 이용하여 노광 공정을 거친후 현상공정을 수행하여, 도 3c에서와 같이, 베퍼층(123)과 스페이서(125)를 동시에 형성할 수 있다. 즉, 상기 베퍼층(123)은 상기 마스크(300)의 반투과영역(b)에 대응된 절연막이 현상액에 의해 일부분 제거되어 형성된다. 또, 상기 스페이서(125)는 상기 불투과영역(c)에 대응된 절연막이 현상액에 의해 반응하지 않아, 그대로 남게되어 형성된다. 한편, 상기 투과영역(a)에 대응된 절연막은 현상액에 의해 모두 제거된다.

[0080] 이때, 상기 절연막(120)이 포지티브 감광성 수지로 형성될 경우에 대하여 한정하여 설명하였으나, 상기 절연막(120)이 네가티브 감광성 수지로 형성될 경우는 상기 마스크(300)를 반대로 얼라인하여 노광공정을 수행하면 된다. 즉, 상기 스페이서(125)는 상기 마스크(300)의 투과영역에 대응되어 형성되고, 상기 베퍼층(123)은 상기 마스크(300)의 반투과영역(b)에 대응되어 형성될 수 있다.

[0081] 이후, 상기 베퍼층(123)과 스페이서(125)에 열처리 공정을 수행하여, 경화공정을 수행한다.

[0082] 이로써, 하나의 마스크를 통하여 상기 베퍼층(123)과 스페이서(125)를 동시에 형성할 수 있으므로, 생산성을 향상시킬 수 있으며, 이와 더불어 생산 단가를 줄일 수 있다.

[0083] 도 3d를 참조하면, 상기 베퍼층(123)상에 감광성 수지막을 형성한 뒤, 노광 및 현상 공정을 격벽(135)을 형성한다. 이때, 상기 격벽(135)은 후술할 제 2 전극을 형성할 때, 상기 격벽(135)에 의해 서브픽셀 단위로 자동적으로 분리하기 위해서 역테이퍼 형상으로 형성하는 것이 바람직하다.

[0084] 도 3e를 참조하면, 상기 제 1 전극(110)상에 유기 발광층(130)을 형성한다. 여기서, 상기 유기 발광층(130)은 저분자 물질 또는 고분자 물질일 수 있다. 이때, 상기 유기 발광층(130)이 저분자 물질일 경우에 있어서, 진공 증착법을 수행하여 형성할 수 있으며, 고분자 물질일 경우에 있어서, 잉크젯 프린팅 방법을 수행하여 형성할 수 있다. 이때, 상기 유기 발광층(130)을 형성하기 전에 또는 후에 정공 주입층, 정공 수송층, 정공 억제층, 전자 수송층 및 전자 주입층으로 이루어진 군에서 선택된 적어도 하나의 유기층을 더 형성할 수 있다.

[0085] 이후, 상기 유기 발광층(130)상에 제 2 전극(150)을 형성한다. 이때, 상기 제 2 전극(150)은 도전물질을 증착하는 과정에서, 상기 격벽(135)에 의해 각 서브픽셀 단위로 자동적으로 분리된다. 이로써, 별도의 패터닝 공정을 수행하지 않고, 상기 제 2 전극(150)을 형성할 수 있다. 이때, 상기 제 2 전극(150)은 상기 스페이서(125) 상부에도 형성되는 바, 상기 스페이서(125)에 의해 상기 제 2 전극(150)의 일부분은 상부로 도출되어, 후술할 제 2 기판(도 3f의 200)의 소자와 전기적으로 연결된다.

[0086] 도면에는 도시되지 않았으나, 상기 제 2 전극(150)상에 흡습층을 더 형성하여, 상기 유기 발광층(130)을 수분으로부터 보호할 수 있다.

[0087] 도 3f를 참조하면, 박막트랜지스터(Tr)가 형성된 제 2 기판(200)을 제공한다.

[0088] 이후, 상기 제 1 기판(100) 또는 상기 제 2 기판(200)의 외곽부에 실 패턴을 도포한 뒤, 상기 제 1 기판(100)의 유기 전계 발광 다이오드 소자(E)와 상기 제 2 기판(200)의 박막 트랜지스터(Tr)가 서로 대향되도록, 상기 제 1 기판(100)과 상기 제 2 기판(200)을 합착하여, 유기 전계 발광 표시 장치를 제조할 수 있다.

- [0089] 이로써, 상기 베퍼층(123)과 상기 스페이서(125)를 하나의 마스크를 이용하여, 동시에 형성함에 따라, 유기 전계 발광 표시 장치의 제조 공정수를 줄일 수 있다.
- [0090] 도 4a 내지 도 4c는 본 발명의 제 2 실시예에 따른 유기 전계 발광 표시 장치의 단면을 도시한 도면들이다. 여기서, 제 2 전극의 분리를 위한 격벽대신에, 트렌치가 형성된 베퍼층을 형성하는 것을 제외하고, 상기 제 1 실시예에 따른 유기 전계 발광 표시 장치와 동일한 구조를 가진다. 이에 따라, 설명의 편의상 반복되는 설명은 생략하여 설명한다.
- [0091] 도 4a를 참조하여, 상기 유기 전계 발광 표시 장치를 설명한다. 상기 유기 전계 발광 표시 장치는 스페이서(325)에 의해 서로 일정간격으로 이격되어 배치되어 위치하는 제 1 기판(300)과 제 2 기판(400)을 포함한다. 이때, 상기 제 1 기판(300)의 내측에는 유기 전계 발광 다이오드 소자(E)가 형성되어 있고. 또, 상기 제 2 기판(400)의 내측에는 박막트랜지스터(Tr)가 형성되어 있으며, 상기 유기 전계 발광 다이오드 소자(E)와 상기 박막트랜지스터(Tr)는 상기 스페이서(325)에 의해 서로 전기적으로 연결되어 있다.
- [0092] 상기 유기 전계 발광 다이오드 소자(E)가 형성된 제 1 기판(300)과 상기 박막트랜지스터(Tr)가 형성된 제 2 기판(400)을 분리하여 도시한, 도 4b와 도 4c를 참조하여 더욱 자세하게 설명한다.
- [0093] 도 4b를 참조하면, 먼저, 제 1 기판(300)이 위치한다, 상기 제 1 기판(300)은 다수의 서브픽셀로 정의되어 있다. 상기 제 1 기판(300) 상에 제 1 전극(310)이 위치한다. 이때, 상기 제 1 전극(310)은 투명성 도전 물질로 이루어질 수 있다. 이를테면, 상기 제 1 전극(310)은 ITO 또는 IZO로 이루어질 수 있다.
- [0094] 더 나아가, 상기 제 1 기판(300)상에 상기 제 1 전극(310)과 전기적으로 연결된 보조전극(305)이 위치할 수 있다. 여기서, 상기 보조전극(305)은 상기 제 1 전극(310)의 저항차를 줄이는 역할을 하여, 휘도가 불균일해지는 것을 방지할 수 있다.
- [0095] 상기 제 1 전극(310)상에 상기 각 서브픽셀을 구획하는 외곽영역에 제 1 베퍼층(315)와 제 2 베퍼층(323)이 순차적으로 형성되어 있다. 여기서, 상기 제 2 베퍼층(323)은 그 일부분이 돌출되어 형성된 스페이서(325)가 위치한다. 즉, 상기 제 2 베퍼층(323)과 상기 스페이서(325)는 일체형으로 형성되어 있다.
- [0096] 또한, 상기 제 1 베퍼층(315)과 상기 제 2 베퍼층(323)은 상기 스페이서(325)와 이격된 영역에 트렌치(P)가 형성되어 있다. 여기서, 상기 트렌치(P)에 의해, 후술할 제 2 전극(350)이 각 서브픽셀 단위로 분리된다. 이때, 상기 트렌치(P)는 언더컷 형상을 가지는 것이 바람직하다. 이는 상기 제 2 전극(350)을 각 서브픽셀 단위로 효율적으로 분리하기 위함이다. 즉, 상기 제 2 베퍼층(323)에 형성된 개구부(P1)에 비해 상기 제 1 베퍼층(315)에 형성되는 제 1 트렌치(P2)가 안쪽으로 과식각된 형태를 가진다.
- [0097] 상기 제 1 베퍼층(315)은 무기막으로 형성될 수 있다. 이를테면, 상기 제 1 베퍼층(315)은 산화 실리콘막, 질화 실리콘막 및 이들의 적층막으로 이루어진 군에서 선택된 하나일 수 있다.
- [0098] 또한, 상기 제 2 베퍼층(323)과 상기 스페이서(325)는 유기 절연체로 형성할 수 있다. 이때, 상기 제 2 베퍼층(323)과 상기 스페이서(325)는 공정의 편의상 감광성 수지로 형성하는 것이 바람직하다. 이를테면, 상기 제 2 베퍼층(323)과 상기 스페이서(325)는 아크릴계 수지, 벤조사이클로부텐(BCB), 폴리이미드(PI) 및 노볼락계 수지로 이루어진 군에서 선택된 적어도 하나를 포함하여 형성할 수 있다.
- [0099] 상기 제 1 전극(310)상에 유기발광층(330)이 위치한다.
- [0100] 상기 유기 발광층(330)은 그 상부면 또는 하부면에 정공 주입층, 정공 수송층, 정공 억제층, 전자 수송층 및 전자 주입층으로 이루어진 군에서 선택된 적어도 하나 이상의 유기층을 더 포함할 수 있다.
- [0101] 상기 유기 발광층(330)상에 제 2 전극(350)이 위치한다. 이때, 상기 제 2 전극(350)은 상술한 바와 같이, 상기 제 1 베퍼층(315)과 상기 제 2 베퍼층(323)의 트렌치(P)에 의해 각 서브픽셀 단위로 분리되어 있다.
- [0102] 상기 제 2 전극(350)은 반사성을 가지는 도전물질로, Mg, Ca, Al, Ag, Ba 및 이들의 합금으로 이루어진 군에서 선택된 하나의 물질로 이루어질 수 있다.
- [0103] 도면에는 도시하지 않았으나, 상기 제 2 전극(350) 상부에 상술한 흡습층이 더 구비될 수 있다.
- [0104] 한편, 도 4c를 참조하여 박막트랜지스터(Tr)가 형성된 제 2 기판(400)을 설명한다. 도면에는 도시하지 않았으나, 상기 제 2 기판(400)은 서로 교차되어 배치되는 다수의 게이트 배선과 데이터 배선이 위치하고, 상기 두

배선에 의해 다수의 서브픽셀이 정의된다. 이때, 상기 두 배선의 교차지점, 즉, 상기 각 서브픽셀에는 박막트랜지스터(Tr)가 구비된다. 도면에는 각 서브픽셀에 하나의 박막트랜지스터가 형성된 것으로 도시하였으나, 이에 한정되지 아니하고, 적어도 하나의 박막트랜지스터와 캐패시터가 더 형성되어 있을 수 있다. 그러나, 설명의 편의상 생략하여 설명한다.

[0105] 자세하게, 상기 제 2 기판(400)상에 게이트 전극(405)이 위치한다. 상기 게이트 전극(405)을 포함하는 상기 제 2 기판(400)상에 게이트 절연막(410)이 위치한다. 상기 게이트 전극(405)에 대응된 상기 게이트 절연막(410)상에 액티브층(415)이 위치한다. 여기서, 상기 액티브층(415)은 비정질 실리콘으로 이루어진 채널층(415a)과, 불순물이 도핑된 비정질 실리콘으로 이루어진 오믹콘택층(415b)으로 이루어질 수 있다.

[0106] 상기 액티브층(415) 양단부상에 이격되어 배치된 소스/드레인 전극(425a, 425b)이 위치한다. 상기 소스/드레인 전극(425a, 425b)은 Al, AlNd, Mo, Cr로 이루어진 군에서 선택된 적어도 하나로 이루어질 수 있다.

[0107] 이로써, 상기 제 2 기판(400)상에 게이트 전극(405), 액티브층(415) 및 소스/드레인 전극(425a, 425b)을 포함하는 박막트랜지스터(Tr)가 위치한다.

[0108] 여기서, 본 발명의 실시예에서는 상기 박막트랜지스터(Tr)가 비정질 실리콘으로 이루어진 바텀 게이트형 박막트랜지스터에 한정하여 도시하여 설명하였으나, 이에 한정되지 아니하고, 현재 공지된 여러 형태의 박막트랜지스터가 채용될 수 있다.

[0109] 상기 박막트랜지스터(Tr)를 포함하는 상기 제 2 기판(400)상에 상기 드레인 전극(425b)을 노출하는 콘택홀이 형성된 보호막(430)이 위치한다.

[0110] 또한, 상기 콘택홀을 통해 노출된 상기 드레인 전극(425b)과 전기적으로 연결된 연결전극(도면에는 도시하지 않음.)이 더 위치할 수 있다.

[0111] 도 5a 내지 도 5f는 본 발명의 제 2 실시예에 따른 유기 전계 발광 표시 장치의 제조 방법을 설명하기 위해 도시한 공정도들이다. 여기서, 유기 전계 발광 다이오드 소자가 형성된 제 1 기판을 형성하는 제조 공정을 제외하고, 상기 제 1 실시예에 따른 유기 전계 발광 표시 장치의 제조 방법과 동일한 공정을 수행하여 제조되므로, 반복되는 설명은 생략하여 설명한다.

[0112] 도 5a를 참조하여 설명하면, 다수의 서브픽셀로 정의된 제 1 기판(300)을 제공한다. 상기 제 1 기판(300)은 유리 기판 또는 플라스틱 기판으로, 투명한 재질로 선택하는 것이 바람직하다.

[0113] 상기 제 1 기판(300)상에 저 저항체의 도전물질을 증착한 뒤, 패터닝하여 보조전극(305)을 형성한다. 상기 보조전극(305)은 후속 공정에서 형성되는 제 1 전극의 저항차를 줄이는 역할을 한다. 상기 저 저항체의 도전물질은 Al, AlNd, Mo 또는 Cr로 이루어진 군에서 선택된 적어도 하나의 물질일 수 있다.

[0114] 상기 보조전극(305)을 포함하는 제 1 기판(300) 상에 투명성의 도전물질을 증착한 뒤, 패터닝하여 제 1 전극(310)을 형성한다. 이를테면, 상기 투명성의 도전물질은 ITO 또는 IZO일 수 있다.

[0115] 도 5b를 참조하면, 상기 제 1 전극(310)상에 무기막을 형성한 뒤, 패터닝하여 제 1 베퍼층(315)을 형성한다. 상기 제 1 베퍼층(315)은 각 서브픽셀을 구획하는 외곽영역에 위치한다. 이때, 상기 제 1 베퍼층(315)은 산화 실리콘막, 질화실리콘막 및 이들의 적층막으로 이루어진 군에서 선택된 적어도 하나일 수 있다.

[0116] 도 5c를 참조하면, 상기 제 1 베퍼층(315)상에 유기 절연체로 이루어진 절연막(320)을 형성한다. 더욱 바람직하게, 상기 절연막(320)은 감광성 수지로 이루어질 수 있다. 이를테면, 상기 절연막(320)은 아크릴계 수지, 벤조사이클로부텐(BCB), 폴리이미드(PI) 및 노볼락계 수지로 이루어진 군에서 선택된 적어도 하나로 형성될 수 있다.

[0117] 한편, 상기 절연막(320)상으로 마스크(500)를 제공한다. 여기서, 상기 마스크(500)는 영역별로 광의 세기를 조절할 수 있는 하프톤 마스크, 슬릿 마스크 및 하프톤/슬릿 조합 마스크로 이루어진 군에서 선택된 하나일 수 있다.

[0118] 도면에서와 같이, 상기 마스크(500)는 투과영역(a), 반투과영역(b), 불투과 영역(c)으로 구분될 수 있다.

[0119] 이후, 상기 마스크(500)를 이용하여 노광 공정을 거친후 현상공정을 수행하여, 도 5d에서와 같이, 제 2 베퍼층(323)과 스페이서(325)를 동시에 형성할 수 있다. 또한, 이와 동시에, 상기 제 2 베퍼층(323)에 상기 제 1

버퍼층(315)의 일부분을 노출하는 개구부(P1)를 형성할 수 있다.

[0120] 즉, 상기 제 2 버퍼층(323)은 상기 마스크(500)의 반투과영역(b)에 대응된 절연막이 현상액에 의해 일부분 제거되어 형성된다. 또, 상기 스페이서(325)는 상기 불투과영역(c)에 대응된 절연막이 현상액에 의해 반응하지 않아, 그대로 남게되어 형성된다. 한편, 상기 투과영역(a)에 대응된 절연막은 현상액에 의해 모두 제거되어, 상기 개구부(P1)가 형성된다.

[0121] 이때, 상기 절연막(120)이 포지티브 감광성 수지로 형성될 경우에 대하여 한정하여 설명하였으나, 상기 절연막(120)이 네가티브 감광성 수지로 형성될 경우는 상기 마스크(300)를 상술한바와 같이 반대로 열라인하여, 상기 제 2 버퍼층(323), 스페이서(325) 및 개구부(P1)를 형성할 수 있다.

[0122] 이후, 상기 제 2 버퍼층(323)과 스페이서(325)에 열처리 공정을 수행하여, 경화공정을 수행한다.

[0123] 이로써, 하나의 마스크를 통하여 상기 제 2 버퍼층(323), 스페이서(325), 개구부(P1)를 동시에 형성할 수 있으므로, 생산성을 향상시킬 수 있으며, 이와 더불어 생산 단가를 줄일 수 있다.

[0124] 도 5e를 참조하면, 상기 제 2 버퍼층(323)에 형성된 개구부(P1)에 대응하여, 상기 제 1 버퍼층(315)에 제 1 트렌치(P2)를 형성한다. 여기서, 상기 제 1 트렌치(P2)는 상기 제 1 전극(310)을 노출하도록 형성되거나, 상기 제 1 버퍼층(315)이 일부분 식각되어 홈의 형태로 형성될 수 있다.

[0125] 이로써, 상기 제 1 버퍼층(315)과 제 2 버퍼층(323)에 후술할 제 2 전극을 형성할 때, 각 서브픽셀 단위로 자동적으로 분리하기 위한 트렌치(P)가 형성될 수 있다.

[0126] 여기서, 후술할 제 2 전극을 형성할 때, 상기 트렌치(P)에 의해 서브픽셀 단위로 자동적으로 분리하기 유리하도록, 언더컷 형상으로 형성하는 것이 바람직하다. 즉, 상기 제 2 버퍼층(323)의 개구부(P1)에 비해, 상기 제 1 버퍼층의 제 1 트렌치(P2)가 내부쪽으로 더 식각되어 형성할 수 있다.

[0127] 도 5f를 참조하면, 상기 제 1 전극(310)상에 유기 발광층(330)을 형성한다. 여기서, 상기 유기 발광층(330)은 저분자 물질 또는 고분자 물질일 수 있다. 이때, 상기 유기 발광층(330)이 저분자 물질일 경우에 있어서, 진공 증착법을 수행하여 형성할 수 있으며, 고분자 물질일 경우에 있어서, 잉크젯 프린팅 방법을 수행하여 형성할 수 있다. 이때, 상기 유기 발광층(330)을 형성하기 전에 또는 후에 정공 주입층, 정공 수송층, 정공 억제층, 전자 수송층 및 전자 주입층으로 이루어진 군에서 선택된 적어도 하나의 유기층을 더 형성할 수 있다.

[0128] 이후, 상기 유기 발광층(330)상에 제 2 전극(350)을 형성한다. 이때, 상기 제 2 전극(350)은 도전물질을 증착하는 과정에서, 상기 제 1 버퍼층(315)과 제 2 버퍼층(323)에 형성된 트렌치(P)에 의해 각 서브픽셀 단위로 자동적으로 분리된다. 이로써, 별도의 패터닝 공정을 수행하지 않고, 상기 제 2 전극(350)을 형성할 수 있다. 이때, 상기 제 2 전극(350)은 상기 스페이서(325) 상부에도 형성되는 바, 상기 스페이서(325)에 의해 상기 제 2 전극(350)의 일부분은 상부로 돌출된다.

[0129] 도면에는 도시되지 않았으나, 상기 제 2 전극(350)상에 흡습층을 더 형성하여, 상기 유기 발광층(330)을 수분으로부터 보호할 수 있다.

[0130] 이후, 상기와 같이, 상기 유기 전계 발광 다이오드 소자(E)가 형성된 제 1 기판(300)과 박막트랜지스터(Tr)가 형성된 제 2 기판(400)을 합착하여 유기 전계 발광 표시 장치를 제조할 수 있다.

[0131] 이로써, 상기 제 1 기판(300)상에 상기 제 2 버퍼층(323)과 스페이서(325)를 일체형으로 형성하여, 공정수를 줄일 수 있다.

발명의 효과

[0132] 상기한 바와 같이 본 발명의 유기 전계 발광 표시 장치는 박막트랜지스터와 유기 전계 발광 다이오드 소자를 서로 다른 기판에 각각 형성한뒤, 상기 두 기판을 합착하여 유기 전계 발광 표시 장치를 제조함으로써, 불량률의 감소와 함께 생산 수율의 향상을 기대할 수 있다.

[0133] 또, 서브픽셀을 구획하는 버퍼층과 스페이서를 일체형으로 형성하여, 공정수를 절감할 수 있어, 생산성의 향상을 기대할 수 있다.

[0134] 또, 서브픽셀을 구획하는 버퍼층과 스페이서를 일체형으로 형성하여, 동일 재료를 사용하여 형성할 수 있다.

- [0135] 또, 서브픽셀을 구획하는 버퍼층과 스페이서를 하나의 마스크를 통하여 제작됨에 따라, 현상공정 및 스트립 공정이 감소되어, 생산 단가를 줄일 수 있다.
- [0136] 또, 상부 발광형으로, 상부에 투명성의 도전물질로 전극을 형성함에 따라, 종래보다 광 효율을 향상시킬 수 있다.
- [0137] 상기에서는 본 발명의 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경 시킬 수 있음을 이해할 수 있을 것이다.

도면의 간단한 설명

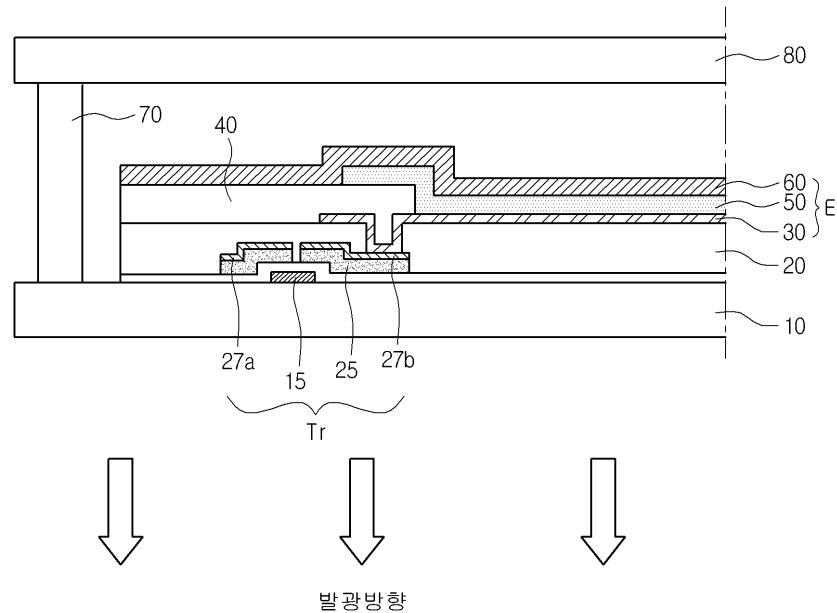
- [0001] 도 1은 종래의 유기 전계 발광 표시 장치에 대한 개략적인 단면도이다.
- [0002] 도 2a 내지 도 2c는 본 발명의 제 1 실시예에 따른 유기 전계 발광 표시 장치의 단면을 도시한 도면들이다.
- [0003] 도 3a 내지 도 3f는 본 발명의 제 1 실시예에 따른 유기 전계 발광 표시 장치의 제조 공정을 설명하기 위해 도시한 공정도들이다.
- [0004] 도 4a 내지 도 4c는 본 발명의 제 2 실시예에 따른 유기 전계 발광 표시 장치의 단면을 도시한 도면들이다.
- [0005] 도 5a 내지 도 5f는 본 발명의 제 2 실시예에 따른 유기 전계 발광 표시 장치의 제조 방법을 설명하기 위해 도시한 공정도들이다.

(도면의 주요 부분에 대한 부호의 설명)

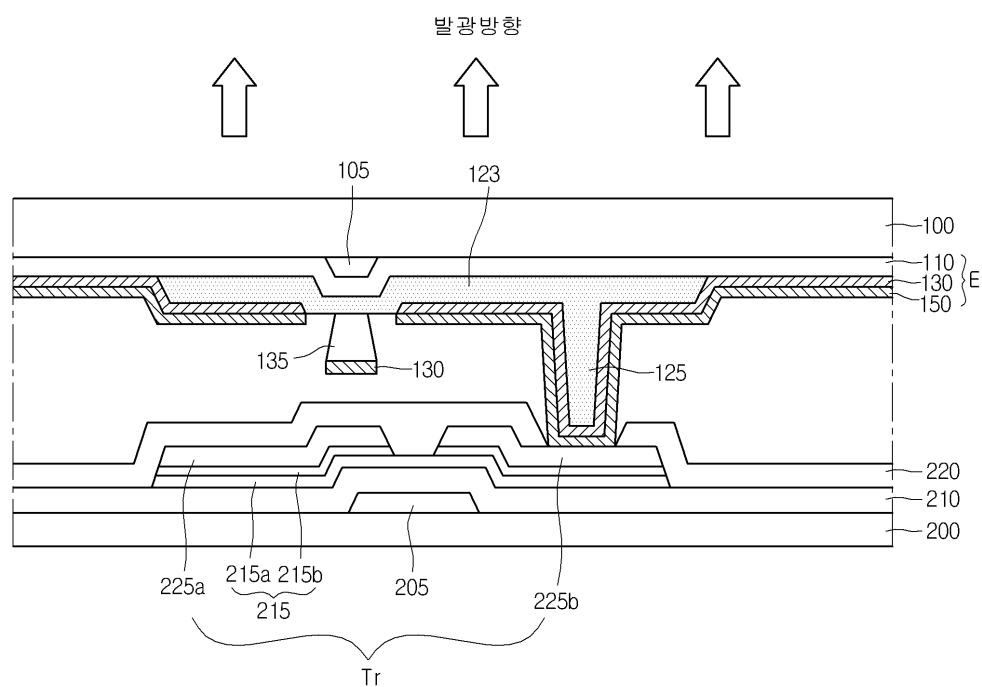
- | | |
|-----------------------------|-------------------|
| [0007] 100, 300 : 제 1 기판 | 200, 400 : 제 2 기판 |
| [0008] 105, 305 : 보조전극 | 110, 310 : 제 1 전극 |
| [0009] 123 : 버퍼층 | 125, 325 : 스페이서 |
| [0010] 135 : 격벽 | 130, 230 : 유기 발광층 |
| [0011] 150, 250 : 제 2 전극 | 315 : 제 1 버퍼층 |
| [0012] 323 : 제 2 버퍼층 | |
| [0013] E : 유기 전계 발광 다이오드 소자 | |
| [0014] Tr : 박막트랜지스터 | |
| [0015] P : 트렌치 | |

도면

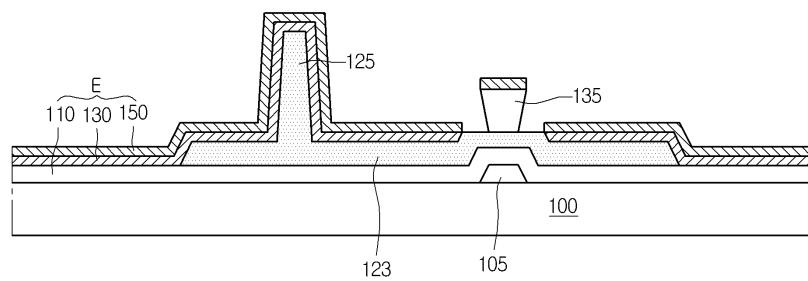
도면1



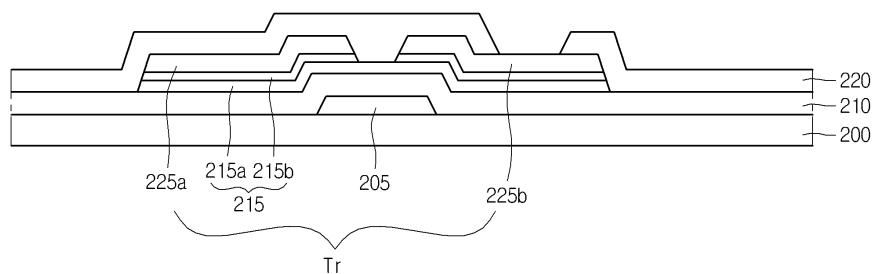
도면2a



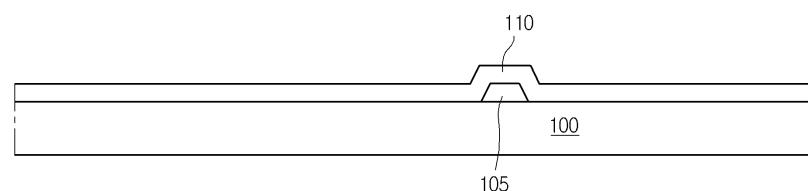
도면2b



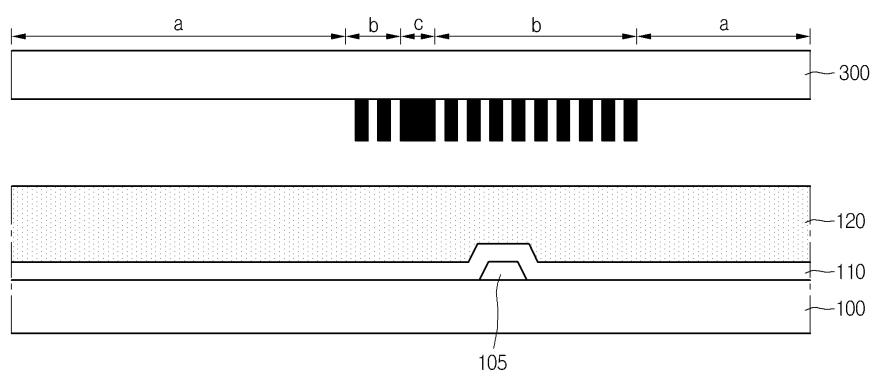
도면2c



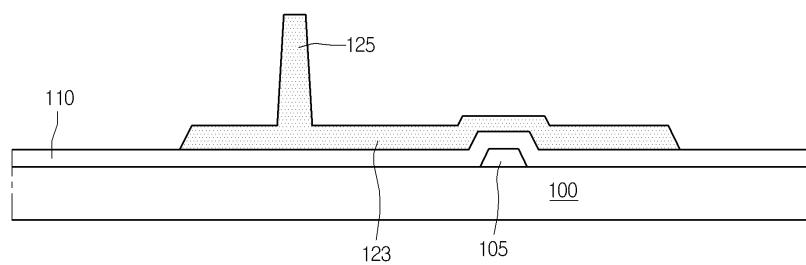
도면3a



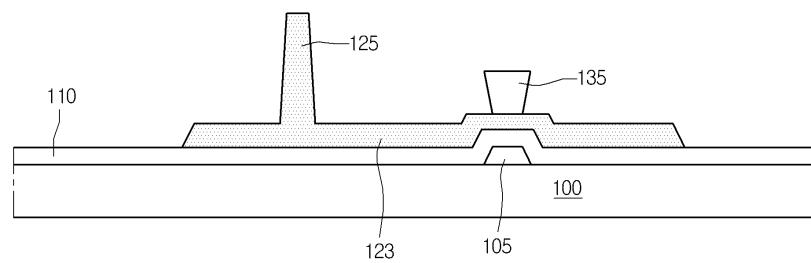
도면3b



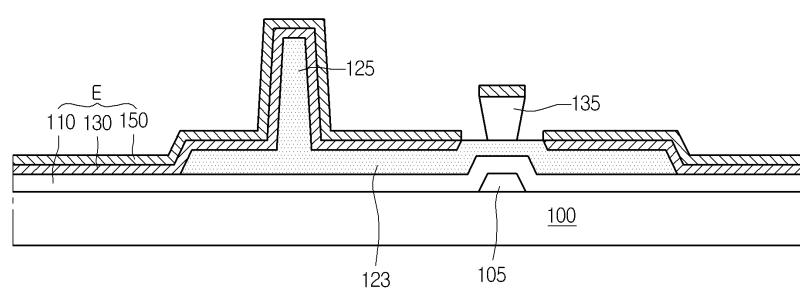
도면3c



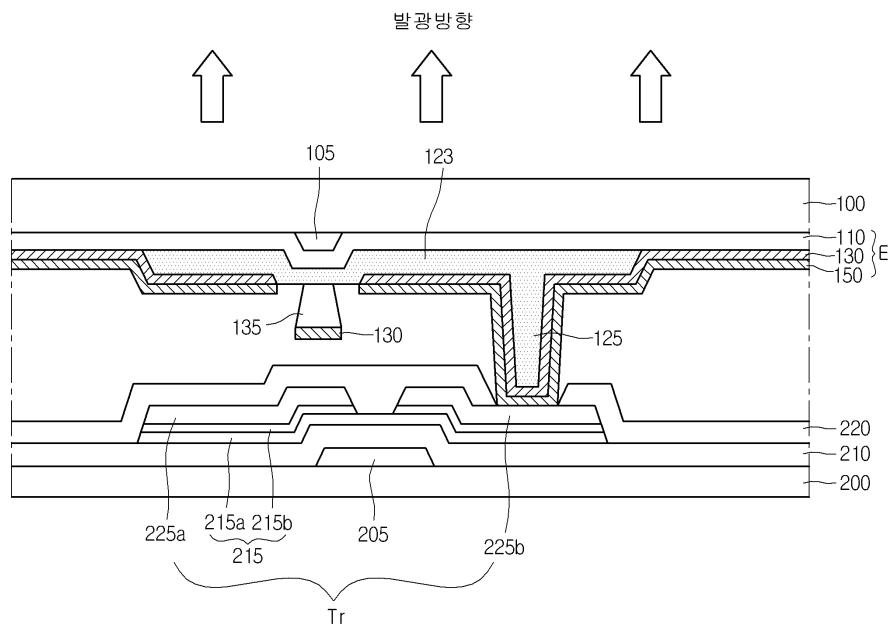
도면3d



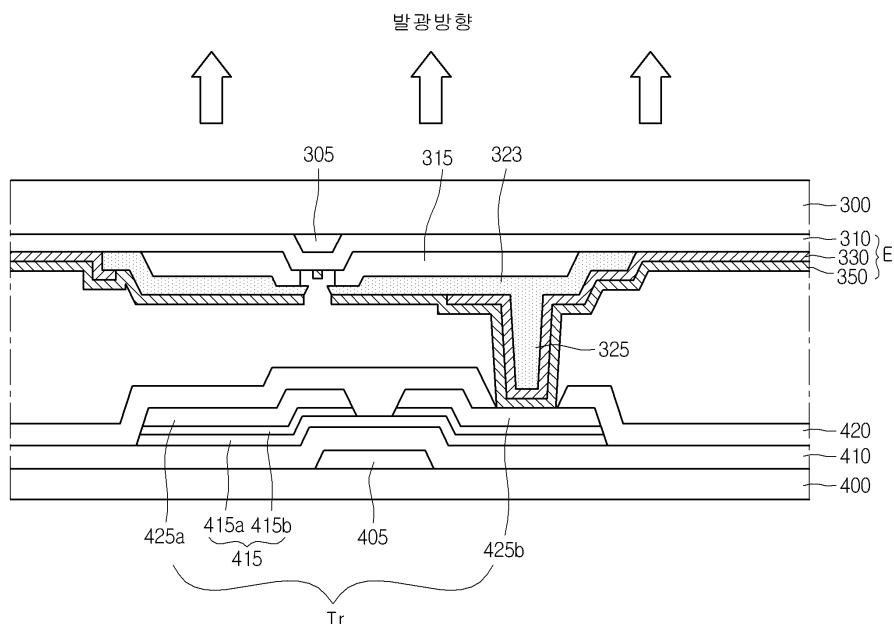
도면3e



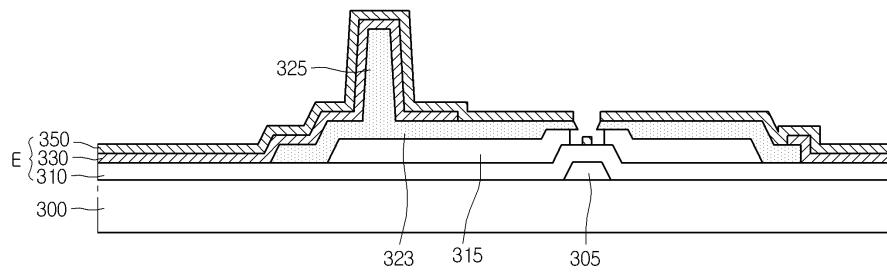
도면3f



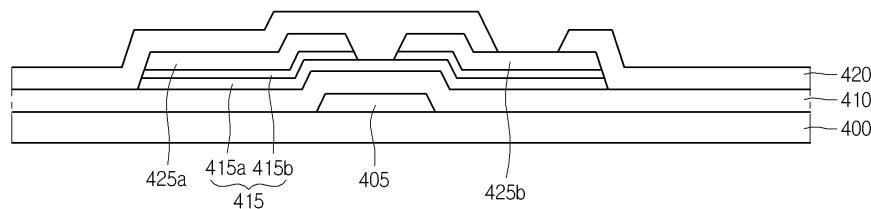
도면4a



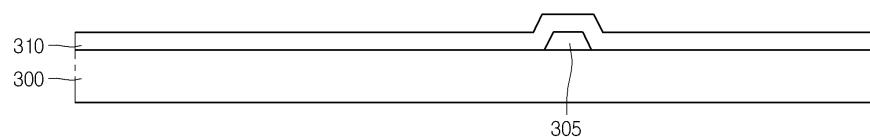
도면4b



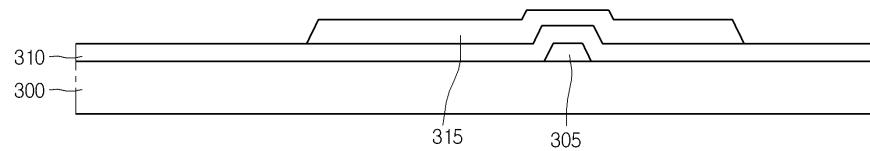
도면4c



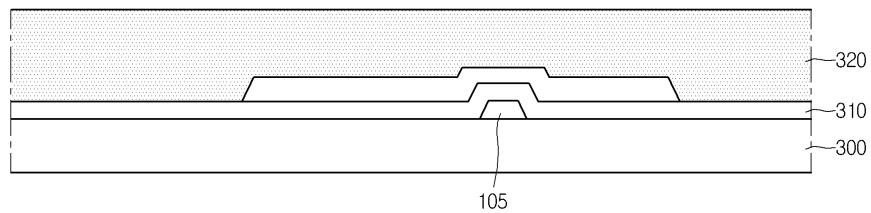
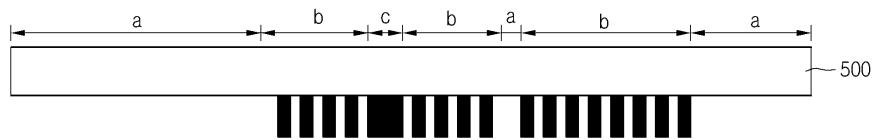
도면5a



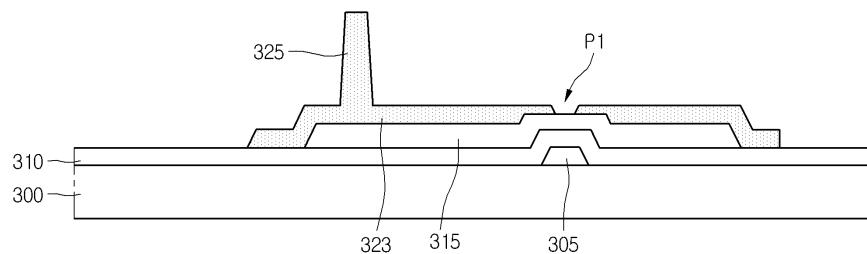
도면5b



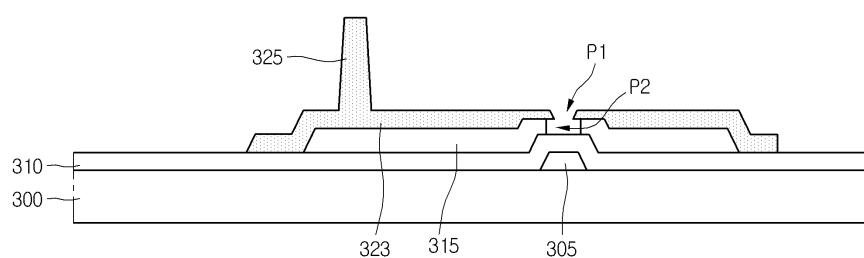
도면5c



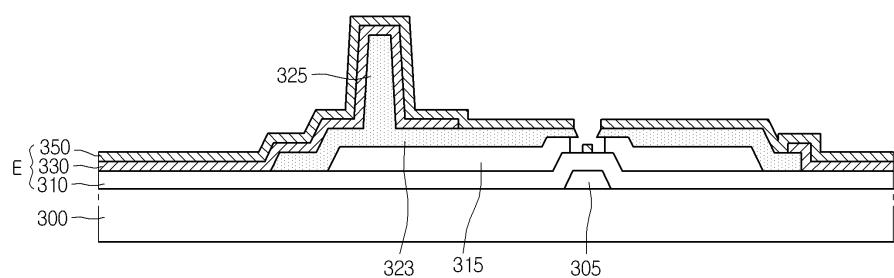
도면5d



도면5e



도면5f



专利名称(译)	标题 : 有机电致发光显示装置及其制造方法		
公开(公告)号	KR101157262B1	公开(公告)日	2012-06-15
申请号	KR1020050123079	申请日	2005-12-14
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	PARK JONG WOO		
发明人	PARK, JONG WOO		
IPC分类号	H05B33/22 H05B33/10		
CPC分类号	H01L27/3253 H01L27/3246		
其他公开文献	KR1020070063131A		
外部链接	Espacenet		

摘要(译)

一种有机电致亮度显示装置，包括：第一基板，包括多个子像素；第一基板上的第一电极；第一电极上的缓冲层，分隔每个子像素的区域；缓冲层，缓冲层和间隔物整体形成，第一电极上的有机发光层对应于每个子像素和间隔物，以及有机发光层上的第二电极。

