



(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。 Int. Cl. H05B 33/26 (2006.01) H05B 33/10 (2006.01)		(45) 공고일자 (11) 등록번호 (24) 등록일자	2007년03월27일 10-0700642 2007년03월21일
(21) 출원번호	10-2004-0105146	(65) 공개번호	10-2006-0066512
(22) 출원일자	2004년12월13일	(43) 공개일자	2006년06월16일
심사청구일자	2004년12월13일		

(73) 특허권자	삼성에스디아이 주식회사 경기 수원시 영통구 신동 575
(72) 발명자	강태욱 경기도 성남시 분당구 분당동 셋별마을 우방아파트 302동 1103호
(74) 대리인	박상수
(56) 선행기술조사문헌	KR1020050065820 A * 심사관에 의하여 인용된 문헌

심사관 : 추장희

전체 청구항 수 : 총 20 항

(54) 유기전계발광표시소자 및 그 제조방법

(57) 요약

본 발명은 유기전계발광표시소자 및 그 제조방법에 관한 것으로, 박막 트랜지스터 제조 시 발광영역에 전극물질로 더미패턴을 형성하여 발광영역의 단차를 높임으로써 유기막의 제조공정 시 화소전극과 도너필름과의 거리를 감소시켜 레이저 전자 에너지를 감소시킬 수 있고, 그로 인하여 소자의 수명 및 효율을 향상시킬 수 있다. 또한, 화소전극을 박막트랜지스터영역 및 캐패시터영역까지 연장하여 형성할 수 있으므로 개구율을 향상시킬 수 있는 기술이다.

대표도

도 2

특허청구의 범위

청구항 1.

기관 상부에 화소전극, 적어도 발광층을 포함하는 유기막 및 대향전극을 포함하고, 화소정의막에 의해 정의되는 발광영역과, 게이트전극 및 소오스/드레인전극을 포함하는 박막트랜지스터영역 및 하부전극 및 상부전극을 포함하는 캐패시터영역으로 이루어지며,

상기 발광영역의 화소전극 하부에 더미패턴을 포함하는 것을 특징으로 하는 유기전계발광표시소자.

청구항 2.

제 1 항에 있어서,

상기 화소전극은 반사전극이고, 상기 대향전극은 투명전극인 것을 특징으로 하는 유기전계발광표시소자.

청구항 3.

제 1 항에 있어서,

상기 화소전극은 박막트랜지스터영역 및 캐패시터영역까지 연장되어 구비되는 것을 특징으로 하는 유기전계발광표시소자.

청구항 4.

제 1 항에 있어서,

상기 유기막은 정공주입층, 정공수송층, 정공억제층, 전자수송층 및 전자주입층으로 이루어지는 군에서 선택되는 하나 이상의 박막을 더 포함하는 것을 특징으로 하는 유기전계발광표시소자.

청구항 5.

제 1 항에 있어서,

상기 더미패턴은 다결정실리콘층패턴, 게이트전극물질 및 소오스/드레인전극물질로 이루어지는 군에서 선택되는 두 개 이상의 적층구조로 이루어지는 것을 특징으로 하는 유기전계발광표시소자.

청구항 6.

제 1 항에 있어서,

상기 화소정의막은 3000Å 이하의 두께로 이루어지는 것을 특징으로 하는 유기전계발광표시소자.

청구항 7.

제1영역, 제2영역 및 제3영역으로 구분되는 기관 상부에 제1도전층패턴을 각각 형성하는 공정과,

상기 제1도전층패턴을 포함한 기관 상부에 제1절연막을 형성하는 공정과,

상기 제1영역, 제2영역 및 제3영역에 상기 제2도전층패턴을 각각 형성하는 공정과,

전체표면 상부에 제2절연막을 형성하는 공정과,
 상기 제1영역, 제2영역 및 제3영역에 제3도전층패턴을 각각 형성하는 공정과,
 전체표면 상부에 제3절연막을 형성하는 공정과,
 상기 제1영역에 상기 제2영역의 제3도전층패턴에 접속되는 화소전극을 형성하는 공정과,
 전체표면 상부에 상기 화소전극을 노출시키는 제4절연막패턴을 형성하는 공정과,
 상기 화소전극 상부에 하나 또는 다수개의 발광층을 포함하는 유기막을 형성하는 공정과,
 전체표면 상부에 대향전극을 형성하는 공정을 포함하는 것을 특징으로 하는 유기전계발광표시소자의 제조방법.

청구항 8.

제 7 항에 있어서,
 상기 제1영역은 발광영역이고, 상기 제2영역은 박막트랜지스터영역이고, 상기 제3영역은 캐패시터영역인 것을 특징으로 하는 유기전계발광표시소자의 제조방법.

청구항 9.

제 7 항에 있어서,
 상기 제1도전층패턴은 제1더미패턴, 채널영역과 소오스/드레인영역을 포함하는 다결정실리콘층패턴 및 캐패시터의 제1전극인 것을 특징으로 하는 유기전계발광표시소자의 제조방법.

청구항 10.

제 7 항에 있어서,
 상기 제1절연막은 게이트절연막인 것을 특징으로 하는 유기전계발광표시소자의 제조방법.

청구항 11.

제 7 항에 있어서,
 상기 제2도전층패턴은 제2더미패턴, 게이트전극 및 캐패시터의 제2전극인 것을 특징으로 하는 유기전계발광표시소자의 제조방법.

청구항 12.

제 7 항에 있어서,
 상기 제2절연막은 층간절연막인 것을 특징으로 하는 유기전계발광표시소자의 제조방법.

청구항 13.

제 7 항에 있어서,

상기 제3도전층패턴은 제3더미패턴, 소오스/드레인전극 및 캐패시터의 제3전극인 것을 특징으로 하는 유기전계발광표시소자의 제조방법.

청구항 14.

제 7 항에 있어서,

상기 제3절연막은 보호막, 평탄화막 또는 그 적층구조인 것을 특징으로 하는 유기전계발광표시소자의 제조방법.

청구항 15.

제 7 항에 있어서,

상기 화소전극은 반사전극인 것을 특징으로 하는 유기전계발광표시소자의 제조방법.

청구항 16.

제 7 항에 있어서,

상기 화소전극은 제1영역, 제2영역 및 제3영역에 걸쳐 형성되는 것을 특징으로 하는 유기전계발광표시소자의 제조방법.

청구항 17.

제 7 항에 있어서,

상기 제4절연막패턴은 화소정의막인 것을 특징으로 하는 유기전계발광표시소자의 제조방법.

청구항 18.

제 1 항 또는 제 17 항에 있어서,

상기 제4절연막패턴은 3000Å 이하로 형성되는 것을 특징으로 하는 유기전계발광표시소자의 제조방법.

청구항 19.

제 7 항에 있어서,

상기 유기막은 정공주입층, 정공수송층, 전자수송층 및 전자주입층으로 이루어지는 군에서 선택되는 한 층 이상을 더욱 포함하는 것을 특징으로 하는 유기전계발광표시소자의 제조방법.

청구항 20.

제 7 항에 있어서,

상기 유기막은 레이저 전사방법으로 형성되는 것을 특징으로 하는 유기전계발광표시소자의 제조방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 유기전계발광표시소자 및 그 제조방법에 관한 것으로서, 보다 상세하게는 화소영역의 단차를 증가시켜 레이저 전사방법을 이용한 유기막의 증착을 용이하게 하는 유기전계발광표시소자 및 그 제조방법에 관한 것이다.

평판 표시 소자 중 유기전계발광표시소자는 응답속도가 1ms 이하로서 고속의 응답속도를 가지며, 소비 전력이 낮고, 자체 발광이므로 시야각에 문제가 없어서, 장치의 크기에 상관없이 동화상 표시 매체로서 장점이 있다. 또한, 저온 제작이 가능하고, 기존의 반도체 공정 기술을 바탕으로 제조 공정이 간단하므로 향후 차세대 평판 표시 소자로 주목받고 있다.

상기 유기전계발광표시소자는 유기전계발광소자로 사용하는 재료와 공정에 따라 습식 공정을 사용하는 고분자형 소자와 증착 공정을 사용하는 저분자형 소자로 크게 나눌 수 있다.

상기 고분자 또는 저분자 발광층의 패터닝 방법 중 잉크젯 프린팅 방법의 경우 발광층 이외의 유기층들의 재료가 제한적이고, 기판 상에 잉크젯 프린팅을 위한 구조를 형성해야하는 번거로움이 있다. 또한, 증착 공정에 의한 발광층의 패터닝 경우 금속 마스크의 사용으로 인해 대형 소자의 제작에 어려움이 있다.

위와 같은 패터닝의 방법을 대체할 수 있는 기술로 레이저 열전사법(LITI : Laser Induced Thermal Imaging)이 최근 개발되고 있다.

상기 레이저 열전사법은 광원에서 나오는 레이저를 열에너지로 변환하고, 이 열 에너지에 의해 패턴 형성 물질을 대상 기판으로 전사시켜 패턴을 형성하는 방법으로, 이와 같은 방법을 위해서는 전사층이 형성된 도너 기판과 광원, 피사체인 기판이 필요하다.

상기 레이저 열전사법을 위해 상기 도너 기판과 상기 기판을 라미네이팅(laminating)하게 되는데 이 경우 상기 기판의 가장 높은 부분에 상기 도너 기판이 접착하게 된다.

이하, 종래기술에 따른 유기 전계 발광 표시 소자의 제조방법에 대하여 설명한다.

도 1은 종래의 유기전계발광표시소자의 단면도로서, 발광영역(I), 박막트랜지스터영역(II) 및 캐패시터영역(III)으로 구분되어 도시되어 있다.

기판(100) 상에 완충막(110)을 형성한다. 상기 완충막(110)은 후속 공정 중 상기 기판(100) 내의 불순물이 소자 내부로 유입되는 것을 방지하기 위해 형성하는 것이 바람직하다.

다음, 상기 완충막(110) 상부에 반도체층인 비정질실리콘층(도시안됨)을 소정두께 증착한다. 이어서, 상기 비정질실리콘층을 ELA(Excimer Laser Annealing), SLS(Sequential Lateral Solidification), MIC(Metal Induced Crystallization) 또는 MILC(Metal Induced Lateral Crystallization)법 등을 사용하여 결정화하고, 사진식각공정으로 패터닝하여 단위 화소 내의 박막트랜지스터영역(II)에 다결정실리콘층패턴(120)을 형성한다. 이때, 상기 캐패시터영역(III)에 캐패시터의 전극으로서의 다결정실리콘층패턴을 더욱 형성할 수도 있다.

다음, 전체표면 상부에 게이트절연막(130)을 형성한다. 이때, 상기 게이트절연막(130)은 실리콘산화막(SiO_2), 실리콘질화막(SiN_x) 또는 그 적층구조로 형성할 수도 있다.

그 다음, 상기 게이트절연막(130) 상부에 상기 박막트랜지스터영역(II)의 다결정실리콘층패턴(120)에 불순물을 이온주입한다. 이때, 상기 박막트랜지스터영역(II)에 소오스/드레인영역(126, 124)이 형성된다. 상기 소오스/드레인영역(126, 124)의 가운데 부분은 채널영역(122)이다.

다음, 전체표면 상부에 게이트전극용 도전층(도시 안됨)을 형성한다. 상기 게이트전극용 도전층은 몰리브덴(Mo) 또는 몰리-텅스텐(MoW)과 같은 합금의 단일층, 알루미늄(Al) 또는 알루미늄-네오디뮴(Al-Nd)과 같은 알루미늄 합금의 단일층 혹은 위에 언급한 금속들의 이중 층으로 형성 될 수도 있다.

이어서, 사진식각공정으로 상기 게이트전극용 도전층을 식각하여 상기 박막트랜지스터영역(II) 및 캐패시터영역(III)에 각각 게이트전극(132) 및 하부전극(134)을 형성한다.

그 후, 상기 박막트랜지스터가 NMOS인 경우 상기 게이트전극(132)을 이온주입마스크로 사용하여 저농도의 불순물을 이온주입하여 LDD영역(도시 안됨)을 형성할 수도 있다.

다음, 전체표면 상부에 층간절연막(140)을 형성한다.

이어서, 사진식각공정으로 상기 층간절연막(140) 및 게이트절연막(130)을 식각하여 상기 소오스/드레인영역(126, 124)을 노출시키는 콘택홀을 형성한다.

그 다음, 상기 층간절연막(140) 상부에 소오스/드레인전극 물질을 형성한다.

다음, 사진식각공정으로 상기 소오스/드레인전극 물질을 식각하여 상기 박막트랜지스터영역(II) 및 캐패시터영역(III)에 각각 상기 콘택홀을 통하여 상기 소오스/드레인영역(126, 124)에 접속되는 소오스/드레인전극(150, 152) 및 상부전극(154)을 형성한다.

그 다음, 전체표면 상부에 보호막(160) 및 평탄화막(170)을 형성한다.

다음, 사진식각공정으로 상기 평탄화막(170) 및 보호막(160)을 식각하여 상기 소오스/드레인전극(150, 152) 중 어느 하나, 예를 들어 상기 드레인전극(152)을 노출시키는 비아콘택홀을 형성한다.

그 다음, 상기 비아콘택홀을 통하여 상기 드레인전극(152)에 접속되는 화소전극(180)을 형성한다. 이때, 상기 화소전극(180)은 반사전극으로 형성된다.

다음, 전체표면 상부에 상기 화소전극(180)의 발광영역을 노출시키는 화소정의막(190)을 형성한다.

그 다음, 상기 화소전극(180) 상부에 적어도 발광층을 포함하는 유기막(도시 안됨)을 형성한다. 상기 유기막은 베이스기관(200), 광열변화층(210) 및 전사층(220)으로 이루어지는 도너기관을 이용한 레이저 전사방법을 이용하여 형성된다.

그 후, 대향전극(도시 안됨)을 형성하고, 봉지공정을 실시하여 유기전계발광표시소자를 완성한다.

상기와 같이 종래기술에 따른 유기전계발광표시소자는, 상기 발광영역(I)에 비하여 박막트랜지스터영역(II)과 캐패시터영역(III)은 비교적 단차가 낮게 형성된다. 즉, 박막트랜지스터영역(II)과 캐패시터영역(III)에 적층된 금속전극들, 게이트전극(132), 소오스/드레인전극(150, 152), 하부전극(134) 및 상부전극(154)에 의해 각 영역별로 서로 다른 단차가 형성된다.

이러한 구조는 상기 단위화소 주변의 배선들 및 그 주변부에도 나타난다. 예를 들면, 데이터 라인의 두께로 인해, 상기 발광영역(I)보다 상기 데이터 라인 영역 또한 상대적으로 높은 단차를 가지게 되는 것이다.

상기와 같은 구조는 후속 유기막 형성을 위한 레이저 열전사 시 문제를 일으킬 수 있다. 즉, 상기 발광영역(I)과 상기 전사층(220)이 상기 도너 기관에서 이탈되는 높이(T1)가 커지게 되어, 전사에 필요한 레이저의 에너지를 상승시켜야할 경우가 발생할 수 있다.

이로 인하여 상기 레이저의 높은 에너지로 인해 유기전계발광표시소자의 발광층은 손상을 입게 되고, 그로 인해 유기전계발광표시소자의 효율 및 수명이 단축되는 문제가 발생할 수 있다.

발명이 이루고자 하는 기술적 과제

본 발명이 이루고자 하는 기술적 과제는, 발광영역의 화소 전극의 하부에 더미패턴을 개재하여 도너 기관과 화소 전극 간의 거리를 최소화함으로써 레이저 열전사 시 레이저 에너지의 효율을 높이고, 유기막의 수명 및 효율을 개선시킬 수 있는 유기전계발광표시소자 및 그 제조방법을 제공하는 것에 목적이 있다.

발명의 구성

상기 기술적 과제를 이루기 위하여 본 발명에 따른 유기전계발광표시소자는,

기관 상부에 화소전극, 적어도 발광층을 포함하는 유기막 및 대향전극을 포함하고, 화소정의막에 의해 정의되는 발광영역과, 게이트전극 및 소오스/드레인전극을 포함하는 박막트랜지스터영역 및 하부전극 및 상부전극을 포함하는 캐패시터영역으로 이루어지며,

상기 발광영역의 화소전극 하부에 더미패턴을 포함하는 것을 특징으로 한다.

상기 기술적 과제를 이루기 위하여 본 발명에 따른 유기전계발광표시소자의 제조방법은,

제1영역, 제2영역 및 제3영역으로 구분되는 기관 상부에 제1도전층패턴을 각각 형성하는 공정과,

상기 제1도전층패턴을 포함한 기관 상부에 제1절연막을 형성하는 공정과,

상기 제1영역, 제2영역 및 제3영역에 상기 제2도전층패턴을 각각 형성하는 공정과,

전체표면 상부에 제2절연막을 형성하는 공정과,

상기 제1영역, 제2영역 및 제3영역에 제3도전층패턴을 각각 형성하는 공정과,

전체표면 상부에 제3절연막을 형성하는 공정과,

상기 제1영역에 상기 제2영역의 제3도전층패턴에 접속되는 화소전극을 형성하는 공정과,

전체표면 상부에 상기 화소전극을 노출시키는 제4절연막패턴을 형성하는 공정과,

상기 화소전극 상부에 적어도 발광층을 포함하는 유기막을 형성하는 공정과,

전체표면 상부에 대향전극을 형성하는 공정을 포함하는 것을 특징으로 한다.

이하, 첨부한 도면들을 참조하여 본 발명의 바람직한 실시예들을 상세히 설명한다. 다음에 소개되는 실시예들은 당업자에게 본 발명의 사상이 충분히 전달될 수 있도록 하기 위해 예로서 제공되어지는 것이다. 따라서, 본 발명은 이하 설명되어지는 실시예들에 한정되지 않고 다른 형태로 구체화될 수도 있다. 그리고, 도면들에 있어서, 층 및 영역의 길이, 두께 등은 편의를 위하여 과장되어 표현될 수도 있다. 명세서 전체에 걸쳐서 동일한 참조번호들은 동일한 구성요소들을 나타낸다.

도 2는 본 발명에 따른 유기전계발광표시소자의 단면도로서, 편의 상 발광영역(I), 박막트랜지스터영역(II) 및 캐패시터영역(III)으로 나누어 도시하였다.

도 2를 참조하면, 기판(300)의 발광영역(I)에 다결정실리콘층으로 형성된 제1더미패턴(328), 게이트전극물질로 형성된 제2더미패턴(336) 및 소오스/드레인전극물질로 형성된 제3더미패턴(356)이 적층되어 있고, 그 상부에 화소전극(380)이 형성되어 있다. 그리고, 기판(300)의 박막트랜지스터영역(II)에 게이트전극(332) 및 소오스/드레인전극(350, 352)으로 이루어지는 박막트랜지스터가 형성되어 있고, 캐패시터영역(III)에 다결정실리콘층패턴으로 형성된 제1전극(329), 게이트전극물질로 형성된 제2전극(334) 및 제1전극(329)과 제2전극(334) 사이의 게이트절연막(330)으로 이루어지는 제1캐패시터와, 제2전극(334)과 소오스/드레인전극물질로 형성된 제3전극(354) 및 상기 제2전극(334)과 제3전극(354) 사이의 층간절연막(340)으로 이루어지는 제2캐패시터가 형성되어 있다. 상기 발광영역(I)에 1 유기막(도시 안됨)을 레이저 전사 방법으로 형성하기 위해서 베이스기판(400), 광열변환층(410) 및 전사층(420)으로 이루어지는 도너기판을 상기 기판(300)에 정렬한 후 라미네이팅되어 있다.

도 2에 의하면 발광영역(I)에 제1더미패턴(328), 제2더미패턴(336) 및 제3더미패턴(356)의 적층구조로 형성된 더미패턴이 도시되어 있으나, 상기 더미패턴들 중 두 개 이상의 적층구조로 형성될 수도 있다. 여기서, 상기 화소전극(380)은 반사전극 또는 반사전극을 포함하는 적층구조일 수 있다. 이는 유기전계발광표시소자가 전면발광형인 것을 의미하며, 상기 화소전극(380)은 박막트랜지스터영역(II) 및 캐패시터영역(III)까지 연장되어 구비될 수 있으므로 개구율을 향상시킬 수 있다.

또한, 상기 캐패시터영역(III)의 이중 구조의 캐패시터는 제2전극(334) 및 제3전극(354)으로 이루어지는 단일 캐패시터 구조로 형성될 수도 있다.

상기 구조에서 화소전극(380)의 상부에 발광영역을 정의하는 화소정의막(390)이 구비되며, 상기 화소정의막(390)은 3000Å 이하의 두께로 형성된다.

상기 도너기판의 전사층(420)과 화소전극(380) 간의 거리(T2)는 3000Å 이하인 것이 바람직하다. 이는 발광영역(I), 박막트랜지스터영역(II) 및 캐패시터영역(III)이 같은 단차를 갖더라도 화소정의막(390)이 구비되기 때문에 상기 전사층(420)과 화소전극(380)간에 상기 화소정의막(390)의 두께만큼 거리가 발생하는 것이다.

이하, 본 발명에 따른 유기전계발광표시소자의 제조방법에 대하여 설명한다.

발광영역(I), 박막트랜지스터영역(II) 및 캐패시터영역(III)을 포함하는 기판(300) 상에 완충막(310)을 형성한다. 상기 완충막(310)은 후속 공정 중 상기 기판(300) 내의 불순물이 소자 내부로 유입되는 것을 방지하기 위해 형성하는 것이 바람직하다.

다음, 상기 완충막(310) 상부에 반도체층인 비정질실리콘층(도시안됨)을 소정두께 증착한다. 이어서, 상기 비정질실리콘층을 ELA(Excimer Laser Annealing), SLS(Sequential Lateral Solidification), MIC(Metal Induced Crystallization) 또는 MILC(Metal Induced Lateral Crystallization)법 등을 사용하여 결정화하고, 사진식각공정으로 패터닝하여 단위 화소 내의 발광영역(I), 박막트랜지스터영역(II) 및 캐패시터영역(III)에 각각 제1더미패턴(328), 다결정실리콘층패턴(320) 및 제1전극(329)을 형성한다.

다음, 전체표면 상부에 게이트절연막(330)을 형성한다. 이때, 상기 게이트절연막(330)은 실리콘산화막(SiO_2), 실리콘질화막(SiN_x) 또는 그 적층구조로 형성할 수도 있다.

그 다음, 상기 게이트절연막(330) 상부에 상기 박막트랜지스터영역(II) 및 캐패시터영역(III)의 다결정실리콘층패턴(320) 및 제1전극(329)에 불순물을 이온주입한다. 이때, 상기 박막트랜지스터영역(II)에 소오스/드레인영역(326, 324)이 형성된다. 상기 소오스/드레인영역(326, 324)의 가운데 부분은 채널영역(322)이다.

다음, 전체표면 상부에 게이트전극용 도전층(도시 안됨)을 형성한다. 상기 게이트전극용 도전층은 몰리브덴(Mo) 또는 몰리-텅스텐(MoW)과 같은 합금의 단일층, 알루미늄(Al) 또는 알루미늄-네오디뮴(Al-Nd)과 같은 알루미늄 합금의 단일층 혹은 위에 언급한 금속들의 이중 층으로 형성 될 수도 있다.

이어서, 사진식각공정으로 상기 게이트전극용 도전층을 식각하여 상기 발광영역(I), 박막트랜지스터영역(II) 및 캐패시터영역(III)에 각각 제2더미패턴(336), 게이트전극(332) 및 제2전극(334)을 형성한다.

그 후, 상기 박막트랜지스터가 NMOS인 경우 상기 게이트전극(332)을 이온주입마스크로 사용하여 저농도의 불순물을 이온주입하여 LDD영역(도시 안됨)을 형성할 수도 있다.

다음, 전체표면 상부에 층간절연막(340)을 형성한다.

이어서, 사진식각공정으로 상기 층간절연막(340) 및 게이트절연막(330)을 식각하여 상기 소오스/드레인영역(326, 324)을 노출시키는 콘택홀을 형성한다.

그 다음, 상기 층간절연막(340) 상부에 소오스/드레인전극 물질을 형성한다.

다음, 사진식각공정으로 상기 소오스/드레인전극 물질을 식각하여 상기 발광영역(I), 박막트랜지스터영역(II) 및 캐패시터영역(III)에 각각 제3더미패턴(356), 상기 콘택홀을 통하여 상기 소오스/드레인영역(326, 324)에 접속되는 소오스/드레인전극(350, 352) 및 제3전극(354)을 형성한다.

그 다음, 전체표면 상부에 보호막(360) 및 평탄화막(370)을 형성한다.

다음, 사진식각공정으로 상기 평탄화막(370) 및 보호막(360)을 식각하여 상기 소오스/드레인전극(350, 352) 중 어느 하나, 예를 들어 상기 드레인전극(352)을 노출시키는 비아콘택홀을 형성한다.

그 다음, 상기 비아콘택홀을 통하여 상기 드레인전극(352)에 접속되는 화소전극(380)을 형성한다. 이때, 상기 화소전극(380)은 반사전극으로 형성된다. 상기 화소전극(380)은 반사전극 단일막일 수 있으며 반사전극을 포함하는 적층막일 수 있다. 반사전극 단일막일 경우 Ag, 또는 Ag 합금을 사용할 수 있으며, 적층막일 경우 투명전극/반사전극/투명전극 또는 반사전극/투명전극의 적층구조로 구성될 수 있고 이 경우 반사전극은 Ag 또는 Ag 합금일 수 있고 투명전극은 ITO, IZO 또는 In_2O_3 등일 수 있다. 상기 화소전극(380)이 반사전극이기 때문에 상기 화소전극(380)은 발광영역(I)에 한하여 구비될 수도 있고, 박막트랜지스터영역(II) 및 캐패시터영역(III)까지 구비될 수도 있다.

다음, 전체표면 상부에 상기 화소전극(380)의 발광영역을 노출시키는 화소정의막(390)을 형성한다. 이때, 상기 화소정의막(390)은 상기 발광영역(I) 상에서 $3000\text{\AA}$ 이하의 두께로 형성한다. 이는 후속 유기막 형성공정을 용이하게 하기 위함이다.

그 다음, 상기 화소전극(380) 상부에 적어도 발광층을 포함하는 유기막(도시 안됨)을 형성한다. 상기 유기막은 정공주입층, 정공수송층, 전자수송층 및 전자주입층 중 적어도 한 층 이상을 더욱 포함할 수 있다. 상기 유기막은 레이저 열전사법을 사용하여 형성한다.

상기 레이저 열전사법은 다음과 같이 실시된다.

상기 기관(300)을 베이스기관(400), 광열변환층(410) 및 전사층(420)으로 이루어지는 도너 기관과 대향하도록 위치시키고, 정렬하여 라미네이팅한다. 상기 라미네이팅된 도너 기관의 베이스기관(400)에 레이저를 조사하여 상기 광열변환층(410) 하부의 전사층(420)을 상기 기관의 노출된 화소전극(380) 상에 전사한다.

이때, 상기 전사층(420)과 상기 화소전극(380) 간의 거리(T2)는 $3000\text{\AA}$ 이하인 것이 바람직하다. 상기 전사층(420)의 전사 과정 시 전사에 필요한 레이저의 에너지를 감소시킬 수 있다.

그 후, 소오스/드레인영역에 접속되는 소오스/드레인전극을 형성하여 박막트랜지스터를 완성하고, 상기 박막트랜지스터에 접속되는 발광소자를 형성하여 평판표시소자를 완성한다. 상기 평판표시소자는 유기 전계 발광 표시 소자 또는 액정표시소자일 수 있다.

상기 화소 정의막(390)은 레이저 열전사 수행 시 레이저의 효율 및 효과적인 패터닝을 위해 $3000\text{\AA}$ 이하의 두께로 형성하는 것이 바람직하다.

다음, 대향전극(도시 안됨)을 형성한 후 봉지하여 유기전계발광표시소자를 완성한다.

발명의 효과

상술한 바와 같이 본 발명은 발광영역의 화소전극 하부에 더미패턴을 형성하여 단차를 높여 유기막 형성 시 화소전극과 도너기판 사이의 거리를 최소화함으로써, 레이저의 전사 에너지를 최소화시킬 수 있고, 이로 인해 레이저 열전사 시 레이저 에너지의 효율을 높일 수 있으며, 레이저 전사 에너지의 최소화로 인해 발광층의 수명 및 효율이 개선되는 효과가 있다. 또한, 화소전극을 박막트랜지스터영역 및 캐패시터영역까지 연장하여 형성할 수 있으므로 개구율을 향상시킬 수 있는 이점이 있다.

상기에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

도면의 간단한 설명

도 1 은 종래기술에 따른 유기전계발광표시소자의 단면도.

도 2 는 본 발명에 따른 유기전계발광표시소자의 단면도.

<도면의 주요 부분에 대한 도면 부호의 설명>

100, 300 : 기판 110, 310 : 완충막

120, 320 : 다결정실리콘층패턴 122, 322 : 채널영역

124, 324 : 드레인영역 126, 326 : 소오스영역

130, 330 : 게이트절연막 132, 332 : 게이트전극

134 : 하부전극 140, 340 : 층간절연막

150, 350 : 소오스전극 152, 352 : 드레인전극

154 : 상부전극 160, 360 : 보호막

170, 370 : 평탄화막 180, 380 : 화소전극

190, 390 : 화소정의막 200, 400 : 베이스기판

210, 410 : 광열변화층 220, 420 : 전사층

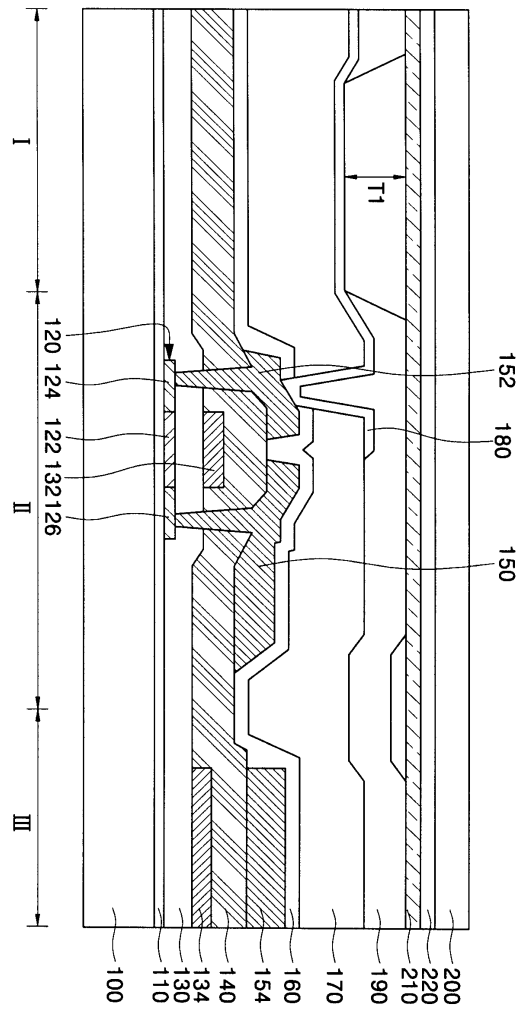
328 : 제1더미패턴 329 : 제1전극

336 : 제2더미패턴 334 : 제2전극

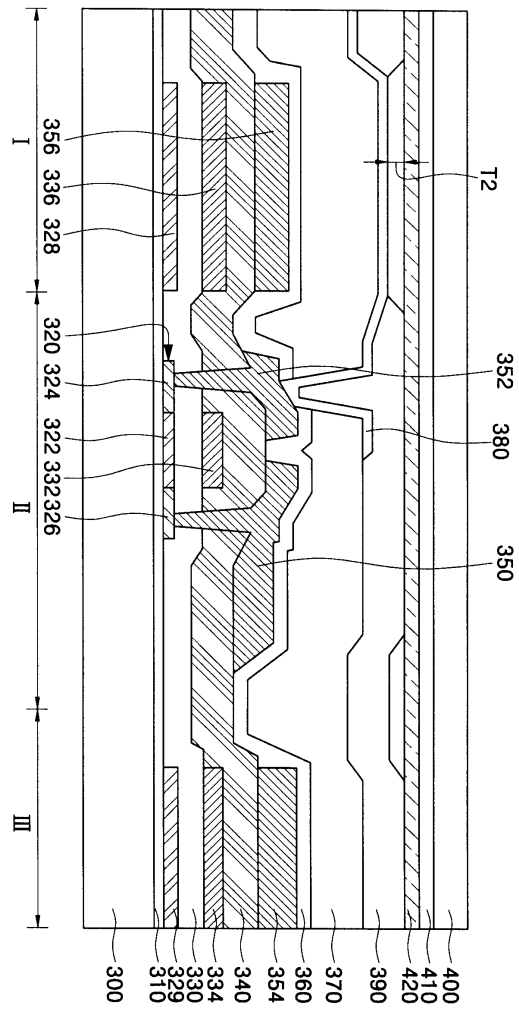
354 : 제3전극 356 : 제3더미패턴

도면

도면1



도면2



专利名称(译)	有机电致发光显示装置及其制造方法		
公开(公告)号	KR100700642B1	公开(公告)日	2007-03-27
申请号	KR1020040105146	申请日	2004-12-13
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	KANG TAEWOOK		
发明人	KANG,TAEWOOK		
IPC分类号	H05B33/26 H05B33/10		
CPC分类号	H01L51/56 H01L27/1214 H01L27/3223 H01L27/13 H01L2251/5315 H01L27/3244 H01L51/0013 H01L27/1255		
代理人(译)	PARK, 常树		
其他公开文献	KR1020060066512A		
外部链接	Espacenet		

摘要(译)

用途：提供一种有机发光显示器及其制造方法，通过在像素电极的底部安装虚设图案，最小化供体基板和像素电极之间的距离，从而提高激光诱导热成像期间激光能量的效率。发射区域。

