



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2012-0020522
 (43) 공개일자 2012년03월08일

(51) 국제특허분류(Int. Cl.)
H01L 51/52 (2006.01) *H01L 51/56* (2006.01)
 (21) 출원번호 10-2010-0084178
 (22) 출원일자 2010년08월30일
 심사청구일자 없음

(71) 출원인
삼성모바일디스플레이주식회사
 경기도 용인시 기흥구 삼성2로 95 (농서동)
 (72) 발명자
유춘기
 경기도 용인시 기흥구 삼성2로 95 (농서동)
최준후
 경기도 용인시 기흥구 삼성2로 95 (농서동)
 (74) 대리인
리엔특허법인

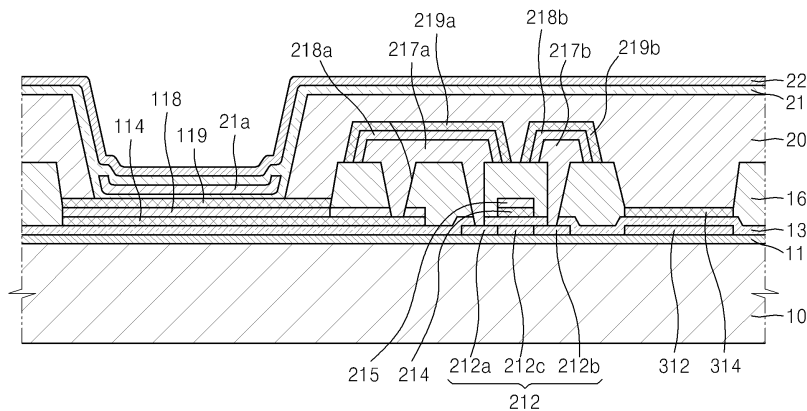
전체 청구항 수 : 총 26 항

(54) 발명의 명칭 유기 발광 디스플레이 장치 및 그 제조 방법

(57) 요약

본 발명의 일 측면에 의하면, 기판 상에 형성된 박막 트랜지스터의 활성층; 상기 활성층 및 제1 절연층 상에 형성되며, 제1 투명도전층 및 제1 금속층을 포함하는 게이트 전극; 상기 게이트 전극 및 제2 절연층 상에 형성되며, 상기 제2 절연층에 형성된 콘택홀을 통하여 상기 활성층에 연결된 제2 금속층, 상기 제2 금속층 상에 형성된 제3 금속층, 및 상기 제3금속층 상에 형성된 제2 투명도전층을 포함하는 소스 및 드레인 전극; 상기 제1 절연층 상에 형성되고, 상기 제1 투명도전층, 상기 제3 금속층, 및 상기 제2 투명도전층을 포함하는 화소 전극; 상기 화소 전극 상에 배치되고 유기 발광층을 포함하는 중간층; 및 상기 중간층을 사이에 두고 상기 화소 전극에 대향 배치되는 대향 전극;을 포함하는 유기 발광 디스플레이 장치를 제공한다.

대표도 - 도18



특허청구의 범위

청구항 1

기관 상에 형성된 박막 트랜지스터의 활성층;

상기 활성층 및 제1 절연층 상에 형성되며, 제1 투명도전층 및 제1 금속층을 포함하는 게이트 전극;

상기 게이트 전극 및 제2 절연층 상에 형성되며, 상기 제2 절연층에 형성된 콘택홀을 통하여 상기 활성층에 연결된 제2 금속층, 상기 제2 금속층 상에 형성된 제3 금속층, 및 상기 제3금속층 상에 형성된 제2 투명도전층을 포함하는 소스 및 드레인 전극;

상기 제1 절연층 상에 형성되고, 상기 제1 투명도전층, 상기 제3 금속층, 및 상기 제2 투명도전층을 포함하는 화소 전극;

상기 화소 전극 상에 배치되고 유기 발광층을 포함하는 중간층; 및

상기 중간층을 사이에 두고 상기 화소 전극에 대향 배치되는 대향 전극;을 포함하는 유기 발광 디스플레이 장치.

청구항 2

제 1 항에 있어서,

상기 제3 금속층은 반사 물질을 포함하는 유기 발광 디스플레이 장치.

청구항 3

제 2 항에 있어서,

상기 반사 물질은 은(Ag)을 포함하는 유기 발광 디스플레이 장치.

청구항 4

제 1 항에 있어서,

상기 제1 투명도전층 및 제2 투명도전층은 인듐틴옥사이드(indium tin oxide: ITO), 인듐징크옥사이드(indium zink oxide: IZO), 징크옥사이드(zink oxide: ZnO), 인듐옥사이드(indium oxide: In₂O₃), 인듐갈륨옥사이드(indium galium oxide: IGO), 및 알루미늄징크옥사이드(aluminium zink oxide: AZO)을 포함하는 그룹에서 선택된 적어도 하나 이상을 포함하는 유기 발광 디스플레이 장치.

청구항 5

제 1 항에 있어서,

상기 제1 금속층 및 제2 금속층은 다층의 금속층을 포함하는 유기 발광 디스플레이 장치.

청구항 6

제 1 항에 있어서,

상기 제1 금속층 및 제2 금속층은 동일 물질인 유기 발광 디스플레이 장치.

청구항 7

제 1 항에 있어서,

상기 제1 금속층 및 제2 금속층은 알루미늄을 포함하는 유기 발광 디스플레이 장치.

청구항 8

제 1 항에 있어서,

상기 화소 전극의 제1 투명도전층의 단부와, 상기 제3 금속층 및 제2 투명도전층의 단부는 식각면이 동일하지 않은 유기 발광 디스플레이 장치.

청구항 9

제 1 항에 있어서,

상기 화소 전극의 제1 투명도전층의 상부, 및 상기 제3 금속층의 측면, 및 상기 제2 절연층 하부에 상기 제1 금속층이 배치된 유기 발광 디스플레이 장치.

청구항 10

제 9 항에 있어서,

상기 제1 금속층 및 상기 제2 절연층을 관통하여 형성된 비아홀을 통하여 상기 소스 및 드레인 전극 중의 하나와 연결되는 유기 발광 디스플레이 장치.

청구항 11

제 1 항에 있어서,

상기 활성층과 동일 물질을 포함하고 상기 활성층과 동일층에 형성된 제1 전극, 및 상기 제1 투명도전층을 포함하고 상기 제1 절연층 상에 형성된 제2 전극을 구비한 커패시터를 더 포함하는 유기 발광 디스플레이 장치.

청구항 12

제 11 항에 있어서,

상기 커패시터의 제2 전극은, 상기 제1 투명도전층 상에 상기 제3 금속층 및 상기 제2 투명도전층을 더 포함하는 유기 발광 디스플레이 장치.

청구항 13

제 1 항에 있어서,

상기 화소 전극은 상기 유기 발광층에서 방출된 광을 일부 투과 및 일부 반사하는 반투과 거울인 유기 발광 디스플레이 장치.

청구항 14

제 1 항에 있어서,

상기 대향 전극은 상기 유기 발광층에서 방출된 광을 반사하는 반사 거울인 유기 발광 디스플레이 장치.

청구항 15

제 1 항에 있어서,

상기 화소 전극 가장자리를 둘러싸며, 상기 소스 및 드레인 전극을 덮는 화소 정의막을 더 포함하는 유기 발광 디스플레이 장치.

청구항 16

기판 상에 반도체층을 형성하고, 상기 반도체층을 패터닝하여 박막 트랜지스터의 활성층을 형성하는 제1 마스크 공정;

상기 활성층 상에 제1 절연층, 제1 투명도전층 및 제1 금속층을 형성하고, 상기 제1 투명도전층 및 제1 금속층을 패터닝하여 화소 전극의 기저층, 및 상기 박막 트랜지스터의 게이트 전극을 형성하는 제2 마스크 공정;

상기 기저층 및 게이트 전극 상에 제2 절연층을 형성하고, 상기 제2 절연층을 패터닝하여 상기 기저층의 제1 투명도전층을 노출시키는 제1 개구, 상기 박막 트랜지스터의 소스 및 드레인 영역을 노출시키는 콘택홀을 형성하는 제3 마스크 공정;

상기 제1 개구 및 상기 콘택홀 상에 제2 금속층을 형성하고, 상기 제2 금속층을 패터닝하여 상기 소스 및 드레인 영역에 연결되는 소스 및 드레인 전극을 형성하는 제4 마스크 공정; 및

상기 소스 및 드레인 전극 상에 제3 금속층 및 제2 투명도전층을 형성하고, 상기 제3 금속층 및 제2 투명도전층을 패터닝하여 상기 화소 전극의 상부층, 상기 소스 및 드레인 전극의 캡핑층을 형성하는 제5 마스크 공정;을 포함하는 유기 발광 디스플레이 장치의 제조방법.

청구항 17

제 16 항에 있어서,

상기 제2 마스크 공정 후, 상기 게이트 전극을 마스크로 하여 상기 소스 및 드레인 영역에 이온 불순물을 도핑하는 유기 발광 디스플레이 장치의 제조방법.

청구항 18

제 16 항에 있어서,

상기 제3 마스크 공정은 상기 제2 절연층에 상기 제1 개구 및 콘택홀을 형성하는 제1 식각 공정, 및 상기 제1 개구에 노출된 상기 화소 전극 기저층의 제1 금속층을 제거하는 제2 식각 공정을 포함하는 유기 발광 디스플레이 장치의 제조방법.

청구항 19

제 16 항에 있어서,

상기 제3 마스크 공정은 상기 기저층의 제1 금속층 및 상기 제2 절연층을 관통하는 비아홀을 형성하는 것을 더 포함하는 유기 발광 디스플레이 장치의 제조방법.

청구항 20

제 19 항에 있어서,

상기 제4 마스크 공정에서 상기 소스 및 드레인 전극은 상기 콘택홀 및 상기 비아홀 상에 동시에 형성되는 유기 발광 디스플레이 장치의 제조방법.

청구항 21

제 16 항에 있어서,

상기 제5 마스크 공정 후, 상기 화소 전극 상부층을 노출시키고, 상기 소스 및 드레인 전극의 캡핑층을 덮는 제 4 절연막 형성하는 유기 발광 디스플레이 장치의 제조 방법.

청구항 22

제 21 항에 있어서,

상기 제4 절연막은 인쇄법으로 형성되는 유기 발광 디스플레이 장치의 제조 방법.

청구항 23

제 16 항에 있어서,

상기 화소 전극 상부층에 유기 발광층을 포함하는 중간층, 및 상기 중간층 상에 대향 전극을 더 형성하는 유기 발광 디스플레이 장치의 제조 방법.

청구항 24

제 16 항에 있어서,

상기 제3 금속층은 반사 물질을 포함하고, 상기 화소 전극의 상부층은 광을 일부 투과 및 일부 반사하는 반투과 미러로 형성되는 유기 발광 디스플레이 장치의 제조 방법.

청구항 25

제 16 항에 있어서,

상기 제1 마스크 공정 시, 상기 활성층과 동일 물질로 동일층에 커패시터 제1 전극을 형성하고, 상기 제2 마스크 공정 시, 상기 제1 투명도전층으로 커패시터 제2 전극을 형성하는 유기 발광 디스플레이 장치의 제조 방법.

청구항 26

제 25 항에 있어서,

상기 제3 마스크 공정 후, 상기 커패시터 제1 전극에 이온 불순물을 도핑하는 유기 발광 디스플레이 장치의 제조방법.

명세서

기술분야

[0001] 본 발명은 유기 발광 디스플레이 장치 및 그 제조 방법에 관한 것으로, 더 상세하게는 제조 공정이 단순하고 표시 품질이 우수한 유기 발광 디스플레이 장치 및 그 제조 방법에 관한 것이다.

배경기술

[0002] 유기 발광 디스플레이 장치는 양극과 음극, 및 상기 두 전극 사이에 위치하는 유기 발광층을 포함하는 박막층에 전압을 인가함으로써, 전자와 정공이 유기 발광층 내에서 재결합하여 빛을 발광하는 자체 발광형의 디스플레이 장치이다.

[0003] 유기 발광 디스플레이 장치는 경량 박형이 가능할 뿐만 아니라, 넓은 시야각, 빠른 응답속도 및 적은 소비 전력 등의 장점으로 인하여 차세대 디스플레이 장치로서 주목받고 있다.

[0004] 한편, 풀 컬러(full color)를 구현하는 유기 발광 디스플레이 장치의 경우, 색이 다른 각 화소(예를 들어, 적색, 녹색, 청색 화소)의 유기 발광층에서 사출되는 각 파장의 광학 길이를 변화시키는 광 공진 구조가 채용되고 있다.

발명의 내용

해결하려는 과제

[0005] 본 발명은 제조 공정이 단순하고 표시 품질이 우수한 유기 발광 디스플레이 장치 및 그 제조 방법을 제공하는 것을 목적으로 한다.

과제의 해결 수단

[0006] 본 발명의 일 측면에 의하면, 기판 상에 형성된 박막 트랜지스터의 활성층; 상기 활성층 및 제1 절연층 상에 형성되며, 제1 투명도전층 및 제1 금속층을 포함하는 게이트 전극; 상기 게이트 전극 및 제2 절연층 상에 형성되며, 상기 제2 절연층에 형성된 콘택홀을 통하여 상기 활성층에 연결된 제2 금속층, 상기 제2 금속층 상에 형성된 제3 금속층, 및 상기 제3금속층 상에 형성된 제2 투명도전층을 포함하는 소스 및 드레인 전극; 상기 제1 절연층 상에 형성되고, 상기 제1 투명도전층, 상기 제3 금속층, 및 상기 제2 투명도전층을 포함하는 화소 전극; 상기 화소 전극 상에 배치되고 유기 발광층을 포함하는 중간층; 및 상기 중간층 사이에 두고 상기 화소 전극에 대향 배치되는 대향 전극;을 포함하는 유기 발광 디스플레이 장치를 제공한다.

[0007] 본 발명의 다른 특징에 의하면, 상기 제3 금속층은 반사 물질을 포함할 수 있다.

[0008] 본 발명의 또 다른 특징에 의하면, 상기 반사 물질은 은(Ag)을 포함할 수 있다.

[0009] 본 발명의 또 다른 특징에 의하면, 상기 제1 투명도전층 및 제2 투명도전층은 인듐틴옥사이드(indium tin oxide: ITO), 인듐징크옥사이드(indium zink oxide: IZO), 징크옥사이드(zink oxide: ZnO), 인듐옥사이드(indium oxide: In2O3), 인듐갈륨옥사이드(indium galium oxide: IGO), 및 알루미늄징크옥사이드(aluminium zink oxide: AZO)을 포함하는 그룹에서 선택된 적어도 하나 이상을 포함할 수 있다.

- [0010] 본 발명의 또 다른 특징에 의하면, 상기 제1 금속층 및 제2 금속층은 다층의 금속층을 포함할 수 있다.
- [0011] 본 발명의 또 다른 특징에 의하면, 상기 제1 금속층 및 제2 금속층은 동일 물질일 수 있다.
- [0012] 본 발명의 또 다른 특징에 의하면, 상기 제1 금속층 및 제2 금속층은 알루미늄을 포함할 수 있다.
- [0013] 본 발명의 또 다른 특징에 의하면, 상기 화소 전극의 제1 투명도전층의 단부와, 상기 제3 금속층 및 제2 투명도전층의 단부는 식각면이 동일하지 않을 수 있다.
- [0014] 본 발명의 또 다른 특징에 의하면, 상기 화소 전극의 제1 투명도전층의 상부, 및 상기 제3 금속층의 측면, 및 상기 제2 절연층 하부에 상기 제1 금속층이 배치될 수 있다.
- [0015] 본 발명의 또 다른 특징에 의하면, 상기 제1 금속층 및 상기 제2 절연층을 관통하여 형성된 비아홀을 통하여 상기 소스 및 드레인 전극 중의 하나와 연결될 수 있다.
- [0016] 본 발명의 또 다른 특징에 의하면, 상기 활성층과 동일 물질을 포함하고 상기 활성층과 동일층에 형성된 제1 전극, 및 상기 제1 투명도전층을 포함하고 상기 제1 절연층 상에 형성된 제2 전극을 구비한 커패시터를 더 포함할 수 있다.
- [0017] 본 발명의 또 다른 특징에 의하면, 상기 커패시터의 제2 전극은, 상기 제1 투명도전층 상에 상기 제3 금속층 및 상기 제2 투명도전층을 더 포함할 수 있다.
- [0018] 본 발명의 또 다른 특징에 의하면, 상기 화소 전극은 상기 유기 발광층에서 방출된 광을 일부 투과 및 일부 반사하는 반투과 거울일 수 있다.
- [0019] 본 발명의 또 다른 특징에 의하면, 상기 대향 전극은 상기 유기 발광층에서 방출된 광을 반사하는 반사 거울일 수 있다.
- [0020] 본 발명의 또 다른 특징에 의하면, 상기 화소 전극 가장자리를 둘러싸며, 상기 소스 및 드레인 전극을 덮는 화소 정의막을 더 포함할 수 있다.
- [0021] 본 발명의 다른 측면에 의하면, 기판 상에 반도체층을 형성하고, 상기 반도체층을 패터닝하여 박막 트랜지스터의 활성층을 형성하는 제1 마스크 공정; 상기 활성층 상에 제1 절연층, 제1 투명도전층 및 제1 금속층을 형성하고, 상기 제1 투명도전층 및 제1 금속층을 패터닝하여 화소 전극의 기저층, 및 상기 박막 트랜지스터의 게이트 전극을 형성하는 제2 마스크 공정; 상기 기저층 및 게이트 전극 상에 제2 절연층을 형성하고, 상기 제2 절연층을 패터닝하여 상기 기저층의 제1 투명도전층을 노출시키는 제1 개구, 상기 박막 트랜지스터의 소스 및 드레인 영역을 노출시키는 콘택홀을 형성하는 제3 마스크 공정; 상기 제1 개구 및 상기 콘택홀 상에 제2 금속층을 형성하고, 상기 제2 금속층을 패터닝하여 상기 소스 및 드레인 영역에 연결되는 소스 및 드레인 전극을 형성하는 제4 마스크 공정; 및 상기 소스 및 드레인 전극 상에 제3 금속층 및 제2 투명도전층을 형성하고, 상기 제3 금속층 및 제2 투명도전층을 패터닝하여 상기 화소 전극의 상부층, 상기 소스 및 드레인 전극의 캡핑층을 형성하는 제5 마스크 공정;을 포함하는 유기 발광 디스플레이 장치의 제조방법을 제공한다.
- [0022] 본 발명의 다른 특징에 의하면, 상기 제2 마스크 공정 후, 상기 게이트 전극을 마스크로 하여 상기 소스 및 드레인 영역에 이온 불순물을 도핑할 수 있다.
- [0023] 본 발명의 또 다른 특징에 의하면, 상기 제3 마스크 공정은 상기 제2 절연층에 상기 제1 개구 및 콘택홀을 형성하는 제1 식각 공정, 및 상기 제1 개구에 노출된 상기 화소 전극 기저층의 제1 금속층을 제거하는 제2 식각 공정을 포함할 수 있다.
- [0024] 본 발명의 또 다른 특징에 의하면, 상기 제3 마스크 공정은 상기 기저층의 제1 금속층 및 상기 제2 절연층을 관통하는 비아홀을 형성할 수 있다.
- [0025] 본 발명의 또 다른 특징에 의하면, 상기 제4 마스크 공정에서 상기 소스 및 드레인 전극은 상기 콘택홀 및 상기 비아홀 상에 동시에 형성될 수 있다.
- [0026] 본 발명의 또 다른 특징에 의하면, 상기 제5 마스크 공정 후, 상기 화소 전극 상부층을 노출시키고, 상기 소스 및 드레인 전극의 캡핑층을 덮는 제4 절연막을 형성할 수 있다.
- [0027] 본 발명의 또 다른 특징에 의하면, 상기 제4 절연막은 인쇄법으로 형성될 수 있다.
- [0028] 본 발명의 또 다른 특징에 의하면, 상기 화소 전극 상부층에 유기 발광층을 포함하는 중간층, 및 상기 중간층

상에 대한 전극을 더 형성할 수 있다.

- [0029] 본 발명의 또 다른 특징에 의하면, 상기 제3 금속층은 반사 물질을 포함하고, 상기 화소 전극의 상부층은 광을 일부 투과 및 일부 반사하는 반투과 미러로 형성될 수 있다.
- [0030] 본 발명의 또 다른 특징에 의하면, 상기 제1 마스크 공정 시, 상기 활성층과 동일 물질로 동일층에 커패시터 제 1 전극을 형성하고, 상기 제2 마스크 공정 시, 상기 제1 투명도전층으로 커패시터 제2 전극을 형성할 수 있다.
- [0031] 본 발명의 또 다른 특징에 의하면, 상기 제3 마스크 공정 후, 상기 커패시터 제1 전극에 이온 불순물을 도핑할 수 있다.

발명의 효과

- [0032] 상기와 같은 본 발명에 따른 유기 발광 디스플레이 장치 및 그 제조 방법은 다음과 같은 효과를 제공한다.
- [0033] 첫째, 반투과층을 구성하는 제3 금속층 및 제2 투명도전층이 소스 및 드레인 전극 형성 공정 이후에 형성되기 때문에, 소스 및 드레인 전극의 식각액에 의한 반투과층의 손상을 방지할 수 있다.
- [0034] 둘째, 반투과층을 구성하는 제3 금속층 및 제2 투명도전층이 소스 및 드레인 전극 형성 공정 이후에 형성되기 때문에, 재료 선택의 자유도가 높아진다.
- [0035] 셋째, 소스 및 드레인 전극 상에 캡핑층을 형성함으로써, 소스 및 드레인 전극의 두께를 줄일 수 있고, 배선의 부식을 방지하여 제품 수명을 향상시킬 수 있다.
- [0036] 넷째, 5회의 마스크 공정으로 반투과층을 구비한 유기 발광 디스플레이 장치를 제조할 수 있다.

도면의 간단한 설명

- [0037] 도 1 내지 17은 본 발명의 일 실시예에 따른 유기 발광 디스플레이 장치의 제조 과정을 개략적으로 도시한 단면도들이다.
- 도 18은 상기 제조 방법에 의해 형성된 유기 발광 디스플레이 장치를 개략적으로 도시한 단면도이다.

발명을 실시하기 위한 구체적인 내용

- [0038] 이하, 첨부된 도면들에 도시된 본 발명의 바람직한 실시예를 참조하여 본 발명을 보다 상세히 설명한다.
- [0039] 먼저, 도 1 내지 18을 참조하여, 본 발명의 일 실시예에 따른 유기 발광 디스플레이 장치 및 그 제조 방법을 설명한다.
- [0040] 도 1 내지 17은 본 실시예에 따른 유기 발광 디스플레이 장치의 제조 과정을 개략적으로 도시한 단면도이고, 도 18은 상기 제조 방법에 의해 형성된 유기 발광 디스플레이 장치를 개략적으로 도시한 단면도이다.
- [0041] 도 1을 참조하면, 기판(10) 상에 버퍼층(11) 및 반도체층(12)이 순차로 형성되어 있다.
- [0042] 기판(10)은 SiO₂를 주성분으로 하는 투명 재질의 글라스재로 형성될 수 있다. 기판(10) 상에는 기판(10)의 평활성과 불순 원소의 침투를 차단하기 위하여 SiO₂ 및/또는 SiN_x 등을 포함하는 버퍼층(11)이 더 구비될 수 있다.
- [0043] 버퍼층(11) 및 반도체층(12)은 PECVD(plasma enhanced chemical vapor deosition)법, APCVD(atmospheric pressure CVD)법, LPCVD(low pressure CVD)법 등 다양한 증착 방법에 의해 증착될 수 있다.
- [0044] 버퍼층(11) 상에는 반도체층(12)이 증착된다. 반도체층(12)은 비정질 실리콘(amorphous silicon) 또는 결정질 실리콘(poly silicon)일 수 있다. 이때, 결정질 실리콘은 비정질 실리콘을 결정화하여 형성될 수도 있다. 비정질 실리콘을 결정화하는 방법은 RTA(rapid thermal annealing)법, SPC(solid phase crystallization)법, ELA(excimer laser annealing)법, MIC(metal induced crystallization)법, MILC(metal induced lateral crystallization)법, SLS(sequential lateral solidification)법 등 다양한 방법에 의해 결정화될 수 있다.
- [0045] 도 2를 참조하면, 반도체층(12) 상에 제 1 포토레지스터(P1)를 도포하고, 광차단부(M11) 및 광투과부(M12)를 구비한 제 1 포토마스크(M1)를 이용한 제 1 마스크 공정을 실시한다.
- [0046] 상기 도면에는 상세히 도시되지 않았으나, 노광장치(미도시)로 제 1 포토마스크(M1)에 노광 후, 현상(developing), 식각(etching), 및 스트리핑(striping) 또는 에싱(ashing) 등과 같은 일련의 공정을 거친다.

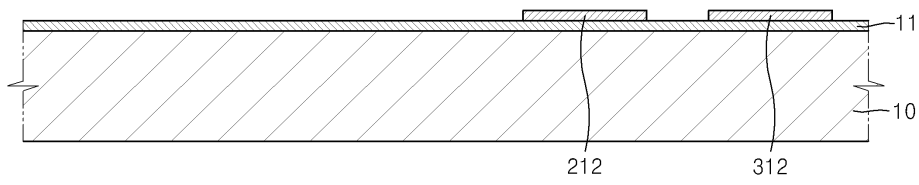
- [0047] 도 3을 참조하면, 제 1 포토마스크 공정의 결과로 상기 반도체층(12)은 박막 트랜지스터의 활성층(212), 및 상기 활성층(21)과 동일층에 동일 물질로 형성된 커패시터의 제1 전극(312)으로 패터닝된다.
- [0048] 도 4를 참조하면, 도 3의 구조물 상에 제1 절연층(13), 제1 투명도전층(14) 및 제1 금속층(15)이 순서대로 적층된다.
- [0049] 제1 절연층(13)은 SiO₂, SiN_x 등을 단층 또는 복수층 포함할 수 있으며, 박막 트랜지스터의 게이트 절연막, 및 커패시터의 유전층 역할을 한다.
- [0050] 제1 투명도전층(14)은 인듐틴옥사이드(indium tin oxide: ITO), 인듐징크옥사이드(indium zink oxide: IZO), 징크옥사이드(zink oxide: ZnO), 인듐옥사이드(indium oxide: In₂O₃), 인듐갈륨옥사이드(indium galium oxide: IGO), 및 알루미늄징크옥사이드(aluminium zink oxide: AZO)을 포함하는 그룹에서 선택된 적어도 하나 이상을 포함할 수 있다.
- [0051] 제1 금속층(15)은 알루미늄(Al), 백금(Pt), 팔라듐(Pd), 은(Ag), 마그네슘(Mg), 금(Au), 니켈(Ni), 네오디뮴(Nd), 이리듐(Ir), 크롬(Cr), 니켈(Li), 칼슘(Ca), 몰리브덴(Mo), 타이타늄(Ti), 텅스텐(W), 구리(Cu) 가운데 선택된 하나 이상의 금속을 포함할 수 있다. 본 실시예에서 제1 금속층(15)은 알루미늄을 포함한다.
- [0052] 한편, 상기 제1 금속층(15)은 다층의 금속층(15a, 15b, 15c)을 포함할 수 있는데, 본 실시예에서는 알루미늄(Al)(15b)을 중심으로 상 하부(15a, 15c)에 몰리브덴(Mo)이 형성된 3층 구조(Mo/Al/Mo)가 채용되었다. 그러나 본 발명은 이에 한정되지 않으며, 다양한 재료 및 다양한 층으로 상기 제1 금속층(15)을 형성할 수 있다.
- [0053] 도 5를 참조하면, 상기 제1 금속층(15) 상에 제2 포토레지스터(P2)를 도포하고, 광차단부(M21) 및 광투과부(M22)를 구비한 제 2 포토마스크(M2)를 이용한 제 2 마스크 공정을 실시한다.
- [0054] 도 6을 참조하면, 제 2 마스크 공정의 결과로 상기 제1 투명도전층(14) 및 제1 금속층(15)은 각각 화소 전극의 기저층(114, 115), 박막 트랜지스터의 게이트 전극(214, 215), 및 상기 커패시터의 제2 전극(314, 315)으로 패터닝된다.
- [0055] 도 7을 참조하면, 상기 제2 마스크 공정 결과 형성된 게이트 전극(214, 215)을 셀프 얼라인(self align) 마스크로 사용하여 활성층(212)에 이온 불순물을 도핑한다. 그 결과 활성층(212)은 이온 불순물이 도핑된 소스 및 드레인 영역(212a, 212b)과 그 사이에 채널 영역(212c)을 구비하게 된다. 즉, 게이트 전극(214, 215)을 셀프 얼라인 마스크로 사용함으로써, 별도의 포토 마스크를 추가하지 않고 소스 및 드레인 영역(212a, 212b)을 형성할 수 있다.
- [0056] 도 8을 참조하면, 상기 제2 마스크 공정 결과의 구조물 상에 제2 절연층(16) 및 제3 포토레지스터(P3)를 도포하고, 광차단부(M31) 및 광투과부(M32)를 구비한 제 3 포토마스크(M3)를 이용한 제 3 마스크 공정을 실시한다.
- [0057] 도 9를 참조하면, 제 3 마스크 공정의 결과로 제2 절연층(16)에는 상기 화소 전극의 기저층(114, 115)을 개구시키는 제1 개구(116a), 상기 박막 트랜지스터의 소스 및 드레인 영역(212a, 212b)을 노출시키는 콘택홀(216a, 216b), 및 상기 커패시터의 제2 전극(314, 315)을 개구시키는 제2 개구(316)가 형성된다.
- [0058] 도 9는 상기 제2 절연층(16)에 대한 식각 공정 후, 제1 개구(116a)에 노출된 화소 전극의 제1 금속층(115), 및 제2 개구(316)에 노출된 커패시터의 제1 금속층(315)을 식각하여 제거한 상태를 도시하고 있다.
- [0059] 한편, 상기 제1 개구(116a)와 콘택홀(216a, 216b) 사이에, 제2 절연층(16)이 제거되지 않은 화소 전극의 제1 투명도전층(114) 상에는 제1 금속층(115a)이 잔존한다. 이 제1 금속층(115a)과 제2 절연층(16)을 관통하는 비아홀(116b)도 상기 제3 마스크 공정에서 형성될 수 있다.
- [0060] 도 10을 참조하면, 도 9의 구조물 상에 제2 금속층(17)을 형성한다.
- [0061] 제2 금속층(17)은 상기 제1 금속층(15)과 마찬가지로 알루미늄(Al), 백금(Pt), 팔라듐(Pd), 은(Ag), 마그네슘(Mg), 금(Au), 니켈(Ni), 네오디뮴(Nd), 이리듐(Ir), 크롬(Cr), 니켈(Li), 칼슘(Ca), 몰리브덴(Mo), 타이타늄(Ti), 텅스텐(W), 구리(Cu) 가운데 선택된 하나 이상의 금속을 포함할 수 있다. 본 실시예에서 제2 금속층(17)은 상기 제1 금속층(15)과 동일하게 알루미늄을 포함한다.
- [0062] 또한, 상기 제2 금속층(17)은 다층의 금속층(17a, 17b, 17c)을 포함할 수 있는데, 본 실시예에서는 제1 금속층(15)과 마찬가지로 알루미늄(Al)(17b)을 중심으로 상 하부(17a, 17c)에 몰리브덴(Mo)이 형성된 3층 구조(Mo/Al/Mo)가 채용되었다. 그러나 본 발명은 이에 한정되지 않으며, 다양한 재료 및 다양한 층으로 상기 제2 금

속층(17)을 형성할 수 있다.

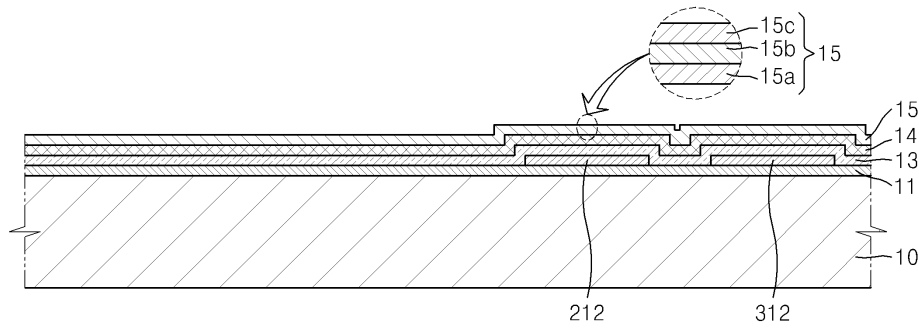
- [0063] 도 11을 참조하면, 상기 제2 금속층(17) 상에 제4 포토레지스터(P4)를 도포하고, 광차단부(M41) 및 광투과부(M42)를 구비한 제 4 포토마스크(M4)를 이용한 제 4 마스크 공정을 실시한다.
- [0064] 도 12를 참조하면, 화소 전극의 제1 개구(116a) 및 커패시터의 제2 개구(316) 상의 제2 금속층(17)은 제거되고, 비어홀(116b) 및 콘택홀(216a, 216b)에 형성된 제2 금속층(17)은 각각 화소 전극의 제1 투명도전층(114), 및 소스 및 드레인 영역(212a, 212b)과 전기적으로 접속되어, 소스 및 드레인 전극(217a, 217b)를 형성한다.
- [0065] 도 13을 참조하면, 제2 금속층(215)이 제거된 커패시터의 제1 투명도전층(314)에 이온 불순물을 도핑하여 반도체층(12)으로 형성된 커패시터의 제1 전극(312)의 도전성을 높임으로써 커패시터의 용량을 증가시킬 수 있다.
- [0066] 도 14를 참조하면, 도 13의 구조물 상에 제3 금속층(18) 및 제2 투명도전층(19)을 순차로 형성한다.
- [0067] 제3 금속층(18)은 반사 물질을 포함한다. 본 실시예에서는 반사 물질로 은(Ag)을 사용하였으나, 본 발명은 이에 한정되지 않는다. 즉, 반사 성질을 갖는 다양한 물질이 상기 제3 금속층(18)으로 사용가능하다.
- [0068] 제2 투명도전층(19)은 전술한 제1 투명도전층(14)과 마찬가지로 인듐틴옥사이드(indium tin oxide: ITO), 인듐징크옥사이드(indium zink oxide: IZO), 징크옥사이드(zink oxide: ZnO), 인듐옥사이드(indium oxide: In2O3), 인듐갈륨옥사이드(indium galium oxide: IGO), 및 알루미늄징크옥사이드(aluminium zink oxide: AZO)을 포함하는 그룹에서 선택된 적어도 하나 이상을 포함할 수 있다.
- [0069] 도 15를 참조하면, 상기 제3 금속층(18) 및 제2 투명도전층(19) 상에 제5 포토레지스터(P5)를 도포하고, 광차단부(M51) 및 광투과부(M52)를 구비한 제 5 포토마스크(M5)를 이용한 제 5 마스크 공정을 실시한다.
- [0070] 도 16을 참조하면, 상기 제5 마스크 공정의 실시 결과, 상기 제3 금속층(18) 및 제2 투명도전층(19)은 화소 전극의 상부층(118, 119), 소스 전극(217a)을 덮는 캡핑층(218a, 219a) 및 드레인 전극(217b)을 덮는 캡핑층(218b, 219b)이 된다.
- [0071] 화소 전극의 상부층(118, 119)은 반사 물질을 포함하는 제3 금속층(18)과 제2 투명도전층(19)으로 구성되기 때문에, 반사 물질을 포함하는 제3 금속층(18)의 두께를 적당히 조절함으로써 광을 일부 투과하거나 일부 반사시킬 수 있다. 즉, 일부 투과 및 일부 반사가 가능한 화소 전극의 상부층(118, 119)은 광 공진 구조를 채용하는 유기 발광 디스플레이 장치의 반투과경으로 사용될 수 있다.
- [0072] 본 실시예에서 반투과경으로 기능하는 화소 전극의 상부층(118, 119)은 전술한 게이트 전극(214, 215) 및 화소 전극의 기저층(114, 115)을 형성하는 제2 마스크 공정, 화소 전극 기저층(114, 115)의 일부를 식각하는 제3 마스크 공정, 및 소스 및 드레인 전극(217a, 217b)을 형성하는 제 4 마스크 공정 이후에 형성된다. 즉, 반투과경으로 기능하는 화소 전극의 상부층(118, 119)은 제 5 마스크 공정에서 소스 및 드레인 전극의 캡핑층(218a, 219a, 218b, 219b) 형성 시 상기 화소 전극의 기저층(114, 115)을 형성하는 제1 투명도전층 상부에 형성된다.
- [0073] 만약, 반투과경 기능을 하는 제3 금속층(18)과 제2 투명도전층(19)을 포함하는 화소 전극 상부층(118, 119)을 게이트 전극(214, 215)을 형성하는 제2 마스크 공정에서 형성하였다면, 즉, 게이트 전극의 하부층(214)이 제3 금속층(18)과 제2 투명도전층(19)을 더 포함하도록 형성하였다면, 게이트 전극의 전체 적층 두께가 증가하므로 게이트 전극 및 게이트 전극에 연결된 배선(미도시) 형성이 불리하게 된다.
- [0074] 또한, 이와 같은 반투과경이 화소 전극을 구성하는 제1 금속층(15) 하부에 형성되면, 화소 전극에 형성된 제1 금속층(15)을 제거하는 제3 마스크 공정에서 반투과경은 상기 제1 금속층(15)의 제거하기 위한 식각액에 의한 손상을 받을 수 있다. 특히, 본 실시예와 같이 반투과경이 은(Ag)을 포함하고, 제1 금속층(15)이 알루미늄(Al)을 포함하는 경우, 상기 반투과경의 알루미늄 식각액에 의한 손상은 심각하다.
- [0075] 뿐만 아니라, 소스 및 드레인 전극(217a, 218)을 형성하는 제4 마스크 공정에서도, 반투과경은, 상기 반투과경 상에 형성되는 제2 금속층(17)을 제거하기 위한 식각 공정에서 손상을 받을 수 있다. 특히, 본 실시예와 같이 반투과경이 은(Ag)을 포함하고, 제2 금속층(17)이 알루미늄(Al)을 포함하는 경우, 상기 반투과경의 알루미늄 식각액에 의한 손상은 심각하다.
- [0076] 그러나, 본 발명은 소스 및 드레인 전극(217a, 217b)의 형성 공정 이후에 반투과경을 형성함으로써, 소스 및 드레인 전극(217a, 217b)을 구성하는 제2 금속층(17)의 식각액에 의한 반투과경의 손상을 방지할 수 있다. 따라서, 반투과경을 구성하는 재료를 선택함에 있어서 자유도가 높아진다.

- [0077] 또한, 본 발명은 소스 및 드레인 전극(217a, 217b) 상에 캡핑층(218a, 218b, 219a, 219b)을 형성함으로써, 캡핑층(218a, 218b, 219a, 219b)의 두께만큼 소스 드레인 전극(217a, 217b) 및 소스 및 드레인 전극(217a, 217b)에 연결된 배선(미도시)을 얇게 형성할 수 있다. 따라서, 배선의 패턴 형성이 용이하다. 뿐만 아니라, 상기 배선은 캡핑층(218a, 218b, 219a, 219b)으로 보호되기 때문에 배선의 부식을 줄여 제품의 수명을 향상시킬 수 있다.
- [0078] 또한, 본 발명은 화소 전극이 반투과성 기능을 할 수 있기 때문에, 대향 전극을 반사경으로 구성하여 광 공진 구조의 유기 발광 디스플레이 장치를 용이하게 형성할 수 있다. 본 발명에 따른 광 공진 구조는 전체적으로 5회의 마스크 공정으로 형성할 수 있기 때문에, 적은 마스크 공정으로 유기 발광 디스플레이 장치를 제조할 수 있다.
- [0079] 한편, 상기 도면에는 커패시터의 제2 전극(314)이 전술한 제1 투명도전층(14)만 포함하는 것으로 도시되어 있으나, 본 발명은 이에 한정되지 않는다. 즉, 상기 제1 투명도전층(14)을 포함하는 제1 전극(314) 상에 제3 금속층(18) 및 제2 투명도전층(19)이 더 형성될 수 있음은 물론이다.
- [0080] 도 17을 참조하면, 화소 전극 상부층(118, 119)의 가장 자리 및 소스 및 드레인 전극(217a, 217b) 상에 화소 정의막(pixel define layer: PDL)을 형성하는 제4 절연층(20)이 형성된다. 화소 정의막은 발광 영역을 정의해주는 역할 외에, 화소 전극 상부층(118, 119)의 가장자리와 후술할 대향 전극(22) 사이의 간격을 넓혀 화소 전극 상부층(118, 119)의 가장자리 부분에서 전계가 집중되는 현상을 방지함으로써 화소 전극(114, 118, 119)과 대향 전극(22)의 단락을 방지하는 역할을 한다.
- [0081] 상기 제4 절연층(20)은 유기 절연막 또는 무기 절연막으로 형성될 수 있다. 또한, 제4 절연층(20)은 포토 마스크를 이용하여 패터닝할 수 있으나 본 실시예에서는 마스크 공정의 횟수를 줄이기 위하여 잉크젯 프린팅, 또는 스크린 프린팅 등으로 형성하였다.
- [0082] 도 18을 참조하면, 화소 전극 상부층(118, 119)에 유기 발광층(21a)을 포함하는 중간층(21), 및 대향 전극(22)을 형성한다.
- [0083] 유기 발광층(21a)은 저분자 또는 고분자 유기물이 사용될 수 있다.
- [0084] 유기 발광층(21a)을 저분자 유기물로 형성되는 경우, 중간층(21)은 유기 발광층(21a)을 중심으로 화소 전극(114, 118, 119)의 방향으로 홀 수송층(hole transport layer: HTL) 및 홀 주입층(hole injection layer: HIL) 등이 적층되고, 제2 전극층(80) 방향으로 전자 수송층(electron transport layer: ETL) 및 전자 주입층(electron injection layer: EIL) 등이 적층된다. 이외에도 필요에 따라 다양한 층들이 적층될 수 있다. 이때, 사용 가능한 유기 재료도 구리 프탈로시아닌(CuPc: copper phthalocyanine), N,N-디(나프탈렌-1-일)-N,N'-디페닐-벤지딘(N,N'-Di(naphthalene-1-yl)-N,N'-diphenyl-benzidine: NPB), 트리스-8-하이드록시퀴놀린 알루미늄(tris-8-hydroxyquinoline aluminum)(Alq3) 등을 비롯하여 다양하게 적용 가능하다.
- [0085] 한편, 유기 발광층(21a)이 고분자 유기물로 형성되는 경우에는, 중간층(21)은 유기 발광층(21a)을 중심으로 화소 전극(114, 118, 119)의 방향으로 홀 수송층(HTL)만이 포함될 수 있다. 홀 수송층(HTL)은 폴리에틸렌 디히드록시티오펜(PEDOT: poly-(2,4)-ethylene-dihydroxy thiophene)이나, 폴리아닐린(PANI: polyaniline) 등을 사용하여 잉크젯 프린팅이나 스핀 코팅의 방법에 의해 제1 전극층(50a, 50b, 50c) 상부에 형성할 수 있다. 이때 사용 가능한 유기 재료로 PPV(Poly-Phenylenevinylene)계 및 폴리플루오렌(Polyfluorene)계 등의 고분자 유기물을 사용할 수 있으며, 잉크젯 프린팅이나 스핀 코팅 또는 레이저를 이용한 열전사 방식 등의 통상의 방법으로 컬러 패턴을 형성할 수 있다.
- [0086] 이와 같이 유기층(21a)을 포함하는 중간층(21)은, 각 화소별로 유기 발광층(21a)의 두께나 유기 발광층(21a)을 제외한 중간층(21)에 포함된 다른 유기층(미도시)의 두께를 다르게 형성함으로써 광 공진 구조를 구현할 수 있다.
- [0087] 중간층(21) 상에는 공통 전극으로 대향 전극(22)이 증착된다. 본 실시예에 따른 유기 발광 디스플레이 장치의 경우, 화소 전극(114, 118, 119)은 애노드 전극으로 사용되고, 대향 전극(22)은 캐소드 전극으로 사용된다. 물론 전극의 극성은 반대로 적용될 수 있음은 물론이다.
- [0088] 그리고, 대향 전극(22)은 광 공진 구조를 구현하기 위해, 반사 물질을 포함하는 반사 전극으로 구성할 수 있다. 이때 상기 대향 전극(22)은 Al, Mg, Li, Ca, LiF/Ca, 및 LiF/Al에서 선택된 하나 이상의 물질을 포함할 수 있다.

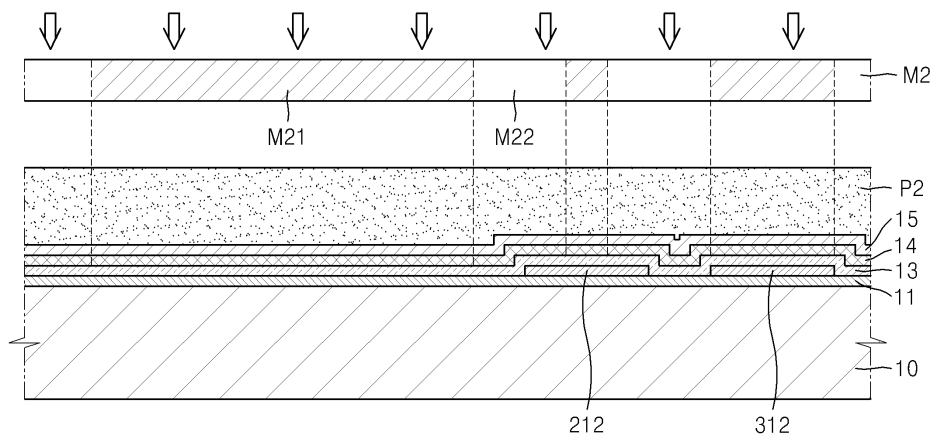
도면3



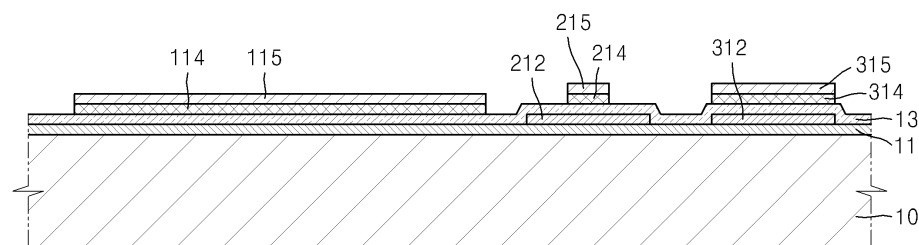
도면4



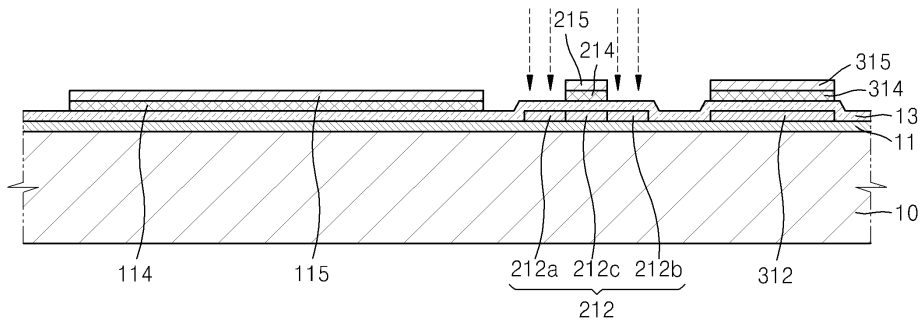
도면5



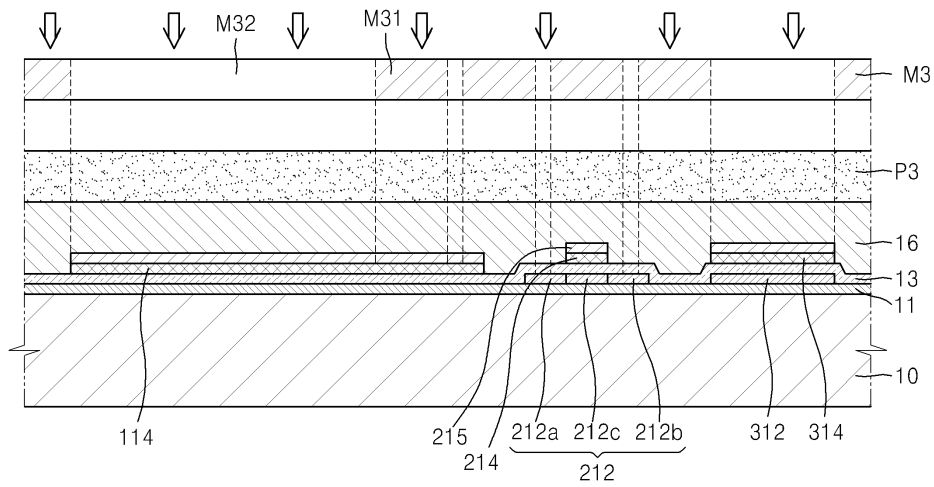
도면6



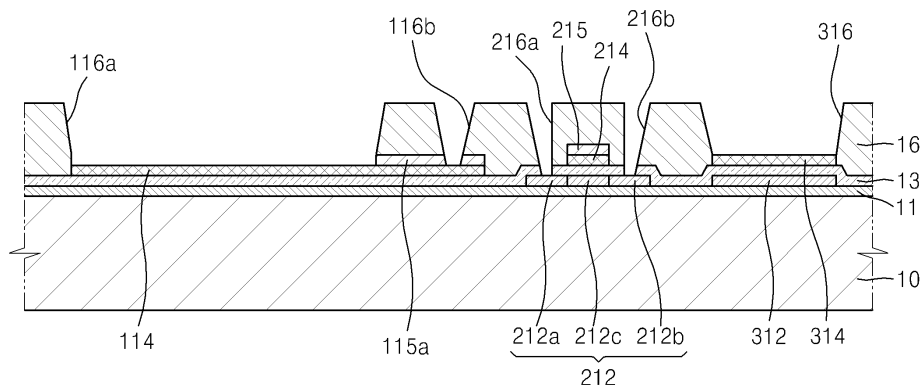
도면7



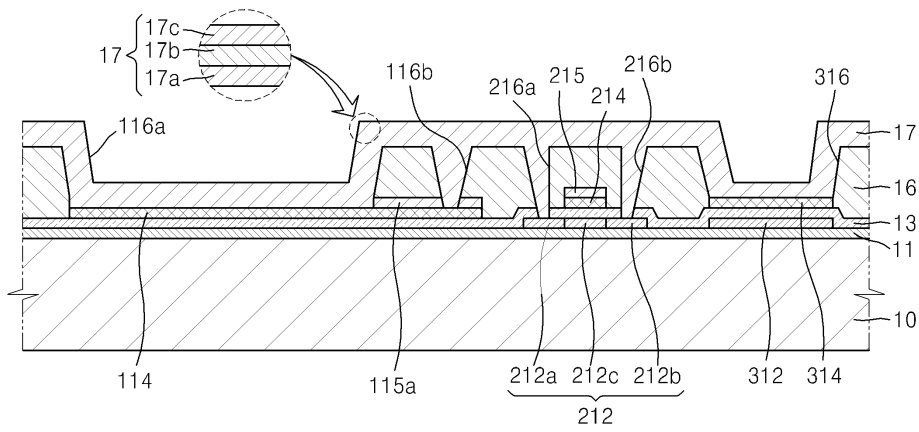
도면8



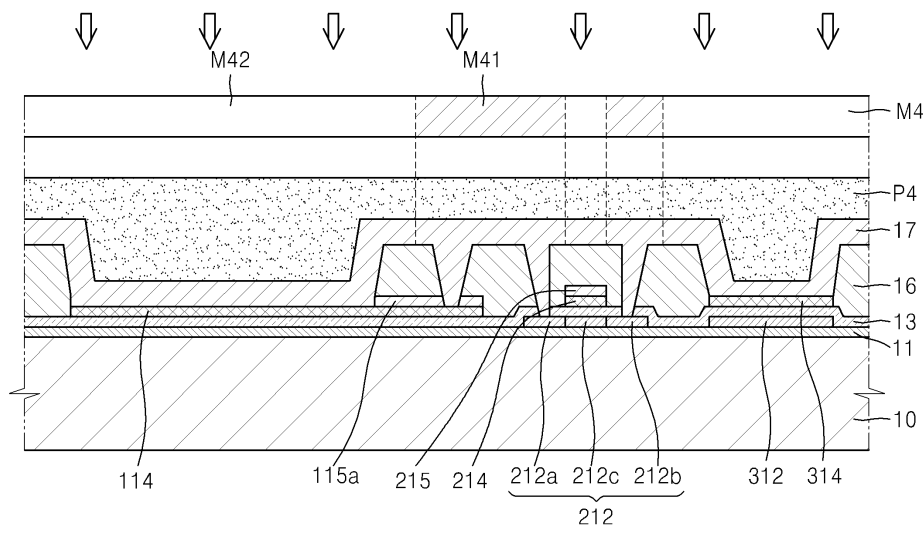
도면9



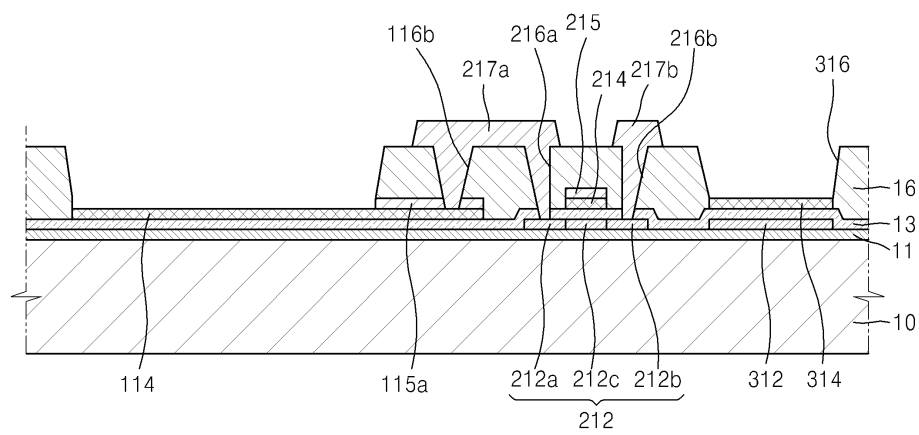
도면10



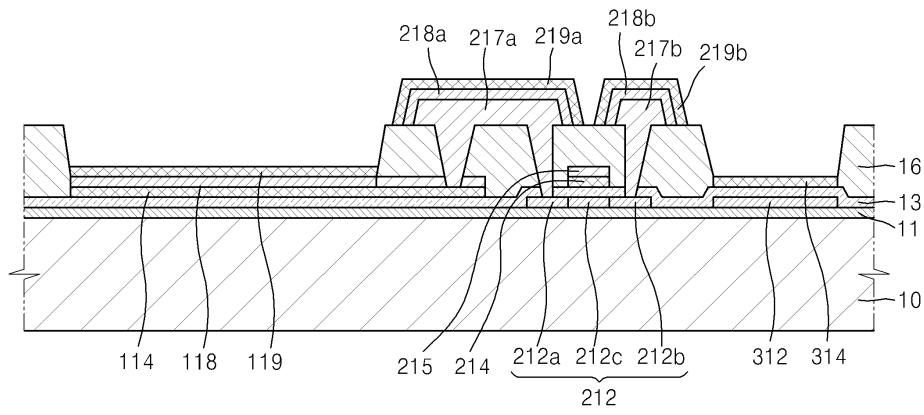
도면11



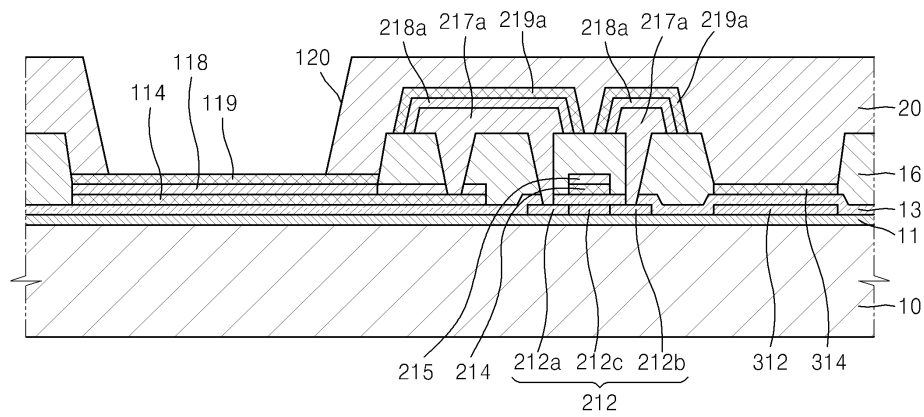
도면12



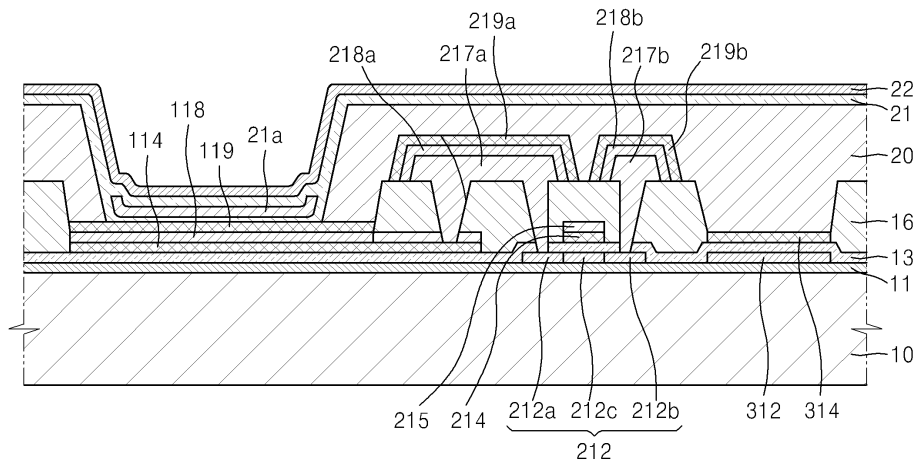
도면16



도면17



도면18



专利名称(译)	标题：OLED显示装置及其制造方法		
公开(公告)号	KR1020120020522A	公开(公告)日	2012-03-08
申请号	KR1020100084178	申请日	2010-08-30
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	YOU CHUN GI 유춘기 CHOI JOON HOO 최준후		
发明人	유춘기 최준후		
IPC分类号	H01L51/52 H01L51/56		
CPC分类号	H01L27/3248 H01L27/1214 H01L27/1288 H01L51/5215 H01L51/5218 H01L51/5265 H01L2227/323 H01L27/1255		
其他公开文献	KR101777246B1		
外部链接	Espacenet		

摘要(译)

用途：提供一种有机发光显示装置及其制造方法，用于在源/漏电极形成工艺之后布置第二透明导电层和第三金属层，用于包括透射反射器，从而防止由于蚀刻剂导致的透射反射器损坏源/漏电极的结构。薄膜晶体管的有源层（212）设置在基板（10）上。栅电极（214,215）布置在有源层和第一绝缘层（13）上。源电极（217a）和漏电极（217b）布置在栅电极和第二绝缘层（16）上。像素电极（114,118,119）布置在第一绝缘层上。包括有机发光层的中间层布置在像素电极上。COPYRIGHT KIPO 2012

