



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2012-0004149  
(43) 공개일자 2012년01월12일

(51) Int. Cl.

G09G 3/30 (2006.01)

(21) 출원번호 10-2010-0064850

(22) 출원일자 2010년07월06일

심사청구일자 없음

(71) 출원인

삼성모바일디스플레이주식회사

경기도 용인시 기흥구 삼성2로 95 (농서동, 삼성 전자)

(72) 발명자

한상면

경기도 용인시 기흥구 삼성2로 95 (농서동, 삼성 전자)

이백운

경기도 용인시 기흥구 삼성2로 95 (농서동, 삼성 전자)

(뒷면에 계속)

(74) 대리인

신영무

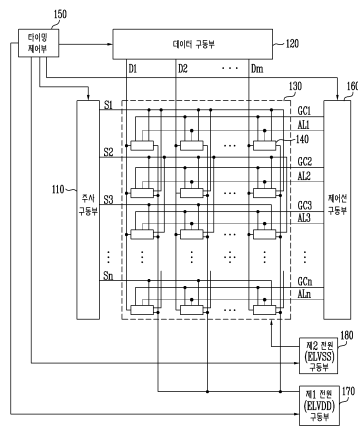
전체 청구항 수 : 총 9 항

(54) 유기 전계발광 표시장치

(57) 요약

본 발명의 실시예에 의한 유기 전계발광 표시장치는, 주사선들, 제 1제어선들, 제 2제어선들 및 데이터선들과 접속되는 화소들을 포함하는 화소부와; 상기 제 1제어선들, 제 2제어선들을 통해 각 화소에 각각 제 1제어신호, 제 2제어신호를 제공하는 제어선 구동부와; 상기 화소부의 각 화소들에 제 1전원을 인가하는 제 1전원 구동부와; 상기 화소부의 각 화소들에 제 2전원을 인가하는 제 2전원 구동부가 포함되며, 상기 제 1전원 및 제 2전원 중 적어도 하나는 한 프레임의 기간 동안 서로 다른 레벨의 전압값으로 상기 화소부의 각 화소들에 인가되고, 상기 제 1, 2제어신호 및 상기 제 1, 2전원은 상기 화소부에 포함되는 화소들 전체에 대하여 동시에 일괄적으로 제공된다.

대표도 - 도1



(72) 발명자

**성시덕**

경기도 용인시 기흥구 삼성2로 95 (농서동, 삼성전자)

**지인환**

경기도 용인시 기흥구 삼성2로 95 (농서동, 삼성전자)

---

## 특허청구의 범위

### 청구항 1

주사선들, 제 1제어선들, 제 2제어선들 및 데이터선들과 접속되는 화소들을 포함하는 화소부와;

상기 제 1제어선들, 제 2제어선들을 통해 각 화소에 각각 제 1제어신호, 제 2제어신호를 제공하는 제어선 구동부와;

상기 화소부의 각 화소들에 제 1전원을 인가하는 제 1전원 구동부와;

상기 화소부의 각 화소들에 제 2전원을 인가하는 제 2전원 구동부가 포함되며,

상기 제 1전원 및 제 2전원 중 적어도 하나는 한 프레임의 기간 동안 서로 다른 레벨의 전압값으로 상기 화소부의 각 화소들에 인가되고,

상기 제 1, 2제어신호 및 상기 제 1, 2전원은 상기 화소부에 포함되는 화소들 전체에 대하여 동시에 일괄적으로 제공됨을 특징으로 하는 유기 전계발광 표시장치.

### 청구항 2

제 1항에 있어서,

상기 각 화소는,

게이트 전극이 상기 주사선에 접속되고, 제 1전극이 상기 데이터선에 접속되며, 제 2전극이 제 1노드에 접속된 제 1트랜지스터와;

게이트 전극이 제 2노드에 접속되고, 제 1전극이 제 1전원에 접속되며, 제 2전극이 유기발광소자의 애노드 전극에 접속되는 제 2트랜지스터와;

상기 제 1노드 및 제 2트랜지스터의 제 1전극 사이에 접속되는 제 1커패시터와;

상기 제 1노드 및 제 2노드 사이에 접속되는 제 2커패시터와;

게이트 전극이 제 1제어선에 접속되고, 제 1전극은 상기 제 2트랜지스터의 게이트 전극에 접속되며, 제 2전극은 상기 제 2트랜지스터의 제 2전극에 접속되는 제 3트랜지스터와;

애노드 전극이 상기 제 2트랜지스터의 제 2전극에 접속되고, 캐소드 전극이 제 2전원에 접속되는 유기발광소자가 포함되어 구성됨을 특징으로 하는 유기 전계발광 표시장치.

### 청구항 3

제 2항에 있어서,

게이트 전극이 제 2제어선에 접속되고, 제 1전극은 상기 데이터 라인에 접속되며, 제 2전극은 상기 제 1노드에 접속되는 제 4트랜지스터가 더 포함됨을 특징으로 하는 유기 전계발광 표시장치.

### 청구항 4

제 2항에 있어서,

게이트 전극이 제 2제어선에 접속되고, 제 1전극이 제 3전원에 접속되며, 제 2전극은 상기 제 1노드에 접속되는 제 4트랜지스터가 더 포함됨을 특징으로 하는 유기 전계발광 표시장치.

### 청구항 5

제 4항에 있어서,

상기 제 3전원은 정전압원으로서 하이 레벨의 전압을 제공함을 특징으로 하는 유기 전계발광 표시장치.

### 청구항 6

제 1항에 있어서,

상기 각 화소는,

게이트 전극이 상기 주사선에 접속되고, 제 1전극이 상기 데이터선에 접속되며, 제 2전극이 제 1노드에 접속된 제 1트랜지스터와;

게이트 전극이 상기 제 1노드에 접속되고, 제 1전극이 유기발광소자의 애노드 전극에 접속되며, 제 2전극이 제 3트랜지스터의 제 1전극에 접속되는 제 2트랜지스터와;

게이트 전극이 상기 제어선에 접속되고, 제 1전극이 상기 제 2트랜지스터의 제 1전극에 접속되며, 제 2전극이 상기 제 1전원에 접속되는 제 3트랜지스터와;

애노드 전극이 상기 제 2트랜지스터의 제 1전극에 접속되고, 캐소드 전극이 제 2전원에 접속되는 유기발광소자와;

상기 제 2트랜지스터의 게이트 전극과, 제 2트랜지스터의 제 1전극 사이에 접속된 커패시터가 포함되어 구성됨을 특징으로 하는 유기 전계발광 표시장치.

### 청구항 7

제 6항에 있어서,

게이트 전극이 제 2제어선에 접속되고, 제 1전극은 상기 데이터 라인에 접속되며, 제 2전극은 상기 제 1노드에 접속되는 제 4트랜지스터가 더 포함됨을 특징으로 하는 유기 전계발광 표시장치.

### 청구항 8

제 6항에 있어서,

게이트 전극이 제 2제어선에 접속되고, 제 1전극이 제 4전원에 접속되며, 제 2전극은 상기 제 1노드에 접속되는 제 4트랜지스터가 더 포함됨을 특징으로 하는 유기 전계발광 표시장치.

### 청구항 9

제 8항에 있어서,

상기 제 4전원은 정전압원으로서 로우 레벨의 전압을 제공함을 특징으로 하는 유기 전계발광 표시장치.

## 명세서

### 기술분야

[0001] 본 발명은 유기 전계발광 표시장치에 관한 것으로, 특히 동시 발광 방식으로 구동되는 유기 전계발광 표시장치에 관한 것이다.

### 배경기술

[0002] 최근, 음극선관(Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 평판 표시장치들이 개발되고 있다. 평판 표시장치로는 액정 표시장치(Liquid Crystal Display: LCD), 전계방출 표시장치(Field Emission Display: FED), 플라즈마 표시패널(Plasma Display Panel: PDP) 및 유기 전계발광 표시장치(Organic Light Emitting Display: OLED) 등이 있다.

[0003] 평판 표시장치 중 유기 전계발광 표시장치는 전자와 정공의 재결합에 의하여 빛을 발생하는 유기 발광 다이오드를 이용하여 영상을 표시하는 것으로, 이는 빠른 응답속도를 가짐과 동시에 낮은 소비전력으로 구동되는 장점이 있다.

[0004] 통상적으로, 유기전계발광 표시장치(OLED)는 유기발광소자를 구동하는 방식에 따라 패시브 매트릭스형 OLED(PMOLED)와 액티브 매트릭스형 OLED(AMOLED)로 분류된다.

[0005] 상기 AMOLED는 복수개의 게이트라인, 복수개의 데이터 라인 및 복수개의 전원라인과, 상기 라인들에 연결되어 매트릭스 형태로 배열되는 복수개의 화소를 구비한다. 또한, 상기 각 화소는 통상적으로 유기발광소자, 2개의

트랜지스터, 즉 데이터신호를 전달하기 위한 스위칭 트랜지스터와, 상기 데이터신호에 따라 상기 EL 소자를 구동시키기 위한 구동트랜지스터와, 상기 데이터전압을 유지시키기 위한 하나의 캐패시터로 이루어진다.

- [0006] 이와 같은 AMOLED는 소비전력이 적은 이점이 있지만, 유기발광소자를 구동하는 구동 트랜지스터의 게이트와 소오스간의 전압, 즉 구동 트랜지스터의 문턱전압(threshold voltage) 편차에 따라 유기발광소자를 통해 흐르는 전류 세기가 변하여 표시 불균일을 초래하는 문제점이 있다.
- [0007] 즉, 상기 각 화소 내에 구비된 트랜지스터는 제조 공정 변수에 따라 트랜지스터의 특성이 변하게 되므로, AMOLED의 모든 트랜지스터의 특성을 동일하게 되도록 트랜지스터를 제조하는 것이 어려우며, 이에 따라 화소간 문턱전압의 편차가 존재하기 때문이다.
- [0008] 이에 최근 들어 이러한 문제점을 극복하기 위하여 복수의 트랜지스터 및 캐패시터를 포함하는 보상회로가 연구되고 있으며, 이러한 보상회로를 각각의 화소 내에 추가로 더 형성하여 극복하고 있으나, 이 경우 각 화소별로 많은 수의 트랜지스터 및 캐패시터가 실장되어야 하는 문제점이 있다.
- [0009] 보다 구체적으로, 이와 같이 각 화소에 보상회로가 추가되면, 각 화소를 구성하는 트랜지스터 및 캐패시터와, 상기 트랜지스터를 제어하는 신호선들이 추가됨에 의해 하부 발광 방식의 AMOLED의 경우 개구율이 감소되고, 회로의 구성요소가 많아지고 복잡해짐에 따라 불량률도 높아지는 단점이 있다.
- [0010] 또한, 최근 들어 화면 뭉개짐(motion blur) 현상을 제거하기 위해 120Hz 이상의 고속 주사 구동이 요구되고 있으나, 이 경우 각 주사 라인당 충전 시간이 대폭적으로 줄어들게 된다. 즉, 상기 보상회로가 각 화소에 구비되어 하나의 주사 라인에 연결된 각 화소 내에 많은 수의 트랜지스터가 형성되는 경우 capacitive load가 크게 되어 결과적으로 이와 같은 고속 주사 구동의 구현이 어려워지는 단점이 있다.

**발명의 내용**

**해결하려는 과제**

- [0011] 본 발명은 유기 전계발광 표시장치의 각 화소를 구성하는 유기발광소자 및 이에 연결된 화소회로에 있어서, 상기 화소회로를 4개의 트랜지스터와 적어도 1개의 커패시터로 구성하고, 상기 화소를 동시 발광 방식으로 구동함으로써, 간단한 구성으로 각 화소에 구비된 구동 트랜지스터의 문턱전압 보상 및 고속 구동을 가능케 하는 유기 전계발광 표시장치를 제공함에 목적이 있다.

**과제의 해결 수단**

- [0012] 상기 목적을 달성하기 위하여 본 발명의 실시예에 의한 유기 전계발광 표시장치는, 주사선들, 제 1제어선들, 제 2제어선들 및 데이터선들과 접속되는 화소들을 포함하는 화소부와; 상기 제 1제어선들, 제 2제어선들을 통해 각 화소에 각각 제 1제어신호, 제 2제어신호를 제공하는 제어선 구동부와; 상기 화소부의 각 화소들에 제 1전원을 인가하는 제 1전원 구동부와; 상기 화소부의 각 화소들에 제 2전원을 인가하는 제 2전원 구동부가 포함되며, 상기 제 1전원 및 제 2전원 중 적어도 하나는 한 프레임의 기간 동안 서로 다른 레벨의 전압값으로 상기 화소부의 각 화소들에 인가되고, 상기 제 1, 2제어신호 및 상기 제 1, 2전원은 상기 화소부에 포함되는 화소들 전체에 대하여 동시에 일괄적으로 제공됨을 특징으로 한다.
- [0013] 또한, 상기 각 화소는, 게이트 전극이 상기 주사선에 접속되고, 제 1전극이 상기 데이터선에 접속되며, 제 2전극이 제 1노드에 접속된 제 1트랜지스터와; 게이트 전극이 제 2노드에 접속되고, 제 1전극이 제 1전원에 접속되며, 제 2전극이 유기발광소자의 애노드 전극에 접속되는 제 2트랜지스터와; 상기 제 1노드 및 제 2트랜지스터의 제 1전극 사이에 접속되는 제 1커패시터와; 상기 제 1노드 및 제 2노드 사이에 접속되는 제 2커패시터와; 게이트 전극이 제 1제어선에 접속되고, 제 1전극은 상기 제 2트랜지스터의 게이트 전극에 접속되며, 제 2전극은 상기 제 2트랜지스터의 제 2전극에 접속되는 제 3트랜지스터와; 애노드 전극이 상기 제 2트랜지스터의 제 2전극에 접속되고, 캐소드 전극이 제 2전원에 접속되는 유기발광소자가 포함되어 구성된다.
- [0014] 또한, 게이트 전극이 제 2제어선에 접속되고, 제 1전극은 상기 데이터 라인에 접속되며, 제 2전극은 상기 제 1노드에 접속되는 제 4트랜지스터가 더 포함되거나, 게이트 전극이 제 2제어선에 접속되고, 제 1전극이 제 3전원에 접속되며, 제 2전극은 상기 제 1노드에 접속되는 제 4트랜지스터가 더 포함될 수 있다.
- [0015] 이 때, 상기 제 3전원은 정전압원으로서 하이 레벨의 전압을 제공한다.
- [0016] 또는, 상기 각 화소는, 게이트 전극이 상기 주사선에 접속되고, 제 1전극이 상기 데이터선에 접속되며, 제 2전

극이 제 1노드에 접속된 제 1트랜지스터와; 게이트 전극이 상기 제 1노드에 접속되고, 제 1전극이 유기발광소자의 애노드 전극에 접속되며, 제 2전극이 제 3트랜지스터의 제 1전극에 접속되는 제 2트랜지스터와; 게이트 전극이 상기 제어선에 접속되고, 제 1전극이 상기 제 2트랜지스터의 제 1전극에 접속되며, 제 2전극이 상기 제 1전원에 접속되는 제 3트랜지스터와; 애노드 전극이 상기 제 2트랜지스터의 제 1전극에 접속되고, 캐소드 전극이 제 2전원에 접속되는 유기발광소자와; 상기 제 2트랜지스터의 게이트 전극과, 제 2트랜지스터의 제 1전극 사이에 접속된 커패시터가 포함되어 구성될 수 있다.

[0017] 또한, 게이트 전극이 제 2제어선에 접속되고, 제 1전극은 상기 데이터 라인에 접속되며, 제 2전극은 상기 제 1노드에 접속되는 제 4트랜지스터가 더 포함되거나, 게이트 전극이 제 2제어선에 접속되고, 제 1전극이 제 4전원에 접속되며, 제 2전극은 상기 제 1노드에 접속되는 제 4트랜지스터가 더 포함될 수 있다.

[0018] 이 때, 상기 제 4전원은 정전압원으로서 로우 레벨의 전압을 제공한다.

**발명의 효과**

[0019] 이와 같은 본 발명에 의하면, 유기 전계발광 표시장치에 구비된 복수의 화소에 대하여 상기 각 화소들을 동시 발광 방식으로 구동하며, 상기 동시 발광 방식을 구현함에 있어 기존의 일반적인 게이트 구동회로를 활용함으로써, 간단한 구성으로 각 화소에 구비된 구동 트랜지스터의 문턱전압 보상 및 고속 구동이 가능함을 장점으로 한다.

[0020] 또한, 이와 같은 동시 발광 방식을 통해 3D(Dimension) 디스플레이 시 보다 향상된 성능 구현이 가능하다는 장점이 있다.

**도면의 간단한 설명**

[0021] 도 1은 본 발명의 실시예에 의한 유기 전계발광 표시장치의 블록도.

도 2는 본 발명의 실시예에 의한 동시 발광 방식의 구동 동작을 나타내는 도면.

도 3은 기존의 순차 발광 방식으로 셔터 안경식 3D를 구현한 예를 설명하는 도면.

도 4는 본 발명의 실시예에 의한 동시 발광 방식으로 셔터 안경식 3D를 구현한 예를 설명하는 도면.

도 5는 동시 발광 방식과 순차 발광 방식의 경우 확보할 수 있는 발광 시간 비율을 비교하는 그래프.

도 6a 및 도 6b는 도 1에 도시된 화소의 실시예에 의한 구성을 나타내는 회로도.

도 7은 도 6a 및 도 6b에 도시된 화소의 구동 타이밍도.

도 8a 및 도 8b는 도 1에 도시된 화소의 다른 실시예에 의한 구성을 나타내는 회로도.

도 9는 도 8a 및 도 8b에 도시된 화소의 구동 타이밍도.

**발명을 실시하기 위한 구체적인 내용**

[0022] 도 1은 본 발명의 실시예에 의한 유기 전계발광 표시장치의 블록도이고, 도 2는 본 발명의 실시예에 의한 동시 발광 방식의 구동 동작을 나타내는 도면이다.

[0023] 도 1을 참조하면, 본 발명의 실시예에 의한 유기 전계발광 표시장치는 주사선들(S1 내지 Sn), 제어선들(GC1 내지 GCn) 및 데이터선들(D1 내지 Dm)과 접속되는 화소들(140)을 포함하는 화소부(130)와, 주사선들(S1 내지 Sn)을 통해 각 화소에 주사신호를 제공하는 주사 구동부(110)와, 제 1제어선들((GC1 내지 GCn) 및 제 2제어선들(AL1 내지 ALn)을 통해 각 화소에 제 1, 2제어신호를 제공하는 제어선 구동부(160)와, 데이터선들(D1 내지 Dm)을 통해 각 화소에 데이터 신호를 제공하는 데이터 구동부(120)와, 주사 구동부(110), 데이터 구동부(120) 및 제어선 구동부(160)를 제어하기 위한 타이밍 제어부(150)를 구비한다.

[0024] 또한, 상기 화소부(130)는 주사선들(S1 내지 Sn) 및 데이터선들(D1 내지 Dm)의 교차부에 위치되는 화소들(140)을 구비한다. 화소들(140)은 외부로부터 제 1전원(ELVDD) 및 제 2전원(ELVSS)을 공급받는다. 이와 같은 화소들(140)은 데이터신호에 대응하여 제 1전원(ELVDD)으로부터 유기발광소자를 경유하여 제 2전원(ELVSS)으로 공급되는 전류량을 제어한다. 그러면, 유기발광소자에서 소정 휘도의 빛이 생성된다.

[0025] 단, 본 발명의 실시예의 경우 상기 제 1전원(ELVDD) 및/또는 제 2전원(ELVSS)이 한 프레임의 기간 동안 서로 다

른 레벨의 전압값으로 상기 화소부의 각 화소들(140)에 인가됨을 특징으로 한다.

- [0026] 이를 위해 상기 제 1전원(ELVDD)의 공급을 제어하는 제 1전원(ELVDD) 구동부(170) 및/또는 상기 제 2전원(ELVSS)의 공급을 제어하는 제 2전원(ELVSS) 구동부(180)이 더 구비되고, 상기 제 1전원(ELVDD) 구동부(170) 및/또는 제 2전원(ELVSS) 구동부(180)는 상기 타이밍 제어부(150)에 의해 제어된다.
- [0027] 보다 구체적으로 설명하면, 종래의 경우 상기 제 1전원(ELVDD)는 고정된 하이 레벨의 전압으로 제공되고, 제 2전원은 고정된 로우 레벨의 전압으로 화소부의 각 화소에 인가된다.
- [0028] 그러나, 본 발명의 실시예에서는 상기 제 1전원(ELVDD) 및 제 2전원(ELVSS)이 제공됨에 있어 앞서 언급한 바와 같이 한 프레임의 기간 동안 서로 다른 레벨의 전압값으로 인가될 수 있으며, 이는 일 예로 하기된 3가지 방식으로 구현될 수 있다.
- [0029] 첫 번째 방식은 상기 제 1전원(ELVDD)이 서로 다른 3가지 레벨의 전압값으로 인가되고, 제 2전원(ELVSS)은 고정된 로우레벨(일 예로 Ground)로 인가된다.
- [0030] 즉, 이 경우 제 2전원(ELVSS) 구동부(180)는 항상 일정한 레벨(GND)의 전압값을 출력하므로 별도의 구동회로로 구현될 필요는 없으며, 이에 대한 회로적 비용은 절감할 수 있으나, 이에 반해 상기 제 1전원(ELVDD)은 3가지 레벨 중 네가티브 전압값(일 예로  $-V_{DD}$ )이 필요하기 때문에 제 1전원(ELVDD) 구동부(170)의 회로 구성이 복잡해질 수 있다.
- [0031] 두 번째 방식은 상기 제 1전원(ELVDD) 및 제 2전원(ELVSS)를 모두 각각 2가지 레벨의 전압값으로 각각 인가하도록 구현하는 것으로, 이 경우에는 제 1전원 구동부(170)과 제 2전원 구동부(180)가 모두 구비되어야 한다.
- [0032] 세 번째 방식은 상기 첫 번째 방식과 반대로서, 상기 제 1전원(ELVDD)은 고정된 하이 레벨의 전압값으로 인가되고, 제 2전원(ELVSS)은 서로 다른 3가지 레벨의 전압값으로 인가된다.
- [0033] 즉, 이 경우 제 1전원 구동부(170)은 항상 일정한 레벨의 전압값을 출력하므로 별도의 구동회로로 구현될 필요는 없으며, 이에 대한 회로적 비용은 절감할 수 있으나, 이에 반해 상기 제 2전원(ELVSS)은 3가지 레벨 중 포지티브 전압값이 필요하기 때문에 제 1전원(ELVDD) 구동부(170)의 회로 구성이 복잡해질 수 있다.
- [0034] 또한, 본 발명의 실시예의 경우 상기 유기 전계발광 표시장치를 구동함에 있어, 순차 발광(Progressive Emission) 방식이 아닌 동시 발광(Simultaneous Emission) 방식으로 구동함을 특징으로 하며, 이는 도 2에 도시된 바와 같이 한 프레임의 기간 중에 데이터가 순차적으로 입력되고, 상기 데이터 입력이 완료된 이후 한 프레임의 데이터가 상기 화소부(130) 전체 즉, 상기 화소부 내의 모든 화소들(140)을 통해 일괄적으로 점등이 수행됨을 말한다.
- [0035] 즉, 종래의 순차 발광 방식의 경우 각 주사 라인 별로 데이터가 순차적으로 입력되고 곧이어 발광도 순차적으로 수행되는 것이나, 본 발명의 실시예에서는 상기 데이터 입력은 순차적으로 수행되지만, 발광은 데이터 입력이 완료된 후 전체적으로 일괄 수행되는 것이다.
- [0036] 보다 구체적으로 도 2를 참조하면, 본 발명의 실시예에 의한 구동 단계는 크게 (a) 초기화 단계 (b) 리셋 단계 (c) 문턱전압 보상 단계 (d) 주사 단계(데이터 입력 단계) (e) 발광 단계 (f) 발광 오프 단계로 나뉘며, 상기 (d) 주사 단계(데이터 입력 단계)는 각 주사 라인 별로 순차적으로 수행되나, 이를 제외한 나머지 (a) 초기화 단계 (b) 리셋 단계 (c) 문턱전압 보상 단계 (e) 발광 단계 (f) 발광 오프 단계는 도시된 바와 같이 화소부(130) 전체에서 동시에 일괄적으로 수행된다.
- [0037] 여기서, 상기 (a) 초기화 단계는 각 화소에 구비되는 화소회로의 각 노드 전압을 구동 트랜지스터의 문턱전압 입력때와 동일하게 초기화하는 구간이고, (b) 리셋 단계는 화소부(130)의 각 화소(140)에 인가된 데이터 전압이 리셋되는 단계로서 유기발광소자가 발광되지 않도록 유기발광소자의 애노드 전극의 전압을 캐소드 전극의 전압 이하로 떨어뜨리는 구간이다.
- [0038] 또한, 상기 (c) 문턱전압 보상 단계는 상기 각 화소(140)에 구비된 구동 트랜지스터의 문턱전압을 보상하는 구간이며, (f) 발광 오프 단계는 각 화소에서 발광이 수행된 이후 블랙 삽입(black insertion) 또는 디밍(dimming)을 위해 발광을 꺼주는 구간이다.
- [0039] 이에 따라 상기 (a) 초기화 단계 (b) 리셋 단계 (c) 문턱전압 보상 단계 (e) 발광 단계 (f) 발광 오프 단계에 인가되는 신호 즉, 각 주사선(S1 내지 Sn)에 인가되는 주사 신호, 각 화소들(140)에 인가되는 제 1전원(ELVDD) 및/또는 제 2전원(ELVSS), 제 1제어선들(GC1 내지 GCn)에 인가되는 제 1제어신호, 제 2제어선들(AL1 내지 ALn)

에 인가되는 제 2제어신호는 상기 화소부(130)에 구비된 각 화소들(140)에 대하여 동시에 일괄적으로 각각 정해진 소정의 전압 레벨로 인가된다. 단, 상기 단계 중 초기화 단계는 삭제하여 진행하는 것도 가능하다.

- [0040] 이와 같은 본 발명의 실시예에 의한 "동시 발광 방식"에 의할 경우 각각의 동작 구간((a) 내지 (f) 단계)이 시간적으로 명확히 분리되므로, 각 화소(140)에 구비되는 보상회로의 트랜지스터 및 이를 제어하는 신호선의 수를 줄일 수 있을 뿐 아니라, 셔터(Shutter) 안경식 3D 디스플레이 구현이 용이하다는 장점을 갖게 된다.
- [0041] 상기 셔터 안경식 3D 디스플레이는 사용자가 좌안/우안의 투과율이 0% 및 100%로 스위치되는 "셔터 안경"을 착용하고 화면을 볼 때, 영상표시장치 즉, 유기 전계발광 표시장치의 화소부에서 디스플레이되는 화면이 각 프레임 별로 좌안 영상과, 우안 영상을 번갈아 출력됨으로써, 사용자는 상기 좌안 영상은 좌안으로만 보이고, 상기 우안 영상은 우안으로만 보이게 되어 입체감이 구현되는 방식을 말한다.
- [0042] 도 3은 기존의 순차 발광 방식으로 셔터 안경식 3D를 구현한 예를 설명하는 도면이고, 도 4는 본 발명의 실시예에 의한 동시 발광 방식으로 셔터 안경식 3D를 구현한 예를 설명하는 도면이다.
- [0043] 또한, 도 5는 동시 발광 방식과 순차 발광 방식의 경우 확보할 수 있는 발광 시간 비율을 비교하는 그래프이다.
- [0044] 이와 같은 셔터 안경식 3D 디스플레이를 구현함에 있어 앞서 언급한 종래의 순차 발광 방식으로 화면을 출력하는 경우에는 도 3에 도시된 바와 같이 상기 셔터 안경의 응답 시간(일 예로 2.5ms)이 유한 하기 때문에 상기 좌안/우안 영상간의 크로스토크(cross talk) 현상을 방지하기 위해 상기 응답 시간만큼 발광을 꺼주어야 한다.
- [0045] 즉, 좌안 영상이 출력되는 프레임(n번째 프레임)과 이에 이어서 우안 영상이 출력되는 프레임(n+1번째 프레임) 사이에 상기 응답 시간만큼 비발광 구간을 추가로 생성해야 하므로 발광 시간 확보 즉, 발광 시간 비율(Duty ratio)이 낮아진다는 단점이 있다.
- [0046] 이에 본 발명의 실시예에 의한 "동시 발광 방식"의 경우 도 4를 참조하면, 앞서 설명한 바와 같이 발광 단계가 화소부 전체에서 동시에 일괄적으로 수행되고, 상기 발광 단계 이외의 구간에서는 비 발광이 수행됨에 따라, 좌안 영상이 출력되는 구간과 우안 영상이 출력되는 구간 사이의 비 발광 구간이 자연스럽게 확보된다.
- [0047] 즉, n번째 프레임의 발광구간과 n+1번째 프레임의 발광구간 사이의 구간으로서 발광오프 구간, 리셋 구간, 문턱 전압 보상 구간이 비 발광되는 구간이므로 상기 구간의 전체 시간을 상기 셔터 안경의 응답 시간(일 예로 2.5ms)과 동기시키면 종래의 순차 발광 방식과 달리 별도로 발광 시간 비율(Duty ratio)을 줄이지 않아도 된다.
- [0048] 따라서, 셔터 안경식 3D 디스플레이를 구현함에 있어 상기 "동시 발광 방식"이 종래의 "순차 발광 방식"에 비해 상기 셔터 안경의 응답 시간만큼의 발광시간 비율(duty ratio)을 확보할 수 있으므로 보다 향상된 성능 구현이 가능하게 된다. 이는 도 5의 그래프를 통해 확인할 수 있다.
- [0049] 도 6a 및 도 6b는 도 1에 도시된 화소의 실시예에 의한 구성을 나타내는 회로도이고, 도 7은 도 6a 및 도 6b에 도시된 화소의 구동 타이밍도이다.
- [0050] 먼저 도 6a를 참조하면, 본 발명의 실시예에 의한 화소(140)는 유기발광 소자(Organic Light Emitting Diode, OLED)와, 유기발광소자(OLED)로 전류를 공급하기 위한 화소회로(142)를 구비한다.
- [0051] 유기발광소자(OLED)의 애노드전극은 화소회로(142)에 접속되고, 캐소드전극은 제 2전원(ELVSS)에 접속된다. 이와 같은 유기발광소자(OLED)는 화소회로(142)로부터 공급되는 전류에 대응하여 소정 휘도의 빛을 생성한다.
- [0052] 단, 본 발명의 실시예의 경우 화소부(130)를 구성하는 각 화소(140)는, 한 프레임의 일부 기간(앞에 언급한 (d) 단계)에 대하여 주사선(S1 내지 Sn)에 순차적으로 주사신호가 공급될 때, 데이터선(D1 내지 Dm)으로 공급되는 데이터신호를 공급받으나, 한 프레임의 나머지 기간((a), (b), (c), (e), (f) 단계)에 대해서는 각 주사선(S1 내지 Sn)에 인가되는 주사 신호, 각 화소들(140)에 인가되는 제 1전원(ELVDD) 및/또는 제 2전원(ELVSS), 제 1제어선(GC1 내지 GCn), 제 2제어선(AL1 내지 ALn)에 각각 인가되는 제 1, 2제어신호들이 동시에 일괄적으로 각각 정해진 소정의 전압 레벨로 상기 각 화소(140)에 인가된다.
- [0053] 이에 상기 각 화소(140)에 구비되는 화소회로(142)는 4개의 트랜지스터(P1 내지 P4) 및 2개의 커패시터(C1, C2)를 구비한다.
- [0054] 여기서, 제 1트랜지스터(P1)의 게이트 전극은 주사선(S)에 접속되고, 제 1전극은 데이터선(D)에 접속된다. 그리고, 제 1트랜지스터(P1)의 제 2전극은 제 1노드(N1)에 접속된다.
- [0055] 즉, 상기 제 1트랜지스터(P1)의 게이트 전극에는 주사신호(Scan(n))가 입력되고, 제 1전극으로는 데이터신호

(Data(t))가 입력된다.

- [0056] 또한, 제 2트랜지스터(P2)의 게이트 전극은 제 2노드(N2)에 접속되고, 제 1전극은 제 1전원(ELVDD(t))에 접속되며, 제 2전극은 유기발광소자의 애노드 전극에 접속된다. 여기서, 상기 제 2트랜지스터(P2)는 구동 트랜지스터로서의 역할을 수행한다.
- [0057] 또한, 상기 제 1노드(N1) 및 제 2트랜지스터(P2)의 제 1전극 즉, 제 1전원(ELVDD(t)) 사이에 제 1커패시터(C1)이 접속되고, 상기 제 1노드(N1) 및 제 2노드(N2) 사이에는 제 2커패시터(C2)가 접속된다.
- [0058] 또한, 제 3트랜지스터(P3)의 게이트 전극은 제 1제어선(GC)에 접속되고, 제 1전극은 상기 제 2트랜지스터(P2)의 게이트 전극과 접속되며, 제 2전극은 상기 유기발광소자의 애노드 전극 즉, 제 2트랜지스터(P2)의 제 2전극과 접속된다.
- [0059] 이에 따라 상기 제 3트랜지스터(P3)의 게이트 전극으로는 제어신호(GC(t))가 입력되며, 상기 제 3트랜지스터가 턴 온되는 경우 상기 제 2트랜지스터(P2)는 다이오드 연결된다.
- [0060] 또한, 상기 유기발광소자의 캐소드 전극은 제 2전원(ELVSS(t))와 연결된다.
- [0061] 또한, 제 4트랜지스터(P4)의 게이트 전극은 제 2제어선(AL)에 접속되고, 제 1전극은 데이터 라인(D)과 접속되며, 제 2전극은 상기 제 1트랜지스터(P1)의 제 2전극 즉, 제 1노드(N1)에 접속된다.
- [0062] 이 때, 도 6a 및 도 6b에 도시된 실시예는 제 4트랜지스터의 제 1전극(소스 전극)에 인가되는 신호가 상이할 뿐 그 외의 구성요소는 동일하다.
- [0063] 즉, 도 6b에 도시된 실시예의 경우 상기 제 4트랜지스터(P4')의 제 1전극이 상기 데이터 라인(D)이 아닌 제 3전원(Vsus)에 연결되는 점에서 그 차이가 있다. 따라서, 상기 제 4트랜지스터(P4')의 게이트 전극은 제 2제어선(AL)에 접속되고, 제 1전극은 제 3전원(Vsus)과 접속되며, 제 2전극은 상기 제 1트랜지스터(P1)의 제 2전극 즉, 제 1노드(N1)에 접속된다. 여기서, 상기 제 3전원(Vsus)은 정전압원으로서 하이 레벨의 전압을 제공한다.
- [0064] 이 때, 상기 도 6b의 실시예의 경우 데이터 라인(D)에서 인가되는 전압 대신 정전압 원인 제 3전원(Vsus)을 이 용함으로써, 데이터 구동부의 전류 부담을 줄일 수 있다는 장점이 있다.
- [0065] 단, 상기 제 2제어선(AL)에 인가되는 제 2제어신호에 의해 제 4트랜지스터가 턴 온되면, 도 6a, 도 6b의 실시예 모두 동일한 레벨 즉, 하이 레벨의 전압이 제 1전극으로 인가되므로 도 6a, 도 6b에 도시된 실시예에 의한 회로는 그 동작이 서로 동일하게 된다.
- [0066] 도 6a, 도 6b에 도시된 실시예의 경우 상기 제 1 내지 제 4트랜지스터(P1 내지 P4)는 모두 PMOS로 구현된다.
- [0067] 앞서 설명한 바와 같이 본 발명의 실시예에 의한 상기 각 화소(140)는 "동시 발광 방식"으로 구동됨을 특징으로 하며, 이는 구체적으로 도 7에 도시된 바와 같이 각 프레임 별로 초기화 구간(Int), 리셋 구간(Reset), 문턱전압 보상 구간(Vth), 주사/ 데이터 입력 구간(Scan), 발광 구간(Emission) 및 발광 오프 구간(Off)으로 구분된다.
- [0068] 이 때, 상기 주사/ 데이터 입력 구간에 대해서는 주사신호가 각 주사선에 대해 순차적으로 입력되고, 이에 대응하여 각 화소에 데이터 신호가 순차적으로 입력되나, 이외의 구간에 대해서는 기 설정된 레벨의 전압값을 갖는 신호 즉, 제 1전원(ELVDD(t)) 및/또는 제 2전원(ELVSS(t)), 주사신호(Scan(n)), 제 1제어신호(GC(t)), 제 2제어신호(AL(t)), 데이터신호(Data(t))가 화소부를 구성하는 전체 각 화소(140)에 일괄적으로 인가된다.
- [0069] 즉, 각 화소(140)에 구비된 구동 트랜지스터의 문턱전압 보상 및 각 화소의 발광 동작은 프레임 별로 화소부 내의 모든 화소(140)에서 동시에 구현됨을 특징으로 한다.
- [0070] 단, 본 발명의 실시예의 경우 상기 제 1전원(ELVDD(t)) 및/또는 제 2전원(ELVSS(t))이 제공됨에 있어서 앞서 언급한 바와 같이 3가지 방식으로 구현될 수 있으나, 설명의 편의를 위해 도 7에서는 상기 제 1전원(ELVDD) 및 제 2전원(ELVSS)이 각각 2가지 레벨의 전압값으로 인가되는 것으로 설명한다.
- [0071] 도 6 및 도 7을 참조하여 본 발명의 실시예에 의한 화소의 구동방법 즉, 앞서 설명한 각 구간(초기화 구간(Int), 리셋 구간(Reset), 문턱전압 보상 구간(Vth), 주사/ 데이터 입력 구간(Scan), 발광 구간(Emission) 및 발광 오프 구간(Off))에서의 동작을 순차적으로 설명하면 다음과 같다.
- [0072] 먼저 초기화 구간에서는 제 1전원(ELVDD(t)), 제 2전원(ELVSS(t)), 주사신호(Scan(n)) 및 제 1제어신호(GC

(t))가 모두 하이 레벨로 인가되고, 제 2제어신호(AL(t)) 만이 로우 레벨로 인가된다.

- [0073] 즉, 도 6a, 6b에 도시된 화소회로에 의한 경우 제 4트랜지스터(P4 또는 P4')만 턴 온되고, 나머지 트랜지스터는 모두 턴 오프 상태에 있으며, 상기 제 4트랜지스터가 턴 온됨에 의해 상기 제 1노드(N1)로는 초기화 전압으로서 하이 레벨의 전압이 인가된다.
- [0074] 이 때, 도 6a의 실시예에서는 상기 초기화 전압이 데이터 라인을 통해 전달되고, 도 6b의 실시예의 경우에는 제 3전원(Vsus)선을 통해 인가된다.
- [0075] 또한, 상기 초기화 단계는 화소부를 구성하는 각 화소에 일괄적으로 적용되는 것이므로, 초기화 단계에서 인가되는 신호들 즉, 제 1전원(ELVDD(t)), 주사신호(Scan(n)), 제 1제어신호(GC(t)), 제 2제어신호(AL(t)) 및 데이터 신호(Data(t))는 각각 설정된 레벨의 전압값으로 상기 모든 화소에 동시에 인가된다.
- [0076] 단, 상기 초기화 구간은 삭제 가능한 구간으로서, 상기 초기화 구간에 대해서는 모든 트랜지스터를 턴 오프 시킨 뒤 이후 리셋 단계부터 진행하는 것도 가능하다. 즉, 상기 초기화 구간에서 제 2제어신호(AL(t))가 하이 레벨로 인가될 수도 있다.
- [0077] 다음으로 상기 리셋 구간은 화소부(130)의 각 화소(140) 즉, 도 6에 도시된 화소에 인가된 데이터 전압이 리셋되는 구간으로서 유기발광소자가 발광되지 않도록 유기발광소자의 애노드 전극의 전압을 캐소드 전극의 전압 이하로 떨어뜨리는 단계이다.
- [0078] 상기 리셋 구간에서는 도 7에 도시된 바와 같이 제 1전원(ELVDD(t))이 로우 레벨로 인가되고, 나머지 제 2전원(ELVSS(t)), 주사신호(Scan(n)) 및 제 1제어신호(GC(t)), 제 2제어신호(AL(t))가 모두 하이 레벨로 인가된다.
- [0079] 이와 같이 상기 제 1전원(ELVDD(t))이 로우 레벨로 인가되면, 상기 제 1커패시터(C1) 및 제 2커패시터(C2)의 커플링 효과에 의해 상기 제 1노드(N1)의 전압 또한 초기화 구간에서의 전압값보다 낮아지게 된다.
- [0080] 이에 PMOS로 구현된 상기 제 2트랜지스터(P2)가 턴 온되고, 제 2트랜지스터(P2)의 제 1, 2전극 간 전류 통로가 형성됨에 따라 상기 제 2트랜지스터(P2)의 제 2전극에 접속된 유기발광소자의 애노드 전극에 충전된 전압은 상기 제 1전원의 전압값으로 떨어지게 된다. 즉, 유기발광소자의 애노드 전극 전압이 리셋되는 것이다.
- [0081] 또한, 상기 리셋 단계는 화소부를 구성하는 각 화소에 일괄적으로 적용되는 것이므로, 초기화 단계에서 인가되는 신호들 즉, 제 1전원(ELVDD(t)), 주사신호(Scan(n)), 제 1제어신호(GC(t)), 제 2제어신호(AL(t)) 및 데이터 신호(Data(t))는 각각 설정된 레벨의 전압값으로 상기 모든 화소에 동시에 인가된다.
- [0082] 다음으로 문턱전압 보상 구간은 화소부(130)의 각 화소(140)에 구비된 구동 트랜지스터(P2)의 문턱전압이 커패시터(Cst)에 저장되는 구간으로서 이는 이후 각 화소에 데이터 전압이 충전될 때 구동 트랜지스터의 문턱전압 편차에 의한 불량을 제거하는 역할을 한다.
- [0083] 상기 문턱전압 보상 구간에서는 도 7에 도시된 바와 같이 제 1전원(ELVDD(t)), 제 2전원(ELVSS(t)), 주사신호(Scan(n))가 하이 레벨로 인가되고, 제 1제어신호(GC(t)) 및 제 2제어신호(AL(t))는 로우 레벨로 인가된다.
- [0084] 이 때, 상기 제 1제어신호(GC(t))가 로우 레벨로 인가됨에 의해 상기 제 3트랜지스터(P3)가 턴 온되고, 이에 제 2트랜지스터(P2)의 게이트 전극 및 제 3트랜지스터(P3)의 제 2전극이 전기적으로 연결되어 결과적으로 상기 제 2트랜지스터(P2)는 다이오드로서 동작하게 된다.
- [0085] 따라서, 상기 제 2노드(N2)와 연결된 제 2커패시터(C2)에는 상기 제 2트랜지스터(P2)의 문턱전압이 저장되며, 이는 이후 상기 데이터 입력 구간에서 발생하는 구동 트랜지스터(제 2트랜지스터(P2))의 문턱전압과 상쇄되어 최종적으로 유기발광소자에 인가되는 전류에서는 상기 구동 트랜지스터의 문턱전압 편차에 의한 불량이 제거되는 것이다.
- [0086] 또한, 문턱전압 보상 단계 역시 화소부를 구성하는 각 화소에 일괄적으로 적용되는 것이므로, 문턱전압 보상 단계에서 인가되는 신호들 즉, 제 1전원(ELVDD(t)), 주사신호(Scan(n)), 제어신호(GC(t)) 및 데이터 신호(Data(t))는 각각 설정된 레벨의 전압값으로 상기 모든 화소에 동시에 인가된다.
- [0087] 본 발명의 실시예의 경우 상기 초기화 구간, 리셋 구간, 문턱전압 보상 구간에 대하여 주사신호가 그대로 하이 레벨을 유지하여 출력하는 동작을 수행하는 바, 기존의 "순차 구동 방식"에 적용되는 일반적인 게이트 구동부를 활용하여도 전혀 문제가 없다.
- [0088] 즉, 본 발명의 실시예는 "동시 발광 방식"을 구현하기 위해 게이트 구동부에서 각 주사선으로 출력되는 신호가

상기 제 1노드(N1)의 전압을 초기화 하기 위해 동시에 로우 레벨로 인가되어야 하는 단점을 상기 제 4트랜지스터 및 이를 제어하는 제 2제어신호(AL(t))가 인가됨을 통해 극복 할 수 있으며, 이는 상기 "동시 발광 방식"으로 구동하는 경우에도 범용 게이트 구동 IC 도입이 가능하고, 게이트 구동부를 패널에 실장함에 있어서도 회로 차지 면적을 최소화할 수 있게 된다.

- [0089] 상기 문턱 전압 보상 구간 이후, 주사/ 데이터 입력 구간에 대해서는 로우 레벨의 주사신호가 각 주사선에 대해 순차적으로 입력되고, 이에 대응하여 각 주사선별로 연결된 화소에 데이터 신호가 순차적으로 입력된다.
- [0090] 상기 구간 동안에는 도 7에 도시된 바와 같이 제 1제어신호(GC(t)) 및 제 2제어신호(AL(t))는 하이 레벨로 인가되며, 이에 제 4트랜지스터(P4, P4') 및 제 3트랜지스터(P3)는 턴 오프된다.
- [0091] 즉, 상기 구간은 기존의 "순차 구동 방식"과 동일한 방식으로 주사신호 및 데이터 신호가 인가된다.
- [0092] 단, 상기 구간에서는 상기 제 2전원(ELVSS(t))이 제 1전원(ELVDD(t))와 동일한 하이 레벨로 인가되고 있으므로 유기발광소자와 제 1전원(ELVDD(t))간에 전류 경로가 형성되지 않아 실질적으로는 유기발광소자로는 전류가 흐르지 않는다. 즉, 발광이 수행되지 않는다.
- [0093] 다음으로 발광 구간은 화소부(130)의 각 화소(140)에 저장된 데이터 전압에 대응되는 전류가 각 화소에 구비된 유기발광소자로 제공되어 발광이 수행되는 구간으로서, 상기 발광 구간에서는 앞선 주사/ 데이터 입력 구간과 달리 제 2전원(ELVSS(t))이 로우 레벨로 인가된다.
- [0094] 이에 따라, 상기 구간에서는 상기 제 2전원(ELVSS(t))가 로우 레벨로 인가되고 있으므로 제 2트랜지스터(P2)의 턴온에 의해 상기 제 1전원과 유기발광소자의 캐소드 전극까지의 전류 경로가 형성되며, 이에 따라 상기 제 2트랜지스터(P2)의 Vgs 전압값 즉, 제 2트랜지스터의 게이트 전극과 제 1전극의 전압차에 해당하는 전압에 대응되는 전류가 상기 유기발광소자에 인가되며, 이에 대응되는 밝기로 발광하는 것이다.
- [0095] 단, 상기 발광 단계 역시 화소부를 구성하는 각 화소에 일괄적으로 적용되는 것이므로, 발광 단계에서 인가되는 신호들 즉, 제 1전원(ELVDD(t)), 주사신호(Scan(n)), 제 1제어신호(GC(t)), 제 2제어신호(AL(t)) 및 데이터 신호(Data(t))는 각각 설정된 레벨의 전압값으로 상기 모든 화소에 동시에 인가된다.
- [0096] 다음으로 이와 같이 화소부 전체의 발광이 수행된 이후에는 상기 제 2전원(ELVSS(t))가 하이 레벨로 제공되어 발광 오프 단계를 수행한다.
- [0097] 이는 발광 동작 이후 블랙 삽입(black insertion) 또는 디밍(dimming)을 위해 발광을 꺼주는 기간으로서, 유기발광소자의 애노드 전극의 전압값은 이전에 유기발광소자가 발광하고 있었으면 수십 us 이내로 발광이 오프되는 전압까지 떨어지게 된다.
- [0098] 도 8a 및 도 8b는 도 1에 도시된 화소의 다른 실시예에 의한 구성을 나타내는 회로도이고, 도 9는 도 8a 및 도 8b에 도시된 화소의 구동 타이밍도이다.
- [0099] 먼저 도 8a을 참조하면, 본 발명의 다른 실시예에 의한 화소(240)는 유기발광 소자(Organic Light Emitting Diode, OLED)와, 유기발광소자(OLED)로 전류를 공급하기 위한 화소회로(242)를 구비한다.
- [0100] 유기발광소자(OLED)의 애노드전극은 화소회로(242)에 접속되고, 캐소드전극은 제 2전원(ELVSS)에 접속된다. 이와 같은 유기발광소자(OLED)는 화소회로(242)로부터 공급되는 전류에 대응하여 소정 휘도의 빛을 생성한다.
- [0101] 단, 본 발명의 실시예의 경우 화소부(130)를 구성하는 각 화소(140)는, 한 프레임의 일부 기간에 대하여 주사선(S1 내지 Sn)에 순차적으로 주사신호가 공급될 때, 데이터선(D1 내지 Dm)으로 공급되는 데이터신호를 공급받으나, 한 프레임의 나머지 기간에 대해서는 각 주사선(S1 내지 Sn)에 인가되는 주사 신호, 각 화소들(140)에 인가되는 제 1전원(ELVDD), 제 1제어선(GC1 내지 GCn), 제 2제어선(AL1 내지 ALn)에 각각 인가되는 제 1, 2제어 신호들이 동시에 일괄적으로 각각 정해진 소정의 전압 레벨로 상기 각 화소(140)에 인가된다.
- [0102] 이에 상기 각 화소(140)에 구비되는 화소회로(142)는 4개의 트랜지스터(M1 내지 M3) 및 1개의 커패시터(Cst)를 구비한다.
- [0103] 여기서, 제 1트랜지스터(M1)의 게이트 전극은 주사선(S)에 접속되고, 제 1전극은 데이터선(D)에 접속된다. 그리고, 제 1트랜지스터(M1)의 제 2전극은 제 1노드(N1)에 접속된다.
- [0104] 즉, 상기 제 1트랜지스터(M1)의 게이트 전극에는 주사신호(Scan(n))가 입력되고, 제 1전극으로는 데이터신호(Data(t))가 입력된다.

- [0105] 제 2트랜지스터(M2)의 게이트 전극은 제 1노드(N1)에 접속되고, 제 1전극은 유기발광소자의 애노드 전극에 접속된다. 그리고, 제 2트랜지스터(M2)의 제 2전극은 제 3트랜지스터(M3)의 제 1, 2전극을 통해 제 1전원(ELVDD(t))과 연결된다. 상기 제 2트랜지스터(M2)는 구동 트랜지스터로서의 역할을 수행한다.
- [0106] 즉, 상기 제 3트랜지스터(M3)의 게이트 전극은 제 1제어선(GC)에 접속되고, 제 1전극은 상기 제 2트랜지스터(M2)의 제 2전극과 접속되며, 제 2전극은 상기 제 1전원(ELVDD(t))와 접속된다.
- [0107] 이에 따라 상기 제 3트랜지스터(M3)의 게이트 전극으로는 제어신호(GC(t))가 입력되고, 제 2전극으로는 소정의 레벨로 가변되어 제공되는 제 1전원(ELVDD(t))가 입력된다.
- [0108] 또한, 상기 유기발광소자의 캐소드 전극은 제 2전원(ELVSS)와 연결되며, 상기 제 2트랜지스터(M2)의 게이트 전극 즉, 제 1노드(N1)와 제 2트랜지스터(M2)의 제 1전극 즉, 유기발광소자의 애노드 전극 사이에는 커패시터(Cst)가 접속된다.
- [0109] 또한, 상기 제 4트랜지스터(M4)의 게이트 전극은 제 2제어선(AL)에 접속되고, 제 1전극은 상기 데이터 라인(D)에 접속되며, 제 2전극은 상기 제 1트랜지스터(M1)의 제 2전극 즉, 제 1노드(N1)에 접속된다.
- [0110] 이 때, 도 8a 및 도 8b에 도시된 실시예는 제 4트랜지스터의 제 1전극(소스 전극)에 인가되는 신호가 상이할 뿐 그 외의 구성요소는 동일하다.
- [0111] 즉, 도 8b에 도시된 실시예의 경우 상기 제 4트랜지스터(M4')의 제 1전극이 상기 데이터 라인(D)이 아닌 제 4전원(Vsus')에 연결되는 점에서 그 차이가 있다. 따라서, 상기 제 4트랜지스터(M4')의 게이트 전극은 제 2제어선(AL)에 접속되고, 제 1전극은 제 4전원(Vsus')과 접속되며, 제 2전극은 상기 제 1트랜지스터(M1)의 제 2전극 즉, 제 1노드(N1)에 접속된다. 여기서, 상기 제 4전원(Vsus')는 정전압원으로서 로우 레벨의 전압을 제공한다.
- [0112] 이 때, 상기 도 8b의 실시예의 경우 데이터 라인(D)에서 인가되는 전압 대신 정전압 원인 제 4전원(Vsus')을 이용함으로써, 데이터 구동부의 전류 부담을 줄일 수 있다는 장점이 있다.
- [0113] 단, 상기 제 2제어선(AL)에 인가되는 제 2제어신호에 의해 제 4트랜지스터가 턴 온되면, 도 8a, 도 8b의 실시예 모두 동일한 레벨 즉, 로우 레벨의 전압이 제 1전극으로 인가되므로 도 8a, 도 8b에 도시된 실시예에 의한 회로는 그 동작이 서로 동일하게 된다.
- [0114] 도 8a, 도 8b에 도시된 실시예의 경우 상기 제 1 내지 제 4트랜지스터(M1 내지 M4)는 모두 NMOS로 구현된다.
- [0115] 본 발명의 실시예에 의한 상기 각 화소(140)는 "동시 발광 방식"으로 구동됨을 특징으로 하며, 이는 구체적으로 도 9에 도시된 바와 같이 각 프레임 별로 리셋 구간(Reset), 문턱전압 보상 구간(Vth), 주사/ 데이터 입력 구간(Scan), 발광 구간(Emission) 및 발광 오프 구간(Off)으로 구분된다.
- [0116] 즉, 본 발명의 실시예에서는 도 6, 7의 실시예와는 달리 초기화 구간이 제거된 상태로 구동된다.
- [0117] 이 때, 상기 주사/ 데이터 입력 구간에 대해서는 주사신호가 각 주사선에 대해 순차적으로 입력되고, 이에 대응하여 각 화소에 데이터 신호가 순차적으로 입력되나, 이외의 구간에 대해서는 기 설정된 레벨의 전압값을 갖는 신호 즉, 제 1전원(ELVDD(t)), 주사신호(Scan(n)), 제어신호(GC(t)), 데이터신호(Data(t))가 화소부를 구성하는 전체 각 화소(140)에 일괄적으로 인가된다.
- [0118] 즉, 각 화소(140)에 구비된 구동 트랜지스터의 문턱전압 보상 및 각 화소의 발광 동작은 프레임 별로 화소부 내의 모든 화소(140)에서 동시에 구현됨을 특징으로 한다.
- [0119] 단, 본 발명의 실시예의 경우 상기 제 1전원(ELVDD(t)) 및/또는 제 2전원(ELVSS(t))이 제공됨에 있어서 앞서 언급한 바와 같이 3가지 방식으로 구현될 수 있으나, 설명의 편의를 위해 도 9에서는 상기 제 1전원(ELVDD)이 3가지 레벨로 인가되고, 제 2전원(ELVSS)은 고정된 레벨로 인가됨을 그 예로 설명한다.
- [0120] 도 8 및 도 9를 참조하여 본 발명의 실시예에 의한 화소의 구동방법 즉, 앞서 설명한 각 구간(리셋 구간(Reset), 문턱전압 보상 구간(Vth), 주사/ 데이터 입력 구간(Scan), 발광 구간(Emission) 및 발광 오프 구간(Off))에서의 동작을 순차적으로 설명하면 다음과 같다.
- [0121] 먼저 리셋 구간에서는 도 9에 도시된 바와 같이 제 1전원(ELVDD(t)), 주사신호(Scan(n))가 로우 레벨로 인가되고, 제 1제어신호(GC(t)), 제 2제어신호(AL(t))는 하이 레벨로 인가된다.
- [0122] 또한, 데이터 신호(Data(t))는 구동 트랜지스터인 제 2트랜지스터(M2)의 문턱전압 크기에 대응되는 값을 갖는

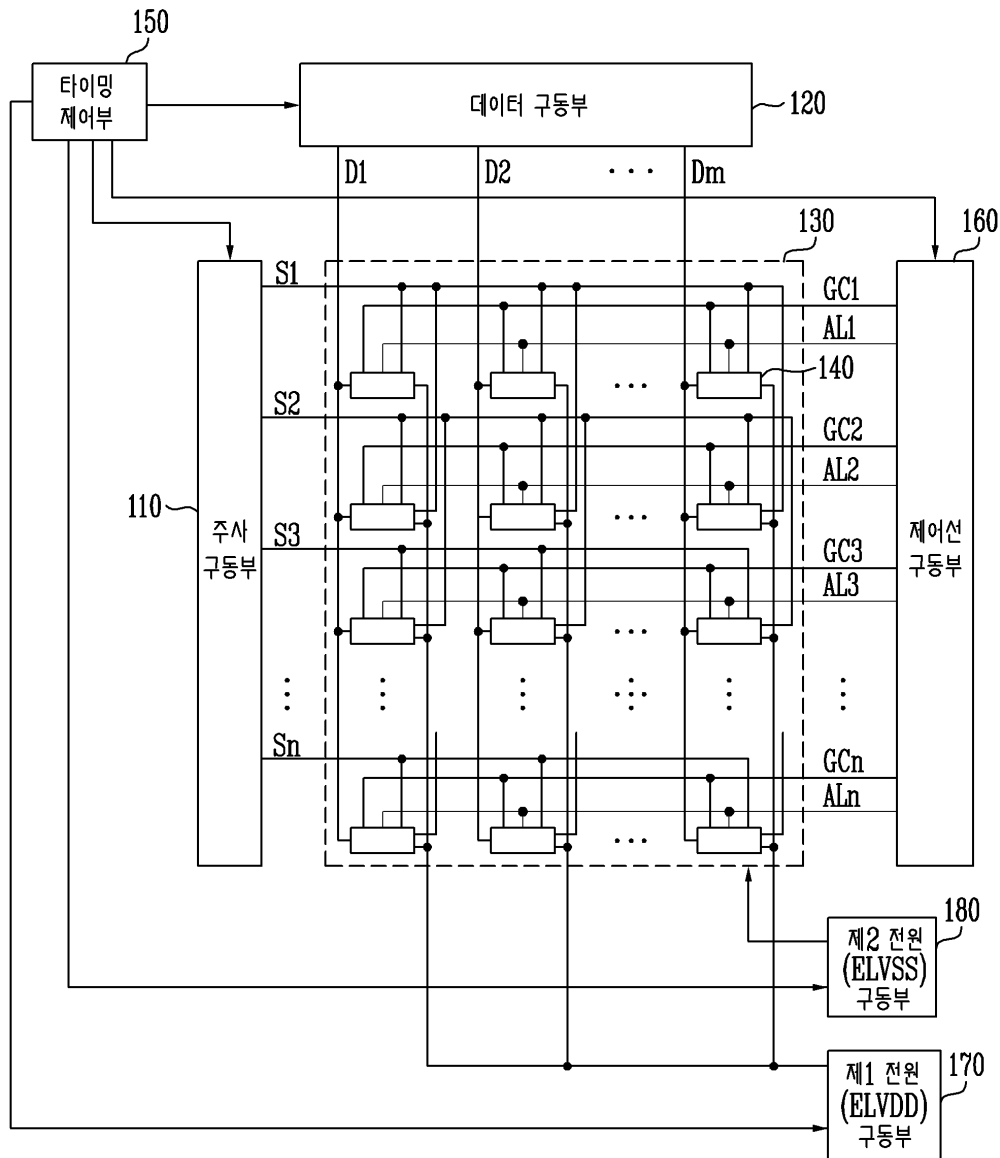
전압이 인가됨을 그 예로 한다.

- [0123] 또한, 상기 리셋 단계는 화소부를 구성하는 각 화소에 일괄적으로 적용되는 것이므로, 리셋 단계에서 인가되는 신호들 즉, 제 1전원(ELVDD(t)), 주사신호(Scan(n)), 제어신호(GC(t)) 및 데이터 신호(Data(t))는 각각 설정된 레벨의 전압값으로 상기 모든 화소에 동시에 인가된다.
- [0124] 상기와 같은 신호의 인가에 따라 제 4트랜지스터(M4, M4'), 제 3트랜지스터(M3) 및 제 2트랜지스터(M2)는 턴 온된다.
- [0125] 따라서, 제 1노드(N1)에는 데이터신호로 인가된 전압(제 2트랜지스터(M2)의 문턱전압에 대응되는 전압)이 인가되고, 유기발광소자의 애노드 전극은 제 2, 3트랜지스터의 턴온에 의해 상기 제 1전원으로의 전류 경로가 형성되므로, 그 전압값은 상기 제 1전원(ELVDD(t))의 전압값인 로우 레벨의 전압으로 떨어지게 된다.
- [0126] 다음으로 문턱전압 보상 구간에서는 도 9에 도시된 바와 같이, 제 1전원(ELVDD(t))이 하이 레벨로 인가되고, 주사신호(Scan(n)) 및 제 1제어신호(GC(t)), 제 2제어신호(AL(t))는 이전 리셋 구간과 동일하게 각각 로우 레벨, 하이 레벨로 인가되며, 데이터 신호(Data(t)) 또한 이전 리셋 구간과 동일한 전압값을 유지한다.
- [0127] 또한, 상기 문턱전압 보상 단계 역시 화소부를 구성하는 각 화소에 일괄적으로 적용되는 것이므로, 문턱전압 보상 단계에서 인가되는 신호들 즉, 제 1전원(ELVDD(t)), 주사신호(Scan(n)), 제 1제어신호(GC(t)), 제 2제어신호(AL(t)) 및 데이터 신호(Data(t))는 각각 설정된 레벨의 전압값으로 상기 모든 화소에 동시에 인가된다.
- [0128] 상기와 같은 신호의 인가에 따라 제 4트랜지스터(M4, M4'), 제 3트랜지스터(M3) 및 제 2트랜지스터(M2)는 턴 온된다.
- [0129] 단, 상기 제 2트랜지스터(M2)의 경우에는 Vgs 즉, 게이트 전극과 제 1전극의 전압차가 제 2트랜지스터(M2)의 문턱전압에 대응될 때까지 턴 온되고, 그 이후에는 턴 오프된다.
- [0130] 즉, 최초 리셋 단계에서 제 1전원의 로우 레벨까지 떨어진 유기발광소자의 애노드 전극의 전압은 상기 제 2, 3트랜지스터의 턴온에 의해 상기 제 1전원으로의 전류 경로가 형성되므로, 제 2트랜지스터(M2)의 게이트 전극 전압 ?? 제 2트랜지스터의 문턱전압까지 상승하게 된다. 즉, 상기 커패시터(Cst)에는 제 2트랜지스터(M2)의 문턱전압에 해당되는 전압이 저장된다.
- [0131] 본 발명의 실시예의 경우 상기 리셋 구간, 문턱전압 보상 구간에 대하여 주사신호가 그대로 로우 레벨을 유지하여 출력하는 동작을 수행하는 바, 기존의 "순차 구동 방식"에 적용되는 일반적인 게이트 구동부를 활용하여도 전혀 문제가 없다.
- [0132] 즉, 본 발명의 실시예는 "동시 발광 방식"을 구현하기 위해 게이트 구동부에서 각 주사선으로 출력되는 신호가 상기 제 1노드(N1)의 전압을 초기화 하기 위해 동시에 하이 레벨로 인가되어야 하는 단점을 상기 제 4트랜지스터 및 이를 제어하는 제 2제어신호(AL(t))가 인가됨을 통해 극복 할 수 있으며, 이는 상기 "동시 발광 방식"으로 구동하는 경우에도 범용 게이트 구동 IC 도입이 가능하고, 게이트 구동부를 패널에 실장함에 있어서도 회로 차지 면적을 최소화할 수 있게 된다.
- [0133] 상기 문턱 전압 보상 구간 이후, 주사/ 데이터 입력 구간에 대해서는 하이 레벨의 주사신호가 각 주사선에 대해 순차적으로 입력되고, 이에 대응하여 각 주사선별로 연결된 화소에 데이터 신호가 순차적으로 입력된다.
- [0134] 상기 구간 동안에는 도 9에 도시된 바와 같이 제 1제어신호(GC(t)) 및 제 2제어신호(AL(t))는 로우 레벨로 인가되며, 이에 제 4트랜지스터(M4, M4') 및 제 3트랜지스터(M3)는 턴 오프된다.
- [0135] 즉, 상기 구간은 기존의 "순차 구동 방식"과 동일한 방식으로 주사신호 및 데이터 신호가 인가된다.
- [0136] 단, 상기 구간에서는 상기 제 1전원(ELVDD(t))이 로우 레벨로 인가되고 있으므로 유기발광소자와 제 1전원(ELVDD(t))간에 전류 경로가 형성되지 않아 실질적으로는 유기발광소자로는 전류가 흐르지 않는다. 즉, 발광이 수행되지 않는다.
- [0137] 이 때, 상기 구간에서 인가되는 제 1전원(ELVDD(t))의 로우 레벨은 도시된 바와 같이 리셋 구간, 문턱전압 보상 구간에 인가된 로우 레벨과는 상이한 전압값으로 인가될 수 있다.
- [0138] 다음으로 발광 구간은 화소부(130)의 각 화소(140)에 저장된 데이터 전압에 대응되는 전류가 각 화소에 구비된 유기발광소자로 제공되어 발광이 수행되는 구간으로서, 상기 발광 구간에서는 앞선 주사/ 데이터 입력 구간과 달리 제 1전원(ELVDD(t))이 하이 레벨로 인가된다.

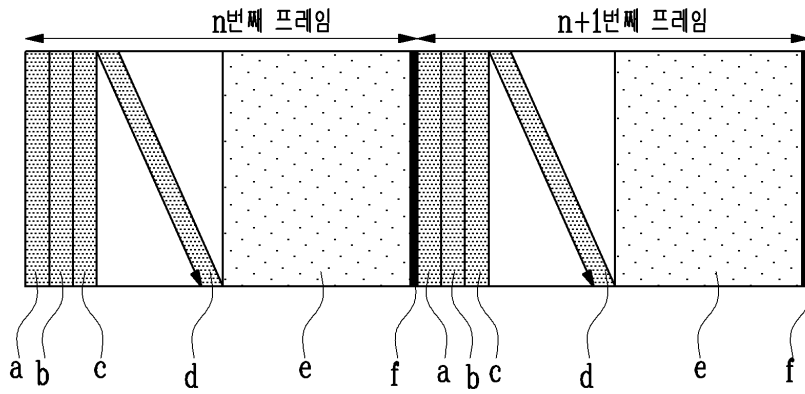


도면

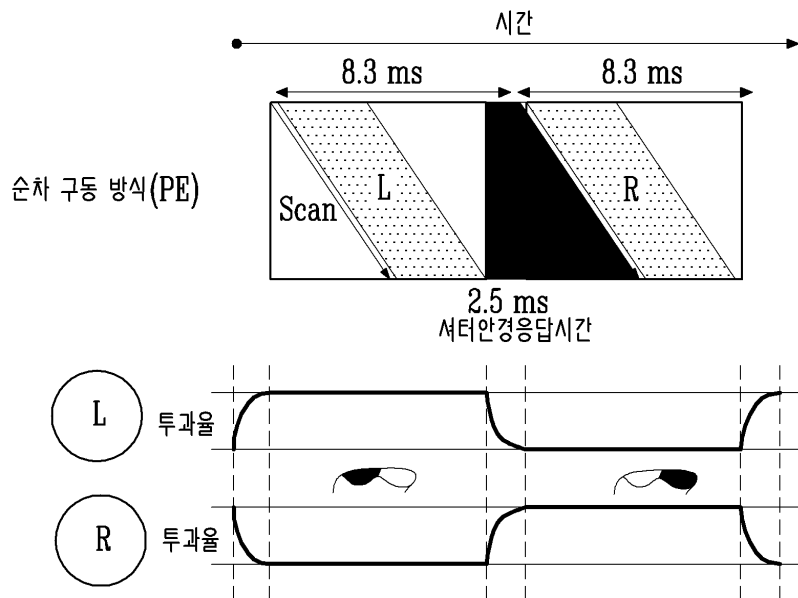
도면1



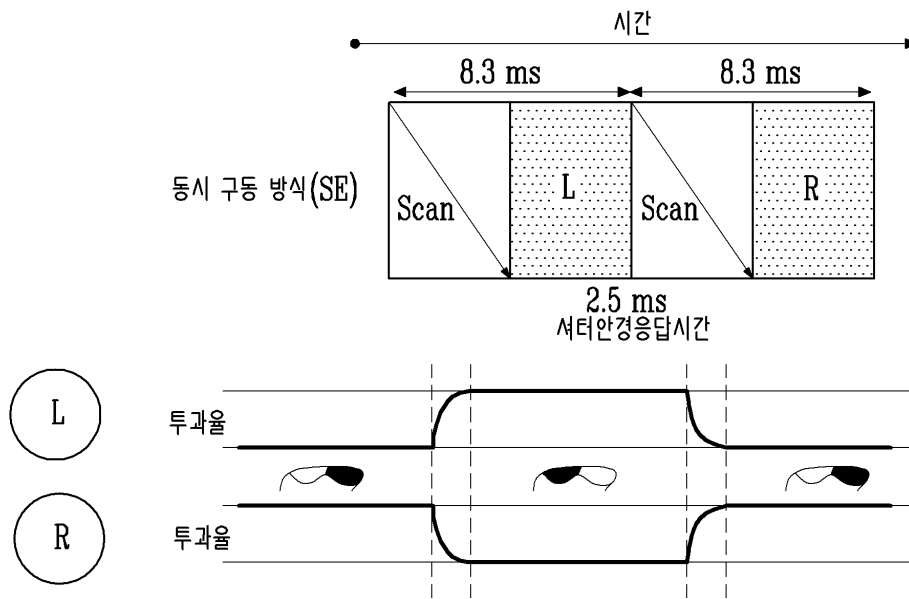
도면2



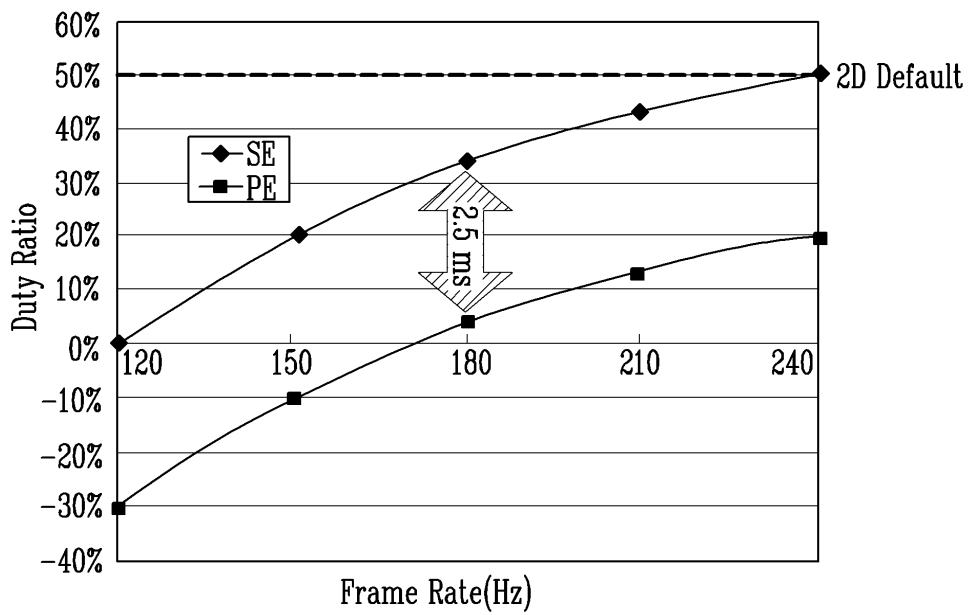
도면3



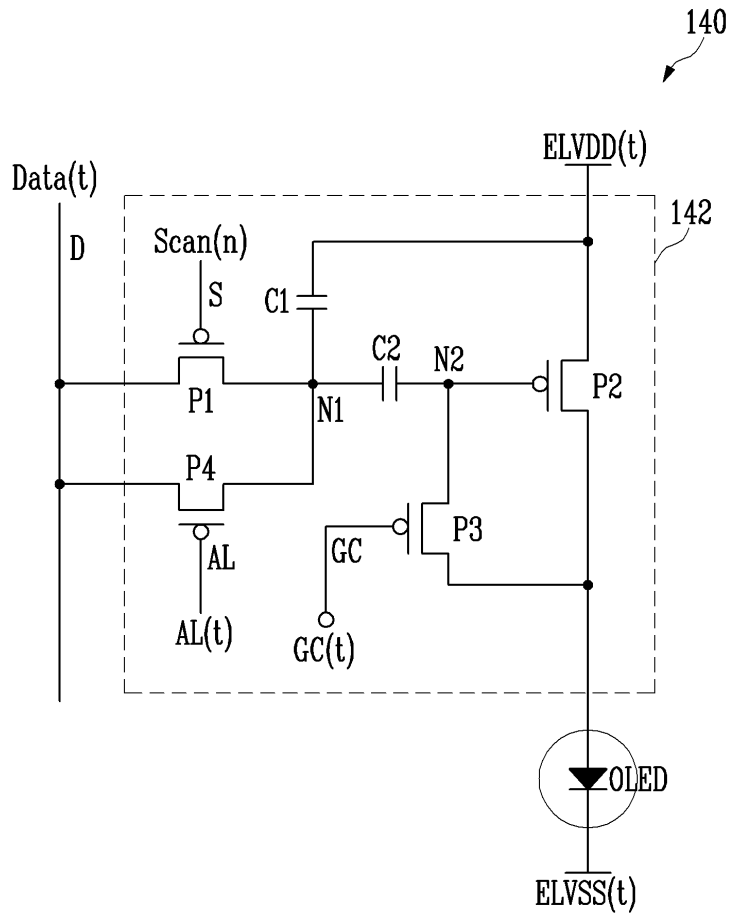
도면4



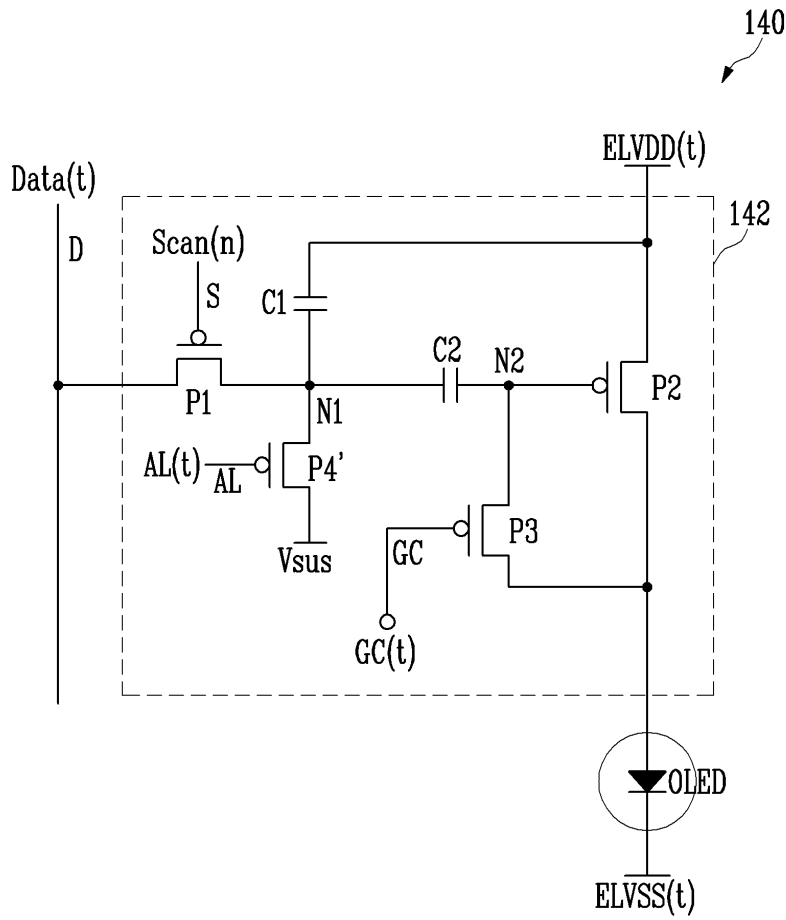
도면5



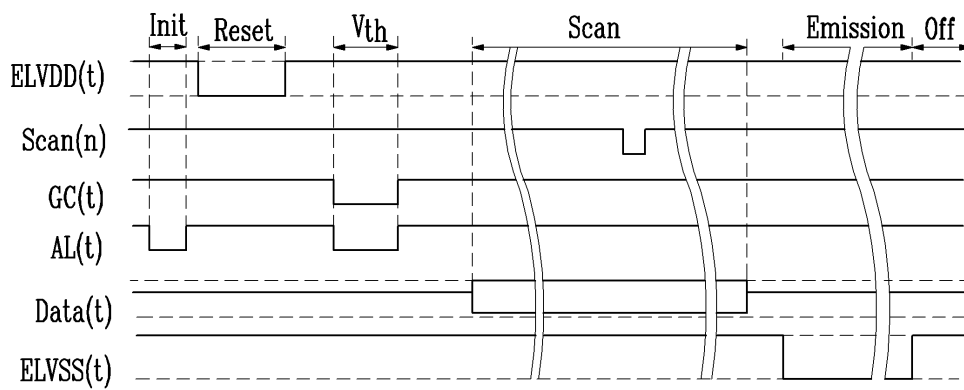
도면6a



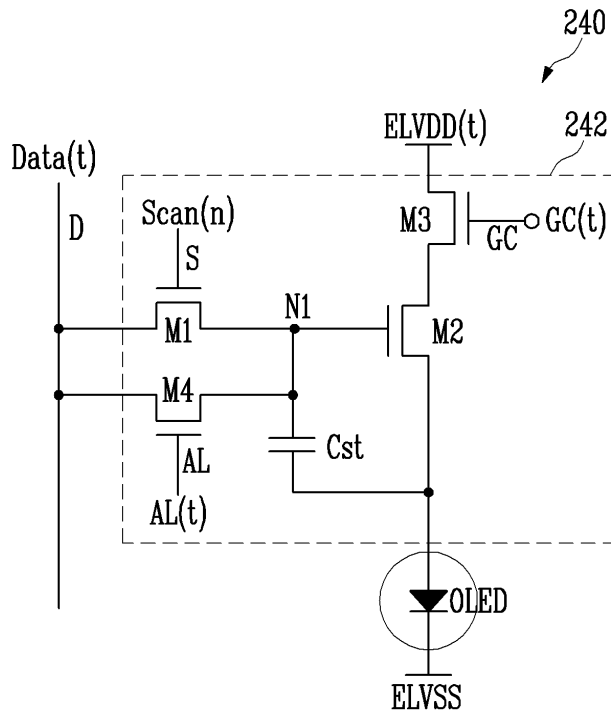
도면6b



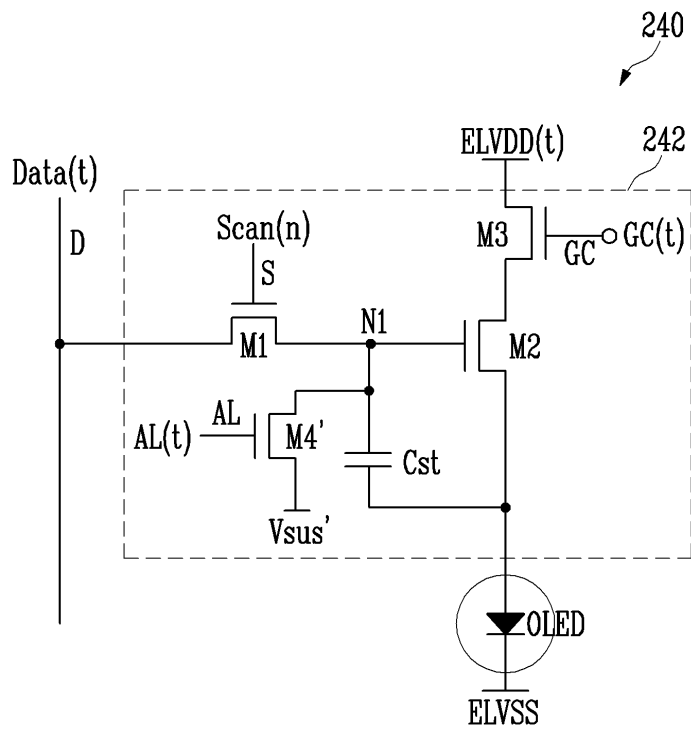
도면7



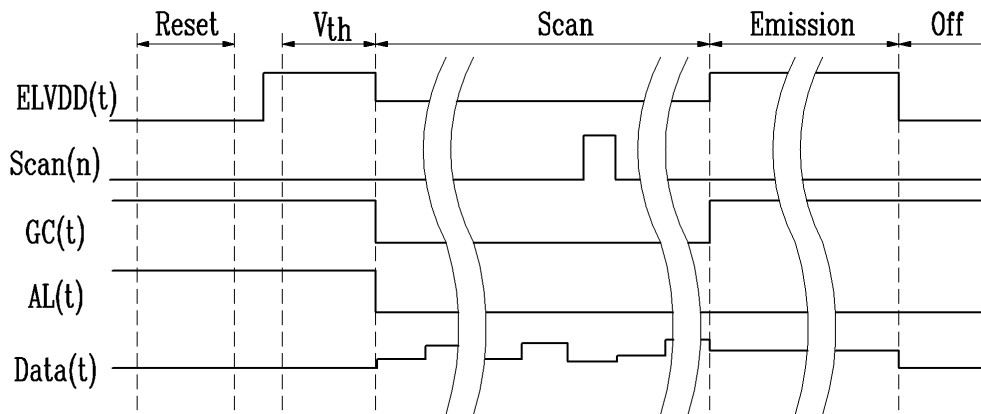
도면8a



도면8b



도면9



专利名称(译)	有机电致发光显示装置		
公开(公告)号	<a href="#">KR1020120004149A</a>	公开(公告)日	2012-01-12
申请号	KR1020100064850	申请日	2010-07-06
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	SANGMYEON HAN 한상면 BAEKWOON LEE 이백운 SIDUK SUNG 성시덕 INHWAN JI 지인환		
发明人	한상면 이백운 성시덕 지인환		
IPC分类号	G09G3/30		
CPC分类号	G09G3/3233 G09G2300/0819 G09G2300/0852 G09G2300/0866 G09G2310/0248 G09G3/003		
代理人(译)	강신섭 Munyongho Yiyongwoo		
其他公开文献	KR101645404B1		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

用途：提供一种有机电致发光显示装置，通过同时发光方法驱动像素来补偿在每个像素中形成的驱动晶体管的阈值电压。

