



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2010-0000822
(43) 공개일자 2010년01월06일

(51) Int. Cl.

H05B 33/10 (2006.01) H05B 33/04 (2006.01)

H05B 33/22 (2006.01) H01L 51/50 (2006.01)

(21) 출원번호 10-2008-0060458

(22) 출원일자 2008년06월25일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

임현택

부산 동래구 안락2동 1240 안락뜨란채아파트 101동 1604호

한상용

서울 서대문구 북가좌2동 317-4(12/4) 충우빌라 101호

(74) 대리인

특허법인로알

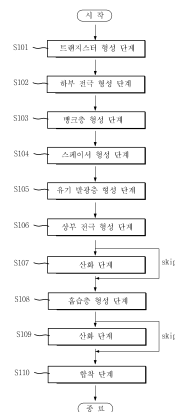
전체 청구항 수 : 총 10 항

(54) 유기전계발광표시장치와 이의 제조방법

(57) 요약

본 발명은, 제1기관 상에 트랜지스터를 형성하는 단계; 제2기관 상에 하부 전극을 형성하는 단계; 하부 전극 상에 하부 전극의 일부를 노출하는 개구부를 갖는 बैं크층을 형성하는 단계; बैं크층 상에 스페이서를 형성하는 단계; 하부 전극 상에 유기 발광층을 형성하는 단계; 스페이서 및 유기 발광층을 덮도록 बैं크층 상에 상부 전극을 형성하는 단계; 스페이서가 위치하는 영역을 제외한 상부 전극 상에 흡습층을 형성하는 단계; 산소(O₂) 또는 건공기(CDA)가 포함된 챔버 분위기에서 상부 전극 및 흡습층 중 적어도 하나를 산화시키는 단계; 및 제1기관과 제2기관을 합착하는 단계를 포함하는 유기전계발광표시장치의 제조방법을 제공한다.

대표도 - 도1



특허청구의 범위

청구항 1

제1기관 상에 트랜지스터를 형성하는 단계;

제2기관 상에 하부 전극을 형성하는 단계;

상기 하부 전극 상에 상기 하부 전극의 일부를 노출하는 개구부를 갖는 बैं크층을 형성하는 단계;

상기 बैं크층 상에 스페이서를 형성하는 단계;

상기 하부 전극 상에 유기 발광층을 형성하는 단계;

상기 스페이서 및 상기 유기 발광층을 덮도록 상기 बैं크층 상에 상부 전극을 형성하는 단계;

상기 스페이서가 위치하는 영역을 제외한 상기 상부 전극 상에 흡습층을 형성하는 단계;

산소(O₂) 또는 건공기(CDA)가 포함된 챔버 분위기에서 상기 상부 전극 및 상기 흡습층 중 적어도 하나를 산화시키는 단계; 및

상기 제1기관과 상기 제2기관을 합착하는 단계를 포함하는 유기전계발광표시장치의 제조방법.

청구항 2

제1항에 있어서,

상기 상부 전극 형성단계에서,

상기 상부 전극은 단층 또는 복층으로 형성하는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

청구항 3

제2항에 있어서,

상기 상부 전극이 복층으로 형성된 경우 상기 산화 단계에서는,

상기 상부 전극 중 기저부 전극층만 산화시키거나, 상기 상부 전극 중 기저부 전극층과 상기 흡습층을 각각 산화시키거나, 상기 흡습층만 산화시키는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

청구항 4

제2항에 있어서,

상기 상부 전극이 복층인 경우,

상기 상부 전극을 구성하는 전극층 중 적어도 하나는 다른 물질로 형성하는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

청구항 5

제1항에 있어서,

상기 산화 단계는,

상기 합착 단계 전 또는 상기 합착 단계 중에 실시하는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

청구항 6

제1항에 있어서,

상기 흡습층은,

칼슘(Ca), 마그네슘(Mg) 또는 망간(Mn)을 포함하는 유기전계발광표시장치의 제조방법.

청구항 7

제1기판 상에 위치하는 트랜지스터;
 상기 제1기판과 이격 대향하며 상기 제1기판과 합착된 제2기판;
 상기 제2기판 상에 위치하는 하부 전극;
 상기 하부 전극 상에 위치하며 상기 하부 전극의 일부를 노출하는 개구부를 갖는 बैं크층;
 상기 बैं크층 상에 위치하는 스페이서;
 상기 하부 전극 상에 위치하는 유기 발광층;
 상기 스페이서 및 상기 유기 발광층을 덮도록 상기 बैं크층 상에 위치하는 상부 전극; 및
 상기 스페이서가 위치하는 영역을 제외한 상기 상부 전극 상에 위치하는 흡습층을 포함하되,
 상기 상부 전극 및 상기 흡습층 중 적어도 하나가 산화된 것을 특징으로 하는 유기전계발광표시장치.

청구항 8

제7항에 있어서,
 상기 상부 전극은,
 단층 또는 복층으로 형성되는 것을 특징으로 하는 유기전계발광표시장치.

청구항 9

제8항에 있어서,
 상기 상부 전극이 복층으로 형성된 경우,
 상기 상부 전극 중 기저부 전극층만 산화되거나, 상기 상부 전극 중 기저부 전극층과 상기 흡습층이 각각 산화되거나, 상기 흡습층만 산화된 것을 특징으로 하는 유기전계발광표시장치.

청구항 10

제7항에 있어서,
 상기 흡습층은,
 산화 칼슘(CaO), 산화 마그네슘(MgO) 또는 산화 망간(MnO)을 포함하는 유기전계발광표시장치.

명 세 서

발명의 상세한 설명

기술 분야

<1> 본 발명은 유기전계발광표시장치와 이의 제조방법에 관한 것이다.

배경 기술

- <2> 유기전계발광표시장치에 사용되는 유기전계발광소자는 기판 상에 위치하는 두 개의 전극 사이에 발광층이 형성된 자발광소자였다.
- <3> 또한, 유기전계발광표시장치는 빛이 방출되는 방향에 따라 전면발광(Top-Emission) 방식, 배면발광(Bottom-Emission) 방식 또는 양면발광(Dual-Emission) 방식 등이 있다. 그리고, 구동방식에 따라 수동매트릭스형(Passive Matrix)과 능동매트릭스형(Active Matrix) 등으로 나누어져 있다.
- <4> 이러한 유기전계발광표시장치는 매트릭스 형태로 배치된 복수의 서브 픽셀에 스캔 신호, 데이터 신호 및 전원 등이 공급되면, 선택된 서브 픽셀이 발광을 하게 됨으로써 영상을 표시할 수 있다.
- <5> 한편, 종래 유기전계발광표시장치 중 일부에는 트랜지스터와 유기 발광다이오드를 각각 제1기판과 제2기판에 형성하고 제1기판과 제2기판을 접착부재로 합착 밀봉한 구조가 있다.

<6> 이와 같은 구조는 합착 후, 패널의 내부로 수분이 침투하면 박막에 예기치 못한 산화가 진행되어 트랜지스터가 형성된 제1기판과 유기 발광다이오드가 형성된 제2기판을 전기적으로 연결하는 영역에 저항이 증가하게 되어 표시 불량을 유발하거나 소자의 신뢰성이 또는 수명이 저하하는 문제가 있어 이의 개선이 요구된다.

발명의 내용

해결 하고자하는 과제

<7> 상술한 배경기술의 문제점을 해결하기 위한 본 발명의 목적은, 박막에 예기치 못한 산화가 진행되는 것을 방지하여 표시 불량 문제를 해결하고 수분이나 산소를 흡습할 수 있는 흡습층을 개재하여 소자의 신뢰성과 수명을 개선할 수 있는 유기전계발광표시장치를 제공하는 것이다.

과제 해결수단

<8> 상술한 과제 해결 수단으로 본 발명은, 제1기판 상에 트랜지스터를 형성하는 단계; 제2기판 상에 하부 전극을 형성하는 단계; 하부 전극 상에 하부 전극의 일부를 노출하는 개구부를 갖는 बैं크층을 형성하는 단계; बैं크층 상에 스페이서를 형성하는 단계; 하부 전극 상에 유기 발광층을 형성하는 단계; 스페이서 및 유기 발광층을 덮도록 बैं크층 상에 상부 전극을 형성하는 단계; 스페이서가 위치하는 영역을 제외한 상부 전극 상에 흡습층을 형성하는 단계; 산소(O₂) 또는 건공기(CDA)가 포함된 챔버 분위기에서 상부 전극 및 흡습층 중 적어도 하나를 산화시키는 단계; 및 제1기판과 제2기판을 합착하는 단계를 포함하는 유기전계발광표시장치의 제조방법을 제공한다.

<9> 상부 전극 형성단계에서, 상부 전극은 단층 또는 복층으로 형성할 수 있다.

<10> 상부 전극이 복층으로 형성된 경우 산화 단계에서는, 상부 전극 중 기저부 전극층만 산화시키거나, 상부 전극 중 기저부 전극층과 흡습층을 각각 산화시키거나, 흡습층만 산화시킬 수 있다.

<11> 상부 전극이 복층인 경우, 상부 전극을 구성하는 전극층 중 적어도 하나는 다른 물질로 형성할 수 있다.

<12> 산화 단계는, 합착 단계 전 또는 합착 단계 중에 실시할 수 있다.

<13> 흡습층은, 칼슘(Ca), 마그네슘(Mg) 또는 망간(Mn)을 포함할 수 있다.

<14> 한편, 다른 측면에서 본 발명은, 제1기판 상에 위치하는 트랜지스터; 제1기판과 이격 대향하며 제1기판과 합착된 제2기판; 제2기판 상에 위치하는 하부 전극; 하부 전극 상에 위치하며 하부 전극의 일부를 노출하는 개구부를 갖는 बैं크층; बैं크층 상에 위치하는 스페이서; 하부 전극 상에 위치하는 유기 발광층; 스페이서 및 유기 발광층을 덮도록 बैं크층 상에 위치하는 상부 전극; 및 스페이서가 위치하는 영역을 제외한 상부 전극 상에 위치하는 흡습층을 포함하되, 상부 전극 및 흡습층 중 적어도 하나가 산화된 것을 특징으로 하는 유기전계발광표시장치를 제공한다.

<15> 상부 전극은, 단층 또는 복층으로 형성될 수 있다.

<16> 상부 전극이 복층으로 형성된 경우, 상부 전극 중 기저부 전극층만 산화되거나, 상부 전극 중 기저부 전극층과 흡습층이 각각 산화되거나, 흡습층만 산화된 것일 수 있다.

<17> 흡습층은, 산화 칼슘(CaO), 산화 마그네슘(MgO) 또는 산화 망간(MnO)을 포함할 수 있다.

효과

<18> 본 발명은, 박막에 예기치 못한 산화가 진행되는 것을 방지하여 표시 불량 문제를 해결하고 수분이나 산소를 흡습할 수 있는 흡습층을 개재하여 소자의 신뢰성과 수명을 개선할 수 있는 유기전계발광표시장치를 제공하는 효과가 있다.

<19> 또한, 본 발명은 제조공정 중 서브 픽셀에 발생할 수 있는 이물성 결함의 정도를 완화하여 불량 발생률을 최소화함과 아울러 생산수율을 향상시킬 수 있는 효과가 있다.

발명의 실시를 위한 구체적인 내용

<20> 이하, 본 발명의 실시를 위한 구체적인 내용을 첨부된 도면을 참조하여 설명한다.

- <21> 도 1은 본 발명의 일 실시예에 따른 유기전계발광표시장치의 제조방법을 설명하기 위한 흐름도이고, 도 2 내지 도 5는 도 1의 설명을 돕기 위한 유기전계발광표시장치의 개략적인 단면도이다.
- <22> 도 1 내지 도 5를 참조하면, 본 발명의 일 실시예에 따른 유기전계발광표시장치의 제조방법은 다음과 같을 수 있다.
- <23> 먼저, 도 1 및 도 2에 도시된 바와 같이, 제1기판 상에 트랜지스터를 형성하는 단계(S101)를 실시한다.
- <24> 제1기판(110)은 유리판, 금속판, 세라믹판 또는 플라스틱판(폴리카보네이트 수지, 아크릴 수지, 염화비닐 수지, 폴리에틸렌테레프탈레이트 수지, 폴리이미드 수지, 폴리에스테르 수지, 에폭시 수지, 실리콘 수지, 불소수지 등) 등을 사용할 수 있다.
- <25> 제1기판(110) 상에는 게이트(111)가 위치할 수 있다. 게이트(111)는 제1기판(110) 상에 형성된 구동 트랜지스터의 게이트일 수 있다. 게이트(111)는 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu)로 이루어진 군에서 선택된 어느 하나 또는 이들의 합금으로 이루어질 수 있다. 또한, 게이트(111)는 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu)로 이루어진 군에서 선택된 어느 하나 또는 이들의 합금으로 이루어진 다중층일 수 있다. 또한, 게이트(111)는 몰리브덴/알루미늄-네오디뮴 또는 몰리브덴/알루미늄의 2중층일 수 있다.
- <26> 게이트(111) 상에는 제1절연막(112)이 위치할 수 있다. 제1절연막(112)은 실리콘 산화막(SiO_x), 실리콘 질화막(SiN_x) 또는 이들의 다중층일 수 있으나 이에 한정되지 않는다.
- <27> 제1절연막(112) 상에는 액티브층(113)이 위치할 수 있다. 액티브층(113)은 비정질 실리콘 또는 이를 결정화한 다결정 실리콘을 포함할 수 있다. 여기서 도시하지는 않았지만, 액티브층(113)은 채널 영역, 소오스 영역 및 드레인 영역을 포함할 수 있으며, 소오스 영역 및 드레인 영역에는 P형 또는 N형 불순물이 도핑될 수 있다. 또한, 액티브층(113)은 접촉 저항을 낮추기 위한 오믹 콘택층을 포함할 수도 있다.
- <28> 액티브층(113) 상에는 소오스(114) 및 드레인(115)이 위치할 수 있다. 소오스(114) 및 드레인(115)은 단일층 또는 다중층으로 이루어질 수 있으며, 소오스(114) 및 드레인(115)이 단일층일 경우에는 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu)로 이루어진 군에서 선택된 어느 하나 또는 이들의 합금으로 이루어질 수 있다. 또한, 소오스(114) 및 드레인(115)이 다중층일 경우에는 몰리브덴/알루미늄-네오디뮴의 2중층, 몰리브덴/알루미늄/몰리브덴 또는 몰리브덴/알루미늄-네오디뮴/몰리브덴의 3중층으로 이루어질 수 있다.
- <29> 소오스(114) 및 드레인(115) 상에는 제2절연막(116)이 위치할 수 있다. 제2절연막(116)은 실리콘 산화막(SiO_x), 실리콘 질화막(SiN_x) 또는 이들의 다중층일 수 있으나 이에 한정되지 않는다. 제2절연막(116)은 패시베이션막 또는 평탄화막일 수 있다.
- <30> 이상은 제1기판(110) 상에 위치하는 트랜지스터가 바텀 게이트형 인 것을 일례로 설명하였다. 그러나, 제1기판(110) 상에 위치하는 트랜지스터는 이에 한정되지 않고 탑 게이트형으로도 형성될 수 있다. 그리고, 도 2는 개략적으로 도시하였지만, 제1기판(110) 상에는 스캔 배선, 데이터 배선, 전원 배선 및 커패시터 등이 위치할 수 있다.
- <31> 다음, 도 3에 도시된 바와 같이, 제2기판 상에 하부 전극을 형성하는 단계(S102)를 실시한다.
- <32> 제2기판(120)은 제1기판(110)과 동일하거나 다른 재료를 이용할 수 있다. 제2기판(120) 상에 형성된 하부 전극(121)은 애노드로 선택될 수 있으며, 애노드로 선택된 하부 전극(121)은 ITO(Indium Tin Oxide) 또는 IZO(Indium Zinc Oxide) 등과 같이 투명한 재료를 사용할 수 있다.
- <33> 다음, 도 3에 도시된 바와 같이, 하부 전극 상에 하부 전극의 일부를 노출하는 개구부를 갖는 बैं크층을 형성하는 단계(S103)를 실시한다.
- <34> 하부 전극(121) 상에 형성된 बैं크층(122)은 벤조사이클로부텐(benzocyclobutene, BCB)계 수지, 아크릴계 수지 또는 폴리이미드 수지 등의 유기물을 포함할 수 있다. 여기서, बैं크층(122)은 하부 전극(121)의 일부를 노출하는 개구부를 가질 수 있는데, 개구부는 서브 픽셀의 실질적인 발광영역으로 정의될 수 있다.
- <35> 다음, 도 1 및 도 3에 도시된 바와 같이, बैं크층 상에 스페이서를 형성하는 단계(S104)를 실시한다.
- <36> बैं크층(122) 상에 형성된 스페이서(123)는 유기물 또는 무기물로 이루어질 수 있다. 스페이서(123)는 제1기판

(110)과 제2기관(120)을 합착할 때, 제1기관(110) 상에 위치하는 소오스(114) 또는 드레인(115)과 접촉할 수 있도록 돌출된다. 이러한 스페이서(123)는 기저부 면적보다 소오스(114) 또는 드레인(115)과 접촉하는 면적이 더 좁은 부등변사각형으로 형성될 수 있다.

- <37> 다음, 도 1 및 도 3에 도시된 바와 같이, 하부 전극 상에 유기 발광층을 형성하는 단계(S105)를 실시한다.
- <38> 하부 전극(121) 상에 형성된 유기 발광층(124)은 정공주입층, 정공수송층, 발광층, 전자수송층 및 전자주입층을 포함할 수 있다. 이에 대한 설명은 이하에서 더욱 자세히 한다.
- <39> 다음, 도 1 및 도 3에 도시된 바와 같이, 스페이서 및 유기 발광층을 덮도록 बैं크층 상에 상부 전극을 형성하는 단계(S106)를 실시한다.
- <40> 스페이서(123) 및 유기 발광층(124)을 덮도록 बैं크층(122) 상에 형성된 상부 전극(125)은 캐소드로 선택될 수 있으며, 캐소드로 선택된 상부 전극(125)은 알루미늄(Al) 등과 같이 불투명하고 반사도가 높은 재료를 사용할 수 있다. 또한, 상부 전극(125)은 단층 또는 복층으로 형성할 수 있다. 이에 대한 설명은 이하에서 더욱 자세히 한다.
- <41> 다음, 도 1 및 도 3에 도시된 바와 같이, 산소(O₂) 또는 건공기(CDA)가 포함된 챔버 분위기에서 상부 전극을 산화시키는 단계(S107)를 실시한다. 건공기(CDA)에는 약간의 산소(O₂)가 포함되어 있으므로, 건공기(CDA)에서 실시하는 산화 단계는 산소(O₂) 분위기보다 산화 진행속도가 느릴 수도 있다.
- <42> 한편, 상부 전극(125)을 산화하는 단계는 선택적일 수 있다. 이에 따라, 상부 전극(125)을 산화시키지 않을 경우 산화 단계를 건너뛰고(skip) 다음 단계를 진행할 수 있다.
- <43> 다음, 도 1 및 도 4에 도시된 바와 같이, 스페이서가 위치하는 영역을 제외한 상부 전극 상에 흡습층을 형성하는 단계(S108)를 실시한다.
- <44> 흡습층(126)은 칼슘(Ca), 마그네슘(Mg) 또는 망간(Mn)과 같은 산화물로 이루어질 수 있다. 흡습층(126)은 스페이서(123)가 위치하는 영역을 제외하고 형성한다. 그 이유는, 흡습층(126)의 경우 산화 진행 속도가 상부 전극(125)을 구성하는 물질보다 빠르다. 이에 따라, 상부 전극(125)을 산화시키면 스페이서(123) 상에 형성된 상부 전극(125)과 소오스(114) 또는 드레인(115) 간의 접촉 저항이 증가한다. 그러므로, 스페이서(123)가 위치하는 영역을 제외하고 흡습층(126)을 형성하는 이유는 앞서 설명한 바와 같은 문제가 발생하는 것을 방지하기 위함이다.
- <45> 한편, 상부 전극(125)을 산화시키지 않은 경우 이후의 산화 공정에서 흡습층(126)을 산화시킨다.
- <46> 다음, 도 1 및 도 4에 도시된 바와 같이, 산소(O₂) 또는 건공기(CDA)가 포함된 챔버 분위기에서 흡습층을 산화시키는 단계(S109)를 실시한다.
- <47> 칼슘(Ca), 마그네슘(Mg) 또는 망간(Mn)과 같은 산화물 흡습층(126)을 산화시키면 산화물 흡습층(126)을 이루는 재료는 산화 칼슘(CaO), 산화 마그네슘(MgO) 또는 산화 망간(MnO)으로 산화된다.
- <48> 한편, 칼슘(Ca), 마그네슘(Mg) 또는 망간(Mn)과 같은 산화물 흡습층(126)을 산화시키면 칼슘(Ca) 등을 개재하여 흡습재료로 사용하는 것보다 우수한 효과를 발휘하여 소자의 수명과 신뢰성을 향상시킬 수 있다. 또한, 흡습층(126)을 산화시키는 경우에도 상부 전극(125)을 산화시킨 것과 같이 이물성 파티클 또는 비정상적 박막 상태에 의한 불량 유발 영역을 비활성화시켜 불량률을 낮추고 생산 수율을 향상시킬 수 있다.
- <49> 본 발명의 일 실시예에서는 산소(O₂) 또는 건공기(CDA)가 포함된 챔버 분위기에서 상부 전극(125) 및 흡습층(126) 중 적어도 하나를 선택적으로 산화시킬 수 있다. 덧붙여, 앞서 설명한 산화 단계(S107, S109)는 이후 실시할 합착 단계(S110) 전 또는 합착 단계(S110) 중에 실시할 수 있다.
- <50> 여기서, 상부 전극(125)이 복층으로 형성된 경우 산화 단계(S107)에서는 상부 전극 중 기저부 전극층만 산화시킬 수 있다. 그리고 이와 달리, 산화 단계(S107)에서 상부 전극(125) 중 기저부 전극층을 산화시키고 다음 산화 단계(S109)에서 흡습층(126)을 산화시킬 수도 있다. 그리고 이와 달리, 산화 단계(S109)에서 흡습층(126)만 산화시킬 수도 있다. 여기서, 상부 전극(125)이 복층으로 형성된 경우 상부 전극(125)을 구성하는 전극층 중 적어도 하나는 다른 물질로 형성할 수 있다.
- <51> 한편, 본 발명의 일 실시예와 같이, 상부 전극(125) 및 흡습층(126) 중 적어도 하나를 선택적으로 산화시키는 이유는 제조공정 중 소자에 이물성 파티클 또는 비정상적 박막 상태에 의한 불량 유발 영역 등이 위치하는 경우

와 같은 공정 결함에 대응하며 소자를 제작할 수 있기 때문이다.

<52> 도 6은 박막 상에 이물성 파티클이 위치하는 것을 나타낸 도면이다.

<53> 이물성 파티클(130)은 챔버 내에서 증착 공정 등을 수행할 때 또는 불특정한 상태에서 발생할 수 있다. 일 예로, 이물성 파티클은 하부 전극(121), 유기 발광층(124) 및 상부 전극(125)을 형성하는 일련의 과정에서 발생할 수 있다. 이러한 이물성 파티클(130)은 전극층 간의 누설 전류를 발생시키고 더 나아가 서브 픽셀의 일부 영역을 손상시키거나 파괴하여 표시불량 또는 암점 등과 같은 문제를 유발할 수 있다. 그러나, 본 발명과 같이 상부 전극(125)을 형성하고 산화 공정을 실시하게 되면 이물성 파티클(130)의 주위에 형성된 경로를 따라 산화가 진행되어 절연층(140)을 형성하게 되므로 이물성 파티클(130)에 의한 누설 전류(또는 쇼트) 발생 문제 등과 같은 공정 결함에 대응할 수 있게 된다.

<54> 다음, 도 1 및 도 5에 도시된 바와 같이, 제1기판과 제2기판을 합착하는 단계(S110)를 실시한다.

<55> 제1기판(110)과 제2기판(120)은 접착부재를 이용하여 합착할 수 있다. 합착 단계에 의해 제1 및 제2기판(110, 120)이 합착되면, 제2기판(120)에 형성된 스페이서(123) 상부에 위치하는 상부 전극(125)과 제1기판(110)에 형성된 트랜지스터의 소오스(114) 또는 드레인(115)이 전기적으로 연결된다. 여기서, 제1 및 제2기판(110, 120)이 합착되면, 스페이서(123) 외에 제2기판(120)에 형성된 하부 전극(121)과 제1기판(110)에 형성된 전원배선을 연결하는 전원부도 연결된다.(미도시)

<56> 한편, 이와 같이 형성된 유기전계발광표시장치는 도 7과 같이 형성될 수도 있다.

<57> 도 7은 본 발명의 다른 실시예에 따른 유기전계발광표시장치의 단면도이다.

<58> 본 발명의 다른 실시예에 따른 유기전계발광표시장치는 앞서 도 5를 참조하여 설명한 유기전계발광표시장치와 유사하다. 그러나, 도 7을 참조하면, 본 발명의 다른 실시예에 따른 유기전계발광표시장치는 하부 전극(121)의 상부 또는 하부에 보조전극(127)을 더 형성할 수 있다. 그리고 제조공정 상에 이점을 주기 위해 बैं크층(122) 상에 격벽(128)을 더 형성할 수도 있다.

<59> 이하, 유기 발광층 및 상부 전극의 구조에 대해 설명한다.

<60> 도 8 및 도 9는 유기 발광층과 상부 전극의 단면도이다.

<61> 도 8 및 도 9를 참조하면, 유기 발광층(124)은 정공주입층(124a), 정공수송층(124b), 발광층(124c), 전자수송층(124d) 및 전자주입층(124e)을 포함할 수 있다.

<62> 정공주입층(124a)은 정공의 주입을 원활하게 하는 역할을 할 수 있으며, CuPc(copper phthalocyanine), PEDOT(poly(3,4)-ethylenedioxythiophene), PANI(polyaniline) 및 NPD(N,N-dinaphthyl-N,N'-diphenyl benzidine)로 이루어진 군에서 선택된 어느 하나 이상으로 이루어질 수 있으나 이에 한정되지 않는다.

<63> 정공수송층(124b)은 정공의 수송을 원활하게 하는 역할을 하며, NPD(N,N-dinaphthyl-N,N'-diphenyl benzidine), TPD(N,N'-bis-(3-methylphenyl)-N,N'-bis-(phenyl)-benzidine), s-TAD 및 MTDATA(4,4',4"-Tris(N-3-methylphenyl-N-phenyl-amino)-triphenylamine)로 이루어진 군에서 선택된 어느 하나 이상으로 이루어질 수 있으나 이에 한정되지 않는다.

<64> 발광층(124c)은 적색, 녹색, 청색 및 백색을 발광하는 물질을 포함할 수 있으며, 인광 또는 형광물질을 이용하여 형성할 수 있다.

<65> 발광층(124c)이 적색인 경우, CBP(carbazole biphenyl) 또는 mCP(1,3-bis(carbazol-9-yl))를 포함하는 호스트 물질을 포함하며, PIQIr(acac)(bis(1-phenylisoquinoline)acetylacetonate iridium), PQIr(acac)(bis(1-phenylquinoline)acetylacetonate iridium), PQIr(tris(1-phenylquinoline)iridium) 및 PtOEP(octaethylporphyrin platinum)로 이루어진 군에서 선택된 어느 하나 이상을 포함하는 도펀트를 포함하는 인광물질로 이루어질 수 있고, 이와는 달리 PBD:Eu(DBM)3(Phen) 또는 Perylene을 포함하는 형광물질로 이루어질 수 있으나 이에 한정되지 않는다.

<66> 발광층(124c)이 녹색인 경우, CBP 또는 mCP를 포함하는 호스트 물질을 포함하며, Ir(ppy)3(fac tris(2-phenylpyridine)iridium)을 포함하는 도펀트 물질을 포함하는 인광물질로 이루어질 수 있고, 이와는 달리, Alq3(tris(8-hydroxyquinolino)aluminum)을 포함하는 형광물질로 이루어질 수 있으나 이에 한정되지 않는다.

<67> 발광층(124c)이 청색인 경우, CBP 또는 mCP를 포함하는 호스트 물질을 포함하며, (4,6-F2ppy)2Irpic을 포함하는

도펀트 물질을 포함하는 인광물질로 이루어질 수 있다. 이와는 달리, spiro-DPVBi, spiro-6P, 디스틸벤젠(DSB), 디스틸아릴렌(DSA), PF0계 고분자 및 PPV계 고분자로 이루어진 군에서 선택된 어느 하나를 포함하는 형광물질로 이루어질 수 있으나 이에 한정되지 않는다.

- <68> 전자수송층(124d)은 전자의 수송을 원활하게 하는 역할을 하며, Alq3(tris(8-hydroxyquinolino)aluminum), PBD, TAZ, spiro-PBD, BAlq 및 SA1q로 이루어진 군에서 선택된 어느 하나 이상으로 이루어질 수 있으나 이에 한정되지 않는다.
- <69> 전자주입층(124e)은 전자의 주입을 원활하게 하는 역할을 하며, Alq3(tris(8-hydroxyquinolino)aluminum), PBD, TAZ, spiro-PBD, BAlq 또는 SA1q를 사용할 수 있으나 이에 한정되지 않는다.
- <70> 그러나 본 발명은 이에 한정되는 것은 아니며, 정공주입층(124a), 정공수송층(124b), 전자수송층(124d) 및 전자주입층(124e) 중 적어도 어느 하나가 생략될 수도 있다.
- <71> 여기서, 도 8을 참조하면, 상부 전극(125)은 알루미늄(Al)과 같은 금속으로 이루어진 기저부 전극층(125a), 은(Ag)과 같은 금속으로 이루어진 미들 전극층(125b), 알루미늄(Al)과 같은 금속으로 이루어진 탑 전극층(125c)으로 구성될 수 있다.
- <72> 이 경우, 산화 단계(S107)에서 산화시킬 수 있는 전극층은 기저부 전극층(125a) 내지 탑 전극층(125c)이지만, 기저부 전극층(125a)을 산화시키는 것이 유리하다. 그 이유는 이물성 파티클 또는 비정상적 박막 상태에 의한 불량 유발 영역을 비활성화하기 용이하기 때문이다. 다만, 상부 전극(125)의 산화 공정 여부는 흡습층(126)의 산화 공정 여부와 함께 고려될 수 있다.
- <73> 여기서, 도 9를 참조하면, 상부 전극(125)은 알루미늄(Al)과 같은 금속으로 이루어진 기저부 전극층(125a), 알루미늄(Al)과 같은 금속으로 이루어진 제1미들 전극층(125b), 은(Ag)과 같은 금속으로 이루어진 제2미들 전극층(125c), 알루미늄(Al)과 같은 금속으로 이루어진 탑 전극층(125d)으로 구성될 수 있다.
- <74> 이 경우, 산화 단계(S107)에서 산화시킬 수 있는 전극층은 기저부 전극층(125a) 내지 탑 전극층(125d)이지만, 기저부 전극층(125a)을 산화시키는 것이 유리하다. 그 이유는 이물성 파티클 또는 비정상적 박막 상태에 의한 불량 유발 영역을 비활성화하기 용이하기 때문이다. 다만, 상부 전극(125)의 산화 공정 여부는 흡습층(126)의 산화 공정 여부와 함께 고려될 수 있다.
- <75> 이상 본 발명의 일 실시예는, 제1기관(110)과 제2기관(120)을 합착하기 전이나 합착 중에 상부 전극(125) 및 흡습층(126) 중 적어도 하나를 산화시키는 프리 옥시데이션(Pre-Oxidation) 공정을 실시하여 박막에 예기치 못한 산화가 계속 진행되는 것을 방지한다. 또한, 제조과정 중 소자에 이물성 파티클 또는 비정상적 박막 상태에 의한 불량 유발 영역 등이 위치하는 경우와 같은 공정 결함에 대응하며 소자를 제작할 수 있다. 또한, 공정 결함에 의한 표시 불량 문제를 해결하고 수분이나 산소를 흡습할 수 있는 흡습층을 개재하여 소자의 신뢰성과 수명을 개선할 수 있다. 또한, 이물성 결함의 정도를 완화하여 불량 발생률을 최소화함과 아울러 생산수율을 향상시킬 수 있다.
- <76> 이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 상술한 본 발명의 기술적 구성은 본 발명이 속하는 기술 분야의 당업자가 본 발명의 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로서 이해되어야 한다. 아울러, 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어진다. 또한, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

도면의 간단한 설명

- <77> 도 1은 본 발명의 일 실시예에 따른 유기전계발광표시장치의 제조방법을 설명하기 위한 흐름도.
- <78> 도 2 내지 도 5는 도 1의 설명을 돕기 위한 유기전계발광표시장치의 개략적인 단면도.
- <79> 도 6은 박막 상에 이물성 파티클이 위치하는 것을 나타낸 도면.
- <80> 도 7은 본 발명의 다른 실시예에 따른 유기전계발광표시장치의 단면도.
- <81> 도 8 및 도 9는 유기 발광층과 상부 전극의 단면도.

<82> <도면의 주요 부분에 관한 부호의 설명>

<83> 110: 제1기판 111: 게이트

<84> 114: 소오스 115: 드레인

<85> 120: 제2기판 121: 하부 전극

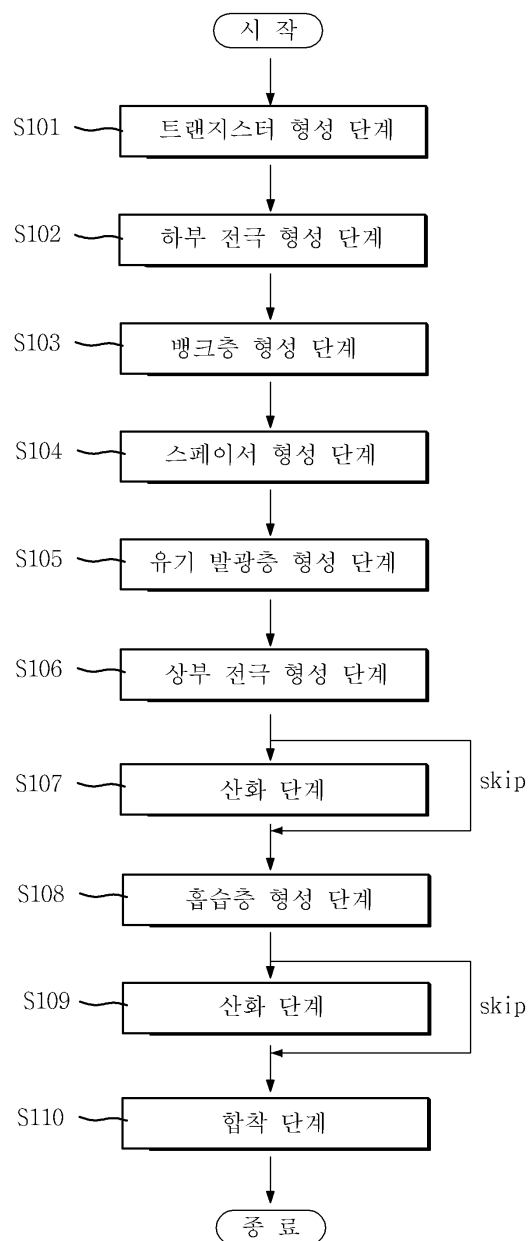
<86> 122: 뱅크층 123: 스페이서

<87> 124: 유기 발광층 125: 상부 전극

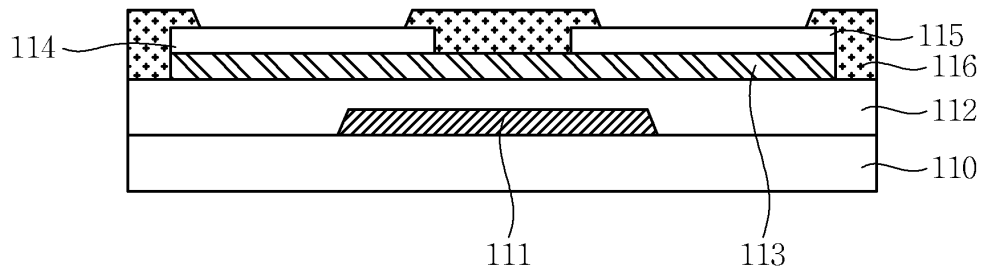
<88> 126: 흡습층

도면

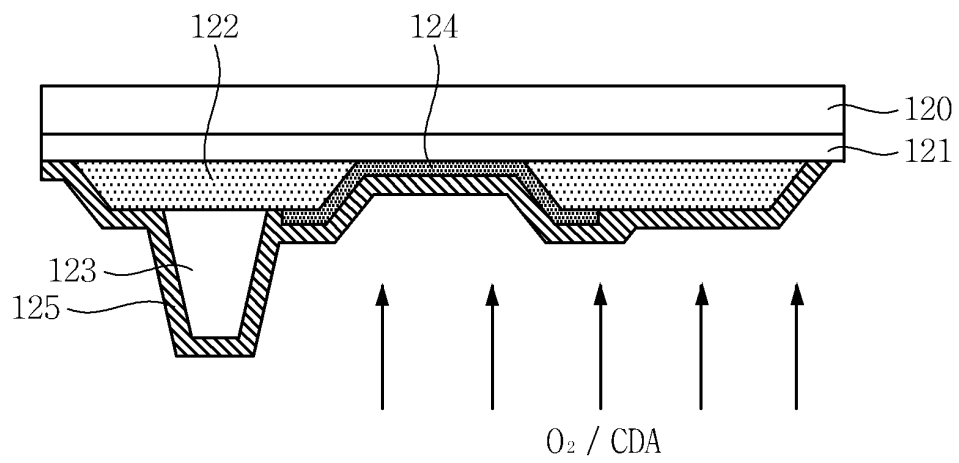
도면1



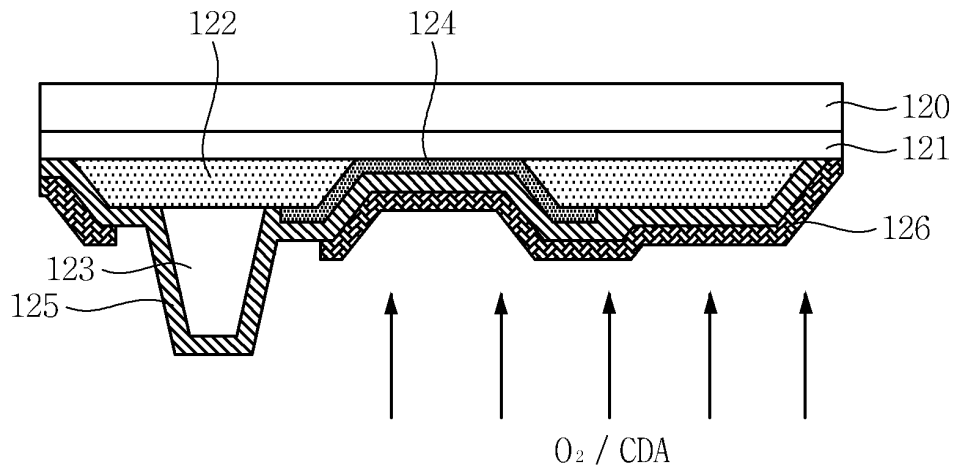
도면2



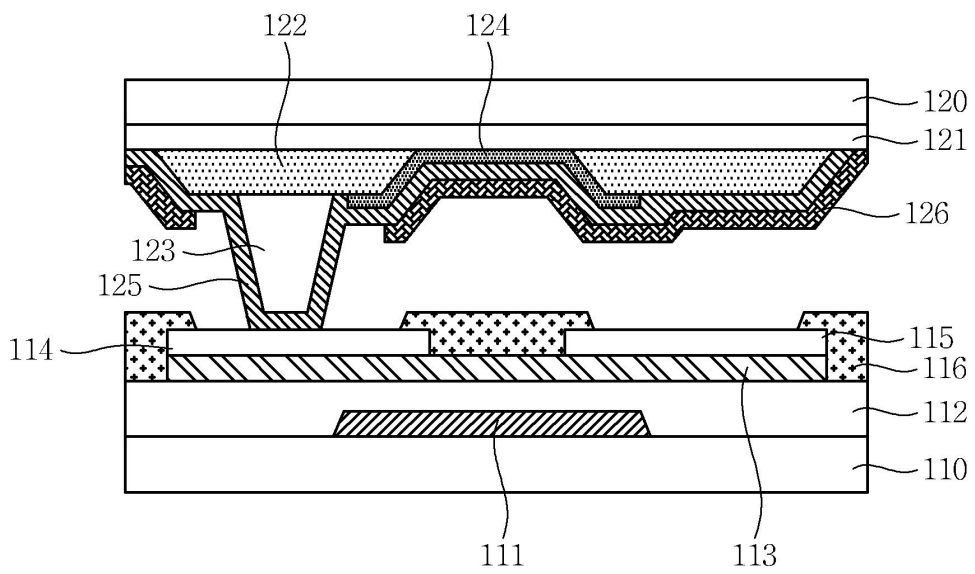
도면3



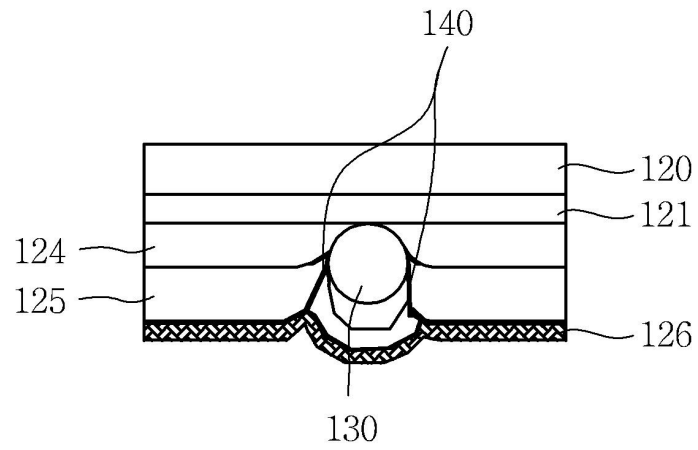
도면4



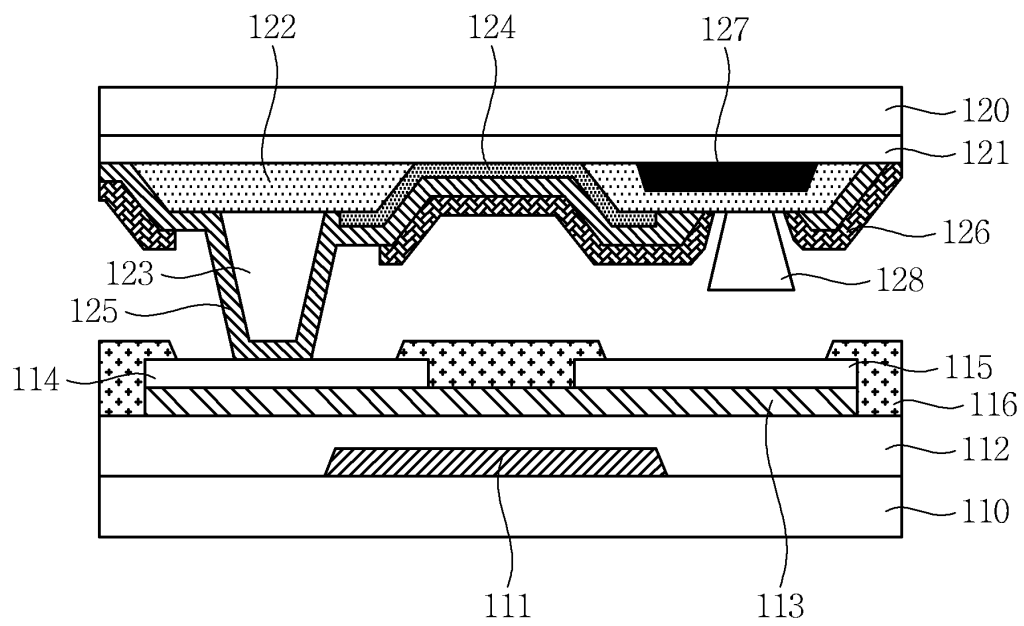
도면5



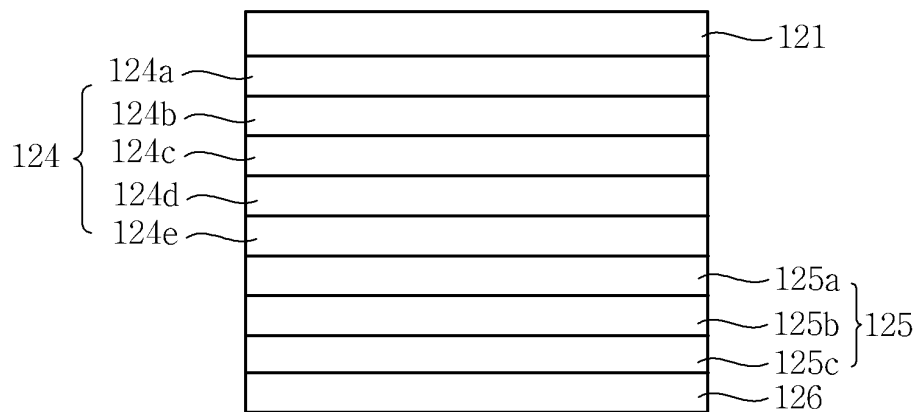
도면6



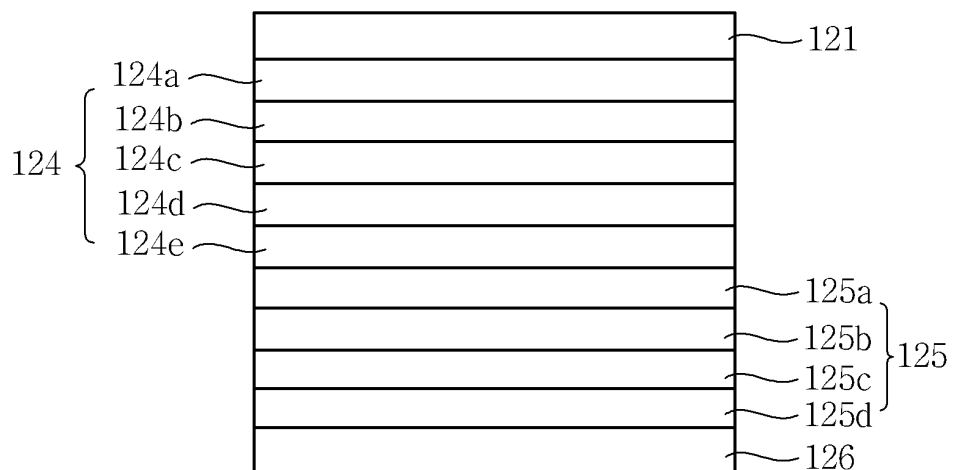
도면7



도면8



도면9



专利名称(译)	有机电致发光显示装置及其制造方法		
公开(公告)号	KR1020100000822A	公开(公告)日	2010-01-06
申请号	KR1020080060458	申请日	2008-06-25
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	LIM HYUN TAEK 임현택 HAN SANG YONG 한상용		
发明人	임현택 한상용		
IPC分类号	H05B33/10 H05B33/04 H05B33/22 H01L51/50		
CPC分类号	H01L51/5237 H01L27/3246 H01L31/022475 H01L51/442 H01L2924/01012 H01L2924/01025		
外部链接	Espacenet		

摘要(译)

本发明提供有机电致发光显示装置的制造方法，包括将步骤附着，氧化第一基板和第二基板的步骤，在第一基板上形成晶体管的步骤：在第二基板上形成底部电极的步骤：在所形成的台阶：堤层上形成间隔物的步骤中，具有暴露底部电极的底部电极部分的开口部分的堤层：在底部电极上形成有机发光层的步骤：在堤层上形成上电极的步骤中，覆盖隔离物和有机发光层：在上电极上形成吸湿层的步骤，除了隔离物所在的区域之外：含有氧的室环境（O₂）或干燥空气（CDA）上电极和吸湿层中的至少一个。有机电致发光显示装置，吸湿层和氧化。

