



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2009-0042011
(43) 공개일자 2009년04월29일

(51) Int. Cl.

H05B 33/04 (2006.01)

(21) 출원번호 10-2007-0107857

(22) 출원일자 2007년10월25일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

김민기

경기 고양시 덕양구 행신동 무원마을 한진아파트
505동 501호

민경희

서울 강남구 대치동 511번지 한보미도맨션 201동
705호

(뒷면에 계속)

(74) 대리인

특허법인으로알

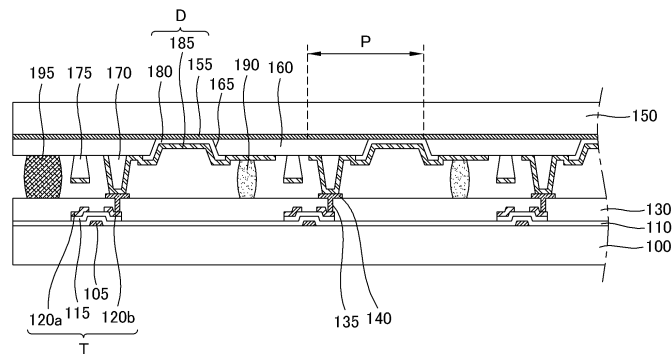
전체 청구항 수 : 총 11 항

(54) 유기전계발광표시장치 및 그 제조방법

(57) 요약

본 발명은 제 1 기관, 상기 제 1 기관 상에 위치하는 박막 트랜지스터, 상기 제 1 기관과 대향하는 제 2 기관, 상기 제 2 기관의 상기 제 1 기관과 대향하는 일면에 위치하며, 발광 다이오드를 포함하는 단위화소부, 상기 단위화소부 사이에 위치하며, 상기 제 1 기관과 제 2 기관을 접착하는 제 1 실런트 및 상기 제 1 기관과 제 2 기관의 최외곽 영역에서 상기 제 1 기관과 제 2 기관을 접착하는 제 2 실런트를 포함하는 유기전계발광표시장치를 제공한다.

대표도 - 도1



(72) 발명자

이재윤

서울 서대문구 냉천동 260번지 동부센트레빌아파트
101동 404호

유충근

인천 부평구 삼산동 주공삼산타운6단지 604동 601
호

특허청구의 범위

청구항 1

제 1 기관;

상기 제 1 기관 상에 위치하는 박막 트랜지스터;

상기 제 1 기관과 대향하는 제 2 기관;

상기 제 2 기관의 상기 제 1 기관과 대향하는 일면에 위치하며, 발광 다이오드를 포함하는 단위화소부;

상기 단위화소부 사이에 위치하며, 상기 제 1 기관과 제 2 기관을 접착하는 제 1 실런트; 및

상기 제 1 기관과 제 2 기관의 최외곽 영역에서 상기 제 1 기관과 제 2 기관을 접착하는 제 2 실런트를 포함하는 유기전계발광표시장치.

청구항 2

제 1항에 있어서,

상기 박막 트랜지스터와 상기 발광 다이오드는 콘택 스페이서에 의해 전기적으로 연결된 유기전계발광표시장치.

청구항 3

제 1항에 있어서,

상기 제 1 실런트는 아크릴계 수지 또는 에폭시계 수지로 이루어진 유기전계발광표시장치.

청구항 4

제 1항에 있어서,

상기 제 1 실런트는 점도가 1000 내지 300000cp인 유기전계발광표시장치.

청구항 5

제 1항에 있어서,

상기 제 1 실런트는 상기 복수 개의 단위화소부 사이에 위치하며, 선형인 유기전계발광표시장치.

청구항 6

제 1항에 있어서,

상기 제 1 실런트는 상기 복수 개의 단위화소부 사이마다 위치하며, 점형인 유기전계발광표시장치.

청구항 7

제 1항에 있어서,

상기 제 1 실런트는 상기 복수 개의 단위화소부 사이마다 위치하고, 메쉬형인 유기전계발광표시장치.

청구항 8

제 1항에 있어서,

상기 제 1 실런트는 상기 복수 개의 단위화소부를 둘러싸는 유기전계발광표시장치.

청구항 9

제 1항에 있어서,

상기 발광 다이오드를 포함하는 단위화소부는,

제 1 전극, 발광층 및 제 2 전극을 포함하는 유기전계발광표시장치.

청구항 10

제 1 기관 상에 박막 트랜지스터를 형성하는 단계;

상기 제 1 기관과 대향하는 제 2 기관 상에 발광 다이오드를 포함하는 단위화소부를 형성하는 단계;

상기 제 2 기관의 단위화소부 주변에 제 1 실린트를 도포하는 단계;

상기 제 2 기관의 최외곽 영역의 일면에 제 2 실린트를 도포하는 단계; 및

상기 제 1 기관과 제 2 기관을 합착하는 단계를 포함하는 유기전계발광표시장치의 제조방법.

청구항 11

제 1항에 있어서,

상기 제 1 실린트는 디스펜싱법, 잉크젯법 또는 노즐코팅법으로 형성된 유기전계발광표시장치의 제조방법.

명세서

발명의 상세한 설명

기술 분야

<1> 본 발명은 실린트를 포함하는 유기전계발광표시장치 및 그 제조방법에 관한 것이다.

배경 기술

<2> 최근, 음극선관(CRT : Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 평판표시장치들이 개발되고 있다. 이러한, 평판표시장치의 예로는, 액정표시장치(LCD : Liquid Crystal Display), 전계방출표시장치(FED : Field Emission Display), 플라스마표시장치(PDP : Plasma Display Panel) 및 유기전계발광표시장치(OLED : Organic Light Emitting Display) 등이 있다.

<3> 이 중에서 유기전계발광표시장치(Organic Light Emitting Display)는 유기화합물을 전기적으로 여기시켜 발광하게 하는 자발광형 표시장치이다. 유기전계발광표시장치는 LCD에서 사용되는 백라이트가 필요하지 않아 경량박형이 가능할 뿐만 아니라 공정을 단순화시킬 수 있다. 또한, 저온 제작이 가능하고, 응답속도가 1ms 이하로서 고속의 응답속도를 가지며, 낮은 소비 전력, 넓은 시야각 및 높은 콘트라스트(Contrast) 등의 특성을 나타낸다.

<4> 유기전계발광표시장치는 애노드와 캐소드 사이에 유기발광층을 포함하고 있어 애노드로부터 공급받는 정공과 캐소드로부터 받은 전자가 유기발광층 내에서 결합하여 정공-전자쌍인 여기자(exciton)를 형성하고 다시 여기자가 바닥상태로 돌아오면서 발생하는 에너지에 의해 발광하게 된다.

<5> 종래의 유기전계발광표시장치는 제 1 기관 상에 박막 트랜지스터 어레이를 형성하고, 제 2 기관 상에 제 1 전극, 발광층 및 제 2 전극을 포함하는 발광 다이오드 어레이를 형성한 다음, 제 1 기관과 제 2 기관을 실린트로 밀봉하여 제조되었다.

<6> 이러한 종래 유기전계발광표시장치는 제 1 기관의 박막 트랜지스터와 제 2 기관의 발광 다이오드가 스페이서를 통해 전기적으로 각각 연결된다. 따라서, 박막 트랜지스터의 전기적 신호가 발광 다이오드에 인가되어 발광 다이오드에서 빛을 발광하게 된다.

<7> 그러나, 실린트에 의해 합착된 유기전계발광표시장치의 내부는 진공상태가 되어 외부로부터 압력을 받게 되는데, 이때, 유기전계발광표시장치는 외부와 인접한 실린트 라인 영역에 작용하는 압력과, 유기전계발광표시장치의 중심부에서 작용하는 압력의 차이에 의해 유기전계발광표시장치가 휘어지는 문제점이 있다.

<8> 따라서, 제 1 기관의 박막 트랜지스터와 제 2 기관의 발광 다이오드를 전기적으로 연결해주는 스페이서가 콘택되지 않는 불량이 발생하기 때문에, 유기전계발광표시장치의 구동시 압점이 발생되고 이에 따라 화질이 저하되는 문제점이 있다.

발명의 내용

해결 하고자하는 과제

- <9> 따라서, 본 발명의 유기전계발광표시장치 및 그 제조방법은 제 1 기판과 제 2 기판의 접착력을 향상시켜 화질 저하를 감소시킬 수 있는 유기전계발광표시장치를 제공한다.

과제 해결수단

- <10> 상기한 목적을 달성하기 위해, 본 발명의 일 실시 예에 따른 유기전계발광표시장치는 제 1 기판, 상기 제 1 기판 상에 위치하는 박막 트랜지스터, 상기 제 1 기판과 대향하는 제 2 기판, 상기 제 2 기판의 상기 제 1 기판과 대향하는 일면에 위치하며, 발광 다이오드를 포함하는 단위화소부, 상기 단위화소부 사이에 위치하며, 상기 제 1 기판과 제 2 기판을 접착하는 제 1 실런트 및 상기 제 1 기판과 제 2 기판의 최외곽 영역에서 상기 제 1 기판과 제 2 기판을 접착하는 제 2 실런트를 포함할 수 있다.
- <11> 또한, 상기한 목적을 달성하기 위해, 본 발명의 일 실시 예에 따른 유기전계발광표시장치의 제조방법은 제 1 기판 상에 박막 트랜지스터를 형성하는 단계, 상기 제 1 기판과 대향하는 제 2 기판 상에 발광 다이오드를 포함하는 단위화소부를 형성하는 단계, 상기 제 2 기판의 단위화소부 주변에 제 1 실런트를 도포하는 단계, 상기 제 2 기판의 최외곽 영역의 일면에 제 2 실런트를 도포하는 단계 및 상기 제 1 기판과 제 2 기판을 합착하는 단계를 포함할 수 있다.

효과

- <12> 따라서, 본 발명의 유기전계발광표시장치는 유기전계발광표시장치의 최외곽 영역에 형성된 실런트 외에 유기전계발광표시장치의 단위화소부 주변에 실런트를 더 구비하여, 박막 트랜지스터와 발광 다이오드 간의 전기적 연결을 더욱 강화시킬 수 있다.
- <13> 이에 따라, 유기전계발광표시장치의 내구성, 신뢰성 및 화질을 향상시킬 수 있는 이점이 있다.

발명의 실시를 위한 구체적인 내용

- <14> 이하, 첨부한 도면을 참조하여 본 발명의 일 실시 예들을 상세히 설명하면 다음과 같다.
- <15> 도 1은 본 발명의 일 실시 예에 따른 유기전계발광표시장치의 단면도이다.
- <16> 도 1을 참조하면, 본 발명의 일 실시 예에 따른 유기전계발광표시장치는 제 1 기판(100), 상기 제 1 기판(100) 상에 위치하는 박막 트랜지스터(T), 상기 제 1 기판(100)과 대향하는 제 2 기판(150), 상기 제 2 기판(150) 상에 상기 제 1 기판(100)과 대향하는 일면에 위치하며, 발광 다이오드(D)를 포함하는 단위화소부(P), 상기 단위화소부(P) 사이에 위치하며, 상기 제 1 기판(100)과 제 2 기판(150)을 접착하는 제 1 실런트(190) 및 상기 제 1 기판(100)과 제 2 기판(150)의 최외곽 영역에서 상기 제 1 기판(100)과 제 2 기판(150)을 접착하는 제 2 실런트(195)를 구비할 수 있다.
- <17> 제 1 기판(100)은 유리, 플라스틱 또는 도전성 물질을 포함할 수 있다.
- <18> 제 1 기판(100) 상에 박막 트랜지스터(T)가 위치한다. 보다 자세하게는 제 1 기판(100) 상에 게이트 전극(105)이 위치하고, 게이트 전극(105) 상에 게이트 전극(105)을 절연시키는 게이트 절연막인 제 1 절연막(110)이 위치한다.
- <19> 제 1 절연막(110) 상에 게이트 전극(105)과 대응되는 영역에 반도체층(115)이 위치하고, 반도체층(115)과 전기적으로 연결되는 소오스 전극(120a) 및 드레인 전극(120b)이 반도체층(115)의 양측부에 위치하여 박막 트랜지스터(T)를 구성한다.
- <20> 박막 트랜지스터(T) 상에는 박막 트랜지스터(T)를 보호하는 패시베이션막인 제 2 절연막(130)이 위치한다. 제 2 절연막(130)은 소오스 전극(120a) 및 드레인 전극(120b) 중 어느 하나를 노출시키는 비어홀(135)을 구비한다.
- <21> 제 2 절연막(130)의 비어홀(135)에 의해 노출된 소오스 전극(120a) 및 드레인 전극(120b) 중 어느 하나와 연결된 연결 전극(140)이 위치한다. 연결 전극(140)은 박막 트랜지스터(T)와 발광 다이오드(D)를 연결하는 역할을 할 수 있다.
- <22> 한편, 제 1 기판(100)과 대향하는 제 2 기판(150)이 위치한다. 제 2 기판(150)은 발광 다이오드(D)를 포함하는 단위화소부(P)가 위치한다. 보다 자세하게는, 제 2 기판(150) 상에 제 1 전극(155)이 위치하고, 제 1 전극(155)

상에 단위화소부를 정의하는 화소정의막인 제 3 절연막(160)이 위치한다. 제 3 절연막(160)에는 제 1 전극(155)의 일부 영역을 노출시키는 개구부(165)가 위치한다.

- <23> 개구부(165) 이외의 제 3 절연막(160) 상에는 콘택 스페이서(170)가 위치한다. 콘택 스페이서(170)는 발광 다이오드(D)와 박막 트랜지스터(T)를 연결하고 제 1 기판(100)과 제 2 기판(150) 사이의 간격을 유지하는 역할을 할 수 있다.
- <24> 제 3 절연막(160) 상에 콘택 스페이서(170)와 이격된 영역에 격벽(175)이 위치한다. 격벽(175)은 역사다리꼴의 형상으로 형성되어 추후 제 2 전극을 분리시키는 역할을 할 수 있다.
- <25> 개구부(165)에 의해 노출된 제 1 전극(155) 상에 발광층(180)이 위치하고, 발광층(180), 콘택 스페이서(170) 및 격벽(175)을 포함하는 제 2 기판(150) 상에 제 2 전극(185)이 위치한다. 제 2 전극(185)은 격벽(175)에 의해 분리되며, 콘택 스페이서(170)를 덮을 수 있다.
- <26> 그리고, 제 1 기판(100) 및 제 2 기판(150)을 접착하는 제 1 실런트(190) 및 제 2 실런트(195)가 위치한다. 제 1 실런트(190)는 단위화소부(P) 주변에 위치하여 콘택 스페이서(170)와 연결 전극(140) 간의 전기적 연결을 보다 강화시켜주는 역할을 할 수 있고, 제 2 실런트(195)는 제 1 기판(100) 및 제 2 기판(150)의 최외곽 영역에서 제 1 기판(100)과 제 2 기판(150)을 접착하여 밀봉하는 역할을 할 수 있다.
- <27> 이하, 도면을 참조하여, 본 발명의 일 실시 예에 따른 유기전계발광표시장치의 제조방법에 대해 설명하면 다음과 같다.
- <28> 도 2a 내지 도 2i는 본 발명의 일 실시 예에 따른 유기전계발광표시장치의 제조방법을 공정별로 나타낸 도면이다.
- <29> 먼저, 도 2a를 참조하면, 유리, 플라스틱 또는 도전성 물질로 이루어진 제 1 기판(200) 상에 제 1 도전층을 적층한다. 제 1 도전층은 알루미늄(Al), 알루미늄 합금(Al alloy), 몰리브덴(Mo), 몰리브덴 합금(Mo alloy), 텅스텐(W), 텅스텐 실리사이드(WSi_2)로 이루어진 군에서 선택되는 하나로 형성하는 것이 바람직하다. 그런 다음, 제 1 도전층을 패터닝하여, 게이트 전극(205)을 형성한다.
- <30> 이어서, 상기 제 1 기판(200) 상에 게이트 절연막인 제 1 절연막(210)을 적층한다. 상기 제 1 절연막(210)은 실리콘 산화막, 실리콘 질화막 또는 이들의 이중층으로 형성할 수 있다.
- <31> 다음에, 상기 제 1 절연막(210) 상에 비정질 실리콘층을 적층하거나 비정질 실리콘층을 적층하고 이를 결정화한 다결정 실리콘층을 형성한다. 그런 다음 이를 패터닝하여 게이트 전극(205)과 일정 영역이 대응되도록 반도체층(215)을 형성한다. 여기서, 도시하지는 않았지만, 반도체층(215) 상에는 �믹 콘택층이 위치할 수도 있다.
- <32> 이어서, 상기 반도체층(215)을 포함한 제 1 기판(200) 상에 제 2 도전층을 적층한다. 여기서, 제 2 도전층은 배선 저항을 낮추기 위해 저저항 물질로 형성되어 있으며, 몰리 텅스텐(MoW), 티타늄(Ti), 알루미늄(Al) 또는 알루미늄 합금(Al alloy)으로 이루어진 다중막으로 형성된다. 상기 다중막으로는 몰리 텅스텐/알루미늄/몰리 텅스텐(MoW/Al/MoW)의 적층구조가 사용될 수 있다. 다음, 상기 제 2 도전층을 패터닝하여 상기 반도체층(215)의 일정 영역에 소오스 전극(220a) 및 드레인 전극(220b)을 형성한다.
- <33> 이어서, 상기 소오스 전극(220a) 및 드레인 전극(220b)을 포함한 제 1 기판(200) 상에 패시베이션막인 제 2 절연막(230)을 적층한다. 그런 다음, 제 2 절연막(230)을 식각하여, 상기 소오스 전극(220a) 및 드레인 전극(220b) 중 어느 하나를 노출시키는 비어홀(235)을 형성한다.
- <34> 이어서, 상기 제 2 절연막(230) 및 비어홀(235) 상에 제 3 도전층을 적층하고 패터닝하여 연결 전극(240)을 형성한다. 연결 전극(240)은 추후 발광 다이오드와 전기적으로 연결될 수 있으며, 제 2 전극과의 콘택 특성이 우수한 도전물질로 형성한다.
- <35> 다음, 도 2b를 참조하면, 제 2 기판(250)을 준비한다. 그런 다음, 제 2 기판(250) 상에 제 4 도전층을 적층하여 제 1 전극(255)을 형성한다. 제 1 전극(255)은 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), ICO(Indium Cerium Oxide) 또는 ZnO(Zinc Oxide)와 같은 일함수가 높은 투명도전막으로 형성할 수 있다. 따라서, 상기 제 1 전극(255)은 투명전극 또는 투과전극일 수 있다.
- <36> 여기서, 제 1 전극(255)은 제 2 기판(250) 전면에 형성함으로써, 공통전극으로 형성할 수 있다. 또는 이와는 달리 상기 제 1 전극(255)은 패터닝되어 형성될 수 있다. 이 경우, 도시하지는 않았지만, 제 1 전극(255)에는 전

기적 신호를 인가할 수 있는 배선들이 연결될 수 있다.

- <37> 이어서, 상기 제 1 전극(255) 상에 화소정의막인 제 3 절연막(260)을 형성한다. 제 3 절연막(260)은 폴리이미드(polyimide), 벤조사이클로부텐계 수지(benzocyclobutene series resin), 아크릴레이트(acrylate) 등의 유기물 또는 실리콘 산화물을 액상 형태로 코팅한 다음 경화시키는 SOG(spin on glass)와 같은 무기물로 형성될 수 있다.
- <38> 그런 다음, 제 3 절연막(260)을 식각하여 제 1 전극(255)의 일부를 노출시키는 개구부(265)를 형성한다.
- <39> 이어, 상기 제 3 절연막(260) 상에 격벽 물질을 도포하고 이를 패터닝하여 격벽(275)을 형성한다. 격벽(275)은 추후 제 2 기판(250) 전면에 증착되는 제 2 전극이 분리될 수 있도록 역테이퍼 형상으로 형성될 수 있다.
- <40> 다음, 제 2 기판(250) 전면에 포토 레지스트를 도포한 다음, 이를 노광 및 현상하여 콘택 스페이스(270)를 형성한다. 여기서, 콘택 스페이스(270)는 제 1 기판(200)과 제 2 기판(250)의 합착시 박막트랜지스터(T)와 연결된 연결 전극과 제 2 전극과 연결될 수 있도록 위치를 고려하여 형성한다.
- <41> 본 발명의 일 실시 예에서는 콘택 스페이스(270)를 포토 레지스트로 형성하였지만, 이에 국한되지 않고, 사용 가능한 다른 물질로 형성할 수도 있다.
- <42> 다음으로, 개구부(265) 내에 발광층(280)을 형성한다. 여기서 도시하지는 않았지만, 제 1 전극(255)과 발광층(280) 사이에는 정공주입층 및 정공수송층이 형성될 수 있으며, 발광층(280) 상에는 전자수송층 및 전자주입층이 형성될 수 있다. 또한, 발광층(280)은 유기물 또는 무기물을 포함할 수 있다.
- <43> 이어, 상기 격벽(275), 콘택 스페이스(270) 및 발광층(280)을 포함한 제 2 기판(250) 상에 제 5 도전층을 적층하여 제 2 전극(285)을 형성한다. 상기 제 2 전극(285)은 배선 저항 및 일함수가 낮은 마그네슘(Mg), 은(Ag), 알루미늄(Al), 칼슘(Ca) 또는 이들의 합금으로 이루어질 수 있다. 따라서, 상기 제 2 전극(285)은 반사전극으로 작용할 수 있으며, 제 2 기판(250) 전면에 형성되어 공통전극으로 작용할 수 있다.
- <44> 상기과 같이, 상기 제 1 전극(255), 발광층(280) 및 제 2 전극(285)을 포함하는 발광 다이오드(D)를 포함하는 단위화소부(P)가 제조된다.
- <45> 이어, 도 2c를 참조하면, 상기과 같이 제조된 제 2 기판(250) 상에 제 1 실런트(290)를 형성한다.
- <46> 제 1 실런트(290)는 합착 후에 빛을 조사하여 경화시킬 수 있는 광 경화성 수지 계열일 수 있으며, 예를 들어 아크릴계 수지 또는 에폭시 수지 등을 사용할 수 있다.
- <47> 또한, 제 1 실런트(290)는 디스펜싱법, 잉크젯법 또는 노즐코팅법을 사용할 수 있다. 본 발명의 일 실시 예에서는 디스펜싱법을 이용하여 제 1 실런트(290)를 제 2 기판(250) 상에 형성할 수 있다.
- <48> 보다 자세하게는, 제 1 실런트(290)로 사용할 수 있는 아크릴계 수지 또는 에폭시계 수지를 포함하는 제 1 실런트용 페이스트를 제조한다. 그 다음, 제조된 제 1 실런트용 페이스트를 디스펜싱 장치(300)에 넣고 상기 제 2 기판(250)의 단위화소부(P) 주변에 도포한다.
- <49> 이때, 상기 제 1 실런트(290)의 도포 높이는 상기 콘택 스페이스(270)보다 높을 수 있다. 따라서, 추후 제 1 기판(200)과 제 2 기판(250)의 합착 공정 시, 상기 제 1 실런트(290)가 눌러져 제 1 기판(200)과 제 2 기판(250) 사이의 갭만큼의 높이로 최종 형성될 수 있다.
- <50> 이때, 제 1 실런트(290)는 1000 내지 300000cp의 점도를 가질 수 있다. 여기서, 제 1 실런트(290)의 점도가 1000cp 이상이면, 제 2 기판(250) 상에 제 1 실런트(290)를 도포하였을 때, 제 1 실런트(290)가 형상을 유지하지 못하고 콘택 스페이스 등에 침투하게 되면, 박막 트랜지스터와 발광 다이오드 사이의 전기적 연결에 불량이 생기는 것을 방지할 수 있는 이점이 있다. 또한, 제 1 실런트(290)의 점도가 300000cp 이상이면, 디스펜싱법 등의 기타 방법을 사용하여 제 2 기판(250) 상에 제 1 실런트(290)를 도포할 때, 제 1 실런트(290)의 점도가 너무 높아 잘 도포되지 않는 문제점을 방지할 수 있는 이점이 있다.
- <51> 제 1 실런트(290)의 폭(d)은 각 단위화소부(P) 사이의 간격 이하의 폭을 가질 수 있다. 또한, 제 1 실런트(290)는 격벽(275)이 형성된 위치에 형성될 수도 있다. 격벽(275)은 제 2 전극(285)을 분리하는 역할을 하지만 제 2 전극(285)이 이미 형성된 이후에는 상기 역할 외에는 다른 역할을 하지 않는다. 따라서, 제 1 실런트(290)는 격벽(275)을 포함하도록 형성될 수 있다.
- <52> 또한, 제 1 실런트(290)는 상기 제 2 기판(250) 상에 다양하게 형성될 수 있다. 이를 나타낸 도 2d 내지 도 2g

를 참조하면, 제 2 기판(250) 상에 콘택 스페이서(270)와 각 R, G, B의 단위화소부(P)들이 위치한다.

<53> 본 발명의 일 실시 예에 따른 제 1 실린트(290)는 각 단위화소부(P) 사이에 선형으로 형성될 수 있다. 여기 도면에서는 하나의 행에 배열된 단위화소부(P)들 사이에 제 1 실린트(290)가 배열된 것으로 도시하였지만, 이에 한정되지 않고 두 개 이상의 행에 배열된 단위화소부(P)들 사이에 제 1 실린트(290)가 위치할 수도 있다.

<54> 또한, 본 발명의 일 실시 예에 따른 제 1 실린트(290)는 각 단위화소부(P) 사이에 점(dot)형으로 형성될 수 있다. 여기 도면에서는 하나의 행과 행에 배열된 단위화소부(P)들 사이에 점형태로 제 1 실린트(290)가 배열된 것으로 도시하였지만, 이에 한정되지 않고 두 개 이상의 행과 열에 배열된 단위화소부(P)들 사이에 점형태로 제 1 실린트(290)가 배열될 수도 있다.

<55> 또한, 본 발명의 일 실시 예에 따른 제 1 실린트(290)는 각 단위화소부(P) 사이에 메쉬(mesh)형으로 형성될 수 있다. 여기 도면에서는 하나의 행과 열에 배열된 단위화소부(P)들 사이에 메쉬형태로 제 1 실린트(290)가 배열된 것으로 도시하였지만, 이에 한정되지 않고 두 개 이상의 행과 열에 배열된 단위화소부(P)들 사이에 메쉬형태로 제 1 실린트(290)가 배열될 수도 있다.

<56> 또한, 본 발명의 일 실시 예에 따른 제 1 실린트(290)는 각 단위화소부(P)를 둘러싸는 형태로 형성될 수 있다. 여기 도면에서는 하나의 단위화소부(P)마다 제 1 실린트(290)가 둘러싸고 있지만, 이에 한정되지 않고 두 개 이상의 단위화소부(P)마다 제 1 실린트(290)가 둘러싸면서 위치할 수도 있다.

<57> 이어, 도 2g를 참조하면, 제 1 실런트(290)가 형성된 제 2 기관(250)의 최외곽 영역에 제 2 실런트(295)를 형성한다. 제 2 실런트(295)는 제 1 실런트(290)와 동종 또는 이종의 물질을 사용할 수 있으며, 이종의 물질일 경우에는 프릿(frit)을 사용할 수도 있다. 또한, 제 2 실런트(295)는 제 1 실런트(290)와 동일한 방법으로 형성할 수 있다.

<58> 그리고, 제 1 실린트(290)와는 달리, 제 2 실린트(295)의 폭은 외부의 수분과 산소를 차단할 수 있도록 제 1 실린트(290)의 폭보다 넓게 형성할 수 있다.

<59> 다음, 도 2h를 참조하면, 제 1 실린트(290) 및 제 2 실린트(295)가 도포된 제 2 기관(250)과 제 1 기관(200)을 합착하고, 제 1 실린트(290) 및 제 2 실린트(295)를 UV 경화 또는 열경화하여 본 발명의 일 실시 예에 따른 유기전계발광표시장치를 완성한다.

<60> 상기와 같이, 본 발명의 일 실시 예에 따른 유기전계발광표시장치 및 그 제조방법은 종래 유기전계발광표시장치의 최외곽부에만 실린트를 형성하여 기판들을 밀봉한 것과는 달리, 유기전계발광표시장치 내의 단위화소부(P) 사이에도 실린트를 더 형성함으로써, 발광 다이오드와 박막 트랜지스터의 전기적 연결을 더욱 강화시킬 수 있는 이점이 있다.

<61> 따라서, 본 발명의 일 실시 예에 따른 유기전계발광표시장치는 유기전계발광표시장치의 내구성, 신뢰성 및 화질을 향상시킬 수 있는 이점이 있다.

<62> 이상 첨부된 도면을 참조하여 본 발명의 실시 예를 설명하였지만, 상술한 본 발명의 기술적 구성은 본 발명이 속하는 기술 분야의 당업자가 본 발명의 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로서 이해되어야 한다. 아울러, 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어진다. 또한, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

도면의 간단한 설명

<63> 도 1은 본 발명의 일 실시 예에 따른 유기전계발광표시장치의 단면도.

<64> 도 2a 내지 도 2i는 본 발명의 일 실시 예에 따른 유기전계발광표시장치의 공정별 단면도.

<65> * 도면의 주요부분에 대한 부호의 설명 *

<66> 100 : 제 1 기관 105 : 게이트 전극

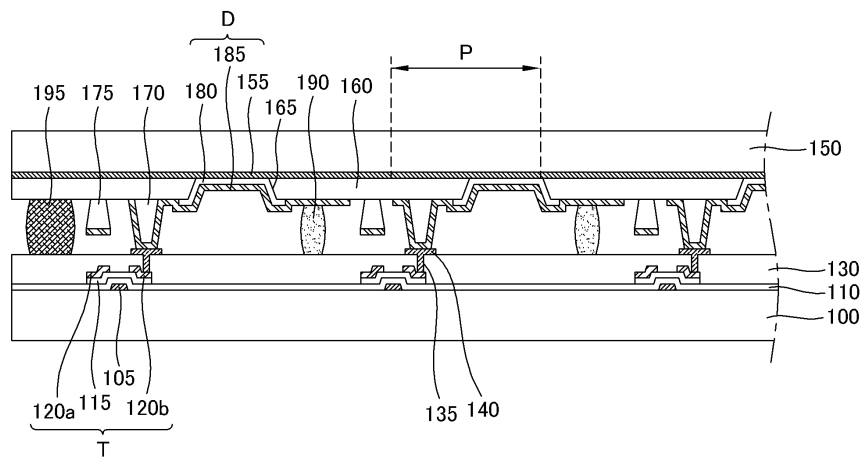
<67> 110 : 제 1 절연막 115 : 반도체층

<68> 120a : 소오스 전극 120b : 드레인 전극

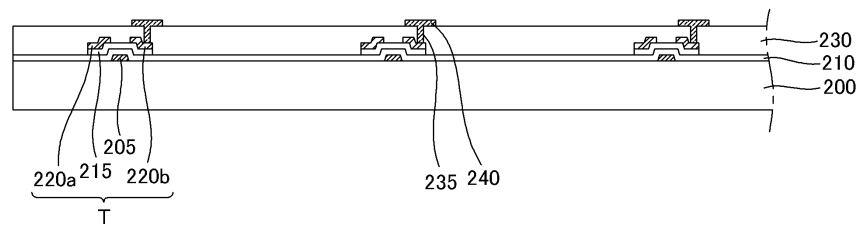
- | | | |
|------|---------------|---------------|
| <69> | 130 : 제 2 절연막 | 150 : 제 2 기관 |
| <70> | 160 : 제 3 절연막 | 170 : 콘택 스페이서 |
| <71> | 175 : 격벽 | 180 : 발광층 |
| <72> | 185 : 제 2 전극 | 190 : 제 1 실런트 |
| <73> | 195 : 제 2 실런트 | |

도면

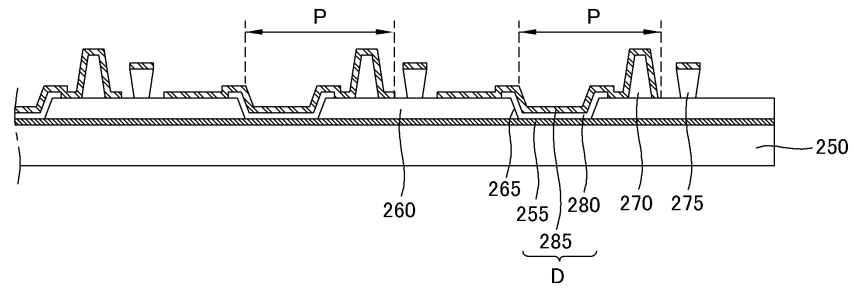
도면1



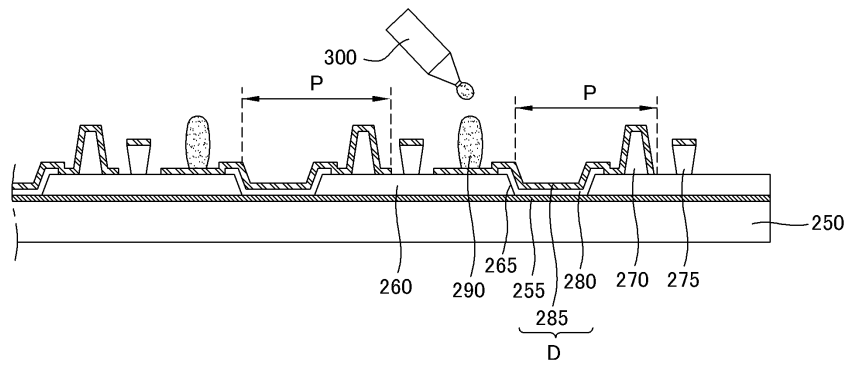
도면2a



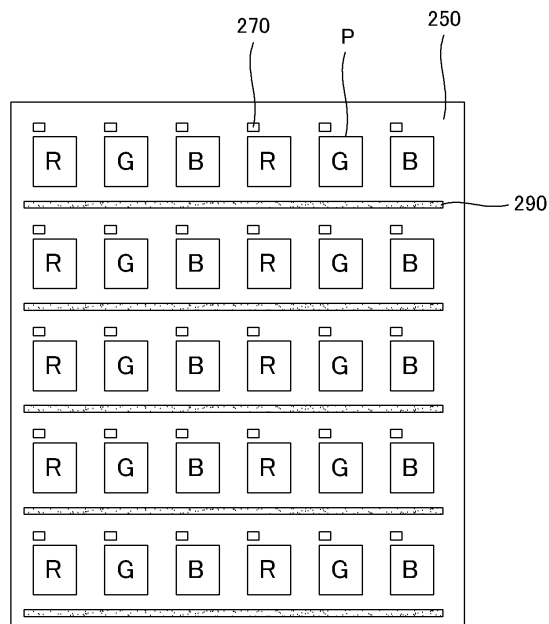
도면2b



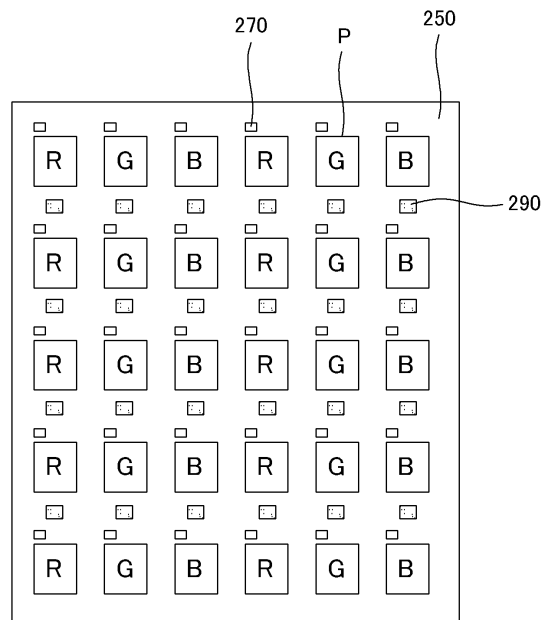
도면2c



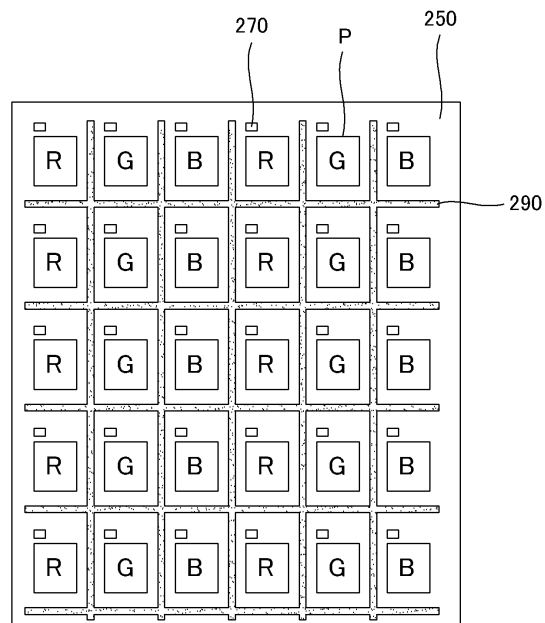
도면2d



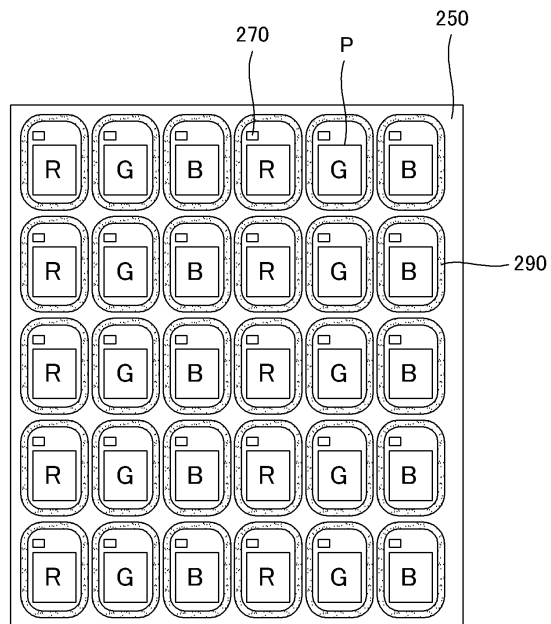
도면2e



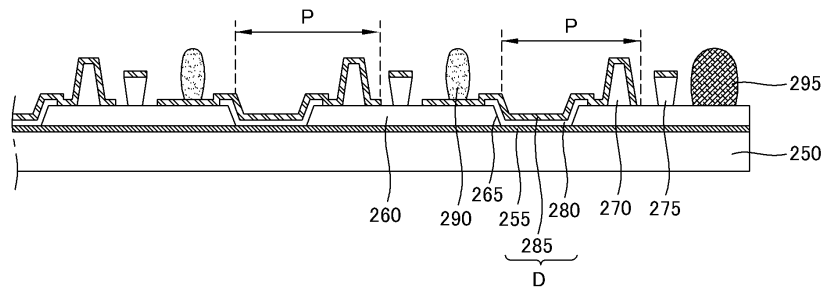
도면2f



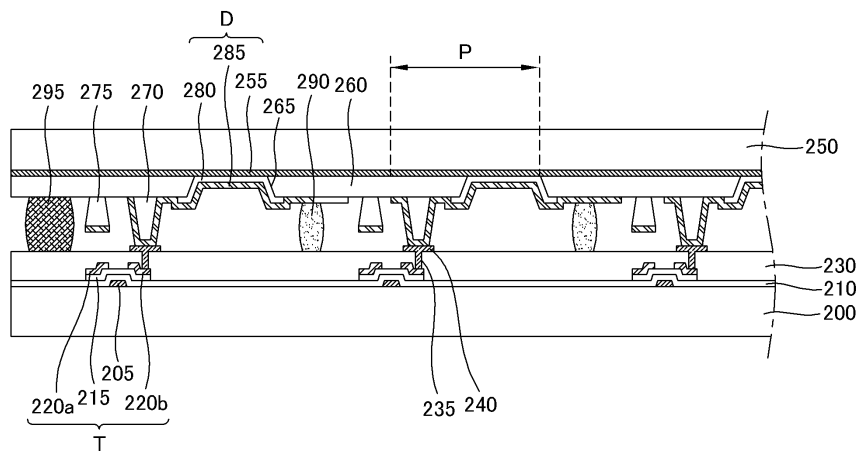
도면2g



도면2h



도면2i



专利名称(译)	有机电致发光显示装置及其制造方法		
公开(公告)号	KR1020090042011A	公开(公告)日	2009-04-29
申请号	KR1020070107857	申请日	2007-10-25
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM MIN KI 김민기 MIN KYUNG HEE 민경희 LEE JAE YOON 이재윤 YOO CHOONG KEUN 유충근		
发明人	김민기 민경희 이재윤 유충근		
IPC分类号	H05B33/04		
CPC分类号	H01L51/5246 H01L27/3209 H01L27/3248 H01L51/0003 H01L51/525 H01L51/56 H01L2924/12044		
外部链接	Espacenet		

摘要(译)

本发明提供一种发光装置，包括第一基板，设置在第一基板上的薄膜晶体管，面向第一基板的第二基板，面向第一基板的第一基板，第一密封剂，设置在第一基板和第二基板之间，并粘合在第一基板和第二基板之间;第二密封剂，设置在第一基板和第二基板之间，和第二密封剂，用于将第一密封剂和第二密封剂彼此粘合。

