

(19)대한민국특허청(KR)
.12) 공개특허공보(A)

(51) Int. Cl.⁷
H05B 33/26

(11) 공개번호 10-2005-0098596
(43) 공개일자 2005년10월12일

(21) 출원번호 10-2004-0024016
(22) 출원일자 2004년04월08일

(71) 출원인 삼성에스디아이 주식회사
경기 수원시 영통구 신동 575

(72) 발명자 서창수
경기도수원시권선구권선동1188성지아파트105동605호
박문희
부산광역시사상구덕포1동426-97/2

(74) 대리인 리엔특허법인
이혜영

심사청구 : 있음

(54) 유기 전계 발광 표시장치 및 그 제조 방법

요약

본 발명은 유기 전계 발광 표시장치의 상부 전극의 전압 강하를 저감하여 화소의 휘도 불균일을 개선하는 것이 목적이다. 상기 목적을 달성하기 위하여, 절연층을 구비하는 절연기판; 상기 절연층 상에 형성된 제 1 전극, 및 상기 제 1 전극과 동일층에 형성된 보조 전극; 상기 절연층에서, 상기 보조 전극의 적어도 일측의 에지를 따라 소정의 깊이를 가지고 형성된 그루브; 상기 제 1 전극을 구획하는 화소 정의막; 적어도 상기 제 1 전극층 상에 형성되고, 발광층을 포함하는 유기층; 및 상기 유기층을 덮고, 상기 보조 전극과 전기적으로 접속된 제 2 전극;을 포함하는 유기 전계 발광 표시장치를 제공한다.

대표도

도 4

명세서

도면의 간단한 설명

- 도 1은 종래의 유기 전계 발광 표시장치의 화소부를 도시한 평면도이다.
- 도 2는 도 1의 유기 전계 발광 표시장치의 화소부의 단면도이다.
- 도 3은 본 발명의 일 실시예에 따른 유기 전계 발광 표시장치의 평면도를 도시한 것이다.
- 도 4는 도 3의 평면도 중에서 한 화소의 단면도를 도시하고 있다.
- 도 5는 본 발명의 다른 일 실시예에 의한 유기 전계 발광 표시장치의 단면도이다.

도 6은 도 5에서 보조 전극 주위를 더욱 상세히 나타낸 단면도이다.

도 7은 도 5에서 보조 전극 주위를 더욱 상세히 나타낸 단면도이다.

도 8은 본 발명의 바람직한 실시예에 따른 유기 전계 발광 표시장치의 평면도이다.

도 9는 본 발명의 바람직한 실시예에 따른 유기 전계 발광 표시장치의 평면도이다.

도 10은 본 발명의 바람직한 실시예에 따른 유기 전계 발광 표시장치의 평면도이다.

<도면의 주요 부분에 대한 부호의 설명>

Vdd; 전원 라인 Scan; 주사 라인

Data; 데이터 라인 Cst: 충전용 커패시터

100,200; 절연 기판 110,210; 버퍼층

120,220; 활성층 130,2300; 게이트 절연막

141,241; 게이트 전극 150,250; 층간 절연막

161,261; 소스 및 드레인 전극 170,270; 패시베이션막

175,275; 평탄화막 170a,175a,270a,275a; 비아홀

180,280; 제 1 전극 190,290,291,292; 유기층

195,295; 제 2 전극 265; 배선부 및 전기소자

280a; 보조 전극 280b; 그루브

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 유기 전계 발광 표시장치 및 그 제조 방법에 관한 것으로, 더욱 상세하게는 상부 전극의 전압 강하를 저감하는 보조 전극을 사용하여 전압강하를 저감함으로써 휘도 불균일 방지 및 대형화가 가능한 유기 전계 발광 표시장치 및 그 제조 방법에 관한 것이다.

통상적으로 유기 전계 발광 표시장치는 형광성 유기 화합물을 전기적으로 여기시켜 발광시키는 자발광형 디스플레이로 낮은 전압에서 구동이 가능하고, 박형화가 용이하며 광시야각, 빠른 응답속도 등 액정표지 장치에 있어서 문제점으로 지적된 결점을 해결할 수 있는 차세대 디스플레이로 주목받고 있다. 유기 전계 발광 표시장치는 유리나 그밖의 투명한 절연기판에 소정 패턴의 유기층이 형성되고 이 유기층의 상하부에는 전극층들이 형성된다. 유기층은 유기 화합물로 이루어진다. 상기와 같이 구성된 유기 전계 발광 표시장치는 전극들에 양극 및 음극 전압이 인가됨에 따라 양극전압이 인가된 전극으로부터 주입된 정공(hole)이 정공 수송층을 경유하여 발광층으로 이동되고, 전자는 음극전압이 인가된 전극으로부터 전자 수송층을 경유하여 발광층으로 주입된다. 이 발광층에서 전자와 홀이 재결합하여 여기자(exiton)를 생성하고, 이 여기자가 여기상태에서 기저상태로 변화됨에 따라, 발광층의 형광성 분자가 발광함으로써 화상이 형성된다.

이러한 유기 전계 발광 표시장치 중 능동 구동방식의 액티브 매트릭스(Active Matrix: AM)형 유기 전계 발광 표시장치는 각 화소당 적어도 2개의 박막 트랜지스터(이하, "TFT"라 함)를 구비한다. 이들 박막 트랜지스터는 각 화소의 동작을 제어

하는 스위칭 소자 및 픽셀을 구동시키는 구동 소자로 사용된다. 이러한 박막 트랜지스터는 기판 상에 고농도의 불순물로 도핑된 드레인 영역과 소스 영역 및 상기 드레인 영역과 소스 영역의 사이에 형성된 채널 영역을 갖는 반도체 활성층을 가지며, 이 반도체 활성층 상에 형성된 게이트 절연막, 및 활성층의 채널 영역 상부의 게이트 절연막 상에 형성된 게이트 전극, 게이트 전극 상에서 층간절연막을 사이에 두고 드레인 영역과 소스 영역과 콘택홀을 통해 접속된 드레인 전극 및 소스 전극 등으로 구성된다.

도 1은 액티브 매트릭스형(Active Matrix) 유기 전계 발광 표시장치의 화소부를 도시한 평면도이고, 도 2는 유기 전계 발광 표시장치의 화소부의 단면도이다.

먼저, 도 1에 나타난 바와 같이, 유기 전계 발광 표시장치는 복수개의 부화소를 갖는다. 단일의 부화소는 스캔 라인(Scan), 데이터 라인(Data) 및 전원 라인(Vdd)으로 둘러싸여 있으며, 각 부화소는 가장 간단하게는 스위칭용인 스위칭 TFT(TFT_{sw})와, 구동용인 구동 TFT(TFT_{dr})의 적어도 2개의 박막 트랜지스터와, 하나의 커패시터(Cst) 및 하나의 유기 전계 발광 소자(OLED)로 이루어질 수 있다. 상기와 같은 박막 트랜지스터 및 커패시터의 개수는 반드시 이에 한정되는 것은 아니며, 이보다 더 많은 수의 박막 트랜지스터 및 커패시터를 구비할 수 있음은 물론이다.

상기 스위칭 TFT(TFT_{sw})는 스캔 라인(Scan)에 인가되는 스캐닝 신호에 구동되어 데이터 라인(Data)에 인가되는 데이터 신호를 전달하는 역할을 한다. 상기 구동 TFT(TFT_{dr})는 상기 스위칭 TFT(TFT_{sw})를 통해 전달되는 데이터 신호에 따라서, 즉, 게이트와 소오스 간의 전압차(V_{gs})에 의해서 구동라인(V_{dd})을 통해 유기 전계 발광 소자(OLED)로 유입되는 전류량을 결정한다. 상기 커패시터(Cst)는 상기 스위칭 TFT(TFT_{sw})를 통해 전달되는 데이터 신호를 한 프레임동안 저장하는 역할을 한다.

도 2는 이러한 액티브 매트릭스형 유기 전계 발광 표시장치의 단면도를 도시한 것으로, 도 2에서 볼 수 있는 바와 같이, 글라스재의 제 1 기판(100)상에 버퍼층(110)이 형성되어 있고, 이 위에 박막 트랜지스터(TFT)와, 유기 전계 발광 소자(OLED)가 형성된다.

이러한 액티브 매트릭스형 유기 전계 발광 표시장치는 일반적으로 다음과 같이 형성된다.

먼저, 기판(100)의 버퍼층(110)상에 소정 패턴의 반도체 활성층(121)이 구비된다. 반도체 활성층(121)의 상부에는 SiO₂ 등에 의해 게이트 절연막(130)이 구비되고, 게이트 절연막(130) 상부의 소정 영역에는 MoW, Al/Cu 등의 도전막으로 게이트 전극(141)이 형성된다. 상기 게이트 전극(141)은 TFT 온/오프 신호를 인가하는 게이트 라인(미도시)과 연결되어 있다. 상기 게이트 전극(141)의 상부로는 층간 절연막(inter-insulator:150)이 형성되고, 콘택 홀을 통해 소스/드레인 전극(161)이 각각 반도체 활성층(121)의 소스 영역 및 드레인 영역에 접하도록 형성된다. 소스/드레인 전극(161)의 형성시에 전원 라인(V_{dd})도 형성된다. 소스/드레인 전극(23) 상부로는 SiO₂, SiN_x 등으로 이루어진 패시베이션막(170)이 형성되고, 이 패시베이션 막(170)의 상부에는 아크릴, 폴리 이미드, BCB 등의 유기물질로 평탄화막(175)이 형성되어 있다.

패시베이션 막(170) 및 평탄화막(175)에는 포토리소그래피 또는 천공에 의해 소스/드레인 전극(161)에 이어지는 비아홀(170a,175a)이 형성된다. 그리고, 이 평탄화막(175)의 상부에 애노드 전극이 되는 하부 전극층(180)이 형성됨으로써, 하부 전극층(180)은 소스/드레인 전극(161)에 전기적으로 접속된다. 그리고, 하부 전극층(180)을 덮도록 유기물질로 화소 정의막(Pixel Define Layer: 185)이 형성된다. 이 화소 정의막(185)에 소정의 개구부를 형성한 후, 이 개구부로 한정된 영역 내에 유기층(190)을 형성한다. 유기층(190)은 발광층을 포함한 것이 된다. 그리고, 이 유기층(190)을 덮도록 캐소드 전극인 상부 전극층(195)이 형성된다. 상기 유기층(190)은 하부 전극층(180)과 상부 전극층(195)의 서로 대향되는 부분에서 정공 및 전자의 주입을 받아 발광된다.

한편, 전면발광형 유기 전계 발광 표시장치에서는 광을 봉지 기판 방향으로 발광시키기 위하여 투명 캐소드 전극이 사용된다. 일반적으로 상기 투명 캐소드 전극은 ITO 또는 IZO 등의 투명한 도전성의 물질이 주로 사용되지만, 캐소드 전극으로써의 역할을 수행하기 위해 유기층과 접하는 쪽에 일함수(work function)가 낮은 금속 물질(예컨대, MgAg)을 얇게 증착하여 금속막을 형성하고 상기 금속막 상에 ITO 또는 IZO를 두껍게 증착하여 사용한다. 특히, 기판으로부터 전극 방향을 향해 빛을 방출하는 전면발광형 표시장치에서는 이와 같은 구조가 필수적이다.

그런데, 상기와 같은 공정에서, 상기 ITO 또는 IZO는 유기층을 형성한 후에 형성되므로, 열이나 플라즈마(plasma)에 의한 유기층의 손상을 최소화하기 위하여 저온 증착에 의하여 형성되어 막질이 나쁘고, 비저항이 높아진다. 또한, 캐소드 전극의 비저항이 높음으로 인하여, 화소의 위치별로 동일한 캐소드 전압이 인가되는 것이 아니라 전압 강하(IR drop)에 의해 전원이 입력되는 부위에서 가까운 영역과 먼 영역에서 전압 차이가 발생하며, 이로 인하여 휘도나 화상 특성의 불균일이

발생하고, 또한, 소비 전력이 상승하는 문제점이 발생한다. 이러한 전압 강하 현상때문에, 대형의 유기 전계 발광 표시장치를 제조하기 곤란한 문제점이 있으며, 이와 같이 대형 표시장치를 제조하기 곤란한 문제점은 전면발광형 뿐 아니라 배면발광형 표시장치에서도 존재한다.

상기한 문제점을 해결하기 위한 방식으로, 도 2에 도시된 바와 같이, 화소 정의막(285) 상에 상부 전극 전압 강하 방지를 위한 보조 전극을 형성하는 방식이 공지되어 있다. 이 방식에서는, 화소 정의막(185) 상에 상부 전극 전압 강하 방지를 위한 보조 전극(193)이 형성되며, 상기 절연 기판(100) 전면에서 캐소드 전극으로 작용하는 상부 전극(195)이 형성된 구조를 갖는다. 보조 전극(193)은 도 1에서는, 화소정의막(185)으로 표시된 빗금에 분포한다.

그러나, 상기의 방법은 보조 전극(193)을 형성하는 과정에서, 화소 정의막(185) 상에 보조 전극라인(193)으로 사용되는 금속막을 증착하고 패터닝할 때, 상기 유기층(190)이 손상을 입는 문제점이 있으며, 또한, 상기 상부 전극 전압 강하 방지를 위한 보조 전극(193)을 형성하기 위해 마스크 공정이 추가되어 공정이 복잡해지는 문제점이 있다. 특히, R,G,B 컬러 방식 또는 단색 방식을 불문하고, 제조 공정의 단순화를 위하여, 유기층(190) 중에서 발광층을 제외한 홀 주입층(HIL), 홀 수송층(HTL), 전자 수송층(ETL), 전자 주입층(EIL) 등의 유기 공통층들은 화소정의막의 전영역에 걸쳐 도포되는데, 이 경우 캐소드 전극(195)과 보조 전극(193)을 전기적으로 접속시키기 위한 콘택홀을 별도로 형성해야 하므로, 공정이 매우 복잡해진다.

발명이 이루고자 하는 기술적 과제

본 발명은 상기한 종래 기술의 문제점을 해결하기 위한 것으로, 본 발명의 목적은 보조 전극을 통해 캐소드 전극의 전압 강하를 방지하여, 휘도 및 화상 특성이 향상되고, 대형화가 가능한 유기 전계 발광 표시장치와 그 제조 방법을 제공하는 데에 있다.

본 발명의 다른 목적은, 보조 전극을 애노드 전극과 동시에 형성하는 한편, 형성시에 오버 에칭을 통해 캐소드 전극과의 전기적 접속을 위한 추가 공정이 소요되지 않는 유기 전계 발광 표시장치와 그 제조 방법을 제공하는 데에 있다.

또한, 본 발명의 또 다른 목적은 보조 전극과 캐소드 전극과의 전기적 접속에 불량이 없는 신뢰성 높은 유기 전계 발광 표시장치와 그 제조 방법을 제공하는 데에 있다.

발명의 구성 및 작용

상기 목적을 달성하기 위한 본 발명은, 절연층을 구비하는 절연기판;

상기 절연층 상에 형성된 제 1 전극, 및 상기 제 1 전극과 동일층에 형성된 보조 전극;

상기 절연층에서, 상기 보조 전극의 적어도 일측의 에지를 따라 소정의 깊이를 가지고 형성된 그루브;

상기 제 1 전극을 구획하는 화소 정의막;

적어도 상기 제 1 전극층 상에 형성되고, 발광층을 포함하는 유기층; 및

상기 유기층을 덮고, 상기 보조 전극과 전기적으로 접속된 제 2 전극;을 포함하는 것을 특징으로 하는 유기 전계 발광 표시장치를 제공한다.

이로써, 유기층이 제 1 전극의 에지에 위치한 그루브에 배치되고 보조 전극의 측면을 덮지 않게 되어, 제 1 전극과 보조 전극간의 전기적 접속이 원활한 구조의 유기 전계 발광 표시장치가 제공될 수 있다.

본 발명의 다른 특징에 따르면, 상기 화소 정의막은 상기 제 1 전극의 일부분과, 상기 보조 전극 및 상기 그루브를 노출시키도록 구비될 수 있다.

본 발명의 또 다른 특징에 따르면, 상기 유기층은 상기 발광층 이외의 유기 공통층을 포함하고, 상기 유기 공통층은 상기 보조 전극 및 그루브를 덮도록 구비될 수 있다.

본 발명의 또 다른 특징에 따르면, 상기 제 2 전극은 상기 보조 전극의 측면을 통하여 상기 보조 전극과 전기적으로 접속될 수 있다.

본 발명의 또 다른 특징에 따르면, 상기 그루브의 깊이는 상기 보조 전극의 두께보다도 클 수 있으며, 상기 절연층의 두께보다도 작을 수 있다.

본 발명의 또 다른 특징에 따르면, 상기 절연층과 상기 절연 기관의 사이에는 배선부를 포함하는 전기소자가 구비되고, 상기 그루브의 깊이는 상기 그루브의 하단이 상기 전기소자에 닿지 않도록 하는 깊이일 수 있다.

본 발명의 또 다른 특징에 따르면, 상기 전기소자는 상기 제 1 전극에 전기적으로 접속된 박막 트랜지스터일 수 있다.

본 발명의 또 다른 특징에 따르면, 상기 보조 전극은 선형(linear) 구조 또는 격자(grid) 구조로 이루어질 수 있다.

한편, 상기 목적을 달성하기 위한, 본 발명의 다른 실시예에 따른 유기 전계 발광 표시 장치의 제조방법은, 절연층을 구비하는 절연기관 상에, 전극 재료를 도포하는 단계;

상기 전극 재료를 패터닝하여, 보조 전극과 제 1 전극을 형성하되, 상기 보조 전극의 적어도 일측의 에지를 따라 오버 에칭하여 상기 절연층에 그루브를 형성하는 단계;

상기 제 1 전극을 구획하도록 화소 정의막을 형성하는 단계;

발광층을 포함하는 유기층을 적어도 상기 제 1 전극층 상에 형성하는 단계; 및

상기 유기층을 덮고, 적어도 상기 보조 전극의 측면을 통하여 상기 보조 전극과 전기적으로 접속되도록 제 2 전극을 형성하는 단계;를 포함하는 것을 특징으로 하는 유기 전계 발광 표시장치의 제조방법을 제공한다.

본 발명의 다른 특징에 따르면, 상기 오버 에칭은, 상기 그루브의 깊이가 상기 보조 전극의 두께보다도 크도록 이루어질 수 있고, 상기 그루브의 깊이가 상기 절연층의 두께보다도 작도록 이루어질 수 있다.

본 발명의 또 다른 특징에 따르면, 상기 오버 에칭은, 그루브의 깊이가, 상기 그루브의 하단이 상기 절연층과 상기 절연 기관 사이의 배선부를 포함한 전기소자에 닿지 않도록 이루어질 수 있다.

이하에서는 첨부된 도면을 참조하여, 본 발명의 바람직한 실시예를 설명한다.

도 3은 본 발명의 일 실시예에 따른 유기 전계 발광 표시장치의 평면도를 도시한 것으로서, 화소부 중의 일부 화소들을 나타내고 있으며, 도 4는 도 3의 평면도 중에서 한 화소의 단면도를 도시하고 있다.

도 3의 평면도는 도 1의 종래의 유기 전계 발광 표시장치의 평면도와 비교하여 볼 때, 데이터 라인(Data) 또는 전원 라인(Vdd) 상에 상부 전극과 전기적으로 접속되는 보조 전극(280a)이 배치되어 있는 점이 상이하다. 도 3에는 도시되지 않았으나, 보조 전극(280a)은 스캔 라인(Scan) 상에도 배치될 수 있음은 물론이며, 유기 전계 발광소자(OLED)를 제외한 모든 영역에 배치될 수 있다.

본 발명의 범위가 이에 한정되는 것은 아니지만, 기관으로부터 표시전극을 향하여 빛을 방출하는 전면 발광형 유기 전계 발광 표시장치의 경우에는, 개구부를 최대한 넓히기 위하여는 유기 전계 발광소자(OLED)의 배치 면적이 각 화소의 둘레를 제외한 거의 대부분의 영역으로 확대될 수 있다. 이 경우 보조 전극(280a)은 유기 전계 발광소자(OLED)가 배치되지 않은 각 화소의 둘레 주위에서 형성될 수 있으며, 따라서 보조 전극(280a)은 배선부를 포함한 전기소자(이하에서 전기소자라고 호칭한다)가 분포된 위치의 부근에 배치될 수 있다.

본 명세서에서, 전기소자는, 절연층과 기관 사이의 모든 배선부 및 전기적으로 동작하는 소자를 의미하는 것으로서, 예를 들어, 데이터 라인(Data), 전원 라인(Vdd), 스캔 라인(San), 박막 트랜지스터의 소스 및 드레인(261), 게이트 전극(241), 반도체층(221), 및 커패시터(Cst) 등을 의미한다.

도 4의 단면도를 참조하면, 본 발명의 일 실시예에 따른 유기 전계 발광 표시장치는, 절연 기판(200) 및 버퍼층(210) 상에 형성된 반도체층(221)과, 그 위에 게이트 절연막(230)을 매개로 형성된 게이트 전극(241)과, 그 위에 층간 절연막(250) 내의 콘택 홀을 통해 활성 반도체층(221)과 접속된 소스 및 드레인 전극(261)을 구비한다.

전기소자(265) 중 전원 라인(Vdd), 데이터 라인(Data), 스캔 라인(Scan) 등과 같은 배선부는, 일반적으로 각 화소들 사이의 경계선 주위에 배치되는 것이 일반적이거나, 반드시 그에 한정되는 것은 아니다.

소스 및 드레인 전극(261) 및 전기소자(265) 상에는 이들을 보호하고 절연하기 위한 절연층(270,275)이 배치된다. 일반적으로, 절연층은 SiO₂, SiN_x 등으로 이루어진 패시베이션막(270)과, 아크릴, 폴리 이미드, BCB 등의 유기물질로 이루어진 평탄화막(275)으로 이루어지는 것이 바람직하나, 단일층의 절연층으로 이루어질 수도 있다.

절연층(270,275)이 형성된 절연 기판 상에 유기 전계 발광 소자(OLED)의 애노드 전극으로 작용할 수 있는 제 1 전극(280) 및 보조 전극(280a)이 배치된다. 보조 전극(280a)은 제 1 전극(280)과 전기적으로 절연된다. 제 1 전극(280)은 비아홀(270a, 275a)을 통해 박막 트랜지스터의 소스 또는 드레인 전극(261)과 전기적으로 접속된다.

도 4에 도시된 바와 같이, 보조 전극(280a)의 측부(양단 측부 또는 어느 일 측부)에는 절연층의 내부를 향해 소정 깊이만큼 파여 있는 그루브(280b)가 형성된다. 그리고, 화소정의막(285)이 제 1 전극의 에지부를 덮도록 제 1 개구부(285a)를 형성하고, 화소정의막(285)이 보조 전극(280a)의 측면을 덮지 않도록 또 다른 제 2 개구부(285b)를 형성한다.

그리고, 제조 공정의 단순화를 고려하여, 단색(monochrome)의 유기 전계 발광 표시장치의 경우에는, 절연 기판의 전면에 걸쳐, 유기층(290,291,292)이 형성된다. 유기층은, 홀 주입층(HIL) 및 홀 수송층(HTL) 등으로 이루어진 제 1 유기 공통층(290)과, 발광층(291)과, 전자 수송층(ETL), 전자 주입층(EIL) 등으로 이루어진 제 2 유기 공통층(292)을 포함한다. 유기층(290,291,292)이 절연 기판의 전면에 걸쳐 도포되어도, 보조 전극(280a)의 양단 측부에 형성된 그루브(280b)로 인하여 보조 전극(280a)의 측면은 유기층(290,291,292)에 의하여 차폐되지 않는다. 따라서, 보조 전극(280a)은 그 측면에서, 이후에 기판의 전면적에 걸쳐 도포되는 제 2 전극(295)과 전기적으로 접속될 수 있다.

도 5는 본 발명의 다른 일 실시예에 의한 유기 전계 발광 표시장치의 단면도이다. 도 5에 도시된 단면도는 도 4와 비교하면, 유기층 중 발광층(291)은 화소정의막(285)에 의해 정의되는 제 1 개구부(285a)에만 분포하고, 제 1 개구부(285a)를 제외한 부분은 발광층(291)을 제외한 유기 공통층(290,292)만이 분포한다는 점이 상이하다. 제조 공정의 단순화를 위하여, R,G,B 풀컬러 방식에서, 각 부화소에 분포되는 발광층(291)은 제 1 개구부(285a)에만 분포하고, 제 1 개구부(285a)를 제외한 부분에는 유기 공통층(290,292)이 분포하고 있다. 이 경우, 보조 전극(280a)의 상부면 및 보조 전극 양단 측부의 그루브(280b)상에는 유기 공통층(290,292)이 도포되어 있지만, 보조 전극(280a)의 양단 측면은 유기 공통층(290,292)에 밀폐되어 있지 않으므로 제 2 전극(295)과 보조 전극(280a)의 양단 측면은 서로 전기적으로 접속된다.

제조 공정의 단순화를 고려하지 않는다면, 유기 공통층(290,292)도 제 1 개구부(285a)에만 분포하고 그 외의 영역에는 분포하지 않을 수도 있음은 물론이다. 이 경우에는, 보조 전극(280a)은 그 양단 측면 및 상부면에서 캐소드 전극인 제 2 전극(295)과 전기적으로 접속된다.

한편, 번잡한 제조 공정을 피하기 위하여는, 애노드 전극으로 작용하는 제 1 전극(280)과, 보조 전극(280a)은 동일한 물질로 동일층에 형성되는 것이 바람직하다.

기판의 반대 방향으로 빛을 방출하고자 하는 경우에는, 제 1 전극(280)은 Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr, 및 이들의 화합물 등으로 반사막을 형성한 후, 그 위에 ITO, IZO, ZnO, 또는 In₂O₃를 형성될 수 있다. 더욱 바람직하게는, 제 1 전극(280) 및 보조 전극(280a)은 제 2 전극의 전압 강하를 최소화하기 위하여, 비저항이 낮으며, 후속 공정에서 형성되는 유기층의 반사율을 증대시키기 위해 반사율이 우수한 Al-ITO, Mo-ITO, Ti-ITO 또는 Ag-ITO 또는 기타 반사막이나 애노드 전극으로 사용될 수 있는 물질로 이루어지는 것이 바람직하다.

기판의 방향으로 빛을 방출하고자 하는 경우에는, 제 1 전극(280)은 ITO, IZO, ZnO, 또는 In₂O₃ 등으로 이루어진 투명전극으로 형성될 수 있다.

한편, 개구부 상에 형성되는 유기층(290,291,292)은 저분자 또는 고분자 유기층이 사용될 수 있는데, 저분자 유기층을 사용할 경우 홀 주입층(HIL: Hole Injection Layer), 홀 수송층(HTL: Hole Transport Layer), 유기 발광층(EML:

Emission Layer), 전자 수송층(ETL: Electron Transport Layer), 전자 주입층(EIL: Electron Injection Layer) 등이 단일 혹은 복합의 구조로 적층되어 형성될 수 있으며, 사용 가능한 유기 재료도 구리 프탈로시아닌(CuPc: copper phthalocyanine), N,N-디(나프탈렌-1-일)-N,N'-디페닐-벤지딘 (N,N'-Di(naphthalene-1-yl)-N,N'-diphenylbenzidine: NPB), 트리스-8-하이드록시퀴놀린 알루미늄(tris-8-hydroxyquinoline aluminum)(Alq3) 등을 비롯해 다양하게 적용 가능하다. 이들 저분자 유기층은 진공증착의 방법으로 형성된다.

고분자 유기층의 경우에는 대개 홀 수송층(HTL) 및 발광층(EML)으로 구비된 구조를 가질 수 있으며, 이 때, 상기 홀 수송층으로 PEDOT를 사용하고, 발광층으로 PPV(Poly-Phenylenevinylene)계 및 폴리플루오렌(Polyfluorene)계 등 고분자 유기물질을 사용하며, 이를 스크린 인쇄나 잉크젯 인쇄방법 등으로 형성할 수 있다.

상기와 같은 유기층은 반드시 이에 한정되는 것은 아니고, 다양한 실시예들이 적용될 수 있음은 물론이다.

한편, 유기층(290,291,292) 상에 형성되는 제 2 전극(295)도 투명 전극 또는 반사형 전극으로 구비될 수 있는데, 투명 전극으로 사용될 때(예컨대, 기관의 반대 방향으로 빛을 방출하고자 하는 경우)에는 이 제 2 전극층(63)은 일함수가 작은 금속 즉, Li, Ca, LiF/Ca, LiF/Al, Al, Mg, MgAg, 및 이들의 화합물로 이루어진 대략 100Å 정도의 얇은 금속층이 유기층(290)의 방향을 향하도록 증착한 후, 그 위에 ITO, IZO, ZnO, 또는 In₂O₃ 등의 투명 전극 형성용 물질을 형성할 수 있다.

그리고, 제 2 전극(295)이 반사형 전극으로 사용될 때(예컨대, 기관 방향으로 빛을 방출하고자 하는 경우)에는 Li, Ca, LiF/Ca, LiF/Al, Al, Mg, MgAg, 및 이들의 화합물을 전면 증착하여 형성한다.

상기한 바와 같이, 보조 전극(280a)의 측면에 유기층(290)이 형성되지 않으므로, 제 2 전극(295)은 보조 전극(280a)의 측면과 전기적으로 연결되며, 따라서, 제 2 전극(295)의 저항을 낮추어 전압 강하(IR drop)를 저감할 수 있게 된다.

도 6 및 도 7은 도 5에서 보조 전극 주위를 더욱 상세히 나타낸 단면도이다.

도 6을 참조하면, 보조 전극(280a)은 소정의 두께(t1)를 가지고 있고, 보조 전극(280a)의 양단 측부 중 적어도 일측에는 소정의 깊이(t2)를 가진 그루브(280b)가 형성되어 있다. 그루브(280b)의 깊이(t2)는 그루브(280b) 상에 쌓이는 유기층(290,292 또는 291)이 보조 전극(280a)의 측면을 덮지 않게 할 수 있을 정도의 충분한 깊이를 가져야 한다. 따라서, 그루브(280b)의 깊이(t2)는 적어도 보조 전극(280a)의 두께(t1)보다 큰 것이 바람직하다. 그루브(280b)의 깊이(t2)가 깊을수록, 보조 전극(280a)의 측면이 유기층(290,292 또는 291)에 의해 덮히지 않을 가능성이 높으므로 바람직하다. 그러나, 그루브(280b)는, 제 2 전극층(295)이 배선부, 박막 트랜지스터(TFT)의 소스 또는 드레인 전극(261), 충전용 캐패시터(Cst) 등의 전기소자(265)와 단락되지 않아야 한다. 데이터 라인, 전원 라인 및 스캔 라인, 박막 트랜지스터나 충전용 캐패시터 등의 전기소자(265)는 절연층(270,275)과 기관(200)의 사이에 개재하므로, 그루브(280b)의 깊이(t2)는 적어도 절연층(275,270)의 두께(t3 또는 t4, 또는 t3+t4)보다도 작은 것이 바람직하다.

도 7을 참조하면, 그루브(280b)의 깊이(t2)가 도 6의 단면도에서의 그것보다 더 크다는 점을 제외하고는 도 6의 단면도와 동일하다.

이와 같이, 특히 그루브(280b)의 깊이(t2)를 클 때에는, 데이터 라인(Data), 전원 라인(Vdd) 및 스캔 라인(Scan) 등의 전기소자(265)가 그루브(280b)와 중첩되지 않도록 고려 해야 한다. 따라서, 전기소자(265)가 그루브(280b)의 수직하에 배치되어 있는 경우에는, 그루브의 하단이 전기소자(265)에 닿지 않도록, 그루브(280b)의 깊이(t2)가 적어도 절연층(275,270)의 두께(t3 또는 t4, 또는 t3+t4)에서 전기소자(265)의 두께(t5)를 감한 사이즈보다도 작은 것이 바람직하다.

도 8 내지 도 10은 본 발명의 바람직한 실시예에 따른 유기 전계 발광 표시장치의 평면도이다. 도 8의 평면도에서, 동일한 행(Row)에 배열된 복수의 화소들에 대하여 보조 전극들(280a)이 선형(linear) 구조로 연장되어 있다. 즉, 복수의 행(n-2, n-1, n, n+1, n+2, ...)에 배열된 각 화소들에 대하여 보조 전극들(280a(n-2), 280a(n-1), 280a(n), 280a(n+1), 280a(n+2), ...)이 배열될 수 있다.

도 9의 평면도에서, 동일한 열(Column)에 배열된 복수의 화소들에 대하여 보조 전극들(280a)이 선형(linear) 구조로 연장되어 있다. 즉, 복수의 열(n-3, n-2, n-1, n, n+1, n+2, n+3, n+4, ...)에 배열된 각 화소들에 대하여 보조 전극들(280a(n-3), 280a(n-2), 280a(n-1), 280a(n), 280a(n+1), 280a(n+2), 280a(n+3), 280a(n+4), ...)이 배열될 수 있다.

도 10의 평면도에서, 규칙적으로 배치된 섬(islands) 형태를 가진 유기 전계 발광소자(OLED)들의 주위에, 보조 전극(280a)이 격자(grid) 구조 또는 매쉬(mesh) 구조로 이루어져 있다. 보조 전극(280a)은 반드시 서로 전기적으로 접속되어 있을 필요는 없다. 즉, 화면 표시부의 구성상의 필요에 따라, 일부 구간에서는 독립적으로 플로팅(floating)되어 있는 보조 전극(280a)이 배치될 수도 있다.

이들 보조 전극들(280a)은 데이터 라인(Data), 전원 라인(Vdd) 및 스캔 라인(Scan), 소스 및 드레인 전극, 충전용 커패시터 등의 전기소자(265)과 단락되지 않아야 한다.

이하에서는, 도 4 내지 도 7을 참조하면서, 본 발명에 따른 유기 전계 발광 표시장치의 제조 방법을 설명하겠다.

도 4에 도시된 바와 같이, 유기 전계 발광 표시장치는 절연 기판(200) 상에 박막 트랜지스터(TFT)를 형성한 다음, 그 위에 절연층(280,275)을 덮고, 유기 전계 발광 소자(OLED) 및 보조 전극(280a)이 형성된다.

먼저, 글라스재 또는 플라스틱재의 절연 기판(200)상에 SiO₂ 등으로 버퍼층(210)을 형성한다. 기판(200) 상에 버퍼층(210)을 형성하면 불순원소의 침투가 방지되고, 표면이 평탄하게 된다. 버퍼층(210)은 SiO₂로 형성할 수 있으며, PECVD 법, APCVD법, LPCVD법, ECR법 등에 의해 증착될 수 있으며, 대략 3000Å 정도로 증착 가능하다. 그리고, 버퍼층(210) 상에 반도체 활성층(221)을 형성한 후 구동 전압을 조절하기 위해 이온을 도핑하고, 이 반도체 활성층(221)의 상부에 게이트 절연막(230)을 형성한 다음, 게이트 전극(241)을 형성한다. 그리고, 층간 절연막(250)을 도포한 후, 상기 반도체 활성층(221)과 콘택 홀을 통해 접하는 소스/드레인 전극(261)을 형성함으로써, 박막 트랜지스터(TFT)를 완성한다.

보다 구체적으로 설명하면, 상기 반도체 활성층(221,222)은 무기반도체 또는 유기반도체로 형성될 수 있는데, 대략 500Å 정도로 형성될 수 있다. 반도체 활성층(221,222)을 무기반도체 중 폴리 실리콘으로 형성할 경우에는 비정질 실리콘을 형성한 후, 각종 결정화방법에 의해 다결정화할 수 있다. 이 활성층은 N형 또는 P형 불순물이 고농도로 도핑된 소스 및 드레인 영역을 가지며, 그 사이로 채널 영역을 갖는다. 무기반도체는 CdS, GaS, ZnS, CdSe, CaSe, ZnSe, CdTe, SiC, 및 a-Si(amorphous silicon)이나 poly-Si(poly silicon)과 같은 실리콘재를 포함하는 것일 수 있고, 상기 유기반도체는 밴드 갭이 1eV 내지 4eV인 반도체성 유기물질로 구비될 수 있는데, 예를 들어 폴리티오펜 등의 고분자 또는 펜타센 등의 저분자를 포함할 수 있다.

상기 반도체 활성층(221)의 상부에는 SiO₂ 등에 의해 게이트 절연막(230)이 구비되고, 게이트 절연막(230) 상부의 소정 영역에는 MoW, Al, Cr, Al/Cu 등의 도전성 금속막으로 게이트 전극(241)이 형성된다. 게이트 전극(241) 형성시에는 충전용 커패시터의 제 1 전극이나, 스캔 라인(Scan) 등이 형성될 수 있다. 상기 게이트 전극(241)을 형성하는 물질에는 반드시 이에 한정되지 않으며, 도전성 폴리머 등 다양한 도전성 물질이 게이트 전극(241)으로 사용될 수 있다. 상기 게이트 전극(241)이 형성되는 영역은 반도체 활성층(221)의 채널 영역에 대응된다.

상기 게이트 전극(241)의 상부로는 SiO₂ 및/또는 SiN_x 등으로 층간 절연막(inter-insulator: 250)이 형성되고, 이 층간 절연막(250)과 게이트 절연막(230)에 콘택 홀이 천공되어진 상태에서 소스 및 드레인 전극(261)을 층간 절연막(250)의 상부에 형성한다. 소스/드레인 전극(261,262)을 형성하는 재료로서는, MoW, Al, Cr, Al/Cu 등의 도전성 금속막이나 도전성 폴리머 등이 사용될 수 있다. 소스 및 드레인 전극(261)의 형성시에, 층간 절연막(250) 상에 충전용 커패시터의 제 2 전극, 전원 라인(Vdd), 데이터 라인(Data) 등의 배선부(265)가 형성될 수 있다. 배선부(265)는 소스 및 드레인 전극(261)과 동시에 같은 재료로 설치될 수도 있고, 별도의 다른 재료로 설치될 수도 있다.

이상 설명한 바와 같은 박막 트랜지스터의 구조는 반드시 이에 한정되는 것은 아니고, 종래의 일반적인 박막 트랜지스터의 구조가 모두 그대로 채용될 수 있음은 물론이다.

다음으로, 절연 기판 상에, 박막 트랜지스터의 소스 또는 드레인 전극(261)과 전기적으로 접속되는 제 1 전극(280)을 형성한다. 그리고, 제 1 전극(280)과 동일층에, 보조 전극(280a)을 형성한다. 제 1 전극(280) 및 보조 전극(280a)은 박막 트랜지스터상의 절연층인 패시베이션막(270) 및 평탄화막(275) 상에 형성된다.

패시베이션막(270)은 상기 소스/드레인 전극(261) 상부에 SiN_x 등으로 형성하고, 평탄화막(275)은 패시베이션 막(270)의 상부에 아크릴, BCB, 폴리 이미드 등에 의해 형성한다. 이때, 절연층인 패시베이션막(270) 및 평탄화막(275)에 소스 및 드레인 전극(261) 중의 어느 하나를 노출시키도록 비아홀(270a, 275a)을 형성한다.

애노드 전극으로 작용하는 제 1 전극(280)은 캐소드 전극으로 작용하는 제 2 전극(295) 물질보다 일함수가 큰 도전성의 물질로 이루어지는 것이 바람직하다.

기판의 반대 방향으로 빛을 방출하고자 하는 경우에는, 제 1 전극(280)은 Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr, 및 이들의 화합물 등으로 반사막을 형성한 후, 그 위에 ITO, IZO, ZnO, 또는 In_2O_3 를 형성될 수 있다. 더욱 바람직하게는, 제 1 전극(280) 및 보조 전극(280a)은 제 2 전극의 전압 강하를 최소화하기 위하여, 비저항이 낮으며, 후속 공정에서 형성되는 유기층의 반사율을 증대시키기 위해 반사율이 우수한 Al-ITO, Mo-ITO, Ti-ITO 또는 Ag-ITO 또는 기타 반사막이나 애노드 전극으로 사용될 수 있는 물질로 이루어지는 것이 바람직하다.

기판의 방향으로 빛을 방출하고자 하는 경우에는, 제 1 전극(280)은 ITO, IZO, ZnO, 또는 In_2O_3 등으로 이루어진 투명전극으로 형성될 수 있다.

상기한 바와 같이, 절연층(270,275)의 상부에 유기 전계 발광 소자(OLED)의 제 1 전극(280)을 형성해, 이 제 1 전극(280)이 비아홀(270a, 275a)을 통해 소스 및 드레인 전극(261) 중 어느 하나에 접속되도록 한다.

제 1 전극(280) 및 보조 전극(280a)을 형성할 때, 먼저 절연층(270,275)을 구비하는 절연 기판 상에 전극 재료를 도포한 후, 보조 전극(280a)을 형성할 위치의 적어도 일측 에지를 따라 절연층(270,275)을 오버 에칭한다. 절연층(270,275)을 오버 에칭함으로써, 절연층(270,275)에는 보조 전극(280a)의 에지를 따라 소정 깊이(t2)의 그루브(280b)가 형성된다. 이때, 오버 에칭은 드라이 에칭에 의해 실시되는 것이 바람직하다.

오버 에칭시에는, 오버 에칭에 의하여 형성되는 그루브(280b)의 깊이(t2)에 대해 유의할 필요가 있다.

보조 전극 주위를 더욱 상세히 나타낸 도 6을 참조하면, 오버 에칭시에 그루브(280b)는 그 깊이(t2)가, 그루브(280b) 상에 쌓이는 유기층(290,292 또는 291)이 보조 전극(280a)의 측면을 덮지 않게 할 수 있을 정도의 충분한 깊이를 가지도록 형성되어야 한다. 예를 들어, 그루브(280b)의 깊이(t2)는 적어도 보조 전극(280a)의 두께(t1)보다 큰 것이 바람직하다.

오버 에칭시에, 그루브(280b)의 깊이(t2)가 깊을수록, 보조 전극(280a)의 측면이 유기층(290,292 또는 291)에 의해 덮이지 않을 가능성이 높으므로 바람직하다. 그러나, 제 2 전극층(295)은 전원 라인(Vdd) 등의 전기소자(265)와 단락되지 않아야 한다. 따라서, 그루브(280b)의 깊이(t2)는 적어도 절연층(275,270)의 두께(t3 또는 t4, 또는 t3+t4)보다도 작은 것이 바람직하다.

특히, 도 7과 같이 그루브(280b)의 깊이(t2)가 클 경우에는, 전기소자(265)가 그루브(280b)와 중첩되지 않도록 오버 에칭에 더욱 유의해야 한다. 따라서, 이들 배선부(265)를 포함하는 전기소자(265)가 그루브(280b)의 수직하에 배치되어 있는 경우에는, 그루브(280b)의 깊이(t2)는 적어도 절연층(275,270)의 두께(t3 또는 t4, 또는 t3+t4)에서 전기소자(265)의 두께(t5)를 감한 사이즈보다도 작은 것이 바람직하다.

이어서, 상기 제 1 전극(280)을 구획하도록 화소 정의막(285)을 형성한다. 화소 정의막(285)은 상기 제 1 전극(280)의 에지부를 덮도록 형성되는데, 제 1 전극(280)의 일부분을 노출시키는 제 1 개구부(285a) 및 보조 전극(280a)의 측면을 덮지 않도록 형성되는 제 2 개구부(285b)를 갖도록 형성된다.

그 후, 절연 기판(200)의 전면적에 걸쳐 유기층을 형성한다. 도 4와 같이, 발광층(291)을 포함한 유기층(291,292,293)이 제 1 전극(280) 뿐 아니라 기판의 전면적에 걸쳐 도포될 수 있다. 제조 공정의 필요에 따라서는, 도 5와 같이, 발광층을 포함한 유기층(291,292,293)은 제 1 전극(280) 상에만 형성하고 그 외의 부분에는 발광층을 제외한 유기 공통층(290,292)을 형성할 수도 있다.

이후에, 절연 기판의 전면적에 걸쳐 캐소드 전극으로 작용하는 제 2 전극(295)을 형성한다. 이때, 보조 전극(280a)의 가장자리를 따라 형성된 그루브(280b)로 인하여, 유기층(290,291,292)은 보조 전극(280a)의 측면에는 형성되지 않고 끊어져 있다. 따라서, 유기층(290,291,292)이 보조 전극(280a)의 측면에는 형성되지 않고 끊어져 있으므로 인해, 보조 전극(280a)의 측면은 제 2 전극(295)과 전기적으로 접속되게 된다.

유기층(290,291,292) 상에 형성되는 제 2 전극(295)은 투명 전극 또는 반사형 전극으로 구비될 수 있는데, 투명 전극으로 사용될 때(예컨대, 기판의 반대 방향으로 빛을 방출하고자 하는 경우)에는 이 제 2 전극층(63)은 일함수가 작은 금속

즉, Li, Ca, LiF/Ca, LiF/Al, Al, Mg, MgAg, 및 이들의 화합물로 이루어진 얇은 금속층이 유기층(290)의 방향을 향하도록 증착한 후, 그 위에 ITO, IZO, ZnO, 또는 In_2O_3 등의 투명 전극 형성용 물질을 형성할 수 있다. 그리고, 제 2 전극(295)이 반사형 전극으로 사용될 때(예컨대, 기관 방향으로 빛을 방출하고자 하는 경우)에는 Li, Ca, LiF/Ca, LiF/Al, Al, Mg, MgAg, 및 이들의 화합물을 전면 증착하여 형성한다.

발명의 효과

상기한 바와 같이 본 발명에 따른 유기 전계 발광 표시장치와 그 제조 방법에 의하면, 다음과 같은 효과가 있다.

첫째, 보조 전극라인을 사용하여 상부 전극(예컨대, 캐소드 전극)의 전압 강하를 저감할 수 있으며, 따라서 휘도 및 화상 특성의 불균일을 저감한 유기 전계 발광 표시장치를 제공할 수 있다.

둘째, 보조 전극을 하부 전극(예컨대, 애노드 전극)과 동시에 형성함으로써, 추가적인 마스크 공정 없이 캐소드 전극의 전압 강하를 방지하는 버스 라인을 형성할 수 있다.

셋째, 보조 전극의 측면을 통하여 캐소드 전극과의 전기적 접촉에 대하여 불량이 거의 없어 매우 높은 신뢰성을 기대할 수 있고, 저소비 전력 및 중대형의 유기 전계 발광 표시장치를 실현할 수 있다.

위에서 설명한 바와 같이, 본 발명을 가장 바람직한 실시예를 기준으로 설명하였으나, 상기 실시예는 본 발명의 이해를 돕기 위한 것일 뿐이며, 본 발명의 내용이 그에 한정되는 것이 아니다. 본 발명의 구성에 대한 일부 구성요소의 부가, 삭제, 변경, 수정 등이 있더라도 첨부된 특허청구범위에 의하여 정의되는 본 발명의 기술적 사상에 속하는 한, 본 발명의 범위에 해당된다.

예를 들어, 도면에는 한 개의 TFT만이 도시되어 있으나 실제 평면 구조에서는 회로 설계에 따라 더 많은 TFT들이 배치될 수 있으며, 하부 전극을 애노드로서 설치하고 상부 전극을 캐소드로서 설치하였으나 그 위치를 반대로 하여 설계하는 것은 당업자가 용이하게 설계 변경할 수 있는 정도의 것이며 본 발명의 균등 범위에 속하는 것으로 이해하여야 한다.

(57) 청구의 범위

청구항 1.

절연층을 구비하는 절연기판;

상기 절연층 상에 형성된 제 1 전극, 및 상기 제 1 전극과 동일층에 형성된 보조 전극;

상기 절연층에서, 상기 보조 전극의 적어도 일측의 에지를 따라 소정의 깊이를 가지고 형성된 그루브;

상기 제 1 전극을 구획하는 화소 정의막;

적어도 상기 제 1 전극층 상에 형성되고, 발광층을 포함하는 유기층; 및

상기 유기층을 덮고, 상기 보조 전극과 전기적으로 접속된 제 2 전극;을 포함하는 것을 특징으로 하는 유기 전계 발광 표시장치.

청구항 2.

제 1 항에 있어서,

상기 화소 정의막은 상기 제 1 전극의 일부분과, 상기 보조 전극 및 상기 그루브를 노출시키도록 구비된 것을 특징으로 하는 유기 전계 발광 표시장치.

청구항 3.

제 2 항에 있어서,

상기 유기층은 상기 발광층 이외의 유기 공통층을 포함하고, 상기 유기 공통층은 상기 보조 전극 및 그루브를 덮도록 구비된 것을 특징으로 하는 유기 전계 발광 표시장치.

청구항 4.

제 3 항에 있어서,

상기 제 2 전극은 상기 보조 전극의 측면을 통하여 상기 보조 전극과 전기적으로 접속되는 것을 특징으로 하는 유기 전계 발광 표시장치.

청구항 5.

제 1 항에 있어서,

상기 그루브의 깊이는 상기 보조 전극의 두께보다도 큰 것을 특징으로 하는 유기 전계 발광 표시장치.

청구항 6.

제 5 항에 있어서,

상기 그루브의 깊이는 상기 절연층의 두께보다도 작은 것을 특징으로 하는 유기 전계 발광 표시장치.

청구항 7.

제 5 항에 있어서,

상기 절연층과 상기 절연 기관의 사이에는 배선부를 포함하는 전기소자가 구비되고, 상기 그루브의 깊이는 상기 그루브의 하단이 상기 전기소자에 닿지 않도록 하는 깊이인 것을 특징으로 하는 유기 전계 발광 표시장치.

청구항 8.

제 7 항에 있어서,

상기 전기소자는 상기 제 1 전극에 전기적으로 접속된 박막 트랜지스터인 것을 특징으로 하는 유기 전계 발광 표시장치.

청구항 9.

제 1 항 내지 제 8 항 중 어느 한 항에 있어서,

상기 보조 전극은 선형(linear) 구조로 이루어지는 것을 특징으로 하는 유기 전계 발광 표시장치.

청구항 10.

제 1 항 내지 제 8 항 중 어느 한 항에 있어서,

상기 보조 전극은 격자(grid) 구조로 이루어지는 것을 특징으로 하는 유기 전계 발광 표시장치.

청구항 11.

절연층을 구비하는 절연기판 상에, 전극 재료를 도포하는 단계;

상기 전극 재료를 패터닝하여, 보조 전극과 제 1 전극을 형성하되, 상기 보조 전극의 적어도 일측의 에지를 따라 오버 에칭하여 상기 절연층에 그루브를 형성하는 단계;

상기 제 1 전극을 구획하도록 화소 정의막을 형성하는 단계;

발광층을 포함하는 유기층을 적어도 상기 제 1 전극층 상에 형성하는 단계; 및

상기 유기층을 덮고, 적어도 상기 보조 전극의 측면을 통하여 상기 보조 전극과 전기적으로 접속되도록 제 2 전극을 형성하는 단계;를 포함하는 것을 특징으로 하는 유기 전계 발광 표시장치의 제조방법.

청구항 12.

제 11 항에 있어서,

상기 오버 에칭은, 상기 그루브의 깊이가 상기 보조 전극의 두께보다도 크도록 이루어지는 것을 특징으로 하는 유기 전계 발광 표시장치의 제조방법.

청구항 13.

제 12 항에 있어서,

상기 오버 에칭은, 상기 그루브의 깊이가 상기 절연층의 두께보다도 작도록 이루어지는 것을 특징으로 하는 유기 전계 발광 표시장치의 제조방법.

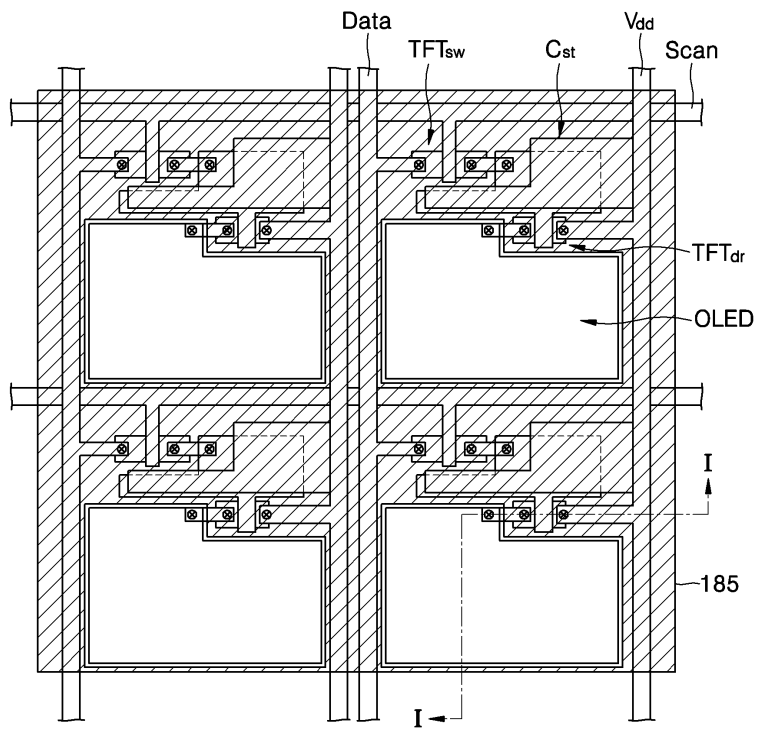
청구항 14.

제 11 항에 있어서,

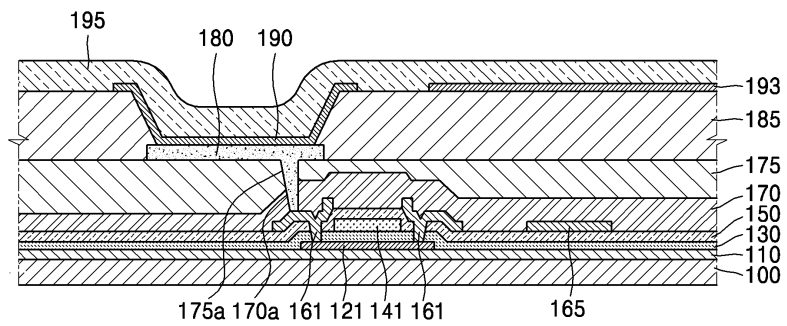
상기 오버 에칭은, 그루브의 깊이가, 상기 그루브의 하단이 상기 절연층과 상기 절연 기판 사이의 배선부를 포함한 전기 소자에 닿지 않도록 이루어지는 것을 특징으로 하는 유기 전계 발광 표시장치의 제조방법.

도면

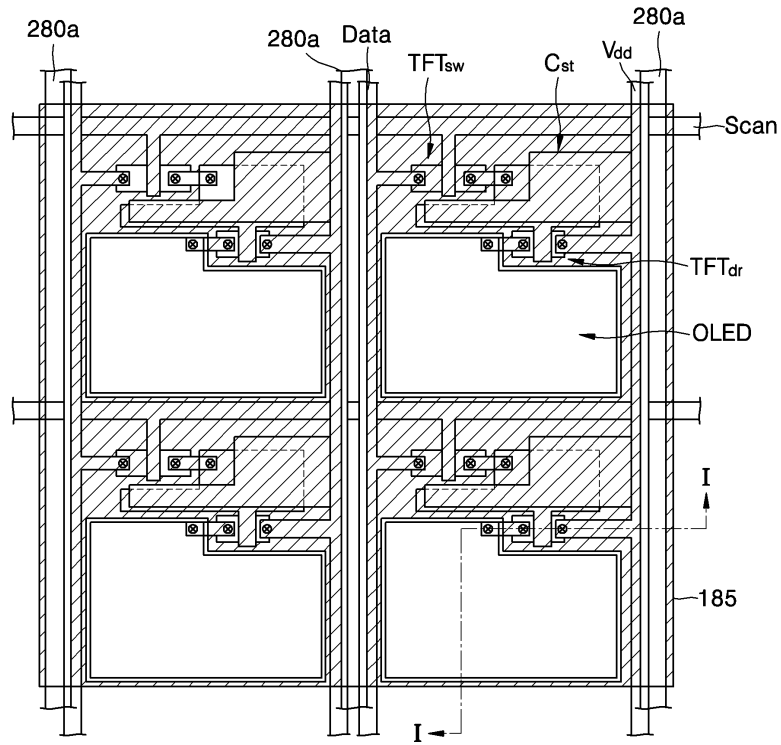
도면1



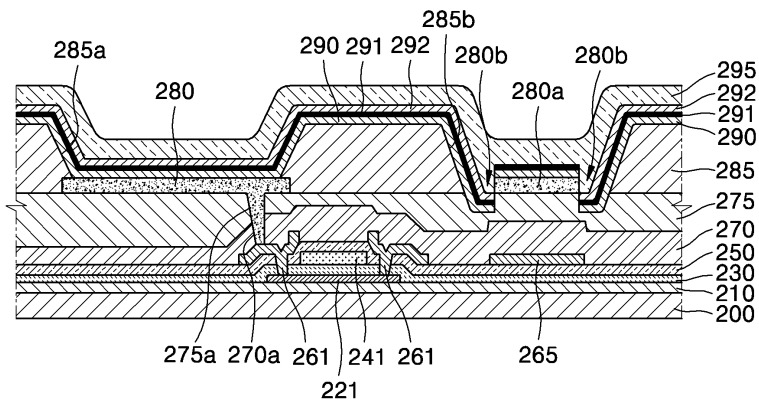
도면2



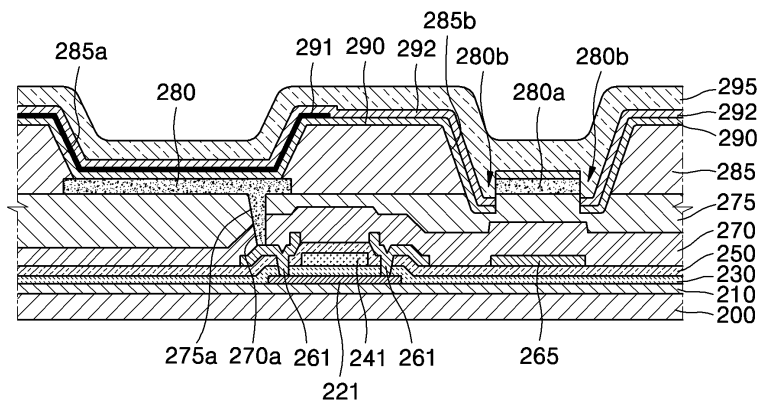
도면3



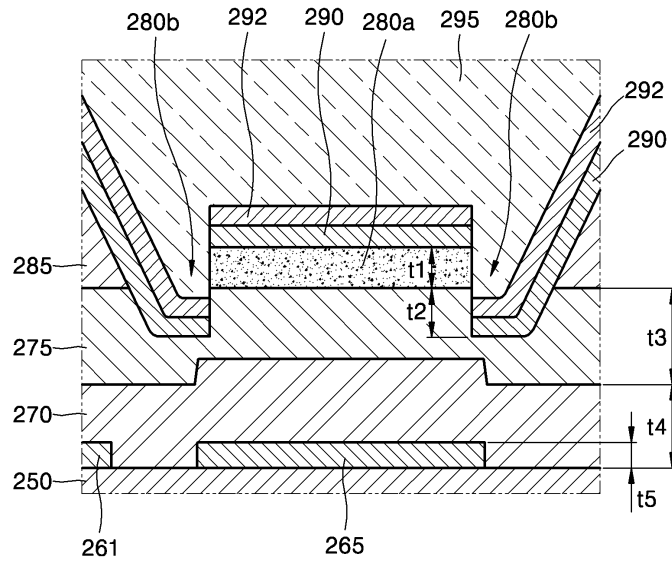
도면4



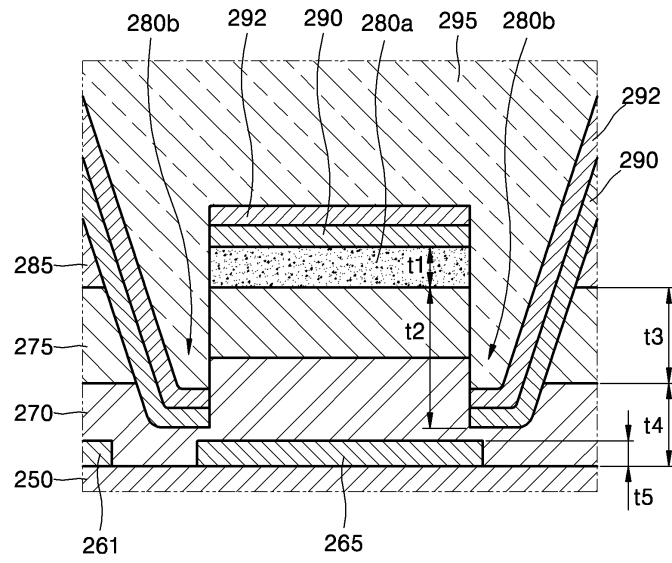
도면5



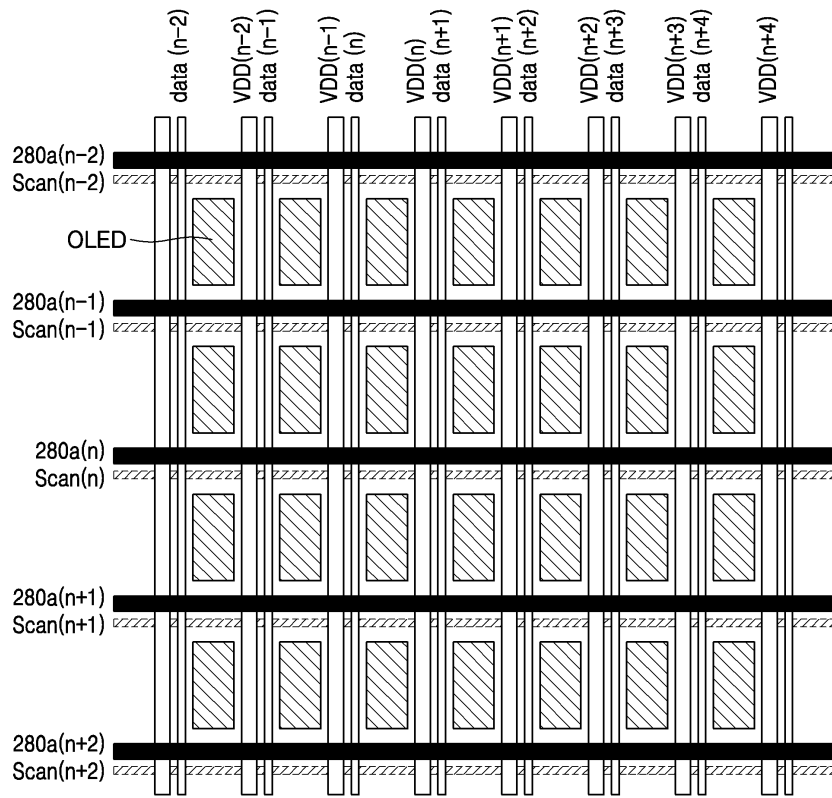
도면6



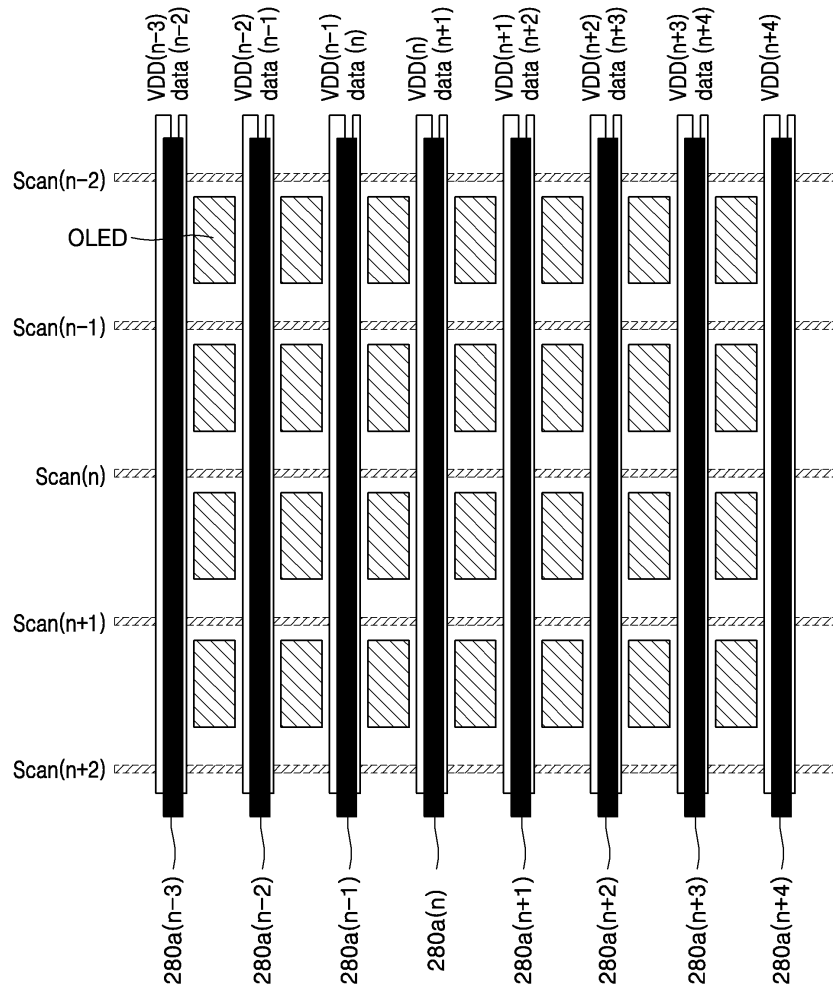
도면7



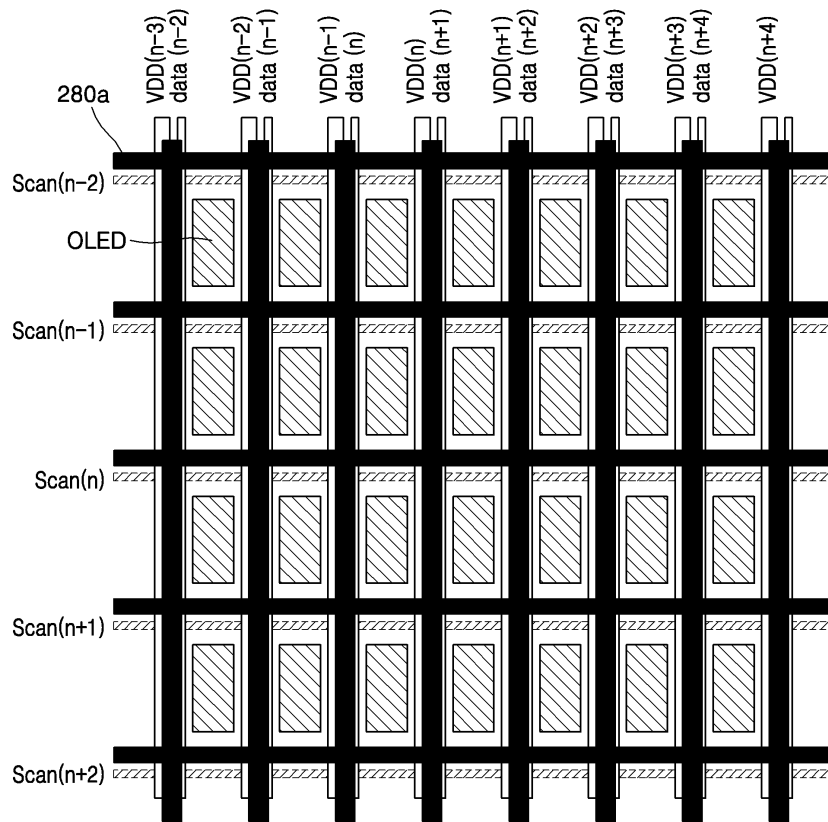
도면8



도면9



도면10



专利名称(译)	有机电致发光显示装置及其制造方法		
公开(公告)号	KR1020050098596A	公开(公告)日	2005-10-12
申请号	KR1020040024016	申请日	2004-04-08
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	SEO CHANGSU 서창수 PARK MOONHEE 박문희		
发明人	서창수 박문희		
IPC分类号	H05B33/26		
代理人(译)	李, 杨HAE		
其他公开文献	KR100647599B1		
外部链接	Espacenet		

摘要(译)

本发明的目的是减小有机发光显示装置的上电极的电压降，以改善像素的亮度不均匀性。根据本发明的一个方面，提供了一种绝缘基板，包括：绝缘基板；形成在绝缘层上的第一电极和形成在与第一电极相同的层上的辅助电极；沿着辅助电极的至少一个边缘以预定深度形成在绝缘层中的凹槽；用于分隔第一电极的像素限定层；至少在第一电极层上形成并包括发光层的有机层；并且第二电极覆盖有机层并电连接到辅助电极。 4

