



**(19) 대한민국특허청(KR)**  
**(12) 등록특허공보(B1)**

(45) 공고일자 2016년08월01일  
 (11) 등록번호 10-1641363  
 (24) 등록일자 2016년07월14일

(51) 국제특허분류(Int. Cl.)  
 H01L 51/52 (2006.01) H05B 33/04 (2006.01)  
 (21) 출원번호 10-2010-0015673  
 (22) 출원일자 2010년02월22일  
 심사청구일자 2015년01월07일  
 (65) 공개번호 10-2011-0096298  
 (43) 공개일자 2011년08월30일  
 (56) 선행기술조사문헌  
 KR1020060060179 A\*  
 JP2008288376 A  
 KR100671647 B1  
 \*는 심사관에 의하여 인용된 문헌

(73) 특허권자  
**엘지디스플레이 주식회사**  
 서울특별시 영등포구 여의대로 128(여의도동)  
 (72) 발명자  
**양미연**  
 서울특별시 송파구 올림픽로33길 17 6동 112호  
 (신천동,미성아파트)  
**박중우**  
 대구광역시 북구 읍내동 103동 1305호  
**오경탁**  
 대구광역시 달서구 장기로 145, 2단지아파트 208  
 동 1803호 (본리동, 성당 래미안 e-편한세상)  
 (74) 대리인  
**박영복**

전체 청구항 수 : 총 8 항

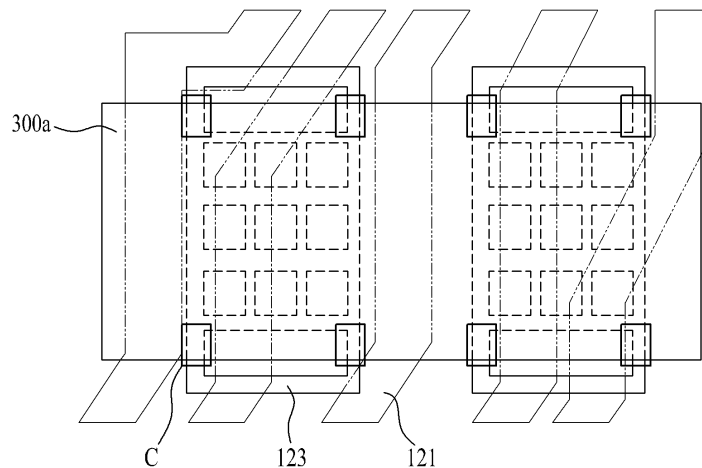
심사관 : 조성수

(54) 발명의 명칭 **유기전계발광 표시장치**

**(57) 요약**

본 발명은 밀봉공정에 의한 라인결함을 방지할 수 있는 유기전계발광 표시장치에 관한 것으로, 이러한 본 발명에 따른 유기전계발광 표시장치는, 화상이 표시되는 표시영역과, 상기 표시영역 외곽에 해당되는 비표시영역으로 정의되고, 서로 대향하는 제1 기판과 제2 기판; 상기 제1 기판과 제2 기판 사이에, 상기 비표시영역과 대응하도록 배치되어, 상기 제1 기판과 제2 기판을 합착하고, 상기 제1 기판과 제2 기판 사이의 소정 공간을 밀봉하는 실링층; 상기 소정 공간 내에 상기 표시영역과 대응하여 배치되는 유기전계발광다이오드 어레이; 및 게이트신호가 인가되는 게이트라인과, 데이터신호가 인가되는 데이터라인을 포함하고, 상기 게이트신호와 상기 데이터신호를 포함한 구동신호에 따라 상기 유기전계발광다이오드 어레이를 구동하는 셀 구동 어레이를 포함한다. 여기서, 상기 실링층 중에서 최대 두께의 단면을 갖는 일부는, 상기 게이트라인과 상기 데이터라인 중 어느 하나와 중첩된다.

**대표도** - 도9



## 명세서

### 청구범위

#### 청구항 1

화상이 표시되는 표시영역과, 상기 표시영역 외곽에 해당되는 비표시영역으로 정의되고, 서로 대향하는 제1 기판과 제2 기판;

상기 제1 기판과 제2 기판 사이에, 상기 비표시영역과 대응하도록 배치되어, 상기 제1 기판과 제2 기판을 합착하고, 상기 제1 기판과 제2 기판 사이의 소정 공간을 밀봉하는 실링층;

상기 소정 공간 내에 상기 표시영역과 대응하여 배치되는 유기전계발광다이오드 어레이; 및

상기 제1 기판과 상기 실링층 사이에 위치하며, 게이트신호가 인가되는 게이트라인과, 데이터신호가 인가되는 데이터라인을 포함하고, 상기 게이트신호와 상기 데이터신호를 포함한 구동신호에 따라 상기 유기전계발광다이오드 어레이를 구동하는 셀 구동 어레이를 포함하고,

상기 게이트라인은 상기 제1 기판과 상기 데이터라인 사이에 위치하고,

상기 실링층 중에서 최대 두께의 단면을 갖는 일부는, 상기 게이트라인과 상기 데이터라인 중 어느 하나와 중첩되고,

상기 데이터라인은 상기 실링층에 대응하는 적어도 하나의 홈을 포함하는 유기전계발광 표시장치.

#### 청구항 2

제1항에 있어서,

상기 실링층은, 양측부가 각각 볼록한 반원형태의 단면을 갖도록 소성되는 프리페이스트의 제1 실링층으로 형성되고,

상기 제1 실링층과 교차하는 상기 데이터라인의 일부는, 상기 제1 실링층의 양측부 각각의 적어도 일부에 대응하는 홈을 포함하는 패턴으로 형성되는 유기전계발광 표시장치.

#### 청구항 3

제2항에 있어서,

상기 제1 실링층과 교차하는 상기 데이터라인의 일부는, 상기 제1 실링층의 중앙부에 대응하는 적어도 하나의 홈을 더 포함하는 패턴으로 형성되는 유기전계발광 표시장치.

#### 청구항 4

제2항에 있어서,

상기 게이트라인은, 상기 제1 실링층의 양측부 각각과 상기 데이터라인이 중첩하는 영역을 회피하는 절곡패턴으로 형성되는 유기전계발광 표시장치.

#### 청구항 5

제1항에 있어서,

상기 실링층은 전체 단면이 볼록한 반원 형태가 되어 중앙부가 상기 최대 두께의 단면을 갖는 일부를 포함하도록 소성되는 프리페이스트의 제2 실링층으로 형성되고,

상기 제2 실링층과 교차하는 상기 데이터라인의 일부는, 상기 제2 실링층의 중앙부의 적어도 일부에 대응하는 홈을 포함하는 패턴으로 형성되는 유기전계발광 표시장치.

#### 청구항 6

제5항에 있어서,

상기 제2 실링층과 교차하는 상기 데이터라인의 일부는, 상기 제2 실링층의 양측부 각각에 대응하는 적어도 하나의 홀을 더 포함하는 패턴으로 형성되는 유기전계발광 표시장치.

**청구항 7**

제5항에 있어서,

상기 게이트라인은, 상기 제2 실링층의 중앙부와 상기 데이터라인이 중첩되는 영역을 회피하는 절곡패턴으로 형성되는 유기전계발광 표시장치.

**청구항 8**

제1항에 있어서,

상기 데이터라인의 홀은 상기 실링층 중에서 최대 두께의 단면을 갖는 일부에 대응하는 유기전계발광 표시장치.

**발명의 설명**

**기술 분야**

[0001] 본 발명은 유기전계발광 표시장치에 관한 것으로, 특히 밀봉공정에 의한 라인결함을 방지할 수 있는 유기전계발광 표시장치에 관한 것이다.

**배경 기술**

[0002] 최근, 본격적인 정보화 시대로 접어들어 따라 전기적 정보신호를 시각적으로 표현하는 디스플레이(display)분야가 급속도로 발전해 왔고, 이에 부응하여 박형화, 경량화, 저소비전력화의 우수한 성능을 지닌 여러 가지 다양한 평판 표시장치(Flat Display Device)가 개발되어 기존의 브라운관(Cathode Ray Tube: CRT)을 빠르게 대체하고 있다.

[0003] 이 같은 평판 표시장치의 구체적인 예로는 액정표시장치(Liquid Crystal Display device: LCD), 플라즈마 표시장치(Plasma Display Panel device: PDP), 전계방출 표시장치(Field Emission Display device: FED), 전기발광 표시장치(Electro luminescence Display Device: ELD), 전기습윤 표시장치(Electro-Wetting Display: EWD) 및 유기전계발광 표시장치(Organic Light Emitting Display: OLED) 등을 들 수 있다.

[0004] 이 중, 유기전계발광표시장치(이하, "OLED"로 지칭함)는, 전자와 정공이 전자 주입 전극(캐소드 전극)과 정공 주입 전극(애노드 전극) 각각으로부터 발광층 내부로 주입되어, 주입된 전자와 정공의 결합으로 인해 엑시톤(exiton)이 발생되고, 엑시톤이 여기 상태에서 기저상태로 떨어지면서 방출되는 에너지에 의해 광이 발생하는 현상을 이용하여, 화상을 표시한다. 이와 같이 자체적으로 발광하는 OLED는, 액정표시장치(LCD)와 달리, 별도의 광원을 필요로 하지 않으므로, 소자의 부피와 무게를 줄일 수 있는 장점이 있으며, 반응속도가 액정표시장치에 비해 천 배 이상 빠르기 때문에, 동영상 표시할 때 잔상이 남지 않는 장점이 있다. 그로 인해, OLED는 이동통신 단말기, 개인정보 단말기, 캠코더, 디지털 카메라 등의 고선명을 요구하는 소형 디스플레이 장치에 적용되고 있다. 이러한 OLED는, 능동 매트릭스(Active Matrix) 구동 방식과, 수동 매트릭스(Passive Matrix) 구동 방식으로 구분될 수 있다. 여기서, 능동 매트릭스 구동 방식의 OLED(Active Matrix Organic Light Emitting Diode: AMOLED)는 3색(R, G, B) 서브 화소로 구성된 화소들이 매트릭스 형태로 배열되어 화상을 표시하게 된다.

[0005] 일반적으로 OLED는, 화상을 표시하는 표시영역과, 표시영역의 외곽에 해당되는 비표시영역으로 정의된다. 더욱 구체적으로, OLED는, 서로 대향하는 상부기판과 하부기판, 상부기판과 하부기판 사이의 비표시영역에 대응하도록 배치되어, 대향하는 두 기판을 접촉하고, 두 기판 사이의 내부공간을 밀봉하는 실링층, 기판 사이의 내부공간에 표시영역에 대응되어 배치되는 유기전계발광다이오드 어레이(이하, '유기층'으로 지칭함), 유기층을 구동하는 셀 어레이, 셀 어레이에 게이트신호와 데이터신호를 포함한 구동신호를 인가하는 구동회로를 포함하여 이루어진다. 여기서, 셀 어레이는 게이트신호가 인가되는 게이트라인, 데이터신호가 인가되는 데이터라인 및 게이트라인과 데이터라인의 교차영역에 각각 배치되는 복수의 스위치 트랜지스터를 포함한다. 여기서, 게이트라인과 데이터라인은 구동회로와 연결되므로, 게이트라인과 데이터라인 각각의 적어도 일부는, 실링층과 함께, 비표시영역(이하, '베젤(Bezel)')이라 지칭함)에 형성된다.

- [0006] 도 1은 종래기술에 따른 OLED에 있어서, 게이트라인, 데이터라인 및 실링층이 형성된 베젤의 일부를 나타낸 단면도이고, 도 2는 종래기술에 따른 OLED에 있어서, 게이트라인, 데이터라인 및 실링층이 배치된 베젤의 일부를 나타낸 평면도이다. 그리고, 도 3(a)는 프리트페이스트를 패널 별로 패턴화하는 일반적인 마스크를 나타낸 평면도이고, 도 3(b)는 도 3(a)에 도시된 마스크의 일부를 확대하여 나타낸 평면도이다.
- [0007] 도 1에 도시된 바와 같이, 종래기술에 따른 OLED는, 서로 대향하는 하부기관(10)과 상부기관(20), 하부기관(10) 상에 금속으로 형성되고 구동회로와 연결되어 게이트신호가 인가되는 게이트라인(11), 게이트라인(11)을 포함한 하부기관(10)의 전면에 형성되는 게이트절연막(12), 게이트절연막(12) 상에 금속으로 형성되고 구동회로와 연결되어 데이터신호가 인가되는 데이터라인(13), 데이터라인(13)을 포함한 게이트절연막(12)의 전면에 형성되는 보호막(14), 하부기관(10)과 상부기관(20)을 점착하는 실링층(21)을 포함한다.
- [0008] 여기서, 게이트라인(11)과 데이터라인(13)은 도전성 물질인 금속으로 형성되는데, 금속은 열전도율이 높고, 열에 대한 연성(延性, ductility) 및 압축력에 대한 전성(展性, malleability)을 갖는다.
- [0009] 그리고, 실링층(21)은 프리트(frit, 유리원료)파우더, 프리트와 기관(10, 20) 사이의 열팽창계수 차이를 맞추기 위한 필러(filler, 충전재), 점착력을 발생시키는 바인더(binder, 교결재) 및 점도를 조절하는 솔벤트(solvent, 용매)의 혼합물인 프리트페이스트(frit paste)로 형성되는 것이 일반적이다. 프리트페이스트는, 투습방지에 탁월한 장점이 있는 반면, 섭씨 300도 이상의 높은 소성온도를 갖는 단점이 있다.
- [0010] 한편, 표시영역이 최대한 큰 면적으로 형성되도록 하기 위해, 베젤의 폭을 최소한으로 줄이는 것이 OLED 관련 기술에서 중요한 이슈 중 하나이다. 이때, 베젤의 폭을 최소화하기 위한 방안 중 하나로써, 베젤에 배치되는 게이트라인(11)과 데이터라인(13)의 적어도 일부와 실링층(21)이 서로 중첩되도록 배치(도 2에서 '0'로 도시됨)한다.
- [0011] 이와 같이 하면, 게이트라인(11)과 데이터라인(13)의 적어도 일부 및 실링층(21)이 중첩되는 면적만큼, 베젤의 폭이 감소될 수 있어, 표시영역의 면적이 증가될 수 있다. 그러나, 종래 기술에 따르면, 보호막(14)을 사이에 두고 중첩하는 실링층(21)에 의해 게이트라인(11)과 데이터라인(13)이 변형되어, 라인결함(Line Defect)이 빈번하게 발생하는 문제점이 있다. 종래기술에 따른 OLED에서, 실링층(21)에 의해 라인결함이 발생하는 이유는 아래와 같다.
- [0012] 먼저, 실링층(21)을 형성하는 공정은, 프리트페이스트를 도포하는 과정과 프리트페이스트를 소성하는 과정을 포함하는 과정을 포함하는 것이 일반적이다.
- [0013] 여기서, 프리트페이스트를 도포하는 과정은, 복수의 패널에 대응하는 크기의 마더기관 상에, 패널 각각에 대응하는 패턴으로 형성된 개구부를 포함하는 마스크(22)를 올려놓은 상태에서, 프리트페이스트를 도포한다. 이와 같이 하면, 프리트페이스트가 마더기관 상에 복수의 패널 각각의 베젤과 대응하는 패턴으로 형성된다. 이때, 마스크(22)는, 도 3(a)에 도시된 바와 같이, 마더기관에 대응하는 크기로, 복수의 패널 각각의 베젤에 대응하는 패턴으로 형성된 개구부를 포함한다. 특히, 표시영역에 프리트페이스트가 도포되는 것을 방지하기 위하여, 마스크(22)에 포함된 개구부는, 도 3(b)에 도시된 바와 같이, 메쉬(mesh) 형태를 갖는다. 이에 따라, 마더기관 상에 도포된 프리트페이스트는 도트(dot) 형태의 단면을 갖는다.
- [0014] 그런데, 프리트페이스트의 하부에 형성되어 있는 게이트라인(11)과 데이터라인(13)은, 프리트페이스트의 무게로 인한 소정의 압력을 받아, 눌러진다. 즉, 게이트라인(11)과 데이터라인(13)은 전성을 갖는 금속으로 형성되어, 보호막(14) 상부에 도포된 프리트페이스트에 의한 압력으로 인해 눌러짐으로써, 형태가 변형될 수 있다. 특히, 프리트페이스트의 표면 형상에 의해 게이트라인(11)과 데이터라인(13)을 누르는 압력이 발생된다.
- [0015] 그리고, 프리트페이스트를 소성하는 과정은, 레이저(laser)를 이용하여 프리트페이스트에 섭씨 300도 이상에 해당하는 고온의 열을 순간적으로 인가함으로써 실시된다. 이때, 프리트페이스트를 소성하기 위한 고온의 열은 프리트페이스트 뿐만 아니라, 보호막(14) 아래에 배치되어 있는 게이트라인(11)과 데이터라인(13)에도 영향을 미치게 된다. 그런데, 게이트라인(11)과 데이터라인(13)은 열전도율이 높고 열에 대한 연성을 갖는 금속으로 형성되므로, 고온의 열이 그대로 전달되어 변형된다.
- [0016] 특히, 게이트라인(11)과 데이터라인(13)에 프리트페이스트의 표면 형상에 의한 소정의 압력과 함께, 고온의 열이 순간적으로 인가되면, 금속이 뾰족하게 솟아오르는 힐록(hillock, 도 1에서 'H'로 나타냄)현상이 발생된다. 여기서, 힐록현상은, 게이트라인(11) 또는 데이터라인(13)을 형성하는 금속이, 프리트페이스트를 소성하기 위한 순간적인 고온의 열과, 도트단위로 도포된 프리트페이스트의 표면 형상에 의한 균일하지 않은 압력을 전달받아, 상

대적으로 작은 압력이 인가되는 부분이 뾰족하게 솟아오르는 것을 의미한다.

[0017] 이와 같이, 힐록에 의해 뾰족하게 솟아오른 금속 부분은, 힐록된 부분과 대응하는 게이트절연막(12), 데이터라인(13), 보호막(14) 또는 실링층(21) 등에, 크랙(crack)을 발생시킨다.

[0018] 특히, 실링층(21)에 발생된 크랙은, 하부기관(10)과 상부기관(20) 사이의 공간과 외부 간의 밀봉을 방해하여, 유기층이 수분 또는 산소에 의해 쉽게 열화되도록 함으로써, 제품의 견고성 또는 수명을 단축시키는 원인이 된다.

[0019] 그리고, 게이트절연막(12)과 데이터라인(13)에 발생된 크랙은, 게이트라인(11)과 데이터라인(13) 각각의 형태가 설계대로 유지되는 것을 방해한다. 또한, 게이트라인(11)의 힐록된 부분이 게이트절연막(12)을 뚫고 데이터 라인(13)과 접촉하여, 합선(short)됨으로써, 제품의 수율 및 신뢰성을 낮추는 원인이 된다.

**발명의 내용**

**해결하려는 과제**

[0020] 이에 따라, 본 발명이 해결하려는 과제는, 실링층으로 인하여, 힐록 현상과 같은 라인결함이 발생하는 것을 방지하여, 제품의 견고성, 수명, 신뢰성 및 수율이 향상될 수 있는 유기전계발광 표시장치를 제공하는 것이다.

**과제의 해결 수단**

[0021] 이와 같은 과제를 해결하기 위하여, 본 발명에 따른 유기전계발광 표시장치는, 화상이 표시되는 표시영역과, 상기 표시영역 외곽에 해당되는 비표시영역으로 정의되고, 서로 대향하는 제1 기관과 제2 기관; 상기 제1 기관과 제2 기관 사이에, 상기 비표시영역과 대응하도록 배치되어, 상기 제1 기관과 제2 기관을 합착하고, 상기 제1 기관과 제2 기관 사이의 소정 공간을 밀봉하는 실링층; 상기 소정 공간 내에 상기 표시영역과 대응하여 배치되는 유기전계발광다이오드 어레이; 및 게이트신호가 인가되는 게이트라인과, 데이터신호가 인가되는 데이터라인을 포함하고, 상기 게이트신호와 상기 데이터신호를 포함한 구동신호에 따라 상기 유기전계발광다이오드 어레이를 구동하는 셀 구동 어레이를 포함한다. 여기서, 상기 실링층 중에서 최대 두께의 단면을 갖는 일부는, 상기 게이트라인과 상기 데이터라인 중 어느 하나와 중첩된다.

**발명의 효과**

[0022] 이상과 같이, 본 발명에 따른 유기전계발광 표시장치는, 실링층 중 최대 두께의 단면을 갖는 일부가 게이트라인과 데이터라인 중 어느 하나와 중첩되므로, 실링층 중 최대 두께의 단면을 갖는 일부에 대응하는 게이트라인과 데이터라인에 동시에 과도한 압력과 순간적인 고온의 열이 인가되는 것이 방지될 수 있다. 이에 따라, 힐록현상과 같은 라인결함이 방지될 수 있어, 실링층에 크랙이 발생하는 것이 방지될 수 있으므로, 제품의 견고성과 수명이 향상될 수 있다. 그리고, 게이트라인이 힐록되어 게이트라인과 데이터라인이 접촉되는 합선이 발생하는 것이 방지되어, 제품의 수율 및 신뢰성이 향상될 수 있다.

**도면의 간단한 설명**

[0023] 도 1은 종래기술에 따른 OLED에 있어서, 게이트라인, 데이터라인 및 실링층이 배치된 베젤의 일부 영역을 나타낸 단면도이다.

도 2는 종래기술에 따른 OLED에 있어서, 게이트라인, 데이터라인 및 실링층이 배치된 베젤의 일부 영역을 나타낸 평면도이다.

도 3(a)는 프린트패스트를 패널 별로 패턴화하는 일반적인 마스크를 나타낸 평면도이고, 도 3(b)는 도 3(a)에 도시된 마스크의 일부를 확대하여 나타낸 평면도이다.

도 4는 본 발명의 실시예에 따른 유기전계발광 표시장치의 표시패널을 나타낸 단면도이다.

도 5는 도 4에 도시된 표시패널의 일부를 나타낸 평면도이다.

도 6은 본 발명의 제1 실시예에 따른 유기전계발광 표시장치에 있어서, 도 5에 도시된 A-A'를 나타낸 단면도이다.

도 7은 본 발명의 제1 실시예에 따른 유기전계발광 표시장치에 있어서, 도 5에 도시된 B 부분에 대응하여 제1

패턴의 데이터라인을 나타낸 평면도이다.

도 8은 본 발명의 제1 실시예에 따른 유기전계발광 표시장치에 있어서, 도 5에 도시된 B 부분에 대응하여 제2 패턴의 데이터라인을 나타낸 평면도이다.

도 9는 본 발명의 제1 실시예에 따른 유기전계발광 표시장치에 있어서, 도 5에 도시된 B 부분에 대응하여 게이트라인, 제1 패턴의 데이터라인 및 실링층을 나타낸 평면도이다.

도 10은 본 발명의 제2 실시예에 따른 유기전계발광 표시장치에 있어서, 도 5에 도시된 A-A'를 나타낸 단면도이다.

도 11은 본 발명의 제2 실시예에 따른 유기전계발광 표시장치에 있어서, 도 5에 도시된 B 부분에 대응하여 제3 패턴의 데이터라인을 나타낸 평면도이다.

도 12는 본 발명의 제2 실시예에 따른 유기전계발광 표시장치에 있어서, 도 5에 도시된 B 부분에 대응하여 게이트라인, 제3 패턴의 데이터라인 및 실링층을 나타낸 평면도이다.

도 13은 본 발명의 제3 실시예에 따른 유기전계발광 표시장치에 있어서, 도 5에 도시된 B 부분에 대응하여 제4 패턴의 데이터라인을 나타낸 평면도이다.

**발명을 실시하기 위한 구체적인 내용**

[0024] 이하, 본 발명의 실시예에 따른 유기전계발광 표시장치(Organic Light Emitting Display: OLED)에 대하여, 첨부한 도면을 참고로 하여, 상세히 설명하기로 한다.

[0025] 먼저, 본 발명의 실시예에 따른 유기전계발광 표시장치의 표시패널에 대해 설명한다.

[0026] 도 4는 본 발명의 실시예에 따른 유기전계발광 표시장치의 표시패널을 나타낸 단면도이고, 도 5는 도 4에 도시된 표시패널의 일부를 나타낸 평면도이다.

[0027] 도 4에 도시된 바와 같이, 유기전계발광 표시장치의 표시패널(이하, 'OLED'로 지칭함)은 화상이 표시되는 영역(L, 이하, '표시영역'으로 지칭함)과 표시영역(L)의 외곽에 해당되는 비표시영역(D, 이하에서, '비표시영역' 또는 '베젤'로 지칭함)으로 정의된다. 더욱 구체적으로, OLED는 서로 대향하는 제1 기판(100)과 제2 기판(200), 제1 기판(100)과 제2 기판(200) 사이에, 표시영역(L)과 대응되어 배치되는 유기전계발광다이오드 어레이(Organic Light Emitting Array, 110, 이하 "유기층"으로 지칭함), 유기층(110)을 구동하는 셀 구동 어레이(미도시), 셀 구동 어레이에 구동신호를 인가하는 구동회로(미도시), 셀 구동 어레이(미도시)를 포함한 제1 기판(100)의 전면에 형성되는 보호막(미도시), 제1 기판(100)과 제2 기판(200) 사이에, 비표시영역(D)과 대응되도록 형성되어, 제1 기판(100)과 제2 기판(200)을 합착하고, 제1 기판(100)과 제2 기판(200) 사이에 배치된 유기층(110)이 외부로부터 격리되도록 제1 기판(100)과 제2 기판(200) 사이의 소정 공간을 밀봉하는 실링층(300)을 포함하여 이루어진다.

[0028] 제1 기판(100)과 제2 기판(200)은 각각 유리, 석영, 세라믹 또는 플라스틱 등으로 마련되는 투명한 절연성 기판이다.

[0029] 셀 구동 어레이(미도시)는 표시영역(L)에 대응되어 배치되는 복수의 서브화소구동부로 구성된다. 복수의 서브화소구동부 각각은 구동회로(미도시)와 연결되어 게이트신호가 인가되는 게이트라인, 구동회로(미도시)와 연결되어 데이터신호가 인가되는 데이터라인, 게이트라인과 데이터라인의 교차영역에 배치되는 스위치용 트랜지스터 및 스위치용 트랜지스터에 연결되는 구동용 트랜지스터와 커패시터를 포함하여 이루어진다. 여기서, 스위치용 트랜지스터는 게이트신호에 응답하여 데이터 신호를 구동용 트랜지스터로 인가한다. 구동용 트랜지스터는 게이트전극, 게이트절연막을 사이에 두고 게이트 전극에 중첩되는 반도체층 및 반도체층을 채널로 이용하는 소스/드레인 전극을 포함하고, 유기층(110)과 전기적으로 연결되어, 스위치용 트랜지스터가 인가한 데이터 신호에 따라 유기층(110)에 흐르는 전류량을 제어한다. 커패시터는 스위치용 트랜지스터가 턴오프되더라도 구동용 트랜지스터를 통해 일정한 전류가 흐르도록 한다. 그리고, 게이트라인과 데이터라인 각각은 도전성의 물질로 형성되는데, Mo/Al, Mo/AlNd, Ti/Al, Ti/AlNd 중 적어도 하나를 포함하는 메탈(Metal)로 형성될 수 있다.

[0030] 유기층(110)은 복수의 서브화소를 포함한다. 복수의 서브화소 각각은, 구동용 트랜지스터와 연결된 제1 전극, 제1 전극과 절연되고 제1 전극에 대향되는 제2 전극 및 제1 전극과 제2 전극 사이에 배치되어 발광하는 유기발광층을 포함한다.

- [0031] 이때, 제1 전극은 애노드 전극으로 이용되고, 서브 화소의 경계에서 소정거리가 이격되어 인접한 서브 화소의 제1 전극과 절연되도록 형성된다. OLED(100)가 배면발광으로 설계될 경우 제1 전극은 투명 도전체로 형성되고, OLED(100)를 전면발광으로 설계할 경우 제1 전극은 Cr, Al, AlNd, Mo, Cu, W, Au, Ni, Ag 등의 단일금속 또는 이들의 합금, 산화물 또는 다층(multi layer)으로 형성될 수 있다.
- [0032] 그리고, 제2 전극은 캐소드 전극으로 사용되며, 표시영역(L)에 대응되어 형성된다. OLED가 배면발광으로 설계될 경우, 제2 전극은 Cr, Al, AlNd, Mo, Cu, W, Au, Ni, Ag 등의 단일금속 또는 이들의 합금, 산화물 또는 다층(multi layer)으로 형성될 수 있고, OLED가 전면발광으로 설계될 경우, 제2 전극은 유기발광층에서 발생된 광이 외부로 방출될 수 있도록 투명 도전체로 형성된다.
- [0033] 유기 발광층은 정공 주입층(hole injection layer: HIL), 정공 수송층(hole transporting layer: HTL), 발광층(emission layer: EML), 전자 수송층(electron transporting layer: ETL) 및 전자 주입층(electron injection layer: EIL)을 포함하여 이루어진다. 이러한 유기 발광층은 제1 전극과 제2 전극에서 각각 주입된 정공과 전자가 결합하여 엑시톤(exiton)이 형성되고, 엑시톤(exiton)이 여기상태에서 기저상태로 떨어지면서 광이 발생하는 층으로, 서브화소 단위로 R, G, B(RED, GREEN, BLUE)의 광을 발생한다.
- [0034] 이와 같이 구성되는 유기층(110)은 제1 전극과 제2 전극을 통해 유기 발광층에 서로 다른 극성의 전압을 가하여, R, G, B(RED, GREEN, BLUE) 중 어느 하나에 해당되는 파장대의 광을 방출함으로써 화상정보를 표시한다.
- [0035] 구동회로(미도시)는 셀 구동 어레이(미도시)의 게이트라인에 게이트신호를 인가하는 게이트구동회로, 셀 구동 어레이(미도시)의 데이터라인에 데이터신호를 인가하는 데이터구동회로, 유기층(110)의 에이징(aging)을 위한 에이징구동회로, 셀 구동 어레이(미도시)에 기준전압(Vref) 또는 구동전압(VDD)을 인가하는 드라이빙라인 및 셀 구동 어레이(미도시)에 접지전압을 인가하는 그라운드라인 중 적어도 하나를 포함하여 이루어진다. 특히, 간단하게 설계될 수 있는 게이트 구동회로, 에이징 구동 회로 또는 그라운드 라인 등은, 셀 구동 어레이(미도시)와 마찬가지로, COG(Chip On Glass) 형태로 형성될 수 있다. 또한, 복잡하게 설계되는 구동회로도 COG(Chip On Glass) 형태로 형성될 수 있고, 또는 테이프 캐리어 패키지(Tape Carrier Package:TCP)에 실장된 IC 칩 형태로 셀 구동 어레이(미도시)와 연결되는 것도 가능하다.
- [0036] 보호막(미도시)은, 제1 기판(100) 상에 형성된 구동회로(미도시)와 셀 구동 어레이(미도시)가 전기적으로 안정되도록 하고, 충격과 휘어짐 등과 같은 외부의 스트레스 요인으로부터 구동회로(미도시)와 셀 구동 어레이(미도시)를 보호하기 위하여, 셀 구동 어레이(미도시)를 포함한 제1 기판(110)의 전면에 형성된다. 이때, 유기층(110)이 셀 구동 어레이(미도시)에 연결될 수 있도록, 셀 구동 어레이(미도시)의 적어도 일부에 대응하는 보호막(미도시)은 제거된 상태에서, 유기층(110)이 형성된다.
- [0037] 실링층(300)은 프릿페이스트(frit paste) 또는 금속페이스트(metal paste) 중 어느 하나로 마련될 수 있다. 프릿페이스트는 프릿(frit, 유리원료)파우더, 프릿과 기판(11a, 11b) 사이의 열팽창계수 차이를 맞추기 위한 필러(filler, 충전제), 점착력을 발생시키는 바인더(binder, 교결재) 및 점도를 조절하는 솔벤트(solvent, 용매)의 혼합물로 구성되고, 섭씨 300도(°C) 이상의 높은 열에 의해 소성된다. 그리고, 금속페이스트는 인듐(Indium: In) 또는 비스무스(Bismuth: Bi) 등과 같이, 섭씨 300도(°C) 이하의 낮은 용해온도를 가지는 금속 또는 그를 포함하는 합금과 플럭스(flux, 용매)의 혼합물로 구성된다.
- [0038] 앞서 언급한 바와 같이, 셀 구동 어레이(미도시)의 게이트라인 및 데이터라인은 구동회로로부터 게이트신호 및 데이터신호를 인가받기 위하여, 구동회로와 연결된다. 이에, 도 5에 도시된 바와 같이, 게이트라인과 데이터라인 각각의 적어도 일부는 비표시영역(D)에 형성되므로, 실링층(300)은 게이트라인 및 데이터라인과 교차된다. 그런데, 실링층(300)을 형성하는 공정은, 높은 온도의 열을 이용하여 프릿페이스트 또는 금속페이스트를 소성하는 과정을 포함한다. 이때, 본 발명의 실시예에 따르면, 열 전도율이 높은 금속으로 이루어진 게이트라인 및 데이터라인이 높은 온도의 열에 의한 영향을 그대로 받게 되는 것을 방지하기 위하여, 실링층(300)과 교차하는 데이터라인의 적어도 일부는 적어도 하나의 홀을 포함하는 패턴으로 형성된다. 그리고, 실링층(300)이 게이트라인 및 데이터라인과 교차하여 형성되더라도, 게이트라인과 데이터라인에 과한 압력이 인가되는 것을 방지하기 위하여, 최대 두께의 단면을 갖는 실링층(300)의 일부는 게이트라인과 데이터라인 중 어느 하나에만 중첩된다.
- [0039] 이하에서는, 본 발명의 각 실시예에 따른 게이트라인과 데이터라인 각각의 패턴에 대해 설명한다.
- [0040] 먼저, 본 발명의 제1 실시예에 따른 실링층(300)과 그에 따른 게이트라인 및 데이터라인 각각의 패턴에 대해 설명한다.

- [0041] 도 6은 본 발명의 제1 실시예에 따른 유기전계발광 표시장치에 있어서, 도 5에 도시된 A-A'를 나타낸 단면도이다. 그리고, 도 7은 본 발명의 제1 실시예에 따른 유기전계발광 표시장치에 있어서, 도 5에 도시된 B 부분에 배치되는 제1 패턴의 데이터라인을 나타낸 평면도이고, 도 8은 본 발명의 제1 실시예에 따른 유기전계발광 표시장치에 있어서, 도 5에 도시된 B 부분에 배치되는 제2 패턴의 데이터라인을 나타낸 평면도이다. 또한, 도 9는 본 발명의 제1 실시예에 따른 유기전계발광 표시장치에 있어서, 도 5에 도시된 B 부분에 배치되는 게이트라인, 제1 패턴의 데이터라인 및 실링층을 나타낸 평면도이다.
- [0042] 본 발명의 제1 실시예에 따른 OLED는, 도 6에 도시된 바와 같이, 양측부가 각각 볼록한 반원형태의 단면을 갖도록 소성되는 프리패이스트로 형성된 실링층(300a, 이하 "제1 실링층"으로 지칭함)과 유기층(110)을 구동하는 셀 구동 어레이(120)을 포함하여 이루어진다. 이때, 셀 구동 어레이(120)는, 제1 기관(100) 상에 형성되고 구동회로(미도시)와 연결되어 게이트신호가 인가되는 게이트라인(121), 게이트라인(121)을 포함한 제1 기관(100)의 전면에 형성되는 게이트절연막(122), 게이트절연막(122) 상에 형성되고 구동회로(미도시)와 연결되어 데이터신호가 인가되는 데이터라인(123) 및 데이터라인(123)을 포함한 게이트절연막(122)의 전면에 형성되는 보호막(124)을 포함하여 구성된다.
- [0043] 제1 실시예에 따르면, 제1 실링층(300a)은, 양측부가 각각 볼록한 반원형태의 단면을 갖도록 소성되는 프리패이스트로 형성된다. 즉, 제1 실링층(300a)의 양측부는 실링층(300a) 중 최대 두께를 갖는 일부를 포함한다. 그러므로, 제1 실링층(300a)의 양측부에 해당되는 무게는 제1 실링층(300a)의 중앙부에 해당되는 무게보다 상대적으로 크다. 이에 따라, 데이터라인(123)은, 프리패이스트의 소성에 필요한 높은 온도의 열로부터 받는 영향이 최소화되도록, 제1 실링층(300a)의 양측부 각각의 적어도 일부에 대응하는 홀을 포함하는 패턴으로 형성된다. 그리고, 최대 두께의 단면을 갖는 제1 실링층(300a)의 양측부에 대응하는 무게로 인한 압력이 게이트라인(121)에 그대로 인가되는 것을 방지하기 위하여, 게이트라인(121)은 제1 실링층(300a)의 양측부 각각과 데이터라인(123)이 중첩하는 영역을 회피하는 절곡패턴으로 형성된다.
- [0044] 즉, 도 7에 도시된 바와 같이, 데이터라인(123)은, 제1 실링층(300a)의 양측부 각각의 적어도 일부에 대응하는 두 개의 측부홀과, 제1 실링층(300a)의 중앙부에 대응하는 적어도 하나의 중앙홀을 포함하는 제1 패턴으로 형성된다. 이때, 측부홀과 중앙홀은 사각형과 같은 다각형의 형태를 갖는다.
- [0045] 또는, 도 8에 도시된 바와 같이, 데이터라인(123)은, 제1 실링층(300a)의 양측부 각각의 적어도 일부에 대응하는 두 개의 빗살홀과, 제1 실링층(300a)의 중앙부에 대응하는 적어도 하나의 중앙홀을 포함하는 제2 패턴으로 형성될 수도 있다. 이때, 빗살홀은 좌우로 연속하여 배열된 사각형 형태의 홀을 포함하여, 전체적으로 빗살 형태를 갖는다. 그리고, 중앙홀은 사각형과 같은 다각형의 형태를 갖는다.
- [0046] 이때, 제1 패턴과 제2 패턴은 소정 형태의 홀 만을 포함하므로, 데이터라인(123)은 제1 패턴과 제2 패턴에 의해 단절되지 않는다. 그러므로, 도 9에 도시된 바와 같이, 제1 실링층(300a)의 양측부와 데이터라인(123)이 서로 중첩되는 영역(도 9에서 'C'로 나타냄, 이하, '제1 오버랩영역'으로 지칭함)이 발생된다.
- [0047] 그리고, 게이트라인(121)은, 비교적 두꺼운 단면두께를 갖는 제1 실링층(300a)의 양측부 각각과 데이터라인(123)이 중첩되는 제1 오버랩영역(C)에 배치되지 않도록 절곡패턴으로 형성된다. 즉, 절곡패턴은, 제1 오버랩영역(C)에서 소정 각도로 구부러진 형태를 갖는다.
- [0048] 이상과 같이, 실링층(300)이 양측부가 볼록한 반원형태의 단면을 갖도록 소성되는 프리패이스트의 제1 실링층(300a)으로 형성되는 경우, 데이터라인(123)이 제1 실링층(300a)의 양측부에 대응하는 측부홀을 포함하는 제1 패턴으로 형성되거나, 또는 제1 실링층(300a)의 양측부에 대응하는 빗살홀을 포함하는 제2 패턴으로 형성되고, 게이트라인(121)이 제1 오버랩영역(C)을 회피하는 절곡패턴으로 형성된다. 이와 같이 하면, 제1 실링층(300a)의 두꺼운 단면을 갖는 양측부와 데이터라인(123)의 중첩하는 제1 오버랩영역(C)의 면적이 감소될 수 있고, 제1 실링층(300a)의 양측부와 데이터라인(123)이 중첩하는 제1 오버랩영역(C)에 게이트라인(121)도 함께 중첩되는 것이 방지된다. 이로써, 게이트라인(121)에 가해지는 제1 실링층(300a)에 의한 영향이 감소될 수 있다. 즉, 데이터라인(123)의 측부홀 또는 빗살홀을 포함하는 패턴과 게이트라인(121)의 절곡패턴에 의해, 제1 실링층(300a) 중에서 최대 두께의 단면을 갖는 일부를 각각 포함하는 제1 실링층(300a)의 양측부 각각은 게이트라인(121)과 데이터라인(123) 중 어느 하나와만 중첩된다.
- [0049] 이에 따라, 제1 실링층(300a)의 무게에 의한 압력과, 제1 실링층(300a)을 소성하기 위한 열로 인하여, 제1 실링층(300a)의 양측부에 대응하는 게이트라인(121) 또는 데이터라인(123)이 뒤틀리게 솟아오르는 힐록 현상이 방지될 수 있다.

- [0050] 다음, 본 발명의 제2 실시예에 따른 실링층(300)과 그에 따른 게이트라인 및 데이터라인 각각의 패턴에 대해 설명한다.
- [0051] 도 10은 본 발명의 제2 실시예에 따른 유기전계발광 표시장치에 있어서, 도 5에 도시된 A-A'를 나타낸 단면도이다. 그리고, 도 11은 본 발명의 제2 실시예에 따른 유기전계발광 표시장치에 있어서, 도 5에 도시된 B 부분에 배치되는 제3 패턴의 데이터라인을 나타낸 평면도이다. 도 12는 본 발명의 제2 실시예에 따른 유기전계발광 표시장치에 있어서, 도 5에 도시된 B 부분에 배치되는 게이트라인, 제3 패턴의 데이터라인 및 실링층을 나타낸 평면도이다.
- [0052] 본 발명의 제2 실시예에 따른 OLED는, 도 10에 도시된 바와 같이, 중앙부에 인접할수록 단면 두께가 두꺼워지고, 전체 단면이 볼록한 반원형태가 되도록 소성되는 프릿페이스트로 형성된 실링층(300b, 이하 "제2 실링층"으로 지칭함)과 유기층(110)을 구동하는 셀 구동 어레이(120)을 포함하여 이루어진다. 이때, 셀 구동 어레이(120)는, 제1 기관(100) 상에 형성되고 구동회로(미도시)와 연결되어 게이트신호가 인가되는 게이트라인(121), 게이트라인(121)을 포함한 제1 기관(100)의 전면에 형성되는 게이트절연막(122), 게이트절연막(122) 상에 형성되고 구동회로(미도시)와 연결되어 데이터신호가 인가되는 데이터라인(123) 및 데이터라인(123)을 포함한 게이트절연막(122)의 전면에 형성되는 보호막(124)을 포함하여 구성된다.
- [0053] 제2 실시예에 따르면, 제2 실링층(300b)은, 전체적으로 볼록한 반원형태의 단면을 갖도록 소성되는 프릿페이스트로 형성된다. 즉, 제2 실링층(300b)의 중앙부는 제2 실링층(300b) 중 최대 두께를 갖는 일부를 포함한다. 그러므로, 제2 실링층(300b)의 중앙부에 해당되는 무게는 제2 실링층(300b)의 양측부에 해당되는 무게보다 상대적으로 크다. 이에 따라, 데이터라인(123)은, 프릿페이스트의 소성에 필요한 높은 온도의 열로부터 받는 영향이 최소화되도록, 제2 실링층(300b)의 중앙부의 적어도 일부에 대응하는 홈을 포함하는 패턴으로 형성된다. 그리고, 최대 두께의 단면을 갖는 제2 실링층(300b)의 중앙부에 대응하는 무게로 인한 압력이 게이트라인(121)에 그대로 인가되는 것을 방지하기 위하여, 게이트라인(121)은 제2 실링층(300b)의 중앙부와 데이터라인(123)이 중첩하는 영역을 회피하는 절곡패턴으로 형성된다.
- [0054] 즉, 도 11에 도시된 바와 같이, 데이터라인(123)은 제2 실링층(300b)의 중앙부의 적어도 일부에 대응하는 메인 홈과, 제2 실링층(300b)의 양측부에 대응하는 적어도 하나의 가장자리홈을 포함하는 제3 패턴으로 형성된다. 이때, 메인홈과 가장자리홈은 사각형과 같은 다각형의 형태를 갖는다.
- [0055] 이때, 제3 패턴은, 제1 패턴 또는 제2 패턴과 마찬가지로, 소정 형태의 홈 만을 포함하므로, 데이터라인(123)은 제3 패턴에 의해 단절되지 않는다. 그러므로, 제2 실링층(300b)의 중앙부와 데이터라인(123)이 서로 중첩하는 영역(도 12에서 'C'로 나타냄, 이하, '제2 오버랩영역'으로 지칭함)이 발생된다.
- [0056] 그리고, 게이트라인(121)은, 비교적 두꺼운 단면두께를 갖는 제2 실링층(300b)의 중앙부와 데이터라인(123)이 중첩되는 제2 오버랩영역(C)에 배치되지 않도록 절곡패턴으로 형성된다. 이때, 절곡패턴은, 제2 오버랩영역(C)에서 소정각도로 구부러진 형태를 갖는다.
- [0057] 이상과 같이, 실링층(300)이 전체적으로 볼록한 반원형태의 단면을 갖도록 소성되는 프릿페이스트의 제2 실링층(300b)으로 형성되는 경우, 데이터라인(123)이 실링층(300b)의 중앙부에 대응하는 메인홈을 포함하는 제3 패턴으로 형성되고, 게이트라인(121)은 제2 오버랩영역(C)을 회피하는 절곡패턴으로 형성된다. 이와 같이 하면, 제2 실링층(300b)의 두꺼운 단면을 갖는 중앙부와 데이터라인(123)의 중첩하는 제2 오버랩영역(C)의 면적이 감소될 수 있고, 제2 실링층(300b)의 중앙부와 데이터라인(123)이 중첩하는 제2 오버랩영역(C)에, 게이트라인(121)도 함께 중첩되는 것이 방지된다. 이로써, 게이트라인(121)에 가해지는 제2 실링층(300b)에 의한 영향이 감소될 수 있다. 즉, 데이터라인(123)의 메인홈을 포함하는 패턴과 게이트라인(121)의 절곡패턴에 의해, 제2 실링층(300b) 중에서 최대 두께의 단면을 갖는 일부를 각각 포함하는 제2 실링층(300b)의 중앙부는 게이트라인(121)과 데이터라인(123) 중 어느 하나와만 중첩된다.
- [0058] 이에 따라, 제2 실링층(300b)의 무게에 의한 압력과, 제2 실링층(300b)을 소성하기 위한 열로 인하여, 제2 실링층(300b)의 중앙부에 대응하는 게이트라인(121) 또는 데이터라인(123)이 뒤틀리게 솟아오르는 휨록 현상이 방지될 수 있다.
- [0059] 다음, 본 발명의 제3 실시예에 따른 실링층(300)과 그에 따른 게이트라인 및 데이터라인 각각의 패턴에 대해 설명한다.
- [0060] 도 13은 본 발명의 제3 실시예에 따른 유기전계발광 표시장치에 있어서, 도 5에 도시된 B 부분에 배치되는 제4

패턴의 데이터라인을 나타낸 평면도이다.

[0061] 제3 실시예에 따르면, 도 13에 도시된 바와 같이, 데이터라인(123)은 실링층(300)에 대응하는 홈을 포함하는 제 4 패턴으로 형성된다. 이때, 제4 패턴의 홈은 사각형과 같은 다각형의 형태를 가지며, 데이터라인(123)을 단절하지 않는다. 이때, 게이트라인(121)은, 실링층(300)이 양측부가 볼록한 반원형태를 갖도록 소성되는 제1 실링층(300a)으로 형성된 경우, 제1 실링층(300a)의 양측부와 데이터라인(123)이 중첩하는 제1 오버랩영역을 회피하는 절곡패턴으로 형성된다. 또는, 게이트라인(121)은, 실링층(300)이 전체적으로 볼록한 반원 형태의 단면을 갖도록 소성되는 제2 실링층(300b)로 형성된 경우, 제2 실링층(300b)의 중앙부와 데이터라인(123)이 중첩하는 제2 오버랩영역을 회피하는 절곡패턴으로 형성된다. 이와 같이, 제3 실시예에 따르면, 데이터라인(123)은 제1 실링층(300a) 또는 제2 실링층(300b)에 관계없는 단순한 패턴(제4 패턴)으로 형성되므로, 공정오차를 줄일 수 있다.

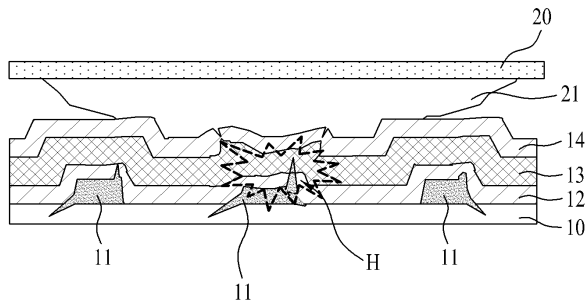
[0062] 이상에서 설명한 본 발명은 상술한 실시예 및 첨부된 도면에 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 여러가지 치환, 변형 및 변경이 가능하다.

**부호의 설명**

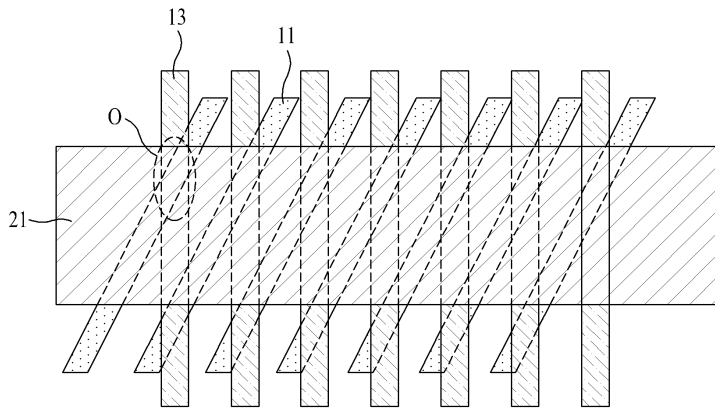
- [0063]
- |               |                      |
|---------------|----------------------|
| 100: 제1 기판    | 110: 유기전계발광 다이오드 어레이 |
| L: 표시영역       | D: 비표시영역             |
| 120: 셀 구동 어레이 | 121: 게이트라인           |
| 122: 게이트절연막   | 123: 데이터라인           |
| 124: 보호막      | 200: 제2 기판           |
| 300: 실링층      | 300a: 제1 실링층         |
| 300b: 제2 실링층  |                      |

**도면**

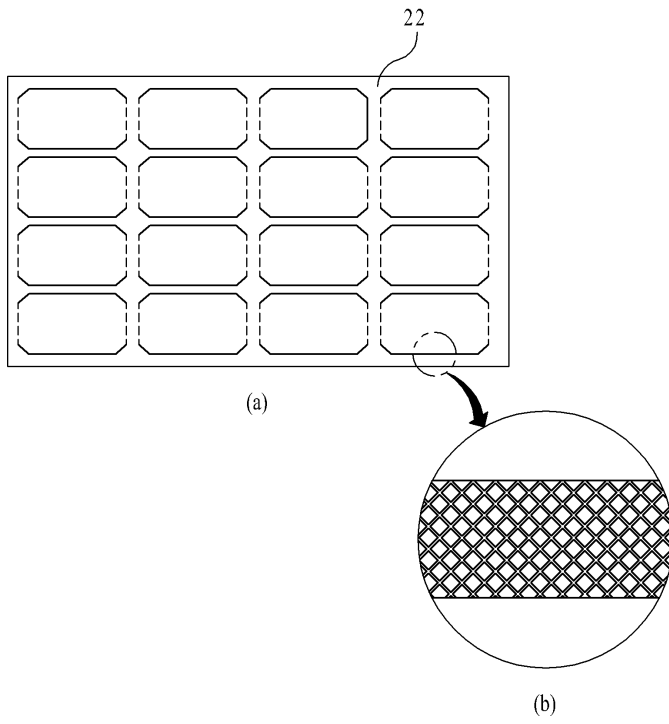
**도면1**



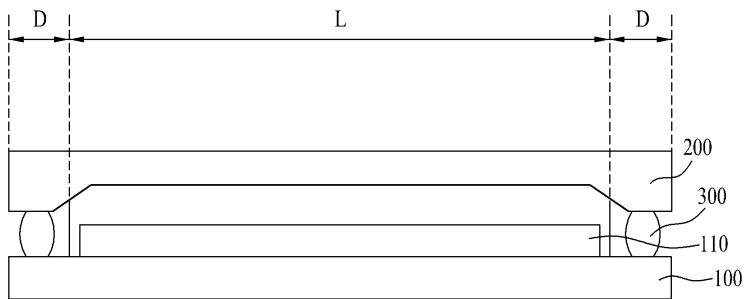
도면2



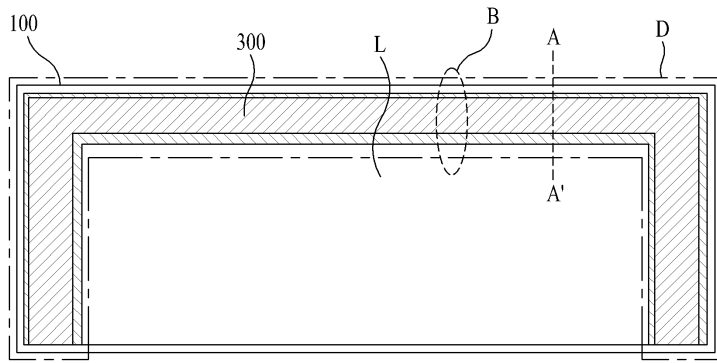
도면3



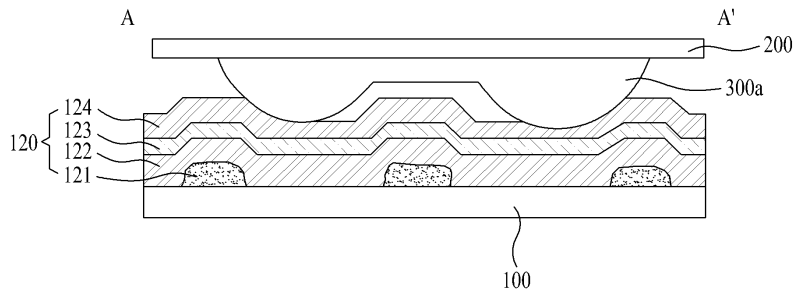
도면4



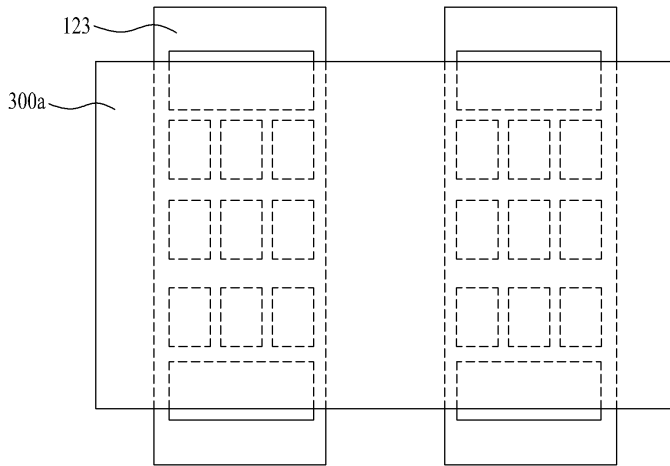
도면5



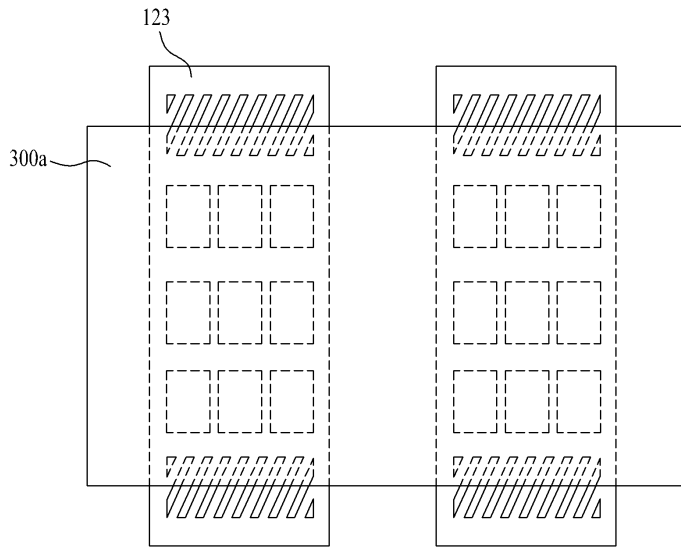
도면6



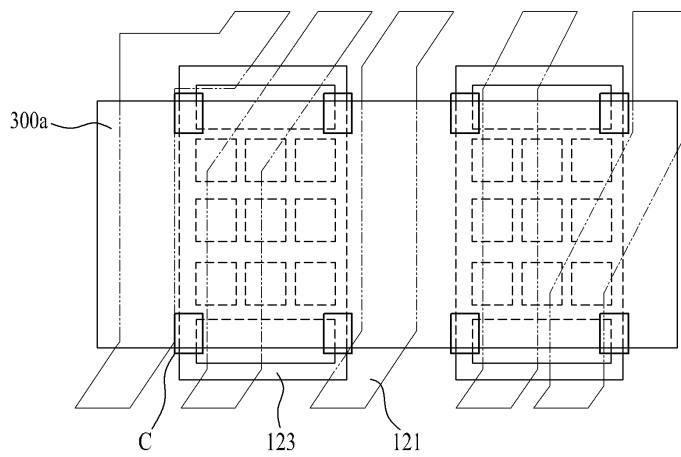
도면7



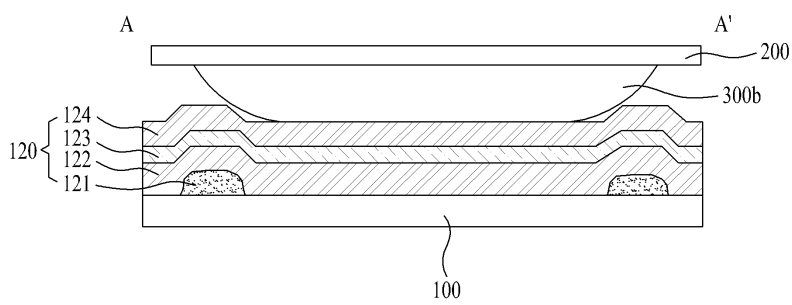
도면8



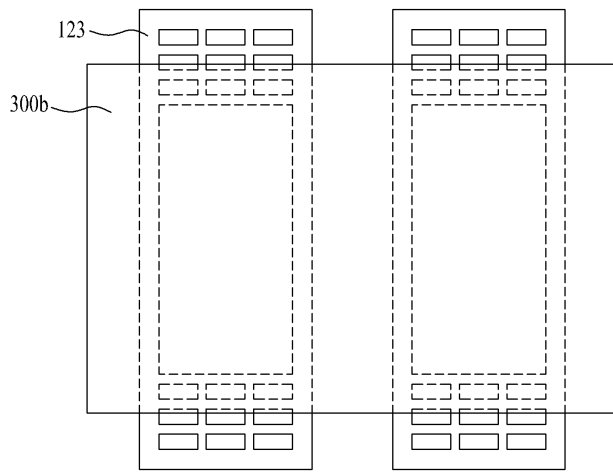
도면9



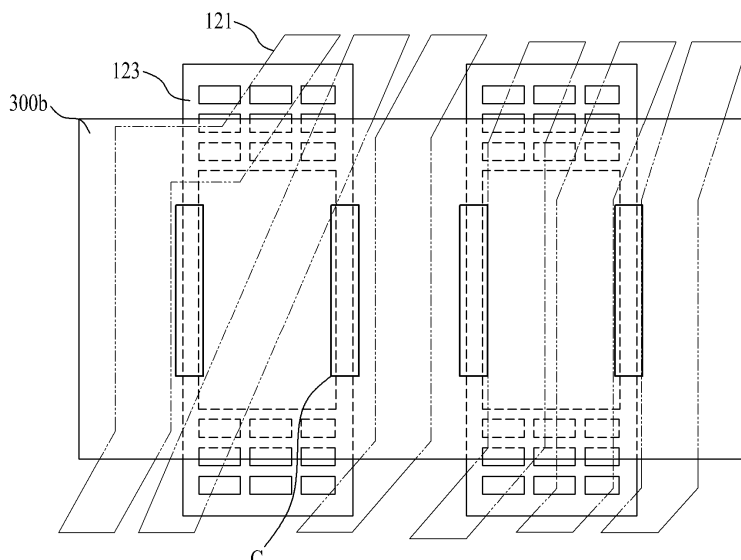
도면10



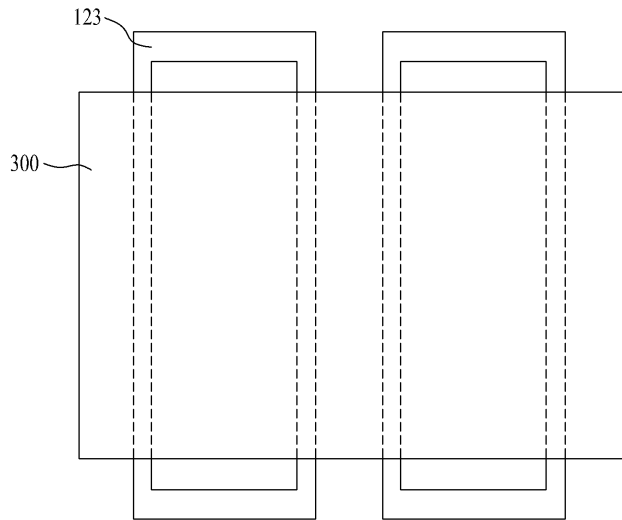
도면11



도면12



도면13



**【심사관 직권보정사항】**

**【직권보정 1】**

**【보정항목】** 청구범위

**【보정세부항목】** 청구항1의 15번째 행

**【변경전】**

상기 데이터라인은 상기 실리층에 대응하는

**【변경후】**

상기 데이터라인은 상기 실링층에 대응하는

**【직권보정 2】**

**【보정항목】** 청구범위

**【보정세부항목】** 청구항1의 8번째 행

**【변경전】**

상기 제1 기관과 상기 실리층 사이에 위치하며,

**【변경후】**

상기 제1 기관과 상기 실링층 사이에 위치하며,

专利名称(译)	标题：有机电致发光显示装置		
公开(公告)号	<a href="#">KR101641363B1</a>	公开(公告)日	2016-08-01
申请号	KR1020100015673	申请日	2010-02-22
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	YANG MI YOUN 양미연 PARK JONG WOO 박종우 OH KYUNG TAK 오경탁		
发明人	양미연 박종우 오경탁		
IPC分类号	H01L51/52 H05B33/04		
CPC分类号	H01L27/3244 H01L27/3276 H01L51/5237 H05B33/04 H01L2251/558		
代理人(译)	Bakyoungbok		
其他公开文献	KR1020110096298A		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

本发明涉及一种能够通过密封工艺防止线缺陷的有机电致发光显示装置，并且根据本发明的有机电致发光显示装置包括显示图像的显示区域，第一基板和第二基板，被定义为非显示区域并且彼此相对；密封层设置在第一基板和第二基板之间，以对应于非显示区域，第一基板和第二基板粘合在一起，并密封第一基板和第二基板之间的预定空间。有机发光二极管阵列，与显示区域对应地布置在预定空间中；并且，单元驱动阵列包括施加栅极信号的栅极线和施加数据信号的数据线，并根据包括栅极信号和数据信号的驱动信号驱动有机发光二极管阵列。这里，具有最大厚度横截面的密封层的一部分与栅极线或数据线重叠。

