



**(19) 대한민국특허청(KR)**  
**(12) 등록특허공보(B1)**

(51) Int. Cl.

H05B 33/00 (2006.01)

H05B 33/08 (2006.01)

(45) 공고일자

2007년05월02일

(11) 등록번호

10-0713963

(24) 등록일자

2007년04월25일

(21) 출원번호 10-2005-0003625

(65) 공개번호 10-2005-0075711

(22) 출원일자 2005년01월14일

(43) 공개일자 2005년07월21일

심사청구일자 2005년02월24일

(30) 우선권주장 102004002587.8 2004년01월16일 독일(DE)

(73) 특허권자 노발레드 아게  
독일 드레스덴 타츠베르크 49 (우: 01307)(72) 발명자 레오, 카를  
독일 01219 드레스덴 헤르만슈트라쎄 5슈나이더, 올리버  
독일 01097 드레스덴 한자슈트라쎄 48

(74) 대리인 남상선

(56) 선행기술조사문현

JP2001035663 A

KR1020010076407 A

KR1020030057026 A

KR1020030085508 A

1020030057026

**심사관 : 나광표**

전체 청구항 수 : 총 29 항

**(54) 능동 매트릭스 디스플레이를 위한 꾹셀****(57) 요약**

본 발명은 유기 발광 다이오드(OLED)(19-23), 및 상기 유기 발광 다이오드(19-23)를 구동하는 드라이버 트랜지스터와 커패시터를 갖는 드라이버 회로를 포함하는 능동 매트릭스 디스플레이를 위한 꾹셀에 관한 것으로서, 상기 드라이버 트랜지스터의 전류-수송 경로는 동작 전원의 양극들 사이에서 적어도 간접적으로 상기 발광 다이오드(19-23)와 직렬 접속된다. 상기 발광 다이오드(19-23)의 수송층(20)은 상기 수송층(20)의 전기 전도성을 증가시키도록 도핑되며, 상기 드라이버 트랜지스터의 드레인 콘택(15)에 전기적으로 연결된다.

**대표도**

도 1

**특허청구의 범위**

## 청구항 1.

유기 발광 다이오드(OLED)(19-23; 39-45; 59-65), 및 상기 유기 발광 다이오드(19-23; 39-45; 59-65)를 구동하는 드라이버(driver) 트랜지스터와 커패시터를 갖는 드라이버 회로를 포함하며, 상기 드라이버 트랜지스터의 전류-수송 경로는 동작 전원의 2개의 전극들(poles) 사이에서 적어도 간접적으로 상기 발광 다이오드(19-23; 39-45; 59-65)와 직렬 접속되고, 상기 발광 다이오드(19-23; 39-45; 59-65)의 수송층(20; 40; 60)은 상기 수송층(20; 40; 60)의 전기 전도성을 증가시키도록 도핑되며 상기 드라이버 트랜지스터의 드레인 콘택(15; 36; 56)에 전기적으로 연결되고, 상기 드라이버 트랜지스터는 n-채널 트랜지스터이고, 상기 발광 다이오드(19-23; 39-45)는 상기 드라이버 트랜지스터의 드레인 콘택(15; 36) 및 상기 동작 전원의 양극 사이에 연결되며, 상기 드라이버 트랜지스터는 상기 발광 다이오드(19-23; 39-45)의 캐소드(19; 39)에 대향하는 측면상에 배치되고, 상기 커패시터는 상기 드라이버 트랜지스터의 게이트 콘택(17; 32) 및 소스 콘택(15; 37)에 연결되는, 능동 매트릭스 디스플레이를 위한 픽셀.

## 청구항 2.

제 1 항에 있어서,

상기 수송층(20; 40; 60)은 평면형 전극(19; 39; 59)을 통해 상기 드라이버 트랜지스터의 드레인 콘택(15; 36; 56)에 연결되는 것을 특징으로 하는 능동 매트릭스 디스플레이를 위한 픽셀.

## 청구항 3.

제 1 항에 있어서,

상기 수송층(20; 40; 60)은 상기 드라이버 트랜지스터의 드레인 콘택(15; 36; 56)에 직접 연결되는 것을 특징으로 하는 능동 매트릭스 디스플레이를 위한 픽셀.

## 청구항 4.

제 1 항 내지 제 3 항 중 어느 한 항에 있어서,

상기 드라이버 회로는 구동(driving) 트랜지스터로서 형성되는 추가적인 트랜지스터를 포함하는 것을 특징으로 하는 능동 매트릭스 디스플레이를 위한 픽셀.

## 청구항 5.

제 1 항 내지 제 3 항 중 어느 한 항에 있어서,

상기 발광 다이오드(19-23; 39-45; 59-65)의 추가적인 수송층(22; 44; 64)이 상기 추가적인 수송층(22; 44; 64)의 전기 전도성을 증가시키도록 도핑되는 것을 특징으로 하는 능동 매트릭스 디스플레이를 위한 픽셀.

## 청구항 6.

제 1 항 내지 제 3 항 중 어느 한 항에 있어서,

상기 발광 다이오드(19-23; 39-45; 59-65)의 상기 수송층(20; 40) 또는 추가적인 수송층(64)이 n-형 도편트로 n-도핑되는 것을 특징으로 하는 능동 매트릭스 디스플레이를 위한 픽셀.

### 청구항 7.

제 6 항에 있어서,

상기 n-형 도편트는 약 200g/mol 보다 더 큰 분자 질량을 갖는 분자 도편트인 것을 특징으로 하는 능동 매트릭스 디스플레이를 위한 픽셀.

### 청구항 8.

제 6 항에 있어서,

상기 n-형 도편트는 파이로닌(pyronin) B, 류코(leuco) 크리스탈 바이올렛, 또는 상이한 양이온성 염료 기질의 상기 류코인 것을 특징으로 하는 능동 매트릭스 디스플레이를 위한 픽셀.

### 청구항 9.

제 6 항에 있어서,

상기 n-도핑된 수송층(20; 40) 또는 상기 n-도핑된 추가적인 수송층(64)은 약 10:1 내지 약 1:3의 4-7-디페닐-1,10-페난스롤린(Bphen):리튬(Li)의 분자 혼합 비율로 리튬-도핑된 4-7-디페닐-1,10-페난스롤린(phenanthroline)으로부터 형성되는 것을 특징으로 하는 능동 매트릭스 디스플레이를 위한 픽셀.

### 청구항 10.

제 6 항에 있어서,

상기 n-도핑된 수송층(20; 40) 또는 상기 n-도핑된 추가적인 수송층(64)은 약 5:1 내지 약 1:2의 4-7-디페닐-1,10-페난스롤린(Bphen):리튬(Li)의 분자 혼합 비율로 리튬-도핑된 4-7-디페닐-1,10-페난스롤린으로부터 형성되는 것을 특징으로 하는 능동 매트릭스 디스플레이를 위한 픽셀.

### 청구항 11.

제 6 항에 있어서,

상기 n-도핑된 수송층(20; 40) 또는 상기 n-도핑된 추가적인 수송층(64)은 약 1:1의 4-7-디페닐-1,10-페난스롤린(Bphen):리튬(Li)의 분자 혼합 비율로 리튬-도핑된 4-7-디페닐-1,10-페난스롤린으로부터 형성되는 것을 특징으로 하는 능동 매트릭스 디스플레이를 위한 픽셀.

### 청구항 12.

제 1 항 내지 제 3 항 중 어느 한 항에 있어서,

상기 유기 발광 다이오드(19-23; 39-45; 59-65)의 상기 수송층(60) 또는 추가적인 수송층(22: 44)이 유기 수용체 물질로 p-도핑되는 것을 특징으로 하는 능동 매트릭스 디스플레이를 위한 픽셀.

**청구항 13.**

제 12 항에 있어서,

상기 p-도핑된 수송층(60) 또는 상기 p-도핑된 추가적인 수송층(22; 44)은 스타버스트(starburst) 4,4,4-트리스(3-메틸페닐페닐아미노)트리페닐-아민(m-MTDA)으로 이루어지고, 약 80°C까지 열적으로 안정한 2,3,5,6-테트라플루오로-7,7,8,8-테트라시아노-p-퀴노디메탄( $F_4$ -TCNQ) 도편트, 또는 1,6-디아미노페렌(DAP)- $F_4$ -TCNQ 도편트로 p-도핑되는 것을 특징으로 하는 능동 매트릭스 디스플레이를 위한 굑셀.

**청구항 14.**

제 12 항에 있어서,

상기 p-도핑된 수송층(60) 또는 상기 p-도핑된 추가적인 수송층(22; 44)은 스타버스트(starburst) 4,4,4-트리스(3-메틸페닐페닐아미노)트리페닐-아민(m-MTDA)으로 이루어지고, 약 80°C까지 열적으로 안정한 2,3,5,6-테트라플루오로-7,7,8,8-테트라시아노-p-퀴노디메탄( $F_4$ -TCNQ) 도편트, 또는 약 1000:1 내지 약 10:1 범위의 혼합 비율의 1,6-디아미노페렌(DAP)- $F_4$ -TCNQ 도편트로 p-도핑되는 것을 특징으로 하는 능동 매트릭스 디스플레이를 위한 굑셀.

**청구항 15.**

제 12 항에 있어서,

상기 p-도핑된 수송층(60) 또는 상기 p-도핑된 추가적인 수송층(22; 44)은 스타버스트(starburst) 4,4,4-트리스(3-메틸페닐페닐아미노)트리페닐-아민(m-MTDA)으로 이루어지고, 약 80°C까지 열적으로 안정한 2,3,5,6-테트라플루오로-7,7,8,8-테트라시아노-p-퀴노디메탄( $F_4$ -TCNQ) 도편트, 또는 약 100:1 내지 약 20:1 범위의 혼합 비율의 1,6-디아미노페렌(DAP)- $F_4$ -TCNQ 도편트로 p-도핑되는 것을 특징으로 하는 능동 매트릭스 디스플레이를 위한 굑셀.

**청구항 16.**

삭제

**청구항 17.**

제 1 항 내지 제 3 항 중 어느 한 항에 있어서,

상기 드라이버 트랜지스터는 p-채널 트랜지스터이고, 상기 발광 다이오드(59-65)는 상기 드라이버 트랜지스터의 드레인 콘택(56) 및 상기 동작 전원의 음극 사이에 연결되며, 상기 드라이버 트랜지스터는 상기 발광 다이오드(59-65)의 애노드(59)에 대향하는 측면상에 배치되고, 상기 커페시터는 상기 드라이버 트랜지스터의 게이트 콘택(52) 및 소스 콘택(57)에 연결되는 것을 특징으로 하는 능동 매트릭스 디스플레이를 위한 굑셀.

**청구항 18.**

제 1 항 내지 제 3 항 중 어느 한 항에 있어서,

상기 드라이버 회로는 3개의 트랜지스터들을 갖고, 임계 전압을 보상하는 방식으로 구현되는 것을 특징으로 하는 능동 매트릭스 디스플레이를 위한 굑셀.

### 청구항 19.

제 1 항 내지 제 3 항 중 어느 한 항에 있어서,

상기 드라이버 회로는 전류 미러(current mirror) 장치에 4개의 트랜지스터들을 갖고, 상기 드라이버 트랜지스터는 상기 전류 미러 장치의 부분으로서 형성되는 것을 특징으로 하는 능동 매트릭스 디스플레이를 위한 굑셀.

### 청구항 20.

제 1 항 내지 제 3 항 중 어느 한 항에 있어서,

상기 드라이버 회로의 트랜지스터들은 박막 트랜지스터들로서 형성되는 것을 특징으로 하는 능동 매트릭스 디스플레이를 위한 굑셀.

### 청구항 21.

제 1 항 내지 제 3 항 중 어느 한 항에 있어서,

상기 발광 다이오드(19-23; 39-45; 59-65)는 투명 유기 발광 다이오드(TOLED)인 것을 특징으로 하는 능동 매트릭스 디스플레이를 위한 굑셀.

### 청구항 22.

제 1 항 내지 제 3 항 중 어느 한 항에 있어서,

상기 드라이버 회로 및 상기 발광 다이오드(19-23; 39-45; 59-65)는 공통의 기판(11; 31; 51)상에 형성되며, 상기 드라이버 회로는 상기 발광 다이오드(19-23; 39-45; 59-65) 및 상기 공통 기판(11; 31; 51) 사이에 배치되고, 상기 발광 다이오드(19-23; 39-45; 59-65)는 상기 공통 기판(11; 31; 51)으로부터 멀어지게 향하는 발광 방향을 갖는 상부 발광체(top emitter) OLED로서 형성되는 것을 특징으로 하는 능동 매트릭스 디스플레이를 위한 굑셀.

### 청구항 23.

제 1 항 내지 제 3 항 중 어느 한 항에 있어서,

상기 드라이버 트랜지스터의 드레인 콘택(15; 36; 56)은 유기금속성 혼합층에 의해 콘택-접속되는 것을 특징으로 하는 능동 매트릭스 디스플레이를 위한 굑셀.

### 청구항 24.

제 23 항에 있어서,

상기 혼합층은 하나 이상의 물질들의 혼합물에 의해 전기적으로 도핑되는 것을 특징으로 하는 능동 매트릭스 디스플레이를 위한 굑셀.

### 청구항 25.

제 1 항 내지 제 3 항 중 어느 한 항에 있어서,

상기 드라이버 회로와 상기 발광 다이오드 사이에 적어도 하나의 반사-증가 층이 배치되는 것을 특징으로 하는 능동 매트릭스 디스플레이를 위한 꾹셀.

### 청구항 26.

제 25 항에 있어서,

상기 적어도 하나의 반사-증가 층은 하나 이상의 금속으로 이루어지는 것을 특징으로 하는 능동 매트릭스 디스플레이를 위한 꾹셀.

### 청구항 27.

제 25 항에 있어서,

상기 적어도 하나의 반사-증가 층은 하나 이상의 유전체 물질로 이루어지는 것을 특징으로 하는 능동 매트릭스 디스플레이를 위한 꾹셀.

### 청구항 28.

제 1 항 내지 제 3 항 중 어느 한 항에 있어서,

상기 드라이버 회로와 상기 발광 다이오드 사이에 적어도 하나의 반사-감소 층이 배치되는 것을 특징으로 하는 능동 매트릭스 디스플레이를 위한 꾹셀.

### 청구항 29.

제 28 항에 있어서,

상기 적어도 하나의 반사-감소 층은 유기금속성 혼합층인 것을 특징으로 하는 능동 매트릭스 디스플레이를 위한 꾹셀.

### 청구항 30.

제 28 항에 있어서,

상기 적어도 하나의 반사-감소 층은 하나 이상의 유전체 물질로 이루어지는 것을 특징으로 하는 능동 매트릭스 디스플레이를 위한 꾹셀.

명세서

### 발명의 상세한 설명

#### 발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 유기 발광 다이오드(OLED), 및 상기 발광 다이오드를 구동하고 상기 발광 다이오드에 직렬 접속된 그 전류-수송 경로에 의해 동작 전원의 양 극들 사이에 적어도 간접적으로 연결되는 드라이버(driver) 트랜지스터와 커패시터를 갖는 드라이버 회로를 포함하는 능동 매트릭스 디스플레이를 위한 팩셀에 관한 것이다.

1987년 Tang 등(C.W. Tang 외, Appl. Phys. Lett. 51(12), 913(1987))에 의한 효율적인 컴포넌트들의 입증 이후, OLED들은 대면적 디스플레이의 제조를 위한 유력한 후보가 되어 왔다. OLED는 유기 물질들로 이루어진 일련의 얇은 층들을 포함한다. 상기 층들은 통상  $1\text{nm}$  내지  $1\mu\text{m}$  범위의 두께를 갖는다. 상기 층들은 통상 기상 증착에 의해 진공상태로 형성되거나, 예를 들어 스핀-코팅 또는 프린팅에 의해 용액으로부터 형성된다.

유기 발광 다이오드들은 일측으로부터 전자들의 형태로 및 타측으로부터 소위 정공(hole)들의 형태로서 전하 캐리어들을 그 사이에 배열된 유기 층들로 주입하면 발광한다. 전하 캐리어 주입은 외부 전압이 인가될 때 효과적이고, 이는 엑시톤들의 형성, 즉 능동 영역에서 전자-정공 쌍들의 형성과 상기 엑시톤들의 발광성(radiative) 재결합의 결과로 일어난다. 애노드(정공-주입 콘택)와 캐소드(전자-주입 콘택)에 대한 유기 층들의 콘택 접속은 대부분 예를 들어 인듐 주석 산화물(ITO)과 금속성 콘택과 같은 투명 산화물의 형태인, 적어도 하나의 투명 전극으로 통상 효과적이다.

유기 발광 다이오드(OLED)들을 기반으로 한 평면형 디스플레이들은 수동 매트릭스 및 능동 매트릭스로서 실현될 수 있다. 수동 매트릭스 디스플레이인 경우, 영상은 예를 들어, 연속적으로 선택되는 라인들 및 나타나는 칼럼들상에서 선택되는 영상 정보 아이템에 의해 생성된다. 그러나, 이러한 디스플레이들은 기술적 구성상의 이유들로 인해 약 100 라인들의 사이즈로 제한된다.

많은 정보량을 갖는 디스플레이들은 팩셀들의 능동 구동을 필요로 한다. 이러한 목적을 위해, 각각의 팩셀은 트랜지스터들을 갖는 회로인, 구동 회로에 의해 구동된다. 트랜지스터들은 통상 박막 트랜지스터(TFT)들로서 설계된다.

이러한 형태의 디스플레이들은 액정 셀들과 함께 LC-TFT 디스플레이(LC-“액정”)로서 공지되어 있다. 이 경우, 외부 광원의 반사 또는 투과는 LCD들에 의해 제어된다. LCD들은 그 자체로 발광하는 것이 아니라 일반적으로 광의 전압-의존성 편광(polarization) 회전에 의해 달성되는 광 제어의 결과로 발광하기 때문에, LCD들은 전압-제어되며, 즉 드라이버 회로를 통해 거의 전력 없이 구동된다. 이러한 이유들로 인해, 일반적으로 하나의 트랜지스터 및 하나의 커패시터를 갖는 회로로 충분하다.

전류에 의해 구동되는 유기 발광 다이오드들을 갖는 디스플레이들인 경우에는 상황이 다르다. 이 경우 전력 제어가 효과적이어야 하기 때문에, 적어도 2개의 트랜지스터들, 즉 구동(driving) 트랜지스터 및 드라이버 트랜지스터, 및 하나의 커패시터를 갖는 회로가 필요하다. 의도된 OLED의 밝기를 결정하는 전하를 상기 커패시터에 제공하기 위해 상기 트랜지스터는 입력 데이터 신호에 의해 스위칭된다. 그 후, 커패시터는 드라이버 트랜지스터의 게이트 전위를 결정하고, 최종적으로 유기 발광 다이오드를 통해 전류를 설정한다.

상기한 종래기술은 예를 들어, 산요-코닥 사에 의해 제조된 바와 같은 풀 컬러 디스플레이들을 개시한다. 이 경우, 각 팩셀에 대한 각각의 드라이버 회로를 포함하고 폴리실리콘으로 제조된 능동 매트릭스들이 OLED 디스플레이들에 사용된다. 다 결정 실리콘으로 제조된 매트릭스들에서 트랜지스터들은 일반적으로 OLED의 애노드에 연결된 p-채널 트랜지스터들이다. OLED의 층 구성은 유리 기판상에 배열된 애노드에서 시작되어 캐소드로 종결된다; 상기 OLED는 드라이버 트랜지스터들 위에서 측면으로 놓이고, 유리 기판을 통해 발광한다.

다결정 실리콘으로 제조된 매트릭스들의 장점은 OLED를 구동하기 위해 높은 전류를 허용하는 이러한 물질의 전하 캐리어들이 비교적 높은 이동도(mobility)를 갖는다는 것이다. 그러나, 2003년 J.L. Sanford와 F.R. Liebsch의 SID 03 다이제스트 10페이지 이하를 참조하면 알 수 있는 바와 같이, 통상 다결정 실리콘의 비교적 큰 불균질성을 때문에, 4개 이상의 트랜지스터들을 갖는 복잡한 구동 회로들이 필요하다. 다결정 실리콘으로 제조된 매트릭스들을 사용하는 추가적인 단점들은 재결정화 단계가 일반적으로 필요하기 때문에 제조가 복잡하며, 비교적 대형 기판들상에 제조하기 위해 고비용이 들고(비용-효율적인 디스플레이 제조를 위해 매우 중요함), 전기적 파라미터들이 비교적 큰 불균질성을 갖는다는 것이다.

비결정성 실리콘(a-Si)으로 제조되는 매트릭스들을 사용하면, 상기 다결정 실리콘으로 제조되는 매트릭스들의 단점들을 없앨 수 있다: 비결정성 실리콘으로 제조되는 매트릭스들은 훨씬 더 간단하게 제조될 수 있으며, 비교적 큰 기판들상에 보다 용이하게 구현될 수 있다. 마지막으로, 비결정성 실리콘으로 제조되는 매트릭스들은 다결정 실리콘과 비교하여, 훨씬

더 양호한 공간적 균질성의 전기적 파라미터들을 갖는다. 일반적으로, 비결정성 실리콘 기질의 능동 매트릭스들은 n-채널 트랜지스터들에 의해 실현된다. p-채널 트랜지스터들 또한 이론상 사용될 수 있지만, 도핑되지 않은 채널에서 극히 낮은 정공 이동도 때문에 OLED 구동에 적합하지 않다.

J.-J. Lih 등의 2003년 SID 03 다이제스트 14페이지 이하 및 T. Tsujimura의 2003년 SID 03 다이제스트 6페이지 이하를 참조하면, 비결정성 실리콘으로 제조된 매트릭스들을 갖는 최초의 OLED 디스플레이들이 기재되어 있다. 비결정성 실리콘으로 제조된 공지된 매트릭스들은 n-채널 트랜지스터들로 동작한다. 두가지 경우들에서, 유기 발광 다이오드들의 애노드는 TFT 회로의 출력에 연결된다.

비결정성 실리콘으로 제조되는 능동 매트릭스들을 사용하면 전술한 장점들이 있지만, 관련된 다소의 단점들도 있다: 일반적으로 비결정성 실리콘의 극히 더 낮은 이동도들 때문에 전류의 제한이 발생하고, 이는 극히 효율적인 OLED들을 요구하며, 비결정성 실리콘이 로딩/loading)하에서 저하(degrade)됨으로써, 번-인 효과들의 결과로서 불균질성들이 발생한다. 이 경우, 중요한 영향은 노화(ageing)로 인한 트랜지스터들의 임계 전압  $V_{th}$ 의 시프트이다.

비결정성 실리콘으로 제조된 매트릭스를 갖는 OLED 디스플레이 장치를 위한 간단한 통상의 회로들은 일반적으로 2개의 n-채널 트랜지스터들을 포함한다. 소위 구동(driving) 트랜지스터라 불리는 제 1 트랜지스터는 데이터 신호 라인과 로우(row) 선택 라인에 의해 턴온되고, 드라이버(driver) 트랜지스터로서 작용하는 제 2 트랜지스터를 제어하는 커페시터를 충전시킨다. 효율적인 방식으로 실현될 수 있는 이러한 매우 간단한 2-트랜지스터 회로가 OLED의 애노드에 연결되면, 이는 다소의 단점을 갖는다는 것을 보다 정확히 알 수 있다: 드라이버 트랜지스터가 포화(saturation) 영역에서 동작되려면, 드라이버 트랜지스터의 게이트 구동은 매우 높은 스위칭 전위("전압 스윙")들을 요구한다. 이러한 매우 높은 스위칭 전위들은 통상적인 CMOS 실리콘 기술을 이용하는 구동 회로들에 의해 생성될 수 없다. 또한, 이러한 회로의 경우에, OLED의 노화 및 관련된 전압 변화들은 드라이버 트랜지스터의 게이트 전위에 영향을 끼친다. OLED의 전압은 동작시 임의의 경우에 드라이버 트랜지스터의 제어 전압에 영향을 미치기 때문에, 이러한 형태의 구동은 어려운 것으로 입증된다. 전술한 단점을 갖는 해당 회로가 2003년 J.-J. Lih 등의 SID 03 다이제스트 14페이지에 구체화되어 있다.

2개의 n-채널 트랜지스터들의 사용과 애노드와 드라이버 트랜지스터의 접속에 대한 전술한 단점은 더 많은 개수의 트랜지스터들을 갖는 극히 더 복잡한 회로들을 통해 방지될 수 있다. 2003년 J.L. Sanford 및 F.R. Liebsch의 SID 03 다이제스트 10페이지에는 회로 및 상기 회로상에 배열되는 발광 유닛을 갖는 픽셀이 개시되어 있으며, n-채널 트랜지스터가 드라이버 트랜지스터로서 사용되고, 유기 발광 다이오드의 애노드는 상기 트랜지스터에 연결되며, 상기 회로는 불균질성들을 보완하기 위한 4-6개의 트랜지스터들을 갖는다. 서로 다른 복잡성을 갖는 회로들은 파라미터 변동들 및 보다 많은 트랜지스터들에 의한 발광 유닛의 노화를 보완하기 위한 것이다. 그러나, 보다 많은 트랜지스터들이 픽셀에 사용될 수록, 제조시 더 많은 비용 부담이 생기고, 이에 따라 수율이 감소된다. 더욱이, 드라이버 트랜지스터에 이용가능한 면적이 감소되고, 이는 노화 문제를 악화시킨다.

또한, p-채널 트랜지스터들이 n-채널 트랜지스터들 대신에 사용된다면, 전술한 면적 문제가 똑같은 방식으로 일치한다는 것이 입증된다. 이 경우, 캐소드에 드라이버 트랜지스터가 직접 접속되므로, 동작시의 제어 전압에서 OLED 전압이 부수적으로 고려되어야 한다.

효율적인 OLED 디스플레이의 실현을 위한 추가적인 중요한 점은 OLED 면적의 최적화이다. 대부분의 OLED 디스플레이들에 있어서, OLED는 유리 기판("저면 발광체(bottom emitter)")을 통해 발광한다. 이 경우, 구동을 위해 필요한 픽셀의 전자장치들은 OLED의 위에 배치된다. 결과적으로, 픽셀 면적의 절반 미만이 픽셀의 실제적인 발광 유닛, 즉 OLED를 위해 남겨진다. 상기 픽셀과 비교하여 발광 유닛이 더 작게 제조될수록, OLED를 동작시키는 전류 밀도가 더 높아진다. 더 높은 전류 밀도들은 수명에 악영향을 미친다.

기판으로부터 떨어져서 발광하는 유기 발광 다이오드가 보다 적절한데, 이는 이러한 유기 발광 다이오드가 구동 회로상에 구성될 수 있고, 그 결과 픽셀 면적이 대략적으로 발광 유닛의 전체에서 사용될 수 있기 때문이다. 2003년 T. Tsujimura 등의 SID 03, 6페이지에는 비결정성 실리콘으로 제조된 매트릭스를 갖는 디스플레이들을 위한 상기한 장치가 개시된다. 이 경우, OLED 애노드 콘택은 드라이버 트랜지스터에 연결된다. 투명 전극을 통해 발광된다. 이러한 장치는 제어 전압에 영향을 준다는 이미 언급된 단점을 가지며, 드라이버 트랜지스터의 포화 동작의 장점이 이용될 수 없다. 따라서, 드라이버 트랜지스터에 의해 생성되는 OLED 구동 전류는 임계 전압( $V_{th}$ )의 시프트들 및 유기 발광 다이오드의 변화들에 민감하게 반응한다. 이러한 시프트들은 트랜지스터들 및 OLED 노화로서 불가피한 것이다.

### 발명이 이루고자 하는 기술적 과제

본 발명의 목적은 영역을 효율적으로 사용할 수 있는 유기 발광 다이오드를 갖는 능동 매트릭스 디스플레이를 위한 픽셀을 제공하는 것이다. 더욱이, 본 발명의 목적은 비용-효율적인 방법들의 사용을 통해 상기 픽셀의 제조를 가능하게 하는 것이다.

본 발명에 따른 이러한 목적은 도핑에 의해 전도성이 되는 발광 다이오드의 수송층(transport layer)이 드라이버 트랜지스터의 드레인 콘택에 전기적으로 연결되는 청구항 제1항의 전문에 따른 픽셀으로 달성될 수 있다.

드라이버 회로의 적절한 설계와 관련하여 이러한 방식으로 달성될 수 있는 것은 드라이버 트랜지스터가 포화상태(saturation)에서 동작될 수 있으므로, 노화 프로세스들에 비교적 민감하지 않는다.

드라이버 회로는 도핑된 수송층을 통해 유기 발광 다이오드에 연결된다. 이것은 도핑되지 않은 유기 층에 연결되는 콘택 금속에 의해 높은 임피던스 콘택이 형성되는 것을 방지한다. 본 발명에서 제안되는 도핑된 수송층은 상기 발광 다이오드가 픽셀에서 하부 층들에 적응될 수 있도록 하고, 적절한 도핑 물질들의 선택과 이에 따라 가능할 수 있는 적응(adaptation)에 의해 그 제조 공정이 비용-효율적이 될 수 있으며, 이는 n-채널 드라이버 트랜지스터들(상기 발광 다이오드의 캐소드 접속과 관련됨) 및 p-채널 드라이버 트랜지스터들(상기 발광 다이오드의 애노드 접속과 관련됨)의 사용을 가능하게 한다.

도핑에 의해, 통상의 동작 온도들의 영역에서 유기 발광 다이오드의 전도하는 수송층의 전도성은 몇 배로 증가된다.

더욱이, 도핑된 수송층과 드라이버 트랜지스터의 드레인 콘택의 접속은 드라이버 트랜지스터의 게이트-소스 전압이 유기 발광 다이오드에 대한 전압에 의해 영향을 받는 것을 방지한다. 그 결과로서, 상기 발광 다이오드들의 파라미터들의 변경 또는 드라이버 트랜지스터의 포화상태에 악영향을 주는 상기 발광 다이오드에 대한 전압 변경을 초래하는 노화 현상이 방지됨으로써, 상기 발광 다이오드를 통한 전류 흐름 및 궁극적으로 그 밝기가 안정되게 유지될 수 있다.

종속 청구항들은 본 발명의 바람직한 개선점들에 관한 것이다.

예로서, 사용되는 n-도편트는 약 200g/mol 보다 더 큰 분자 질량을 갖는 분자 도편트일 수 있다. 바람직한 n-도편트의 예로는, Pyronin D 또는 Leukokristallviollett(2003년 A. Werner 등의 Appl. Phys. Lett. 82, 4495)가 있다. 선택적인 n-도핑된 수송층의 예로는 리튬-도핑된 4,7-디페닐(diphenyl)-1,10-페난스롤린(phenanthroline)이 있다. 4,7-디페닐-1,10-페난스롤린에 대한 분자 혼합 비율로서, (Bphen):리튬(Li)은 약 10:1 내지 약 1:1이고, 바람직하게는 약 5:1 내지 약 1:1이며, 더욱 바람직하게는 1:1이다. 다른 n-형 도핑 변형예들도 마찬가지로 사용될 수 있다. 전자 수송층은 약 20nm 내지 약 100nm 범위의 두께를 가지며, 바람직하게는 약 40nm의 두께를 갖는다.

p-도핑된 수송층(정공 수송층)은 starburst 4,4,4-트리스(3-메틸페닐페닐아미노)트리페닐아민(m-MTDA)로 제조되는 것이 바람직하고, 약 80°C까지 열적으로 안정할 수 있는 2,3,5,6-테트라플루오로-7,7,8,8-테트라시아노-p-퀴노디메탄(F<sub>4</sub>-TCNQ) 도편트, 또는 1,6-디아미노페렌(DAP)-F<sub>4</sub>-TCNQ 도편트로 p-도핑된다. 다른 p-형 도핑 변형예들이 사용될 수 있다. 혼합 비율은 약 1000:1 내지 약 10:1이고, 바람직하게는 약 100:1 내지 약 20:1인 것이 바람직하다. 정공 수송층은 약 30nm 내지 약 300nm 범위의 두께를 가지며, 바람직하게는 약 100nm의 두께를 갖는다.

본 발명의 한가지 개선점은 평면형 전극을 통해 드라이버 트랜지스터의 드레인 콘택에 연결되는 도핑된 수송층을 제공하는 것이다. 상기 전극은 드레인 콘택에 콘택-접속되도록 작용하고, 이는 종래의 금속화 수단에 의해 달성될 수 있다.

본 발명의 한가지 발전은 드라이버 트랜지스터의 드레인 콘택에 직접 연결되는 전도성 수송층을 제공하는 것이다. 이것은 도핑에 의한 수송층의 적응력(adaptability) 때문에 가능할 수 있으며, 금속화 공정의 생략으로 인해 제조 공정이 간단해진다.

본 발명의 다른 개선점은 적절히 도핑되는 적어도 하나의 유기 물질 및 금속성 캠포넌트로 이루어진 혼합층에 의해 영향을 받는 드라이버 트랜지스터의 드레인 콘택의 콘택 접속을 제공하는 것이다. 이러한 혼합층은 높은 전기 전도성을 가지고, 예를 들어 CO 기화(vaporization)에 의해 형성될 수 있다.

본 발명의 일 실시예에서, 드라이버 트랜지스터에 연결되는 전극(애노드/캐소드)은 OLED의 능동 층들에 의해 방출되는 방사선을 가능한 효율적으로 반사하도록 설계된다. 이것은 예를 들어, 은과 같이 극히 반사성인 물질에 의해 달성될 수 있다. 본 발명은 극히 반사성인 금속들이 종종 높은 일함수를 가짐으로써 특히 전자-전도성 유기 층들과 양호한 콘택을 형성하지 않기 때문에, 접속구조에 있어서 특정한 장점들을 도출할 수 있다.

본 발명의 추가적인 개선점으로서, 드라이버 트랜지스터에 연결된 전극은 다중층 배열을 기초로 OLED의 능동 층들에 의해 방출되는 방사선을 효율적으로 반사하는 방식으로 설계된다. 이것은 예를 들어 유전체 다중층에 의해 달성될 수 있다. 예를 들어 반사 층들을 통한 관통-접속은 도평된 유기층들에 의해 가능할 수 있기 때문에, 이것은 특히 효율적인 방식으로 본 발명과 연계될 수 있다.

본 발명의 한가지 발전으로서, 드라이버 트랜지스터에 연결된 전극은 다중층 배열에 의해 OLED의 능동 층들에 의해 방출되는 방사선을 효율적으로 반사하도록 설계된다. 이것은 예를 들어 유전체 다중층에 의해 달성될 수 있다. 예를 들어 반사 층들을 통한 관통-접속은 도평된 유기층들에 의해 가능할 수 있기 때문에, 이것은 본 발명과 연계하여 특히 효율적이다.

본 발명의 바람직한 실시예에서, 드라이버 트랜지스터에 연결된 전극은 입사광을 가능한 적게 반사하도록 설계된다(반사감소). 이것은 예를 들어 적절한 유전체 층들 또는 유기금속성 혼합 층들에 의해 달성될 수 있다. 그 결과로서 일반적으로 유기 발광 다이오드의 효율성이 낮아지지만, 외부 입사광이 반사되지 않음으로써, 예를 들어 콘트라스트(contrast)를 증가시키기 위한 편광 필터들과 같은 추가적인 측정기들을 이용하지 않고도 OLED 디스플레이의 콘트라스트를 높일 수 있다.

본 발명에서 제안되는 장치는 또한 2개 이상의 트랜지스터들을 갖는 드라이버 회로들로 일반화될 수 있다. 안정성에 관해 매우 신뢰할 수 있는 본 발명의 개선점은 전류 미러 장치에서 4개의 트랜지스터들을 갖는 드라이버 회로를 제공하는 것이다. 상기 드라이버 트랜지스터는 전류 미러 장치의 부분으로서 형성된다. 전류 미러 장치에 의해, 드라이버 트랜지스터에 미러 전류가 설정되고, 전술한 측정들과 더불어 상기 미러 전류는 픽셀의 컴포넌트들의 제조 공차와 극히 무관하며, 특히 상기 발광 다이오드의 제조 공차(tolerance)들 및 노화 현상과 무관하다.

전류 미러 장치는 4개의 트랜지스터들과 하나의 커패시터로 형성된다. 상기 회로 장치와 트랜지스터 타입은 이론적으로 공지되어 있으며, 예를 들어 J.L Sandford, F.R. Libsch SID 2003, 10페이지 이하를 참조하면 기술되어 있다. 또한, 임의의 다른 전류 미러 회로가 대안으로서 사용될 수 있다. 전류 미러 장치에 의해 달성될 수 있는 것은, 트랜지스터 및/또는 유기 발광 다이오드의 노화로 인해 임계 전압의 시프트들이 발생하는 경우에도 드라이버 트랜지스터가 포화 영역에서 매우 신뢰할 수 있게 동작된다는 것이다. 그 결과 노화로 인한 상기 발광 다이오드의 밝기 변화 및 컴포넌트의 광 방출 변화를 유발하지 않거나, 작은 정도로만 유발한다.

본 발명은 또한 발광 다이오드가 투명 유기 발광 다이오드로서 설계되는 사실 때문에 바람직하게 발전될 수 있다. 완전히 투명한(70% 이상의 투과) 유기 발광 다이오드는 높은 광 효율성을 갖는다. 모든 유기층들을 보호하지만, 특히 투명 커버링 콘택의 손상에 대한 상기 발광층들의 보호가 동시에 보장될 수 있다. 이러한 투명 OLED의 경우에서, 정공 수송층은 유기 수용체 물질로 p-도평되고, 전자 수송층은 200g/mol 이상의 질량을 갖는 도핀트들을 갖는 도너 물질로 n-도평된다. 예를 들어, 독일 특히 제102 15 210호에 개시된 투명 OLED들을 사용할 수 있다.

마지막으로, 드라이버 회로와 발광 다이오드가 공통의 기판상에 형성되고, 상기 드라이버 회로는 상기 발광 다이오드와 상기 공통 기판 사이에 배치되며, 상기 발광 다이오드는 상기 공통 기판으로부터 멀어지게 향하는 발광 방향을 갖는 상부 발광체(top emitter) OLED로서 형성되도록, 드라이버 회로와 발광 다이오드가 공통의 기판상에 적용되는 것이 특히 바람직하다.

따라서, 구동 회로는 유기 발광 다이오드 아래에 놓인다. 그 결과, 픽셀의 면적을 최대화할 수 있기 때문에, 전류 흐름을 증가시키지 않고도 광도를 증가시킬 수 있다. 이러한 방식으로 구성되는 픽셀은 기판 베이스, 그 상부에 배치되는 드라이버 회로, 및 그 상부에 형성되는 유기 발광 다이오드를 갖는 층 구성을 포함한다. 기판으로부터 멀어져 발광하는 OLED(상부 발광체)들은 구동 회로상에 구성됨으로써, 상기 픽셀 영역이 대략 상기 발광 유닛의 전체에서 사용될 수 있다. 상부에 위치한 투명 전극을 통해 광이 방출된다. 이러한 층 구성을 더 높은 온도와 같이 보다 험한 조건들하에서, 유기 발광 다이오드의 도포(application) 보다는 기판에 드라이버 회로의 도포로서 제조 엔지니어링 면에서 효과적이다. 따라서, 상기 발광 다이오드는 그 자신의 도포 동안을 제외하고는 추가적인 제조 공정들의 추가적인 로딩들에 노출되지 않는다. 상부 발광체로서, 상기 발광 다이오드는 픽셀의 전체 기본 영역 상부에서 실질적으로 연장한다. 이러한 실시예는 포화상태에서 동작되는 2개의 트랜지스터 회로와 접속되는 특히 바람직한 방식으로 가능할 수 있다.

## 발명의 구성

본 발명은 도면을 참조하는 실시예들을 기초로 이하에서 보다 상세히 설명된다.

우선, 본 발명은 일 실시예를 기초로 도 1을 참조하여 이하에서 설명되며, 상기 실시예는 사실상 바람직하게는 비결정 실리콘 기반으로 실현될 수 있는 바와 같은 n-채널 트랜지스터들을 갖는 회로를 구비한 능동 매트릭스 디스플레이를 위한 픽셀에 적합하다.

도 1은 제 1 실시예에 따른 픽셀의 회로 장치의 간략화된 전기 회로도를 나타내고, 상기 회로는 2개의 트랜지스터들을 갖는다. 구동 트랜지스터(1)로서 지칭되는 제 1 트랜지스터는 데이터 신호 라인(2)의 전위를 저장하도록 작용하고, 상기 트랜지스터는 로우 선택 라인(3)에 의해 턴온되고 커페시터(4)는 데이터 신호 라인(2)의 전위로 충전된다. 커페시터(4)는 제 2 트랜지스터인 드라이버 트랜지스터(5)를 제어한다. 유기 발광 다이오드(OLED)(6)의 캐소드는 드라이버 트랜지스터(5)의 드레인 콘택에 연결되고, 동작 전압  $V_{dd}$ 가 인가되는 공급 라인(7)으로부터 동작 전류를 수신한다.

OLED의 캐소드와 드라이버 트랜지스터(5)의 드레인 콘택 사이의 직접 접속이 형성되는 도 1에 따른 회로 장치를 통해 달성될 수 있는 것은, 드라이버 트랜지스터(5)가 포화 영역에서 동작되고, 그 결과 드라이버 트랜지스터(5) 또는 OLED(6)의 노화로 인한 임계 전압의 시프트들이 픽셀의 경우에서 밝기의 변화들을 유발하지 않거나, 작은 정도로만 유발한다는 것이다. OLED(6)의 캐소드는 드라이버 트랜지스터(5)의 드레인 콘택에 연결되고, 공급 라인(7)으로부터 동작 전류를 수신한다. 이러한 장치는 외부 구동 회로의 전압 스윙이 너무 크게 되지 않으면서 드라이버 트랜지스터(5)가 포화 영역에서 동작될 수 있는 효과를 갖는다. 이것은 다음의 계산을 기초로 나타낼 수 있다:

포화 조건:

$$V_{tT2} < V_{GS2} < V_{tT2} + V_{DS2}$$

$$V_{DATA} = V_{DS1} + V_{GS2} \approx V_{GS2} \quad (V_{DS1} \approx 0)$$

$$V_{DD} = V_{DS2} + V_F$$

$$V_{tT2} < V_{DATA} < V_{tT2} + V_{DS2}$$

$$I_{OLED} = 0.5k \cdot (V_{DATA} - V_{tT2})^2$$

상기한 연구들을 기초로, 드라이버 트랜지스터(5)의 노화로 인한 임계 전압의 시프트가 밝기의 변화들을 유발하지 않거나, 아주 작은 정도로만 밝기의 변화들을 유발할 수 있다.

반대로, 상기 OLED의 애노드, 및 드라이버 트랜지스터(5)의 드레인 콘택의 콘택 접속은 특정 조건들에서 디스플레이 공급 전압을 초과할 수 있는 과도한 전압 스윙들을 유발한다:

포화 조건:

$$V_{tT2} < V_{GS2} < V_{tT2} + V_{DS2}$$

$$V_{DATA} = V_{DS1} + V_F + V_{GS2} \approx V_F + V_{GS2} \quad (V_{DS1} \approx 0)$$

$$V_{DD} = V_{DS2} + V_F$$

$$V_{tT2} + V_F < V_{GS2} + V_F < V_{tT2} + V_{DS2} + V_F$$

$$V_{tT2} + V_F < V_{DATA} < V_{tT2} + V_{DD}$$

$$I_{OLED} = 0.5k \cdot (V_{DATA} - V_{tT2} - V_F (I_{OLED}))^2$$

도 2는 상부에 위치된 게이트("상부 게이트")를 갖는 도 1의 제 1 실시예에 따른 픽셀의 횡단면도를 나타낸다. 도시된 구성은 기판("상부 발광체")으로부터 떨어져 발광하는 유기 발광 다이오드를 갖는 도 1에 도시된 회로의 하나의 가능한 기술적 설계를 포함한다.

비결정성 실리콘으로 제조된 회로는 유리로 이루어진 캐리어(기판)(11)상에 제공된다. 유기 발광 다이오드는 상기 회로상에 배치된다.  $\text{SiN}_x$ 로 이루어진 절연층(12)은 캐리어(11)상에 부가적으로 제공된다. 턴온시 n-전도되는 트랜지스터의 채널(13)로서 내성(intrinsic)의 비결정성 실리콘으로 이루어진 얇은 층이 상기 절연층상에 배치된다. 소스 콘택(14)은 일측상에 위치되고, 드레인 콘택(15)은 채널(13)의 대향측상에 위치된다. 소스/드레인 콘택들(14, 15)은 n-도핑된 실리콘으로 이루어진 얇은 층들이고, 각각의 경우 이들 사이에 위치된 채널(13)은 콘택-접속된다.

게이트 콘택(17)은 게이트 절연체(16)의  $\text{SiN}_x$ 로 이루어진 추가적인 도포 층상에 "상부 게이트"로서 도포된다. 게이트(17)는 티타늄-백금 합금(TiPt)으로 이루어진 층이다. 게이트(17)를 갖는 게이트 유닛은 패시베이션 층(18)으로 코팅된다.

그 다음, 하나 또는 다수의 유기 층들을 갖는 유기 발광 다이오드(OLED)가 그 상부에 도포된다. 알루미늄으로 이루어진 캐소드(19)는 패시베이션 층(18)상에 배치되고, 도핑된 전자 수송층(20)이 상기 캐소드에 도포된다. 전자 수송층(20)은 n-도핑된다. 상기 전자 수송층은 약 40nm의 두께를 갖고, 약 1:1의 문자 혼합 비율의 4,7-디페닐-1,10-페나스톨린(Bphen):리튬(Li)를 갖는 리튬-도핑된 4,7-디페닐-1,10-페나스톨린으로 이루어진다. 마찬가지로, 다른 도핑 변형예들이 가능할 수 있다.

다수의 층들을 포함하는 유기 발광 다이오드의 발광층 구성(21)은 전자 수송층(20)상에 배치된다. 발광층 구성(21)은 트리스(8-하이드록시퀴놀린)알루미늄( $\text{Alq}_3$ )으로 이루어진 약 20nm 두께의 전자발광 층 상부에, 약 10nm의 두께를 갖는 Bphen으로 이루어진 전자-측면 차단층을 포함하고, 상기 차단층은 광 생성의 내부 양자 효율성을 증가시키기 위해 발광체 도편트들, 특히 퀴나크리돈스(quinacridones)로 혼합되며, 추가적인 정공-측면 차단층은 약 5nm의 두께를 갖는 N-N-디페닐-N,N-비스(3-메틸페닐)-(1,1-비페닐)-4,4-디아민(TPD)으로 이루어진다.

약 100nm의 두께를 갖는 정공 수송층(22)은 발광체 층 구성(21) 상에 위치되고, 정공 수송층(22)은 본 실시예인 경우 p-도핑된다. 정공 수송층(22)은 약 80°C까지 열적으로 안정한 2,3,5,6-테트라플루오로-7,7,8,8-테트라시아노-p-퀴노디메탄( $\text{F}_4\text{TCNQ}$ ) 도편트 또는 1,6-디아미노페렌(DAP)- $\text{F}_4$ -TCNQ 도편트로 p-도핑되는 스타버스트(starburst) 4,4,4-트리스(3-메틸페닐페닐아미노)트리페닐-아민(m-MTDATA)으로 이루어진다.

인듐 주석 산화물(ITO)로 이루어진 반투명 애노드(23)는 상부측상에 결합되는 방식으로 구성되며, 그 결과 방출되는 광이 상기 애노드를 통해 상기 유기층 구성으로부터 나타날 수 있다. 애노드(23)는 추가적인 도포층, 즉 절연층들(미도시)에 의해 유기 발광 다이오드의 캐소드(19)와의 측면 콘택으로부터 보호될 수 있다.

제조시, 상기 유기층들은 CO-기화에 의해 진공상태로 기상 증착 공정으로 도포된다(도핑되는 층들인 경우). 그러나, 사실상 상기 층들은 예를 들면, 선택적으로 온도-제어되는 상하부 물질들의 순차적인 확산 또는 진공상태로 수행될 수 있는 이미 혼합된 물질들상의 스피닝에 의해 상하부 물질들을 기상 증착하는 것과 같은, 종래기술에서 공지된 다른 방법들에 의해 도포될 수도 있다. 특히, 2개의 차단층들인, 전자-측면 차단층 및 정공-측면 차단층은 진공상태에서 기상-증착되고, 스펀-코팅에 의해 선택적으로 도포될 수도 있다.

픽셀의 드라이버 회로는 도금된-관통 홀(24)을 통과하는 드레인 콘택(15)에 의해 유기 발광 다이오드의 캐소드(19)에 직접 연결된다. 이 경우, 판형-관통 홀(24)은 하나의 지점에서 패시베이션 층(18)과 게이트 절연체(16)를 관통한다.

이러한 장치의 장점은 상기 도금된-관통 홀(24)과 드레인 콘택(15)을 통해 캐소드(19)와 n-채널(13) 사이의 직접적인 콘택 접속으로 인해, 드라이버 트랜지스터는 포화상태로 동작될 수 있으므로, 임계 전압의 시프트에 영향을 받지 않는다. 더욱이, 트랜지스터의 출력과 캐소드(19) 사이의 직접적인 콘택-접속은 매우 간단한 기술적 구성을 허용한다.

실현을 위한 전제조건은 기판으로부터 떨어지게 발광하는 발광 다이오드로서 상기 유기 발광 다이오드를 형성하는 것이다. 이 경우, 상기한 OLED는 일반적으로 기판을 통해 발광하는 유기 발광 다이오드 보다 극히 효율적이지 못하다는 근본

적인 문제점이 있다. 이러한 문제는 특히 독일 특허출원 제101 35 513호에 기재된 바와 같이, 도핑되는 수송층에 의해 해결될 수 있다. 대안으로서, 특히 독일 특허출원 제102 15 210호에 개시된 바와 같이, 완전히 투명한 유기 발광 다이오드들을 사용할 수도 있다.

도 3은 저면에 위치되는 게이트를 갖는 제 2 실시예에 따른 픽셀의 횡단면도를 나타낸다.

게이트 콘택(32)은 캐리어(기판)(31) 상에 직접적으로 "하부 게이트"로서 도포된다. 캐리어(31)는 통상 유리로 이루어진다. 게이트 콘택(32)은 티타늄-백금 합금(TiPt)로 이루어진다. 그 상부에는  $\text{SiN}_X$ 로 이루어진 절연층(33)이 위치되고, 그 다음으로  $\text{SiN}_X$ 로 이루어진 게이트 절연층(34)이 형성된다.

턴온시 n-전도되는 트랜지스터의 채널(35)로서 내성인 비결정성 실리콘으로 이루어진 얇은 층이 그 상부에 배치된다. 드레인 콘택(36)은 일측상에 위치되고, 채널(35)의 대향 측면상에는 소스 콘택(37)이 위치된다. 소스/드레인 콘택들(36, 37)은 알루미늄으로 이루어진 얇은 층들이며, 각각의 경우 이들사이에 위치되는 채널(35)이 콘택-접속된다. 소스/드레인 콘택(36, 37)에 인접하는 소스/드레인 영역들은 n-도핑된 실리콘으로 이루어진다.

하나 또는 다수의 유기층들을 갖는 유기 발광 다이오드(OLED)는 다시  $\text{SiN}_X$ 로 이루어진 절연층(38) 상부에 도포된다. 상기 OLED의 최저면층은 도핑된 전자 수송층(40)이 도포되는, 알루미늄으로 이루어진 캐소드(39)이다. 전자 수송층(40)은 n-도핑된다. 상기 전자 수송층은 40nm의 두께를 갖고, 약 1:1의 분자 혼합 비율인 4,7-디페닐-1,10-페난스롤린(Bphen):리튬(Li)을 갖는 리튬-도핑된 4,7-디페닐-1,10-페난스롤린으로 이루어진다.

다수의 층들을 포함하는 발광체 층 구성은 전자 수송층(40)상에 배치된다. 상기 발광체 층 구성은 약 10nm의 두께를 갖는 Bphen으로 이루어진 전자-측면 차단층(41)을 포함하고, 그 상부에 트리스(8-하이드록시퀴놀린)알루미늄( $\text{Alq}_3$ )로 이루어진 약 20nm 두께의 전자발광 층(42)을 포함하며, 상기 전자발광 층은 광 생성의 내부 양자 효율성을 증가시키기 위해 발광체 도편트들과 혼합되며, 추가적인 정공-측면 차단층(43)은 약 5nm의 두께를 갖는 N-N-디페닐-N,N-비스(3-메틸페닐)-(1,1-비페닐)-4,4-디아민(TPD)으로 이루어진다.

약 100nm의 두께를 갖는 정공 수송층(44)은 상기 발광체 층 구성 상에 위치되고, 정공 수송층(44)은 본 실시예인 경우 p-도핑된다. 정공 수송층(44)은 약 80°C까지 열적으로 안정한 2,3,5,6-테트라플루오로-7,7,8,8-테트라시아노-p-퀴노디메탄( $\text{F}_4\text{TCNQ}$ ) 도편트 또는 1,6-디아미노페렌(DAP)- $\text{F}_4\text{-TCNQ}$  도편트로 p-도핑되는 스타버스트(starburst) 4,4,4-트리스(3-메틸페닐페닐아미노)트리페닐-아민(m-MTDATA)으로 이루어진다.

인듐 주석 산화물(ITO)로 이루어진 반투명 애노드(45)는 상부측상에 결합되는 방식으로 구성되며, 그 결과 방출되는 광이 상기 애노드를 통해 상기 유기층 구성으로부터 나타날 수 있다.

도 4는 픽셀에 대한 드라이버 회로의 간략화된 전기 회로도를 나타낸다. 상기 드라이버 회로는 4개의 n-채널 트랜지스터들(T1, T2, T3, T4)과 하나의 커페시터(C)를 갖는 전류 미러 장치를 포함한다. 트랜지스터들(T1 및 T3)은 로우 라인 SCAN 1에 의해 턴온된다. T1과 함께, 트랜지스터 T3를 통해 커페시터(C)가 데이터 라인에 의해 충전된다. 상기 커페시터가 충전된 이후, T2를 통해 데이터 라인으로부터 전류가 흐른다. 트랜지스터 T4는 SCAN 2에 의해 턴온되는 반면, SCAN 1은 스위칭-오프된다. 커페시터스(커페시터 C)에 대한 전압 제어하에서, 트랜지스터 T2는 OLED를 통과하는 동일한 (미러)전류를 설정한다.

마찬가지로 전류 미러를 갖는 이러한 형태의 드라이버 회로 장치는 드라이버 트랜지스터, 즉 그 게이트 콘택에 의해 커페시터에 연결된 트랜지스터가 포화 영역에서 동작됨으로써, 드라이버 트랜지스터 및/또는 발광 다이오드의 노화로 인해 가능한 임계 전압의 시프트들이 밝기의 변화들을 유발하지 않거나 아주 작은 정도로만 유발하는 효과를 갖는다. 이 경우, 드라이버 트랜지스터 T2는 동작 전원, 즉 공급 라인의 양극  $V_{DD}$ 에 간접적으로 연결되므로, 트랜지스터 T4가 양극  $V_{DD}$ 과 드라이버 트랜지스터 T2 사이에 위치한다는 점에서, 동작 전원의 2개의 전극들 사이에 간접적으로 연결된다. 그러나, 상기 OLED(도 3의 OLED(1))는 드라이버 트랜지스터 T2의 전류-수송 경로와 직렬로 연결되어 있다.

도 5는 하나의 스캔 라인만을 사용하는 전류 미러 장치의 다른 실시예를 나타낸다. 트랜지스터 T3 및 T4의 파라미터들을 정확히 인지하는 것은 본 발명에서 전제조건이며, 이는 이러한 경우 설정되는 전류가 OLED의 드라이버 트랜지스터 T2를 통해 흐르지 않고, 2개의 트랜지스터들의 비율에 의해 형성되기 때문이다.

도 6은 p-채널 트랜지스터들을 갖는 2-TFT 회로의 회로 실시예를 나타내며, OLED의 애노드의 p-도핑된 수송층은 드라이버 트랜지스터의 드레인 콘택에 연결된다.

도 7은 하부에 위치하는 게이트 콘택을 갖는 p-채널 트랜지스터, 및 애노드가 드라이버 트랜지스터에 연결되는 OLED를 갖는 픽셀의 횡단면도를 나타낸다.

게이트 콘택(52)은 "하부 게이트"로서 캐리어(기판)(51)상에 직접적으로 제공된다. 캐리어(51)는 통상 유리로 이루어지며, 게이트(2)는 티타늄-백금 합금(TiPt)으로 이루어진다. 그 상부에는  $\text{SiN}_x$ 로 이루어진 절연층(53)이 위치하고, 그 다음으로  $\text{SiN}_x$ 로 이루어진 게이트 절연층(54)이 형성된다.

턴온시 p-전도되는 트랜지스터의 채널(55)로서 내성인 실리콘으로 이루어진 얇은 층이 그 상부에 배치된다. 드레인 콘택(56)은 일측상에 위치되고, 채널(55)의 대향 측면상에는 소스 콘택(57)이 위치된다. 소스/드레인 콘택들(56, 57)은 알루미늄으로 이루어진 얇은 층들이며, 각각의 경우 이들사이에 위치되는 채널(55)이 콘택-접속된다. 소스/드레인 콘택(56, 57)에 인접하는 소스/드레인 영역들은 p-도핑된 실리콘으로 이루어진다.

하나 또는 다수의 유기층들을 갖는 유기 발광 다이오드(OLED)는 다시  $\text{SiN}_x$ 로 이루어진 절연층(58) 상부에 도포된다. 상기 OLED의 최저면층은 도핑된 정공 수송층(60)이 도포되는, 알루미늄으로 이루어진 애노드(59)이다. 정공 수송층(60)은 p-도핑된다. 상기 정공 수송층은 100nm의 두께를 갖고, 약 80°C까지 열적으로 안정한 2,3,5,6-테트라플루오로-7,7,8,8-테트라시아노-p-퀴노디메탄( $\text{F}_4\text{TCNQ}$ ) 도편트 또는 1,6-디아미노페렌(DAP)- $\text{F}_4\text{-TCNQ}$  도편트로 p-도핑되는 스타버스트(starburst) 4,4,4-트리스(3-메틸페닐페닐아미노)트리페닐-아민(m-MTDATA)으로 이루어진다.

다수의 층들로 이루어진 발광체 층 구성은 정공 수송층(60)상에 배치된다. 상기 발광체 층 구성은 약 5nm의 두께를 갖는 N-N-디페닐-N,N-비스(3-메틸페닐)-(1,1-비페닐)-4,4-디아민(TPD)으로 이루어진 정공-측면 차단층(61)을 포함한다. 그 다음으로 트리스(8-하이드록시퀴놀린)알루미늄( $\text{Alq}_3$ )로 이루어진 약 20nm 두께의 전자발광 층(62)을 포함하며, 상기 전자 발광층은 광 생성의 내부 양자 효율성을 증가시키기 위해 발광체 도편트들과 혼합된다. 그 다음, 약 10nm의 두께를 갖는 Bphen으로 이루어진 전자-측면 차단층(63)이 그 상부에 배치된다.

전자 수송층(64)은 상기 발광체 층 구성 상에 위치되고, 전자 수송층(64)은 본 실시예인 경우 n-도핑된다. 상기 전자 수송층(64)은 약 1:1의 분자 혼합 비율인 4,7-디페닐-1,10-페난스롤린(Bphen):리튬(Li)을 갖는 리튬-도핑된 4,7-디페닐-1,10-페난스롤린으로 이루어진다.

인듐 주석 산화물(ITO)로 이루어진 반투명 캐소드(65)는 OLED의 상부측상에 마지막 층으로서 도포되고, 그 결과 방출되는 광이 상기 캐소드를 통해 상기 유기층 구성으로부터 나타날 수 있다.

도 8은 드라이버 트랜지스터의 임계 전압 보상이 수행되는 회로 장치를 나타낸다. 디스플레이 상에 새로운 영상을 나타내기 위하여, 역방향으로 구동되는 OLED를 완전히 방전시키도록 잠시 동안, OLED의 공통 캐소드 단자( $V_{ca}$ )에는 GND에 비해 높은 양의 전위가 형성된다. 그 후, 도 8에서 AZ로 나타낸 트랜지스터 T2의 게이트 단자에는 양의 전위가 형성되고, 동시에 전압  $V_{ca}$ 는 약간의 음의 값이 된다. 그 결과로, 스토리지 커패시터(C1)상의 전압이 대략적으로 드라이버 트랜지스터의 임계 전압으로 설정된다. 트랜지스터 T1을 통해 상기 드라이버 트랜지스터가 데이터 라인에 연결되면, 이러한 전압이 데이터 라인에도 나타나고, 실제적인  $V_{data}$  전압만이 부가되어야 한다. 새로운 값들이 모든 픽셀들에 기록되면, 전압  $V_{ca}$ 는 다시 정상 동작 전위로 설정되고, OLED는 설정 전압  $V_{data}$ 에 비례하여 발광한다.

전술한 바와 같은 본 발명의 특징들, 청구범위 및 도면은 그 다양한 실시예들에서 본 발명의 실현을 위해 임의의 원하는 조합으로 및 개별적으로 중요할 수 있다.

### 발명의 효과

본 발명에 의하면, 영역을 효율적으로 사용할 수 있는 유기 발광 다이오드를 갖는 능동 매트릭스 디스플레이를 위한 픽셀을 제공할 수 있으며, 비용-효율적인 방법들의 사용을 통해 상기한 픽셀을 제조할 수 있다.

## 도면의 간단한 설명

도 1은 제 1 실시예에 따른 픽셀의 회로 장치를 나타낸다.

도 2는 상부에 위치되는 게이트를 갖는 도 1의 제 1 실시예에 따른 픽셀의 횡단면도를 나타낸다.

도 3은 하부에 위치되는 게이트를 갖는 제 2 실시예에 따른 픽셀의 횡단면도를 나타낸다.

도 4는 전류 미러 장치를 갖는 픽셀의 회로 장치를 나타낸다.

도 5는 전류 미러 장치와 하나의 스캔 라인을 갖는 픽셀의 회로 장치를 나타낸다.

도 6은 2개의 p-채널 TFT들을 갖는 픽셀의 회로 장치를 나타낸다.

도 7은 p-도핑된 수송층이 p-채널 드라이버 트랜지스터의 드레인 콘택에 연결되는 픽셀의 횡단면도를 나타낸다.

도 8은 디스플레이상에 나타나는 영상의 보다 양호한 균질성을 위해 드라이버 트랜지스터의 임계 전압 보정을 포함하는 3개의 n-채널 TFT들을 갖는 회로 장치를 나타낸다.

※ 도면의 주요부분에 대한 부호의 설명

1: 구동 트랜지스터 2: 데이터 신호 라인

3: 로우 선택 라인 4: 커패시터

5: 드라이버 트랜지스터 6: 유기 발광 다이오드(OLED)

7: 공급 라인 11, 31, 51: 캐리어(기판)

12, 38, 58: 절연층 13, 35, 55: 드라이버 회로의 채널

14, 37, 57: 소스 15, 36, 56: 드레인

16, 34, 54: 게이트 절연층 17, 32, 52: 게이트

18: 패시베이션 층 19, 39: 캐소드

20, 40, 64: 도핑된 전자 수송층 21, 42, 62: 발광체 층

22, 44, 60: 도핑된 정공 수송층 23, 45: 반투명 애노드

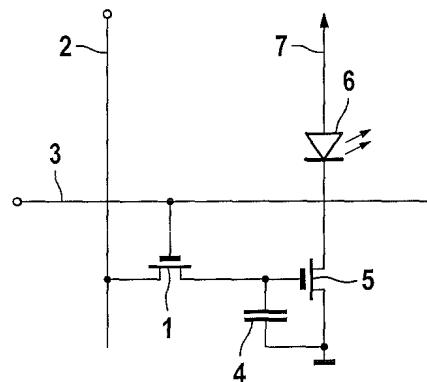
24: 판형-관통 흘 41, 63: 전자-측면 차단층

42, 61: 정공-측면 차단층 59: 애노드

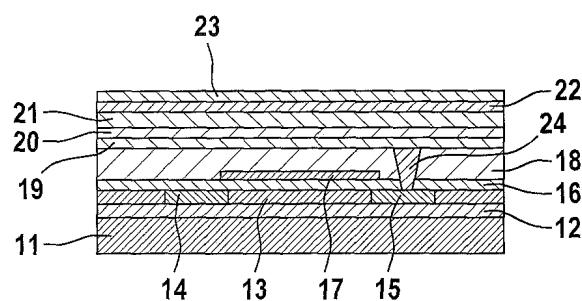
65: 반투명 캐소드

**도면**

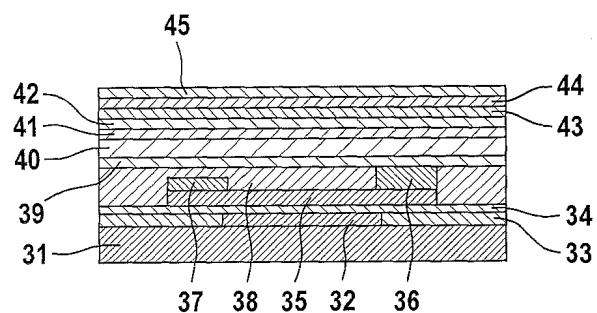
도면1



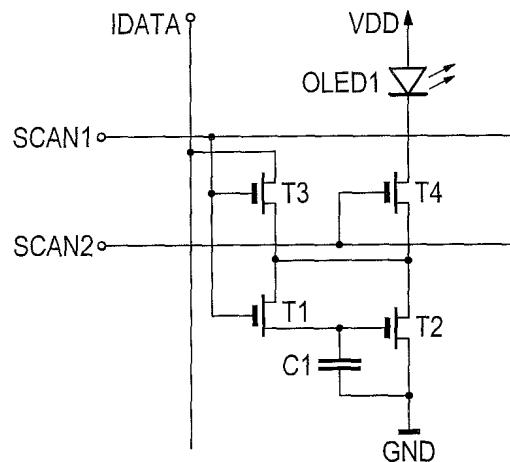
도면2



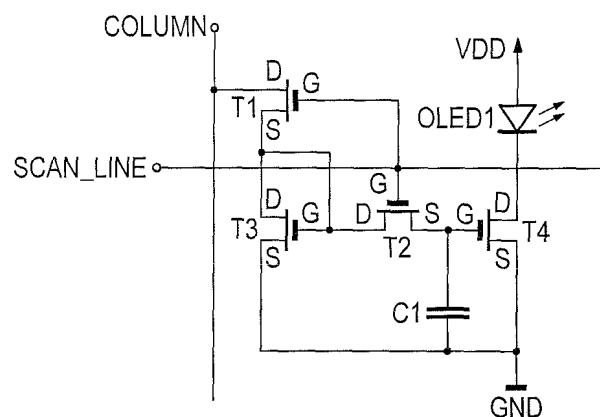
도면3



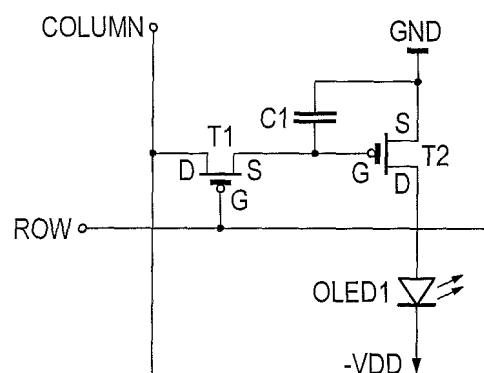
도면4



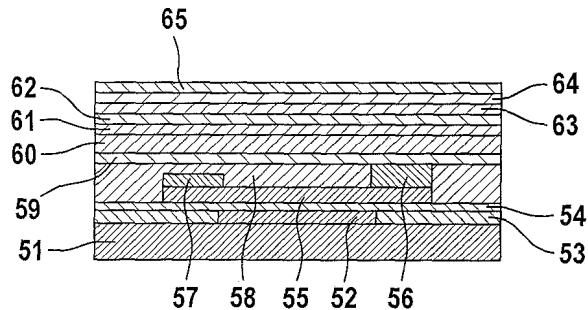
도면5



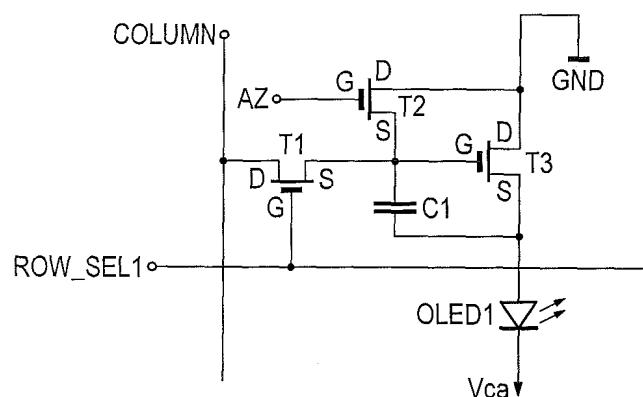
도면6



도면7



도면8



专利名称(译)	用于有源矩阵显示的像素		
公开(公告)号	<a href="#">KR100713963B1</a>	公开(公告)日	2007-05-02
申请号	KR1020050003625	申请日	2005-01-14
[标]申请(专利权)人(译)	诺瓦莱德公开股份有限公司		
申请(专利权)人(译)	Nobal Redgeem BEHA		
当前申请(专利权)人(译)	Nobal Redgeem BEHA		
[标]发明人	LEO KARL 레오카를 SCHNEIDER OLIVER 슈나이더올리버		
发明人	레오, 카를 슈나이더, 올리버		
IPC分类号	H05B33/00 H05B33/08 G09F9/30 G09G3/20 G09G3/30 G09G3/32 H01L27/32 H01L51/00 H01L51/30 H01L51/50		
CPC分类号	H01L27/3244 H01L27/3248 H01L51/5052 G09G2300/0842 H01L51/002 G09G2300/0861 G09G2300/0809 G09G3/325 G09G3/3241 H01L2251/5315 G09G3/3233 H01L2251/5323 H01L51/0051		
优先权	102004002587 2004-01-16 DE		
其他公开文献	KR1020050075711A		
外部链接	<a href="#">Espacenet</a>		

### 摘要(译)

本发明涉及用于驱动有机发光二极管 (OLED) (19-23) 的驱动晶体管的像素，以及配备有具有该电容器的驱动电路的有机发光二极管和有源矩阵显示器。并且间接驱动晶体管的电流传输路径至少在工作电压的阳极与发光二极管 (19-23) 之间串联连接。掺杂电导使得发光二极管 (19-23) 的透射层 (20) 增加透射层 (20) 的电导率。并且它在驱动晶体管的漏极触点 (15) 中电连接。有机发光二极管，晶体管，电容器，显示器，驱动器。

