



(19)대한민국특허청(KR)  
(12) 등록특허공보(B1)

(51) 。 Int. Cl. G09G 3/30 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2007년01월10일 10-0667075 2007년01월04일
--	-------------------------------------	--

(21) 출원번호 (22) 출원일자 심사청구일자	10-2005-0066946 2005년07월22일 2005년07월22일	(65) 공개번호 (43) 공개일자
----------------------------------	---	------------------------

(73) 특허권자	삼성에스디아이 주식회사 경기 수원시 영통구 신동 575
(72) 발명자	정보용 경기 용인시 기흥읍 공세리 삼성SDI중앙연구소
(74) 대리인	박상수

(56) 선행기술조사문헌 JP08087897 A KR1020050006624 A * 심사관에 의하여 인용된 문헌	KR1020040100018 A
---	-------------------

심사관 : 천대식

전체 청구항 수 : 총 13 항

(54) 주사 구동부 및 이를 포함하는 유기 전계발광 표시장치

(57) 요약

SOP(System On Panel)용으로 사용되는 유기 전계발광 표시장치의 주사 구동부에 대하여 개시한다. 상기 주사 구동부는 다수의 플립플롭을 가진다. 각각의 플립플롭은 입력신호, 클럭신호 및 반전된 클럭신호를 입력받아 주사신호를 출력한다. 상기 주사신호는 시프트되어 이웃하는 플립플롭의 입력이 된다. 각각의 플립플롭은 3개의 동일한 전도타입의 트랜지스터와 1개의 캐패시터로 구성된다. 따라서, 회로구성의 단순화로 인한 레이아웃 면적을 최소화하고, 정적전류(static current)를 차단하여 소비전력을 감소시킬 수 있다.

대표도

도 4a

특허청구의 범위

청구항 1.

소정의 영상을 디스플레이 하는 다수의 화소들을 가지는 화소부;

상기 다수의 화소들을 순차적으로 선택하기 위한 주사신호를 인가하는 다수의 플립플롭을 가지는 주사 구동부;

상기 주사신호에 의해 선택된 화소들에 데이터 신호를 인가하는 데이터 구동부; 및

상기 다수의 화소들의 발광을 제어하기 위한 발광제어신호를 인가하는 발광제어 구동부를 포함하며,

상기 주사 구동부의 각각의 플립플롭은,

양의 전원전압과 제 1 노드 사이에 연결되고, 게이트 단자에 입력되는 제어신호의 레벨 상태에 따라 온/오프 동작을 수행하는 제 1 트랜지스터;

제 2 노드에 제 1 전극이 연결되고, 게이트 단자에 입력되는 상기 제어신호의 레벨 상태에 따라 제 2 전극으로 인가되는 입력신호를 전달하는 제 2 트랜지스터; 및

상기 제 1 노드와 상기 반전된 제어신호 라인 사이에 연결되고, 게이트 단자에 연결된 제 2 노드의 레벨 상태에 따라 온/오프 동작을 수행하는 제 3 트랜지스터를 포함하는 것을 특징으로 하는 유기 전계발광 표시장치.

## 청구항 2.

제 1 항에 있어서,

상기 각각의 플립플롭은,

상기 제 2 트랜지스터의 소스-게이트 사이에 연결되어 일정시간 전압을 유지하는 커패시터를 더 포함하는 것을 특징으로 하는 유기 전계발광 표시장치.

## 청구항 3.

제 2 항에 있어서,

상기 각각의 플립플롭으로 인가되는 제어신호는 클럭신호 또는 반전된 클럭신호이며,

상기 클럭신호 또는 반전된 클럭신호는 홀수 번째 플립플롭과 짝수 번째 플립플롭에 교차하며 입력되는 것을 특징으로 하는 유기 전계발광 표시장치.

## 청구항 4.

제 3 항에 있어서,

상기 각각의 플립플롭은 상기 제 1 노드를 통하여 상기 주사신호를 출력하고, 상기 주사신호는 다음 단의 플립플롭의 상기 입력신호가 되는 것을 특징으로 하는 유기 전계발광 표시장치.

## 청구항 5.

제 4 항에 있어서,

상기 각각의 플립플롭은 상기 클럭신호의 반주기마다 주사신호를 출력하는 것을 특징으로 하는 유기 전계발광 표시장치.

## 청구항 6.

제 5 항에 있어서,

상기 제 1 내지 제 3 트랜지스터는 PMOS 트랜지스터인 것을 특징으로 하는 유기 전계발광 표시장치.

## 청구항 7.

소정의 영상을 디스플레이 하는 다수의 화소들을 가지는 화소부;

상기 다수의 화소들을 순차적으로 선택하기 위한 주사신호를 인가하는 다수의 플립플롭을 가지는 주사 구동부;

상기 주사신호에 의해 선택된 화소들에 데이터 신호를 인가하는 데이터 구동부; 및

상기 다수의 화소들의 발광을 제어하기 위한 발광제어신호를 인가하는 발광제어 구동부를 포함하며,

상기 주사 구동부의 각각의 플립플롭은,

양의 전원전압과 제 1 노드 사이에 연결되고, 게이트 단자에 입력되는 제어신호의 레벨 상태에 따라 온/오프 동작을 수행하는 제 1 트랜지스터;

제 2 노드에 제 1 전극이 연결되고, 게이트 단자에 입력되는 상기 제어신호의 레벨 상태에 따라 제 2 전극으로 인가되는 입력신호를 전달하는 제 2 트랜지스터;

상기 제 1 노드와 클럭신호 또는 반전된 클럭신호 라인 사이에 연결되고, 게이트 단자에 연결된 제 2 노드의 레벨 상태에 따라 온/오프 동작을 수행하는 제 3 트랜지스터; 및

상기 제 1 트랜지스터 및 상기 제 3 트랜지스터의 게이트 단자에 공통으로 연결되고, 상기 클럭신호 또는 반전된 클럭신호에 따라 로우 레벨 또는 하이 레벨의 상기 제어신호를 인가하는 제어신호 입력부를 포함하는 것을 특징으로 하는 유기 전계발광 표시장치.

## 청구항 8.

제 7 항에 있어서,

상기 각각의 플립플롭은,

상기 제 2 트랜지스터의 소스-게이트 사이에 연결되어 일정시간 전압을 유지하는 커패시터를 더 포함하는 것을 특징으로 하는 유기 전계발광 표시장치.

## 청구항 9.

제 8 항에 있어서,

상기 제어신호 입력부는,

상기 제 1 트랜지스터 및 상기 제 3 트랜지스터의 게이트 단자와 음의 전원전압 사이에 연결되어 상기 클럭신호 또는 반전된 클럭신호에 따라 온/오프 동작을 수행하는 제 4 트랜지스터; 및

상기 제 1 트랜지스터 및 상기 제 3 트랜지스터의 게이트 단자와 양의 전원전압 사이에 연결되어 상기 반전된 클럭신호 또는 클럭신호에 따라 온/오프 동작을 수행하는 제 5 트랜지스터로 이루어진 것을 특징으로 하는 유기 전계발광 표시장치.

## 청구항 10.

제 9 항에 있어서,

상기 클럭신호 또는 반전된 클럭신호는 홀수 번째 플립플롭과 짝수 번째 플립플롭에 교차하며 입력되는 것을 특징으로 하는 유기 전계발광 표시장치.

## 청구항 11.

제 10 항에 있어서,

상기 각각의 플립플롭은 상기 제 1 노드를 통하여 상기 주사신호를 출력하고, 상기 주사신호는 다음 단의 플립플롭의 상기 입력신호가 되는 것을 특징으로 하는 유기 전계발광 표시장치.

## 청구항 12.

제 11 항에 있어서,

상기 각각의 플립플롭은 상기 클럭신호의 반주기마다 주사신호를 출력하는 것을 특징으로 하는 유기 전계발광 표시장치.

## 청구항 13.

제 12 항에 있어서,

상기 제 1 내지 제 5 트랜지스터는 PMOS 트랜지스터인 것을 특징으로 하는 유기 전계발광 표시장치.

명세서

## 발명의 상세한 설명

### 발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 유기 전계발광 표시장치에 관한 것으로서, 더 구체적으로는 화소부에 형성되는 다수의 화소를 선택하기 위한 주사신호를 발생하는 SOP(System On Panel)형태의 주사 구동부 및 이를 포함하는 유기 전계발광 표시장치에 관한 것이다.

평판표시장치는 음극선관을 이용한 표시장치보다 무게와 크기를 줄일 수 있는 장점으로 인하여 많은 연구 개발이 이루어져 왔고, 이러한 결과 액정표시장치(Liquid Crystal Display : LCD), 전계방출 표시장치(Field Emission Display : FED), 플라즈마 디스플레이 패널(Plasma Display Panel : PDP) 및 유기전계발광표시장치(Organic Electroluminescent(EL)

Display Device: 이하, '유기 EL 표시장치'라고 함.)등이 개발, 실용화되고 있다. 이 중 PDP는 대형화면 구성이 가능하지만 발광효율과 휘도가 낮아 소비전력이 크다는 문제점이 있고, LCD는 응답속도가 느리고, 백라이트에 의해 발광되기 때문에 소비전력이 크다는 문제가 있다.

이와 달리 유기 EL 표시장치는 유기물질을 이용하여 발광시키는 것으로써, LCD와 비교하여 시야각이 넓고, 응답속도가 빠르며, 자발광소자로써 콘트라스트(contrast)가 좋고, 시인성이 우수하다. 또한, 백라이트가 불필요함으로 소비전력이 적고, 박형화 경량화가 가능하다.

그러나, 유기 EL 표시장치는 대형화된 화면을 구성하는 경우 제조 프로세스 상의 제약으로부터, 유리기관 1장당의 EL 표시패널의 크기가 제한된다. 또한, 대화면의 경우, 화면의 일부에 결함이 발생한 때의 수율의 저하를 피할 수 없고, 면내의 균일성의 확보도 곤란하다.

위와 같이 대형 화면을 구성하기 곤란한 유기 EL 표시장치에 대한 해결방법의 하나로 개발된 기술이 타일링(Tiling) 기술로서, 이는 여러 개의 EL 표시패널을 타일형태로 접합시켜 하나의 표시패널을 형성하는 방법이다.

각 EL 표시패널은 종래와 같이 소정의 영상을 디스플레이 하는 다수의 화소들로 이루어져 있다. 상기 다수의 화소들을 활성화시키기 위하여 주사 구동부에서 주사신호를 인가하고, 상기 선택된 화소에 데이터 구동부에서 해당 데이터 신호를 인가한다. 또한, 상기 데이터 신호의 정확한 프로그래밍과 발광타임을 제어하기 위하여 발광제어 구동부에서 각 화소에 발광제어 신호를 인가한다.

상기와 같이 EL 표시패널을 구동하기 위한 다양한 신호들을 인가하는 주사 구동부, 데이터 구동부 및 발광제어 구동부는 다양한 방식으로 각 EL 표시패널에 전기적으로 연결될 수 있다.

예를 들면, 각 EL 표시패널에 접착되어 전기적으로 연결되어 있는 테이프 캐리어 패키지(tape carrier package, TCP)에 칩 등의 형태로 장착될 수 있다. 또한, 각 EL 표시패널에 접착되어 전기적으로 연결되어 있는 가요성 인쇄 회로(flexible printed circuit, FPC) 또는 필름(film) 등에 칩 등의 형태로 장착될 수도 있는데, 이를 COF(chip on flexible board, chip on film) 방식이라 한다. 이와는 달리 EL 표시패널의 유리 기관 위에 직접 장착될 수도 있는데, 이를 COG(chip on glass) 방식이라 한다. 상기와 같은 방법은 각 구동부를 따로 설계하여 전기적으로 연결하기 때문에 비용이 많이 들고, 모듈의 간소화 추세에 따르지 못한다는 문제가 있다.

따라서 최근에는 EL 표시패널 내부에 화소부, 주사/발광제어 구동부 또는/및 데이터 구동부를 설계하여 EL 표시패널 하나에 모든 시스템을 구축하려는 노력을 하고 있다. 이를 SOP(System On Panel)라 한다.

타일링(Tiling) 기술을 이용한 유기 전계발광 표시장치의 경우 여러 개의 EL 표시패널을 접합하여 형성하기 때문에 각 EL 표시패널들은 SOP 타입으로 만드는 것이 각 EL 표시패널들을 접합하기 쉽다. 또한, 각 구동부들이 들어가는 면적을 줄일 수 있으며, 각 구동부의 집적회로를 설계하는데 드는 비용과 노력을 줄일 수 있다.

그러나 상기와 같이 SOP 타입의 유기 전계발광 표시장치를 개발하기 위해서는 EL 표시패널 내부에서 데이터 구동부 또는 주사/발광제어 구동부의 구동 주파수와 전자 이동도 등과 같은 여러 가지 환경 및 조건들이 맞아야 한다. 현재 기술로써는 데이터 구동부의 경우 고속의 구동 주파수를 요구하기 때문에 패널 내부에 설계하기에는 어려움이 많다.

따라서 데이터 구동부는 CMOS기술을 이용한 집적회로 형태로 외부에서 연결하고, 주사 구동부 또는/및 발광제어 구동부는 EL 표시패널 내부에 형성하고 있다. 따라서 EL 표시패널 내부에 SOP타입으로 설계되는 주사 구동부 및 발광제어 구동부가 최적으로 구동될 수 있고 구조가 단순한 회로설계가 필요하다.

### 발명이 이루고자 하는 기술적 과제

본 발명이 이루고자 하는 기술적 과제는 EL 표시패널 내부에 SOP 타입으로 설계되어 화소들을 선택하기 위한 주사신호를 발생하는 새로운 구성의 주사 구동부를 설계하는데 있다.

### 발명의 구성

상기 목적을 달성하기 위한 본 발명의 유기 전계발광 표시장치는 소정의 영상을 디스플레이 하는 다수의 화소들을 가지는 화소부; 상기 다수의 화소들을 순차적으로 선택하기 위한 주사신호를 인가하는 다수의 플립플롭을 가지는 주사 구동부; 상기 주사신호에 의해 선택된 화소들에 데이터 신호를 인가하는 데이터 구동부; 및 상기 다수의 화소들의 발광을 제어하기 위한 발광제어신호를 인가하는 발광제어 구동부를 포함하며,

상기 주사 구동부의 각각의 플립플롭은 양의 전원전압과 제 1 노드 사이에 연결되고, 게이트 단자에 입력되는 제어신호의 레벨 상태에 따라 온/오프 동작을 수행하는 제 1 트랜지스터; 제 2 노드에 제 1 전극이 연결되고, 게이트 단자에 입력되는 상기 제어신호의 레벨 상태에 따라 제 2 전극으로 인가되는 입력신호를 전달하는 제 2 트랜지스터; 및 상기 제 1 노드와 상기 반전된 제어신호 라인 사이에 연결되고, 게이트 단자에 연결된 제 2 노드의 레벨 상태에 따라 온/오프 동작을 수행하는 제 3 트랜지스터를 포함하는 것을 특징으로 한다.

또한, 상기 목적은 소정의 영상을 디스플레이 하는 다수의 화소들을 가지는 화소부; 상기 다수의 화소들을 순차적으로 선택하기 위한 주사신호를 인가하는 다수의 플립플롭을 가지는 주사 구동부; 상기 주사신호에 의해 선택된 화소들에 데이터 신호를 인가하는 데이터 구동부; 및 상기 다수의 화소들의 발광을 제어하기 위한 발광제어신호를 인가하는 발광제어 구동부를 포함하며,

상기 주사 구동부의 각각의 플립플롭은 양의 전원전압과 제 1 노드 사이에 연결되고, 게이트 단자에 입력되는 제어신호의 레벨 상태에 따라 온/오프 동작을 수행하는 제 1 트랜지스터; 제 2 노드에 제 1 전극이 연결되고, 게이트 단자에 입력되는 상기 제어신호의 레벨 상태에 따라 제 2 전극으로 인가되는 입력신호를 전달하는 제 2 트랜지스터; 상기 제 1 노드와 클럭 신호 또는 반전된 클럭신호 라인 사이에 연결되고, 게이트 단자에 연결된 제 2 노드의 레벨 상태에 따라 온/오프 동작을 수행하는 제 3 트랜지스터; 및 상기 제 1 트랜지스터 및 상기 제 3 트랜지스터의 게이트 단자에 공통으로 연결되고, 상기 클럭 신호 또는 반전된 클럭신호에 따라 로우 레벨 또는 하이 레벨의 상기 제어신호를 인가하는 제어신호 입력부를 포함하는 것을 특징으로 하는 유기 전계발광 표시장치에 의해서도 달성될 수 있다.

이하, 본 발명의 바람직한 실시예를 첨부된 도면을 참조하여 상세히 설명한다.

도 1은 본 발명의 실시예에 따른 타일링 기술을 이용한 대형 유기 EL 표시장치를 나타내는 블록도이다.

도 1을 참조하면, 본 발명의 실시예에 따른 타일링 기술을 이용한 유기 EL 표시장치는 다수의 유기 EL 표시장치(100)가 접합되어 구성된다. 도 1의 경우, 행(row)으로 4개의 소형 유기 EL 표시장치(100)가 접합되어 2열(column)로 구성되는 데, 설계자에 따라 다양한 크기로 접합할 수 있다.

상기 유기 EL 표시장치(100)는 영상을 디스플레이 할 수 있는 EL 표시패널(10)과 상기 EL 표시패널(10)에 영상 데이터신호를 공급하기 위한 데이터 구동부(20)로 구성된다.

상기 각각의 EL 표시패널(10)은 기본적으로 동일한 구조를 가지며, 각 에지(edge)면을 접착제로 접착하여 하나의 조합된 EL 표시패널을 형성한다. 접착제는 자외선 경화 수지나 열경화 수지 예를 들면, 에폭시(epoxy) 수지 등을 사용한다.

각 EL 표시패널(10)은 종래에 사용되는 유기전계발광표시장치의 EL 표시패널과 동일한 제조공정을 거쳐 생산될 수 있다. 따라서 동일한 제조공정을 거쳐 생산된 동일한 수개의 EL 표시패널을 부착하여 하나의 대형 EL 표시패널을 형성한다.

이러한 EL 표시패널에 형성되는 주사 구동부, 발광제어 구동부 및 다수의 화소들의 박막 트랜지스터는 빠른 응답속도 및 균일성을 위하여 박막 트랜지스터의 채널로 폴리 실리콘을 갖는다. 이때 폴리 실리콘은 비정질 실리콘 층을 유리 기판 상에 형성한 후 저온 폴리 실리콘(Low Temperature Poly Silicon : LTPS)공정을 거쳐 폴리 실리콘으로 결정화시킨다.

이와 같은 LTPS 공정으로 형성된 폴리 실리콘을 이용하여 다수의 트랜지스터들을 형성하고, 상기 다수의 트랜지스터를 이용하여 EL 표시패널 내부에 레드, 그린, 블루 부화소들로 구성된 화소부와 상기 각 화소들을 선택하고 발광을 제어하기 위한 신호를 생성하는 주사 구동부 및 발광제어 구동부를 형성한다. 상기 EL 표시패널(10)에 대하여는 후술하기로 한다.

상기 각각의 데이터 구동부(20)는 CMOS형성 기술을 이용한 외장형 집적회로(IC)로 설계되어 상기 각 EL 표시패널(10)과 전기적으로 연결된다. 하나의 EL 표시패널(10)과 데이터 구동부(20) 사이의 전기적 연결은 가요성 필름상에 인쇄된 금속 패턴을 통해 달성된다. 즉, 데이터 구동부(20)의 출력 단자는 금속 패턴의 일단에 전기적으로 연결되고, 상기 EL 표시패널

(10) 상에 구비된 데이터라인은 상기 금속 패턴의 타단과 전기적으로 연결된다. 이를 테이프 캐리어 패키지(Tape Carrier Package : TCP)방식 이라고 한다. 각각의 데이터 구동부(20)는 가요성 필름 상에 구비된 다수의 도전성 라인들을 통해 데이터 신호를 상기 EL 표시패널(10)의 화소부에 공급한다.

도 2는 도 1에 도시된 대표적인 유기 EL 표시장치를 상세히 나타낸 블록도이다.

도 2를 참조하면, 유기 EL 표시장치(100)는 EL 표시패널(10)과 데이터 구동부(20)로 구성된다.

EL 표시패널(10)은 화소부(12), 주사 구동부(14) 및 발광제어 구동부(16)로 구성된다.

화소부(12)는 다수의 데이터선(D1-Dm), 다수의 주사선(S1-Sn), 다수의 발광제어선(E1-En) 및 이 선들이 교차하는 영역에 형성된 다수의 화소(P11 내지 Pnm)를 구비한다.

상기 다수의 데이터선(D1-Dm)은 상기 데이터 구동부(20)와 전기적으로 연결되어 수직방향으로 연장되며, 각 화소들에 해당 데이터 신호를 전달한다.

또한, 다수의 주사선(S1-Sn)과 다수의 발광제어선(E1-En)은 종래와 다르게 데이터 구동부(20)와 같이 수직 방향으로 연장되지만, 수평방향으로 배열된 각 화소들에 동일한 주사 및 발광제어 신호를 전달하기 위하여 각 주사 및 발광제어선들(S1-Sn, E1-En) 마다 콘택홀을 형성한다. 따라서 상기 콘택홀을 통하여 접속되는 금속배선을 수평방향으로 연장하여 수평방향의 화소들에 주사 및 발광제어 신호를 전달한다.

상기 각 화소들(P11 내지 Pnm)은 레드, 그린, 블루 3개의 부화소가 반복적으로 행과 열로 배열된다. 각 레드, 그린, 블루 부화소들은 실제 빛을 발광하는 유기 발광층의 유기 물질만 다를 뿐 배선 레이아웃이나 구동회로부의 회로 연결 관계는 모두 동일하다. 따라서 각 화소는 인가되는 데이터 신호에 해당하는 휘도로 레드, 그린, 블루 빛을 발광하고, 이들 3색의 조합으로 하나의 칼라를 표현한다.

주사 구동부(14)는 상기 데이터 구동부(20)와 화소부(12) 사이에 형성된다. 이는 다수의 EL 표시패널(10)이 접합되어 하나의 대형 패널을 형성하기 때문에 각 주사 구동부(14)는 데이터 구동부(20)와 동일한 편(이를 '편측구동'이라 한다.)에 형성되어야 한다. 주사 구동부(14)는 다수의 주사선(S1-Sn)과 연결되며, 상기 화소부(12)에 순차적으로 주사신호를 인가하여 각 화소들(P11-Pnm)을 순차적으로 선택한다.

발광제어 구동부(16)는 상기 주사 구동부(14)와 화소부(12) 사이에 형성되며, 상기 다수의 발광제어선(E1-En)과 연결되어 상기 화소부(12)에 순차적으로 발광제어 신호를 인가하여 각 화소들(P11-Pnm)의 발광타임을 제어한다.

데이터 구동부(20)는 앞서 설명한 바와 같이 가요성 필름 상에 구비된 다수의 도전성 라인들을 통해 데이터 신호를 상기 EL 표시패널(10)의 화소부(12)에 공급한다.

위와 같은 본 발명의 실시예에 따른 유기 EL 표시장치(100)는 EL 표시패널(10)과 데이터 구동부(20)로 구성되고, 상기 EL 표시패널(10)은 화소부(12)와 주사 구동부(14)와 발광제어 구동부(16)로 구성되는데, 이하, 주사 구동부에 대하여 바람직한 실시예를 참조하여 상세히 설명하기로 한다.

## 실시예 1

도 3은 본 발명의 제 1 실시예에 따른 유기 전계발광 표시장치의 주사 구동부를 나타낸 블록도 이다.

도 3을 참조하면, 주사 구동부(14)는 다수의 플립플롭(FF1, FF2, FF3, ...)을 가진다. 즉, 제 1 플립플롭(14\_1)은 개시펄스 SP를 수신하고, 클럭신호CLK 및 반전된 클럭신호 CLKB에 동기하여 제 1 출력신호 OUT1을 출력한다. 제 1 출력신호 OUT1은 시프트 되어 제 2 플립플롭(14\_2)의 입력신호가 된다. 또한, 제 1 출력신호 OUT1은 상기 화소부(12)의 제 1 행에 있는 화소들을 선택하는 제 1 주사신호 SCAN[1]이 된다.

제 2 플립플롭(14\_2)은 상기 제 1 출력신호 OUT1을 수신하고, 1/2주기 시프트 된 클럭신호CLK 및 반전된 클럭신호 CLKB에 동기하여 제 2 출력신호 OUT2를 출력한다. 제 2 출력신호 OUT2는 제 3 플립플롭(14\_3)의 입력신호가 된다. 또한, 제 2 출력신호 OUT2는 상기 화소부(12)의 제 2 행에 있는 화소들을 선택하는 제 2 주사신호 SCAN[2]가 된다.

제 3 플립플롭(14\_3)은 상기 제 2 출력신호 OUT2를 수신하고, 1/2주기 시프트 된 클럭신호CLK 및 반전된 클럭신호 CLKB에 동기하여 제 3 출력신호 OUT3을 출력한다. 제 3 출력신호 OUT3은 제 4 플립플롭(미도시)의 입력신호가 된다. 또한, 제 3 출력신호 OUT3은 상기 화소부(12)의 제 3 행에 있는 화소들을 선택하는 제 3 주사신호 SCAN[3]가 된다.

각 단의 플립플롭은 클럭신호 CLK와 반전된 클럭신호 CLKB를 교차로 입력하여 클럭신호 CLK의 1/2주기 시프트 된 주사신호 SCAN를 출력한다.

예를 들어, 홀수 번째 플립플롭(14\_1)에 입력되는 클럭신호 CLK는 짝수 번째의 플립플롭(14\_2)에는 반전된 클럭신호 CLKB가 입력되고, 홀수 번째 플립플롭(14\_1)에 입력되는 반전된 클럭신호 CLKB는 짝수 번째의 플립플롭(14\_2)에는 클럭신호 CLK가 입력된다. 따라서, 클럭신호 CLK 1/2 주기마다 주사신호 SCAN를 출력할 수 있다.

도 3에서는 주사 구동부가 3개의 플립플롭들(14\_1, 14\_2, 14\_3)로 구성된 것으로 도시되었으나, 플립플롭의 수는 요구되는 주사신호의 수에 상응하게 구비될 수 있다.

도 4a는 본 발명의 제 1 실시예에 따라 도 3에 도시된 홀수 번째 플립플롭을 도시한 회로도이다.

도 4a를 참조하면, 홀수 번째 플립플롭은 3개의 트랜지스터들 M1, M2, M3 및 1개의 커패시터 C를 가진다.

제 1 트랜지스터 M1은 양의 전원전압 Vdd 라인과 노드 N1 사이에 연결되고, 게이트 단자에는 클럭신호 CLK가 입력된다.

제 2 트랜지스터 M2는 제 1 전극이 노드 N1에 연결되고, 게이트 단자가 노드 N2에 연결된다. 제 2 트랜지스터 M2의 제 2 전극으로 반전된 클럭신호 CLKB가 입력된다.

제 3 트랜지스터 M3은 제 1 전극이 노드 N2에 연결되고, 제 2 전극에 개시펄스 SP가 입력되며, 게이트 단자에 클럭신호 CLK가 입력된다. 여기서, 제 3 트랜지스터의 제 2 전극에 인가되는 개시펄스 SP는 제 1 플립플롭(14\_1)인 경우에 적용되며, 그 이후의 플립플롭(14\_2)에는 이전 플립플롭(14\_1)의 출력신호 SCAN[1]이 입력되는 도 3에서 이미 설명한바 있다.

여기서, 상기 제 1 내지 제 3 트랜지스터 M1, M2, M3은 동일한 전도 타입의 MOSFET(Metal Oxide Semiconductor Field Effect Transistor)이며, 도 4에서는 P타입의 MOSFET을 이용하여 설명한다.

커패시터 C는 노드 N1과 노드 N2 사이에 연결되며, 제 2 트랜지스터 M2의 제 1 전극과 게이트 단자 사이의 전압을 유지하는 역할을 한다. 상기 커패시터 C에 의해 플립플롭은 풀 다운(Full-Down)이 가능해지며, 전체적으로 구동전압과 동일한 풀 스윙(Full Swing)이 가능해진다.

예를 들어, 클럭신호 CLK는 로우 레벨이고, 반전된 클럭신호 CLKB는 하이 레벨이며, 개시 펄스 SP가 로우 레벨인 경우, 제 1 트랜지스터 M1과 제 3 트랜지스터 M3은 턴온(Turn-On)된다. 따라서 제 2 트랜지스터 M2의 게이트 단자로 로우 레벨의 개시 펄스 SP가 입력되고, 제 2 트랜지스터 M2는 턴온된다. 그러나 제 2 트랜지스터 M2의 제 2 전극으로 하이 레벨의 반전된 클럭신호 CLKB가 인가되기 때문에 제 2 트랜지스터 M2를 통하여 전류가 흐르지 않게 된다. 따라서 노드 N1과 연결된 주사선으로 하이 레벨의 주사신호 SCAN가 출력된다. 이때, 반전된 클럭신호 CLKB가 하이 레벨이 되기 때문에 제 2 트랜지스터 M2의 소스-드레인 사이의 전압차는 0V가 되어 제 2 트랜지스터 M2로 흐를 수 있는 정적 전류(Static Current)를 원천적으로 차단하였다.

다음으로, 클럭신호 CLK는 하이 레벨이고, 반전된 클럭신호 CLKB는 로우 레벨이며, 개시 펄스 SP가 하이 레벨인 경우, 제 1 트랜지스터 M1과 제 2 트랜지스터 M3은 오프된다. 이때, 로우 레벨의 반전된 클럭신호 CLKB가 제 2 트랜지스터 M2의 제 2 전극에 인가되기 때문에 제 2 트랜지스터 M2는 턴온된다. 노드 N1에 저장되어 있던 하이 레벨의 전압으로 인하여 제 2 트랜지스터 M2를 통하여 전류가 흐르면서 노드 N1은 로우 레벨의 반전된 클럭신호 CLKB 만큼 전압이 떨어진다. 이는 커패시터 C의 일단자가 연결된 노드 N2가 제 3 트랜지스터 M3이 오프되어 플로팅(floating)상태로 되기 때문에 노드 N2의 전압은 노드 N1의 전압이 강해지는 만큼 충분히 강하게 강아져서 풀 다운(Full Down)이 가능하게 되기 때문이다. 따라서 노드 N1과 연결된 주사선으로 로우 레벨의 주사신호 SCAN[1]가 출력된다.

도 4b는 본 발명의 제 1 실시예에 따라 도 3에 도시된 짝수 번째 플립플롭을 도시한 회로도이다.



도 4b를 참조하면, 짝수 번째 플립플롭은 상기 도 4a에서 도시된 홀수 번째 플립플롭의 구조와 동일하다. 즉, 짝수 번째 플립플롭은 3개의 트랜지스터들 M1, M2, M3와 1개의 커패시터 C를 가진다. 그 구성에 대하여는 설명의 편의를 위하여 상기 도 4a의 설명을 참조하기로 한다.

다만, 짝수 번째 플립플롭은 클럭신호 CLK와 반전된 클럭신호 CLKB가 반대로 입력된다. 또한, 개시펄스 SP 대신에 이전 홀수 번째 플립플롭의 출력신호 SCAN[1]이 입력된다. 상세히 설명하면, 제 1 트랜지스터 M1의 게이트 단자와 제 3 트랜지스터 M3의 게이트 단자에 반전된 클럭신호 CLKB가 입력된다. 제 2 트랜지스터 M2의 제 2 전극에는 클럭신호 CLK가 입력된다. 또한, 제 3 트랜지스터 M3의 제 2 전극에는 이전 홀수 번째 플립플롭의 출력신호 SCAN[1]이 입력된다.

상기와 같은 구성의 짝수 번째 플립플롭은 상기 홀수 번째 플립플롭에서 설명한 바와 같이 동작을 하며, 1/2주기 시프트된 클럭신호 CLK에 동기 되어 주사신호 SCAN[2]를 출력한다.

상기와 같이 본 발명의 주사 구동부는 각 단의 플립플롭에 클럭신호 CLK와 반전된 클럭신호 CLKB를 교차하여 입력함으로써, 클럭 반주기마다 시프트되는 주사신호를 출력할 수 있다.

상술한 바와 같은 본 발명의 제 1 실시예에 따른 플립플롭은 3개의 트랜지스터 M1, M2, M3과 1개의 커패시터 C로 구성되기 때문에 회로의 단순화로 인한 레이아웃의 면적을 최소화할 수 있다. 또한, 하이 레벨의 스캔신호 SCAN가 출력될 때 제 2 트랜지스터 M2의 드레인 단자로 입력되는 하이 레벨의 신호로 인하여 정적 전류(Static Current)가 흐르는 것을 차단하여 소비전력을 개선할 수 있다. 또한, 제 2 트랜지스터의 소스-게이트 사이에 커패시터 C를 연결함으로써 로우 레벨의 스캔신호 SCAN를 출력할 때, 충분한 폴 다운이 가능하게 된다.

이하, 다수의 플립플롭들로 구성된 주사 구동부의 동작을 각 신호들의 타이밍도를 참조하여 설명한다.

도 5는 본 발명의 제 1 실시예에 따른 주사 구동부의 동작을 나타내는 타이밍도이다.

도 3 내지 도 5를 참조하면, 먼저, 홀수 번째의 대표적인 플립플롭인 제 1 플립플롭(14\_1)의 동작에 대하여 설명한다.

로우 레벨의 클럭신호 CLK와 하이 레벨의 반전된 클럭신호 CLKB 및 로우 레벨의 개시펄스 SP가 입력된다. 이때, 제 1 트랜지스터 M1, 제 2 트랜지스터 M2 및 제 3 트랜지스터 M3이 모두 턴온된다. 따라서 노드 N1에는 하이 레벨의 주사신호 SCAN[1]가 출력된다. 이때, 제 2 트랜지스터 M2는 턴온 되지만, 제 2 트랜지스터 M2의 제 2 전극으로 인가되는 하이 레벨의 반전된 클럭신호 CLKB 때문에 소스-드레인간의 전압차가 0V가 되어 실질적으로 정적 전류(static current)의 흐름을 차단할 수 있다. 따라서 정적 전류에 의한 소비 전력이 감소된다.

다음, 클럭신호 CLK가 반주기 시프트 되어 제 1 플립플롭(14-1)에 하이 레벨의 클럭신호 CLK와 로우 레벨의 반전된 클럭신호 CLKB 및 하이 레벨의 개시펄스 SP가 입력된다. 따라서 제 1 트랜지스터 M1와 제 3 트랜지스터 M3이 오프된다. 이때, 노드 N2에 연결된 커패시터 C의 일단자는 플로팅된다. 제 2 트랜지스터 M2는 턴온 상태에서 소스-게이트간의 전압차와 소스-드레인의 전압차에 의해 전류를 흘려보낸다. 따라서 노드 N1은 로우 레벨의 반전된 클럭신호 CLKB만큼의 전압이 강하되어 로우 레벨의 주사신호 SCAN[1]를 출력한다.

다음, 클럭신호 CLK가 반주기 시프트 되어 제 1 플립플롭(14-1)에 로우 레벨의 클럭신호 CLK와 하이 레벨의 반전된 클럭신호 CLKB 및 하이 레벨의 개시펄스 SP가 입력된다. 이때, 하이 레벨의 개시펄스 SP로 인하여 제 2 트랜지스터 M2가 오프 상태가 되고, 노드 N1은 하이 레벨의 주사신호 SCAN[1]을 출력한다.

이후 주기부터는, 클럭신호 CLK와 반전된 클럭신호 CLKB가 로우 레벨, 하이 레벨로 변화하지만, 개시펄스 SP가 하이 레벨로 고정되어 있기 때문에 노드 N1은 항상 하이 레벨 상태를 유지하고 있다.

다음으로, 짝수 번째의 대표적인 플립플롭인 제 2 플립플롭(14\_2)의 동작에 대하여 설명한다. 제 2 플립플롭(14\_2)은 클럭신호 CLK가 반주기 시프트 된 시점부터 입력된다.

즉, 하이 레벨의 클럭신호 CLK와 로우 레벨의 반전된 클럭신호 CLKB 및 로우 레벨의 주사신호 SCAN[1]이 입력된다. 이때, 제 1 트랜지스터 M1, 제 2 트랜지스터 M2 및 제 3 트랜지스터 M3이 모두 턴온된다. 따라서 노드 N1에는 하이 레벨의

주사신호 SCAN[2]가 출력된다. 이때, 제 2 트랜지스터 M2는 턴온 되지만, 제 2 트랜지스터 M2의 제 2 전극으로 인가되는 하이 레벨의 클럭신호 CLKB 때문에 소스-드레인간의 전압차가 0V가 되어 실질적으로 정적 전류(static current)의 흐름을 차단할 수 있다. 따라서 정적 전류에 의한 소비 전력이 감소된다.

다음, 클럭신호 CLK가 반주기 시프트 되어 제 2 플립플롭(14-2)에 로우 레벨의 클럭신호 CLK와 하이 레벨의 반전된 클럭신호 CLKB 및 하이 레벨의 주사신호 SCAN[1]이 입력된다. 하이 레벨의 반전된 클럭신호 CLKB를 입력받아 제 1 트랜지스터 M1과 제 3 트랜지스터 M3이 오프된다. 이때, 노드 N2에 연결된 커패시터 C의 일 단자는 플로팅(floating) 상태가 된다. 제 2 트랜지스터 M2는 소스-게이트간의 전압차에 의해 턴온 상태이고, 로우 레벨의 클럭신호 CLK에 의해 소스-드레인의 전압차가 발생하여 전류를 흘려보낸다. 따라서 노드 N1은 로우 레벨의 클럭신호 CLK 만큼 전압이 강하되어 로우 레벨의 주사신호 SCAN[2]를 출력한다.

다음, 클럭신호 CLK가 반주기 시프트 되어 제 2 플립플롭(14-2)에 하이 레벨의 클럭신호 CLK와 로우 레벨의 반전된 클럭신호 CLKB 및 하이 레벨의 주사신호 SCAN[1]이 입력된다. 이때, 하이 레벨의 주사신호 SCAN[1]로 인하여 제 2 트랜지스터 M2가 오프 상태가 되고, 노드 N1은 하이 레벨의 주사신호 SCAN[2]를 출력한다.

계속하여, 클럭신호 CLK와 반전된 클럭신호 CLKB가 반주기 마다 로우 레벨과 하이 레벨로 변화하지만, 주사신호 SCAN[1]이 하이 레벨로 고정되어 있기 때문에 노드 N1은 항상 하이 레벨 상태를 유지하고 있다.

다음으로, 제 3 플립플롭(14\_3) 이후의 플립플롭은 상기 제 1 플립플롭(14\_1)과 제 2 플립플롭(14\_2)이 동작한 것과 동일하게 동작을 수행하여 주사신호 SCAN를 출력한다.

상기와 같이 본 발명의 제 1 실시예에 따른 주사 구동부는 3개의 트랜지스터와 1개의 커패시터를 이용하여 클럭신호 CLK의 반주기 마다 주사신호 SCAN[n]을 출력한다.

도 4a 및 도 4b의 경우 클럭신호 CLK 및 반전된 클럭신호 CLKB가 직접 트랜지스터의 게이트 단자에 연결되어 클럭신호 CLK가 라인 로드(load) 등에 의해 지연(delay)되는 경우 출력신호 즉, 주사신호 또한 지연되는 경우가 발생할 수 있다. 특히, 트랜지스터의 사이즈가 크지는 경우 문제가 될 수 있다. 주사신호의 경우 지연되면 데이터 신호가 정확하게 인가되지 않아 옳지 않은 영상이 표시될 수가 있다.

도 6a는 본 발명의 제 2 실시예에 따라 도 3에 도시된 홀수 번째 플립플롭을 도시한 회로도이다.

도 6a를 참조하면, 제 2 실시예의 경우 제 1 실시예인 도 4a의 플립플롭과 거의 동일한 구성을 가진다. 따라서, 동일한 구성요소의 설명은 생략하기로 한다.

제 1 트랜지스터 M1 및 제 3 트랜지스터 M3의 게이트 단자에 제어신호 입력부가 연결되어 있다. 제어신호 입력부는 2개의 트랜지스터 M4, M5를 가진다. 제 4 트랜지스터 M4는 제 1 트랜지스터 M1 및 제 3 트랜지스터 M3의 게이트 단자와 음의 전원전압 Vss 라인 사이에 연결되고, 게이트 단자에 클럭신호 CLK가 입력된다. 제 5 트랜지스터 M5는 제 1 트랜지스터 M1 및 제 3 트랜지스터 M3의 게이트 단자와 양의 전원전압 Vdd 라인 사이에 연결되고, 게이트 단자에 반전된 클럭신호 CLKB가 입력된다.

따라서, 로우 레벨의 클럭신호 CLK가 입력되면, 제 4 트랜지스터 M4가 턴온되어 제 1 트랜지스터 M1 및 제 3 트랜지스터 M3의 게이트 단자에 공통으로 음의 전원전압 Vss를 인가한다. 또한, 로우 레벨의 반전된 클럭신호 CLKB가 입력되면, 제 5 트랜지스터 M5가 턴온되어 제 1 트랜지스터 M1 및 제 3 트랜지스터 M3의 게이트 단자에 공통으로 양의 전원전압 Vdd를 인가한다. 이하, 도 6a에 도시된 제 2 실시예인 홀수 번째 플립플롭의 동작원리는 도 4a와 동일하기 때문에 설명은 생략하기로 한다.

도 6b는 본 발명의 제 2 실시예에 따라 도 3에 도시된 짝수 번째 플립플롭을 도시한 회로도이다.

도 6b를 참조하면, 제 2 실시예의 짝수 번째 플립플롭은 도 6a의 홀수 번째 플립플롭과 구성이 동일하다. 다만, 클럭신호 CLK와 반전된 클럭신호 CLKB의 입력이 반대로 인가된다. 따라서 도 6a에서 클럭신호 CLK가 입력되는 단자는 도 6b에서는 반전된 클럭신호 CLKB가 입력되고, 도 6a에서 반전된 클럭신호 CLKB가 입력되는 단자는 도 6b에서는 클럭신호 CLK가 입력된다. 이하 동작설명은 도 4b의 동작과 동일하기 때문에 도 4b의 설명을 참조하면 당업자는 용이하게 이해할 수 있을 것이다.

상술한 바와 같은 본 발명의 제 2 실시예에 따른 플립플롭은 3개의 트랜지스터 M1, M2, M3과 1개의 커패시터 C로 구성되기 때문에 회로의 단순화로 인한 레이아웃의 면적을 최소화할 수 있다. 또한, 하이 레벨의 스캔신호 SCAN가 출력될 때 제 2 트랜지스터 M2의 드레인 단자로 입력되는 하이 레벨의 신호로 인하여 정적 전류(Static Current)가 흐르는 것을 차단하여 소비전력을 개선할 수 있다. 또한, 제 2 트랜지스터의 소스-게이트 사이에 커패시터 C를 연결함으로써 로우 레벨의 스캔신호 SCAN를 출력할 때, 충분한 폴 다운이 가능하게 된다. 그리고, 제 1 실시예와 다르게 제어신호 입력부를 구성하여 클럭신호 CLK의 지연에 따른 출력신호의 지연을 방지할 수 있다.

상기에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

### 발명의 효과

상술한 바와 같이 본 발명에 따르면, 표시패널 내부에 직접 3개의 트랜지스터들과 1개의 커패시터로 구성된 플립플롭들을 형성함으로써, 회로 단순화로 인한 레이아웃 면적을 최소화 하면서 SOP(System On Panel)를 구현하는데 용이하다는 이점이 있다.

또한, 하이 레벨의 주사신호 출력시 제 2 트랜지스터에 정적 전류(Static Current)가 흐르는 것을 차단하여 소비전력을 감소시킬 수 있다는 효과가 있다.

또한, 제 2 트랜지스터의 소스-게이트 사이에 커패시터를 연결함으로써 로우 레벨의 주사신호를 출력할 때, 구동전압과 동일한 파형을 출력할 수 있어 충분한 폴 다운이 가능하게 된다.

따라서, 본 발명은 SOP용으로 단순화된 주사 구동부를 제공하고, 그에 따라 소비전력을 최소화할 수 있는 유기 전계발광 표시장치를 제공한다는 효과가 있다.

### 도면의 간단한 설명

도 1은 타일링 기술을 이용한 유기 전계발광 표시장치를 나타내는 블록도이다.

도 2는 도 1에 도시된 대표적인 유기 전계발광 표시장치를 상세히 나타낸 블록도이다.

도 3은 본 발명의 제 1 실시예에 따른 유기 전계발광 표시장치의 주사 구동부를 나타낸 블록도 이다.

도 4a는 본 발명의 제 1 실시예에 따라 도 3에 도시된 홀수 번째 플립플롭을 도시한 회로도이다.

도 4b는 본 발명의 제 1 실시예에 따라 도 3에 도시된 짝수 번째 플립플롭을 도시한 회로도이다.

도 5는 본 발명의 제 1 실시예에 따른 주사 구동부의 동작을 나타내는 타이밍도이다.

도 6a는 본 발명의 제 2 실시예에 따라 도 3에 도시된 홀수 번째 플립플롭을 도시한 회로도이다.

도 6b는 본 발명의 제 2 실시예에 따라 도 3에 도시된 짝수 번째 플립플롭을 도시한 회로도이다.

\*도면 주요부분에 대한 설명\*

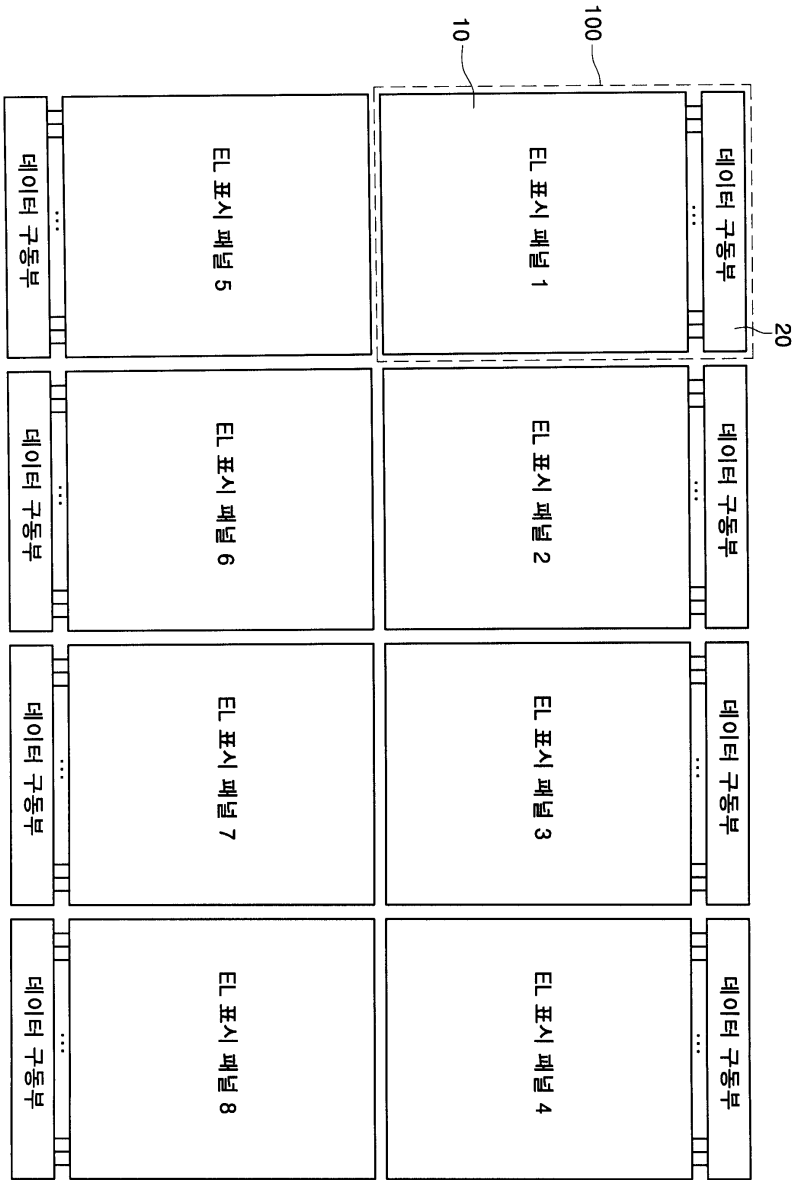
10 : EL 표시패널 12 : 화소부

14 : 주사 구동부 14\_1, 14\_2, 14\_3 : 플립플롭

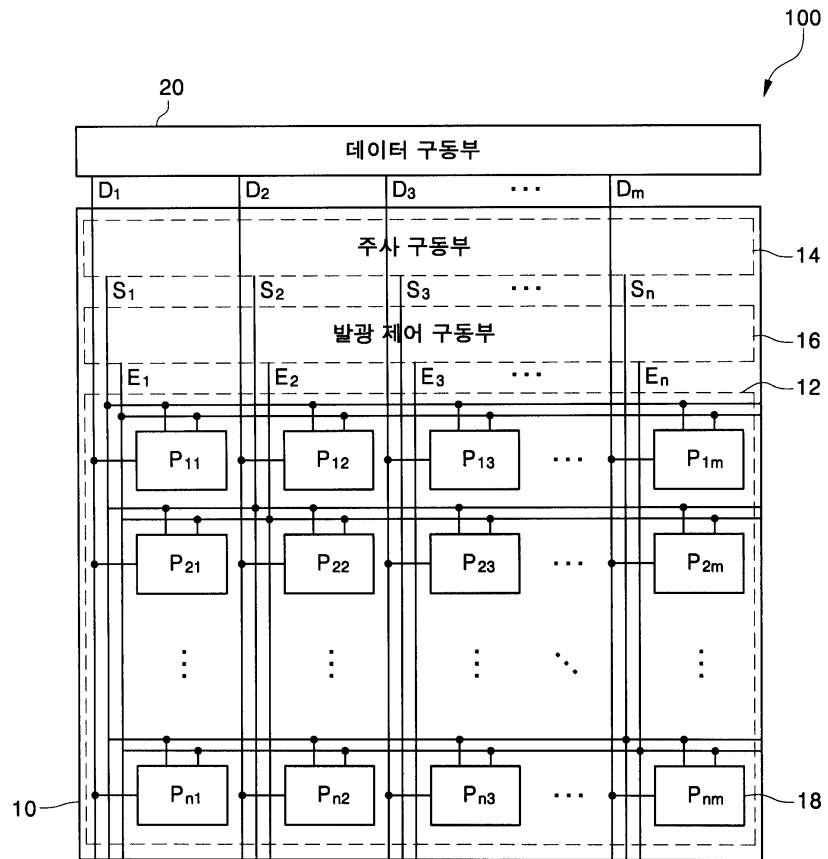
16 : 발광제어 구동부 20 : 데이터 구동부

도면

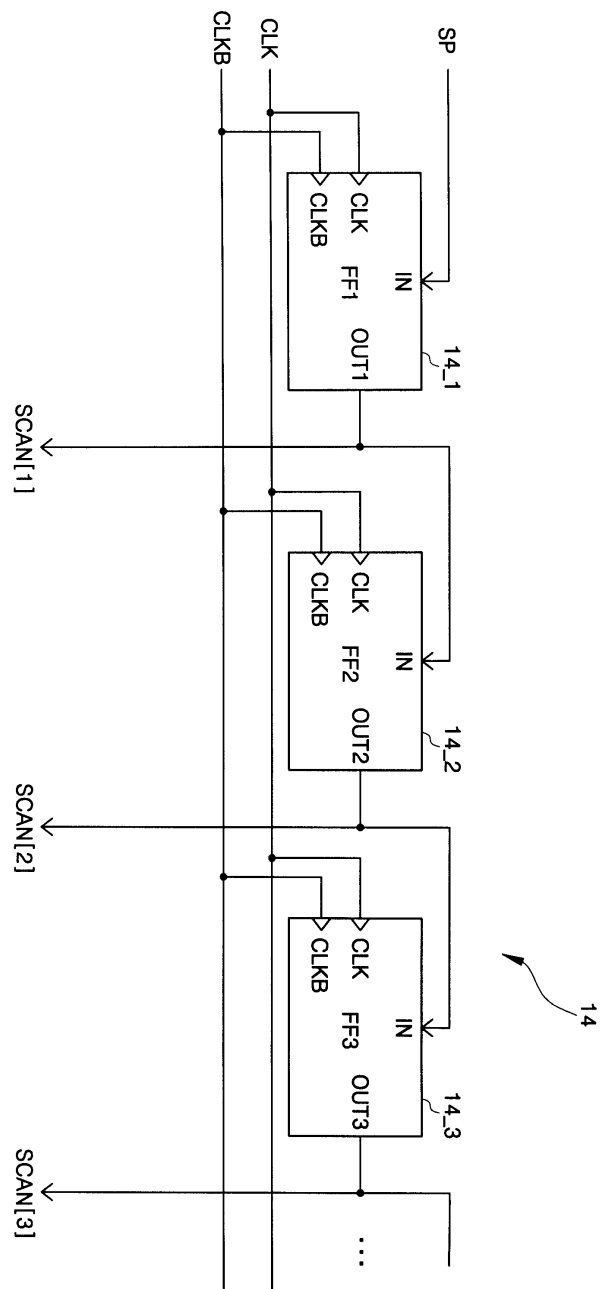
도면1



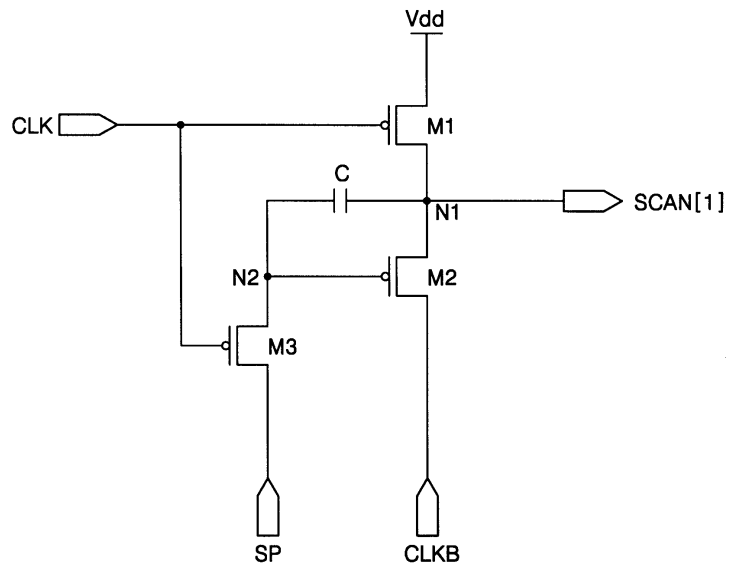
도면2



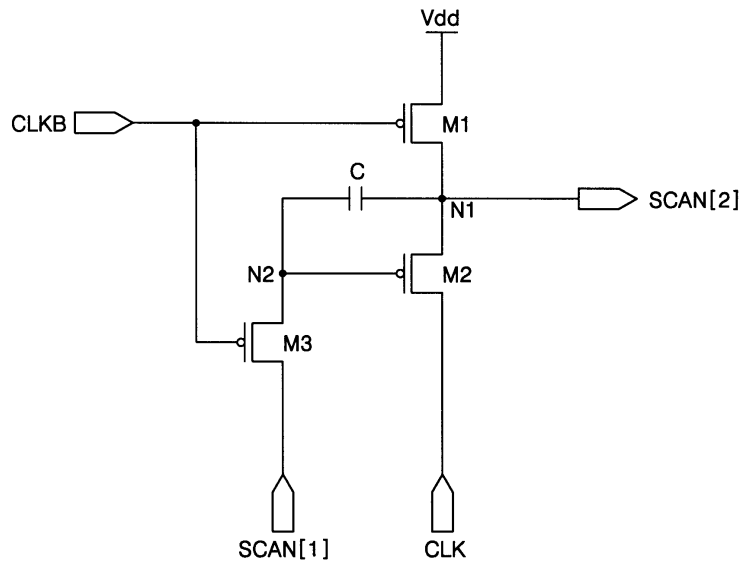
도면3



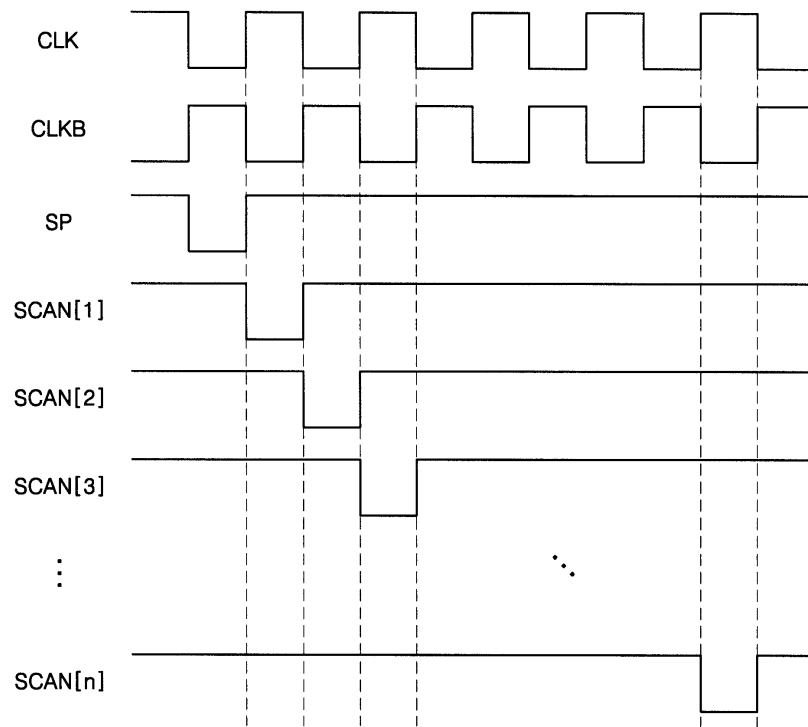
도면4a



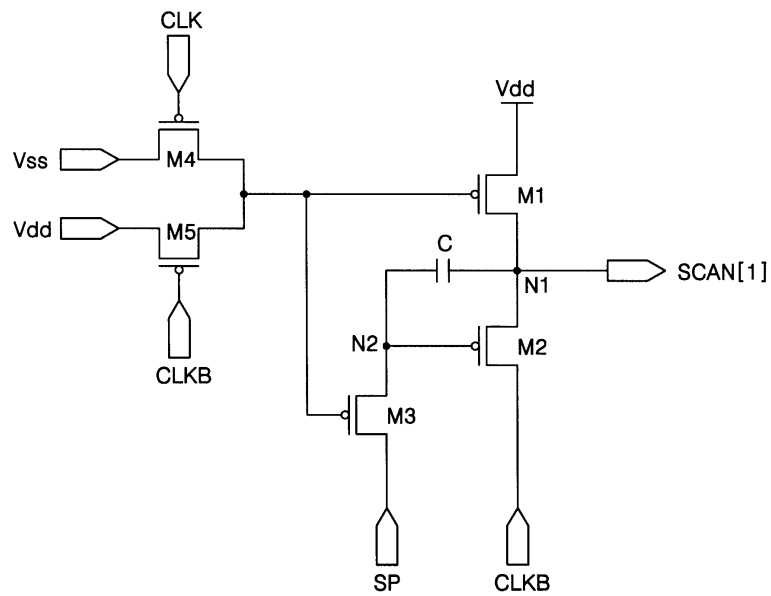
도면4b



도면5

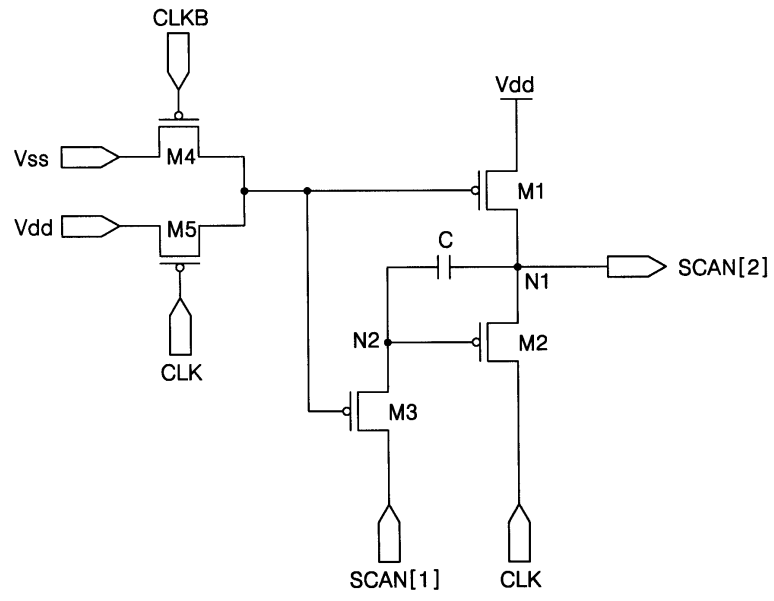


도면6a





도면6b



专利名称(译)	扫描驱动器和包括其的有机发光显示器		
公开(公告)号	<a href="#">KR100667075B1</a>	公开(公告)日	2007-01-10
申请号	KR1020050066946	申请日	2005-07-22
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	CHUNG BO YONG		
发明人	CHUNG BO YONG		
IPC分类号	G09G3/30		
CPC分类号	G09G2300/026 G11C19/28 G09G2300/0408 G09G2330/021 G09G2300/0417 G09G3/3266 G09G2300/0426		
代理人(译)	PARK，常树		
外部链接	<a href="#">Espacenet</a>		

#### 摘要(译)

提供扫描驱动器和具有该扫描驱动器的有机EL（电致发光）显示装置，以通过抑制流过两个晶体管的静态电流来最小化有机EL显示装置的电流消耗。像素单元包括用于显示图像的多个像素。扫描驱动器包括多个触发器，其施加扫描信号以顺序地选择像素。数据驱动器将数据信号应用于所选像素。发光控制驱动器施加发光控制信号。扫描驱动器中的每个触发器包括第一至第三晶体管。第一晶体管（M1）连接在输入源电压和第一节点之间，并根据控制信号的电平导通/截止，控制信号的电平被输入到栅极端子。第二晶体管（M2）的第一电极连接到第二节点。第二晶体管根据控制信号的电平输出施加在第二节点上的输入信号。第三晶体管（M3）连接在第一节点和反相控制信号线之间，并根据第二节点的电平导通/截止。

