

(72) 발명자

임호민

경기도 용인시 기흥구 영덕동 대명아파트

하원규

경상북도 구미시 구평동 부영아파트 606동 1504호

이정윤

경기 수원시 장안구 율전동 삼성아파트 205동 203호

특허청구의 범위

청구항 1

구동전압 또는 기저전압이 인가되는 유기전계 발광소자와;

데이터전압을 입력받으며, 스캔신호에 의해 스위칭 제어되어 상기 데이터전압을 출력하는 제1스위칭 박막트랜지스터와;

상기 제1스위칭 박막트랜지스터의 출력단에 연결되는 커패시터와;

상기 커패시터의 출력에 응답하여 상기 유기전계 발광소자에 구동전류를 공급하는 구동 박막트랜지스터와;

전류공급신호에 의해 스위칭 제어되며, 상기 구동 박막트랜지스터를 통해 상기 구동전류가 소통되도록 제어하는 제2스위칭 박막트랜지스터와;

기준전압을 입력받으며, 상기 전류공급신호에 의해 스위칭 제어되어 상기 기준전압을 상기 제1스위칭 박막트랜지스터의 출력단으로 출력하는 제3스위칭 박막트랜지스터와;

초기화전압을 입력받으며, 초기화신호에 의해 스위칭 제어되어 상기 초기화전압을 상기 제1스위칭 박막트랜지스터의 출력단으로 출력하는 제4스위칭 박막트랜지스터와;

상기 기준전압을 입력받으며, 상기 초기화신호에 의해 스위칭 제어되어 상기 기준전압을 상기 구동 박막트랜지스터의 게이트단으로 출력하는 제5스위칭 박막트랜지스터와;

상기 구동박막트랜지스터의 게이트단과 드레인단 사이에 구성되며, 상기 스캔신호에 의해 스위칭 제어되는 제6스위칭 박막트랜지스터

를 포함하는 유기전계 발광 디스플레이 장치

청구항 2

청구항 제 1 항에 있어서,

상기 제1스위칭 박막트랜지스터 내지 제6스위칭 박막트랜지스터와 상기 구동 박막트랜지스터는 모두 NMOS-타입이거나 또는 모두 PMOS-타입인 것을 특징으로 하는 유기전계 발광 디스플레이 장치

청구항 3

청구항 제 1 항에 있어서,

상기 유기전계 발광소자는 상기 구동 박막트랜지스터 또는 상기 제2스위칭 박막트랜지스터와 연결되는 것을 특징으로 하는 유기전계 발광 디스플레이 장치

청구항 4

청구항 제 1 항에 있어서,

상기 스캔신호, 상기 초기화신호, 상기 전류공급신호는 모두 동일한 전압레벨로 인가되는 전압신호인 것을 특징으로 하는 유기전계 발광 디스플레이 장치

청구항 5

청구항 제 1 항에 있어서,

상기 각 박막트랜지스터가 모두 NMOS-타입일 경우 상기 기준전압은 상기 초기화전압보다 높은 전압이고, 상기

각 박막트랜지스터가 모두 PMOS-타입일 경우 상기 기준전압은 상기 초기화전압보다 낮은 전압인 것을 특징으로 하는 유기전계 발광 디스플레이 장치

청구항 6

청구항 제 1 항에 있어서,

상기 각 박막트랜지스터가 모두 NMOS-타입일 경우 상기 초기화전압은 상기 구동전압보다 낮거나 또는 상기 기저 전압과 동일한 전압이고, 상기 각 박막트랜지스터가 모두 PMOS-타입일 경우 상기 초기화전압은 상기 기저전압보다 높거나 또는 상기 구동전압과 동일한 전압인 것을 특징으로 하는 유기전계 발광 디스플레이 장치

청구항 7

청구항 제 1 항에 있어서,

상기 각 박막트랜지스터가 모두 NMOS-타입일 경우 상기 데이터전압은 상기 초기화전압보다 높은 전압이고, 상기 각 박막트랜지스터가 모두 PMOS-타입일 경우 상기 데이터전압은 상기 초기화전압보다 낮은 전압인 것을 특징으로 하는 유기전계 발광 디스플레이 장치

청구항 8

청구항 제 1 항에 있어서,

상기 각 박막트랜지스터는 NMOS-타입과 PMOS-타입을 혼용하여 구성되는 것을 특징으로 하는 유기전계 발광 디스플레이 장치

명세서

발명의 상세한 설명

기술분야

[0001] 본 발명은 유기전계 발광 디스플레이 장치에 관한 것으로서, 특히 박막트랜지스터의 전기적 특성 편차로 인한 유기전계 발광소자(OLED) 구동전류의 균일성 저하 현상을 개선하며 특히 문턱전압(Vth)의 변화에 따른 유기전계 발광소자(OLED) 구동전류 변화를 보상한 유기전계 발광 디스플레이 장치에 관한 것이다.

배경기술

[0002] 자체의 발광 특성이 없는 액티브 매트릭스 액정표시장치(AMLCD)의 단점을 해소하기 위해 제안된 디스플레이 장치가 액티브 매트릭스 유기전계 발광 디스플레이 장치(AMOLED)인데, 유기전계 발광 디스플레이 장치는 형광성 유기 화합물을 전기적으로 여기시켜 발광시키는 자발광성 디스플레이 장치로서, 낮은 전압에서 구동이 가능하고, 박형 제조가 가능한 장점을 갖는다.

[0003] 도 1은 종래기술에 따른 액티브 매트릭스 유기전계 발광 디스플레이 장치의 화소구조를 나타내는 것으로, 2-트랜지스터 1-커패시터(2T-1C)의 화소 구조를 도시하고 있다.

[0004] 기관 상에 스캔라인(S)과 데이터라인(D) 및 스위칭 박막트랜지스터(SW), 커패시터(C), 구동 박막트랜지스터(DR) 및 유기전계 발광소자(OLED)를 구비하여 구성된다. 여기서 상기 각 박막트랜지스터(SW, DR)는 NMOS 채널타입의 박막트랜지스터(TFT)이다.

[0005] 상기 스위칭 박막트랜지스터(SW)의 게이트는 스캔라인(S)에 연결되고, 소스는 데이터라인(D)에 연결되어 있다. 커패시터(C)의 일 측은 상기 스위칭 박막트랜지스터(SW)의 드레인에 연결되고 타 측은 기저전압(VSS)이 인가된다.

[0006] 구동 박막트랜지스터(DR)의 드레인은 구동전압(VDD)이 인가되는 유기전계발광소자(OLED)의 캐소드와 연결되고,

게이트는 상기 스위칭 박막트랜지스터(SW)의 드레인에 연결되며, 소스는 접지(Ground) 전위 등의 기저전압(V_S)이 인가된다.

- [0007] 도 1에 나타난 화소의 구동방법을 도 2의 신호 타이밍도와 같이 설명하면 다음과 같다.
- [0008] 게이트구동IC(미도시함)로부터 스캔라인(S)으로 인가되는 포지티브 선택전압(V_{gh})인 스캔신호(scan signal)에 의해서 스위칭 박막트랜지스터(SW)가 온(on)되면 데이터라인(D)으로 인가된 데이터전압(V_{data})에 의해서 커패시터(C)에 전하가 축적된다. 이때 상기 데이터전압(V_{data})은 상기 구동 박막트랜지스터(DR)의 채널타입이 NMOS-타입이므로 양극성 전압이다. 이후 상기 커패시터(C)에 충전된 전압과 상기 구동전압(V_{DD})과의 전위차에 따라 상기 구동 박막트랜지스터(DR)의 채널에 흐르는 전류의 양이 결정되며, 결정된 전류의 양에 의해서 발광량이 결정되어 상기 유기전계 발광소자(OLED)가 발광된다.
- [0009] 그런데 상기한 화소 구조의 유기전계 발광 디스플레이 장치는 일 패널을 구성하고 있는 각각의 화소에 구성된 구동 박막트랜지스터(DR)간의 전기적 특성 편차로 인해 동일 조건에서 각각의 화소들이 서로 다른 휘도를 나타내는 현상이 발생한다.
- [0010] 이러한 원인은 상기 패널의 백플레인(backplane)에 따라 그 원인이 상이하게 구분되는데, 저온폴리실리콘(LTPS) 백플레인을 사용하는 패널에서는 액시머 레이저 어닐링(ELA) 공정에 의한 상기 구동 박막트랜지스터(DR)의 특성 변화로 인해 각 화소의 구동 박막트랜지스터(DR)에 동일한 전압을 인가하더라도 그 채널마다 서로 다른 전류가 흐르게 되어 휘도 균일성이 떨어지게 된다.
- [0011] 또한 비정질 실리콘(a-Si) 백플레인을 사용하는 패널에서는 제조공정에 의한 영향은 거의 없으나 구동에 의한 열화에 의해 상기 구동 박막트랜지스터(DR)의 특성변화가 발생되며 이에 각각의 구동 박막트랜지스터(TFT)간 상이한 열화 정도에 의해 휘도 균일성이 떨어지는 문제점이 발생하게 된다.
- [0012] 이에 도 3과 같이, 상기 구동 박막트랜지스터(DR)의 전기적 특성 편차는 각 화소마다 상기 유기전계 발광소자(OLED)에 흐르는 전류를 상이하게 하며, 이에 동일 조건의 화소라 하더라도 서로 다른 휘도를 나타내기 때문에 패널 전체의 휘도 균일성이 떨어지는 것은 당연하며, 이는 결국 패널 상에 잔상 또는 무라(mura) 등의 영상 왜곡으로 인식된다.

발명의 내용

해결 하고자하는 과제

- [0013] 이에 본 발명은 유기전계 발광 디스플레이 장치의 화소마다 구성되는 구동 박막트랜지스터(도 1의 DR)의 전기적 특성 편차에 따른 패널 휘도 균일성 저하 현상을 개선하기 위해, 아래 수식(1)을 참조하면, 자승(square) 관계를 통해 상기 유기전계 발광소자(OLED)에 제공되는 구동전류(I_{OLED})의 변화에 가장 큰 영향을 주는 박막트랜지스터의 문턱전압(V_{th}) 변동에 의한 특성 편차를 개선함으로써 제조공정 또는 구동중 열화에 의해 발생할 수 있는 상기 구동 박막트랜지스터(DR)의 전기적 특성 편차를 최소화하여 균일한 휘도를 나타내는 고품위의 유기전계 발광 디스플레이 장치를 제공하는 것을 목적으로 한다.
- [0014] 식(1) $I_{OLED} = 1/2 * \mu * C_{OX} * (W/L) * (V_{gs} - V_{th})^2$
- [0015] 상기 식(1)에서, μ : 이동도(mobility), C_{OX} : 커패시턴스, W/L: 채널비(폭/길이), V_{gs} : 게이트-소스간 전압, V_{th} : 문턱전압

과제 해결수단

- [0016] 상기와 같은 목적을 달성하기 위해 본 발명은, 구동전압 또는 기저전압이 인가되는 유기전계 발광소자와; 데이터전압을 입력받으며, 스캔신호에 의해 스위칭 제어되어 상기 데이터전압을 출력하는 제1스위칭 박막트랜지스터와; 상기 제1스위칭 박막트랜지스터의 출력단에 연결되는 커패시터와; 상기 커패시터의 출력에 응답하여 상기 유기전계 발광소자에 구동전류를 공급하는 구동 박막트랜지스터와; 전류공급신호에 의해 스위칭 제어되며, 상기 구동 박막트랜지스터를 통해 상기 구동전류가 소통되도록 제어하는 제2스위칭 박막트랜지스터와; 기준전압을 입

력받으며, 상기 전류공급신호에 의해 스위칭 제어되어 상기 기준전압을 상기 제1스위칭 박막트랜지스터의 출력단으로 출력하는 제3스위칭 박막트랜지스터와; 초기화전압을 입력받으며, 초기화신호에 의해 스위칭 제어되어 상기 초기화전압을 상기 제1스위칭 박막트랜지스터의 출력단으로 출력하는 제4스위칭 박막트랜지스터와; 상기 기준전압을 입력받으며, 상기 초기화신호에 의해 스위칭 제어되어 상기 기준전압을 상기 구동 박막트랜지스터의 게이트단으로 출력하는 제5스위칭 박막트랜지스터와; 상기 구동박막트랜지스터의 게이트단과 드레인단 사이에 구성되며, 상기 스캔신호에 의해 스위칭 제어되는 제6스위칭 박막트랜지스터를 포함하는 유기전계 발광 디스플레이 장치를 제공한다.

- [0017] 상기 유기전계 발광 디스플레이 장치에서, 상기 제1스위칭 박막트랜지스터 내지 제6스위칭 박막트랜지스터와 상기 구동 박막트랜지스터는 모두 NMOS-타입이거나 또는 모두 PMOS-타입인 것을 특징으로 한다.
- [0018] 상기 유기전계 발광 디스플레이 장치에서, 상기 유기전계 발광소자는 상기 구동 박막트랜지스터 또는 상기 제2스위칭 박막트랜지스터와 연결되는 것을 특징으로 한다.
- [0019] 상기 유기전계 발광 디스플레이 장치에서, 상기 스캔신호, 상기 초기화신호, 상기 전류공급신호는 모두 동일한 전압레벨로 인가되는 전압신호인 것을 특징으로 한다.
- [0020] 상기 유기전계 발광 디스플레이 장치에서, 상기 각 박막트랜지스터가 모두 NMOS-타입일 경우 상기 기준전압은 상기 초기화전압보다 높은 전압이고, 상기 각 박막트랜지스터가 모두 PMOS-타입일 경우 상기 기준전압은 상기 초기화전압보다 낮은 전압인 것을 특징으로 한다.
- [0021] 상기 유기전계 발광 디스플레이 장치에서, 상기 각 박막트랜지스터가 모두 NMOS-타입일 경우 상기 초기화전압은 상기 구동전압보다 낮거나 또는 상기 기저전압과 동일한 전압이고, 상기 각 박막트랜지스터가 모두 PMOS-타입일 경우 상기 초기화전압은 상기 기저전압보다 높거나 또는 상기 구동전압과 동일한 전압인 것을 특징으로 한다.
- [0022] 상기 유기전계 발광 디스플레이 장치에서, 상기 각 박막트랜지스터가 모두 NMOS-타입일 경우 상기 데이터전압은 상기 초기화전압보다 높은 전압이고, 상기 각 박막트랜지스터가 모두 PMOS-타입일 경우 상기 데이터전압은 상기 초기화전압보다 낮은 전압인 것을 특징으로 한다.
- [0023] 상기 유기전계 발광 디스플레이 장치에서, 상기 각 박막트랜지스터는 NMOS-타입과 PMOS-타입을 혼용하여 구성되는 것을 특징으로 한다.

효 과

- [0024] 상기한 특징을 가지는 본 발명에 따르면, 유기전계 발광소자(OLED)에 제공되는 구동전류(I_{OLED})의 변화에 큰 영향을 주는 상기 구동 박막트랜지스터(DR)의 문턱전압(V_{th}) 성분을 제거하여, 제조공정 또는 구동중 열화에 의해 발생할 수 있는 상기 구동 박막트랜지스터(DR)의 전기적 특성 편차를 최소화시킴으로써 균일한 휘도를 나타내는 고품위의 유기전계 발광 디스플레이 장치를 제공하는 장점이 있다.

발명의 실시를 위한 구체적인 내용

- [0025] 이하 첨부된 도면을 참조하여 본 발명에 대해 상세하게 설명한다.
- [0026] 도 4는 본 발명 제1실시예에 따른 유기전계 발광 디스플레이 장치의 화소구조도이다.
- [0027] 도시된 화소 구조를 보면, 구동전압(VDD)이 인가되는 유기전계 발광소자(OLED)와 제1스위칭 박막트랜지스터 내지 제6스위칭 박막트랜지스터(S1 내지 S6)와 구동 박막트랜지스터(DR)와 커패시터(C)로 구성되며, 상기 모든 박막트랜지스터는 그 채널 타입이 NMOS-타입이다.
- [0028] 상기 제1스위칭 박막트랜지스터(S1)는 데이터라인과 스캔라인을 통해 각각 영상표시를 위한 데이터전압(Vdata)과 스캔신호(scan)를 인가받으며, 상기 스캔신호(scan)에 의해 스위칭 제어되어 영상의 표시를 위한 상기 데이터전압(Vdata)을 출력한다.
- [0029] 상기 커패시터(C)는 상기 제1스위칭 박막트랜지스터(S1)의 출력단과 상기 구동 박막트랜지스터(DR)의 게이트단 사이에 구성된다.

- [0030] 상기 구동 박막트랜지스터(DR)는 소스단으로 기저전압(VSS)이 인가되고 드레인단으로는 상기 제2스위칭 박막트랜지스터(S2)와 연결되며, 게이트단에 연결된 상기 커패시터(C)의 출력에 의해 스위칭 제어되어 상기 유기전계 발광소자(OLED)에 구동전류(I_{OLED})를 공급하는 역할을 수행한다.
- [0031] 상기 제2스위칭 박막트랜지스터(S2)는 전류공급신호(cs)에 의해 스위칭 제어되며, 상기 구동 박막트랜지스터(DR)를 통해 상기 구동전류(I_{OLED})가 소통되도록 제어한다.
- [0032] 상기 제3스위칭 박막트랜지스터(S3)는 임의의 전압인 기준전압(Vref)이 입력되고 상기 전류공급신호(cs)에 의해 스위칭 제어되어 상기 제1스위칭 박막트랜지스터(S1)의 출력단으로 상기 기준전압(Vref)을 공급한다.
- [0033] 상기 제4스위칭 박막트랜지스터(S4)는 임의의 전압인 초기화전압(Vinit)이 입력되고 초기화신호(init)에 의해 스위칭 제어되어 상기 제1스위칭 박막트랜지스터(S1)의 출력단으로 상기 초기화전압(Vinit)을 공급한다.
- [0034] 상기 제5스위칭 박막트랜지스터(S5)는 상기 기준전압(Vref)이 입력되고 상기 초기화신호(init)에 의해 스위칭 제어되어 상기 구동 박막트랜지스터(DR)의 게이트단으로 상기 기준전압(Vref)을 공급한다.
- [0035] 상기 제6스위칭 박막트랜지스터(S6)는 상기 구동 박막트랜지스터(DR)의 게이트단과 드레인단 사이에 구성되며 상기 스캔신호(scan)에 의해 스위칭 제어된다.
- [0036] 이때 상기 기준전압(Vref)은 상기 초기화전압(Vinit)보다 높은 전압이며, 또한 상기 초기화전압(Vinit)은 상기 구동전압(VDD)보다 낮은 전압이거나 또는 상기 기저전압(VSS)과 동일한 전압이다.
- [0037] 아울러 상기 데이터전압(Vdata)은 상기 초기화전압(Vinit)보다 높은 전압으로 제공된다.
- [0038] 도 5는 상기 도 4에 도시한 본 발명 제1실시예에 따른 유기전계 발광 디스플레이 장치의 동작을 설명하기 위한 신호타이밍도로서, 상기 전류공급신호(cs), 상기 초기화신호(init), 상기 스캔신호(scan), 상기 데이터전압(Vdata), 상기 구동 박막트랜지스터의 게이트-소스간 전압(Vgs)을 도시하였다.
- [0039] 먼저, 이전 프레임에서의 구동이 끝난 후 제1구간(①)으로부터 시작되는 이번 프레임 구동에서는 초기화 구간으로서, 하이레벨로 인가되는 초기화신호(init)에 의해 제4스위칭 박막트랜지스터(S4)와 제5스위칭 박막트랜지스터(S5)를 온-스위칭 상태로 전환시킨다. 또한 전류공급신호(cs), 스캔신호(scan)는 모두 로우레벨로 인가하여 제1,2,3,6스위칭 박막트랜지스터(S1,S2,S3,S6)는 오프-스위칭 상태이다.
- [0040] 이에 상기 제5스위칭 박막트랜지스터(S5)를 통해 상기 기준전압(Vref)이 공급되어 상기 커패시터(C)의 일단은 상기 기준전압(Vref) 레벨로 충전되고, 더불어 상기 구동 박막트랜지스터(DR)의 게이트-소스간 전압(Vgs)은 "Vref - VSS"와 같이 표현된다.
- [0041] 또한 상기 커패시터(C)의 타단에는 상기 제4스위칭 박막트랜지스터(S4)를 통해 초기화전압(Vinit)이 인가되는데, 이때의 상기 커패시터(C)에 충전되는 전압(Vc)은 "Vc = Vref - Vinit"와 같다.
- [0042] 즉, 초기화 구간인 제1구간(①)에서는
- [0043] (1) $V_{gs} = V_{ref} - V_{SS}$
- [0044] (2) $V_c = V_{ref} - V_{init}$
- [0045] 로 변화된다.
- [0046] 이후 제2구간(②)은 상기 구동 박막트랜지스터(DR)의 문턱전압(Vth) 센싱 구간으로서, 상기 초기화신호(init)는 로우레벨로 전환되고 상기 스캔신호(scan)는 하이레벨로 전환되며 상기 전류공급신호(cs)는 여전히 로우레벨을 유지한다.
- [0047] 따라서 상기 제2,3,4,5스위칭 박막트랜지스터(S2,S3,S4,S5)는 오프-스위칭 상태이고, 상기 제1,6스위칭 박막트랜지스터(S1,S6)는 온-스위칭 상태로 전환된다.
- [0048] 이에 상기 제6스위칭 박막트랜지스터(S6)에 의해 구동 박막트랜지스터(DR)의 게이트단과 드레인단이 서로 연결되어 상기 구동 박막트랜지스터(DR)의 게이트-소스간 전압(Vgs)은 "Vref - VSS"에서 문턱전압(Vth) 수준으로 점차 변화된다. 또한 데이터전압(Vdata)이 공급되어 상기 제1스위칭 박막트랜지스터(S1)를 통해 상기 커패시터(C)에 인가되기 때문에 최종적으로 상기 커패시터(C)에 저장되는 전압(Vc)은 "Vth + VSS - Vdata"가 된다.
- [0049] 즉, 문턱전압(Vth) 센싱 구간인 제2구간(②)에서는

- [0050] (3) $V_{gs} = V_{th}$
- [0051] (4) $V_c = V_{th} + V_{SS} - V_{data}$
- [0052] 로 변화되며, 결과적으로 상기 커패시터(C)에 문턱전압(V_{th}) 성분이 포함되어 충전되었다.
- [0053] 이때 상기 기저전압(V_{SS})와 데이터전압(V_{data})은 사전에 미리 선택된 전압을 인가할 수 있으므로 필요할 경우 상기 커패시터(C)에 저장된 전압(V_c)를 측정하게 되면 상기 문턱전압(V_{th})의 전압레벨 역시 충분히 알 수 있을 것이다.
- [0054] 이후 발광 구간인 제3구간(③)에서는, 상기 전류공급신호(CS)를 하이레벨로 전환하고 상기 초기화신호($init$)와 스캔신호($scan$)를 로우레벨로 제공함과 더불어 상기 데이터전압(V_{data})은 더이상 공급되지 않는다.
- [0055] 따라서 상기 제1,4,5,6스위칭 박막트랜지스터($S1, S4, S5, S6$)는 오프-스위칭 상태이고, 상기 제2,3스위칭 박막트랜지스터($S2, S3$)는 온-스위칭 상태로 전환된다.
- [0056] 이에 상기 제3스위칭 박막트랜지스터($S3$)를 통해 기준전압(V_{ref})이 공급되어 이전의 제2구간(②)에서 제공되던 데이터전압(V_{data})이 상기 기준전압(V_{ref})으로 바뀌게 되어 최종적으로 상기 구동 박막트랜지스터(DR)의 게이트-소스간 전압(V_{gs})은 " $(V_{ref} - V_{data}) + V_{th}$ "로 변화되고, 더불어 상기 제2스위칭 박막트랜지스터가 온-스위칭 상태이기 때문에 상기 유기전계 발광소자(OLED)에 구동전류(IOLED)가 공급되어 발광된다.
- [0057] 즉, 발광 구간인 제3구간(③)에서는
- [0058] (5) $V_{gs} = (V_{ref} - V_{data}) + V_{th}$
- [0059] 로 최종 변화되는데, 이러한 관계를 유기전계 발광소자(OLED)에서의 구동전류 관계를 설명한 상기 식(1)에 대입하면,
- [0060] 식(2) $I_{OLED} = 1/2 * \mu * C_{ox} * (W/L) * (V_{ref} - V_{data})^2$
- [0061] 와 같이 변환될 수 있다.
- [0062] 즉, 상기 식(2)에서 알 수 있듯이, 상기 유기전계 발광소자(OLED)의 발광을 위한 구동전류(I_{OLED})를 결정하는 요소 중 상기 구동 박막트랜지스터(DR)에서의 문턱전압(V_{th}) 성분이 사라진 것을 알 수 있다.
- [0063] 이는 곧, 상기 유기전계 발광소자(OLED)에 제공되는 구동전류(I_{OLED})의 변화에 큰 영향을 주는 상기 구동 박막트랜지스터(DR)의 문턱전압(V_{th}) 변동에 의한 특성 편차를 개선한 것으로 볼 수 있으며, 제조공정 또는 구동중 열화에 의해 발생할 수 있는 상기 구동 박막트랜지스터(DR)의 전기적 특성 편차를 최소화할 수 있음을 나타낸다.
- [0064] 도 6은 본 발명 제2실시예에 따른 유기전계 발광 디스플레이 장치의 화소구조도로서, 전술한 제1실시예의 화소 구조와 기본적으로 동일한 구성 및 특징을 가지나 유기전계 발광소자(OLED)의 구성 위치가 구동 박막트랜지스터(DR)와 연결되도록 구성한 것이 차별되는 특징이다.
- [0065] 아울러 본 발명의 제2실시예에 따라 도 6에 도시한 화소의 동작은 상기 도 5의 신호타이밍도를 이용하여 전술한 제1실시예와 동일하게 설명되므로 생략한다.
- [0066] 도 7은 본 발명의 제3실시예에 따른 유기전계 발광 디스플레이 장치의 화소구조도로서, 도시된 화소 구조를 보면, 기저전압(V_{SS})이 인가되는 유기전계 발광소자(OLED)와 제1스위칭 박막트랜지스터 내지 제6스위칭 박막트랜지스터($S1$ 내지 $S6$)와 구동 박막트랜지스터(DR)와 커패시터(C)로 구성되며, 상기 모든 박막트랜지스터는 그 채널 타입이 PMOS-타입이다.
- [0067] 참고로, 본 발명의 제3실시예에 따른 유기전계 발광 디스플레이장치의 화소구조는 전술한 제1실시예에 따른 도 4와 유사 구조로 볼 수 있으며 단지 박막트랜지스터 모두를 PMOS 타입으로 구성한 예시이다.
- [0068] 설명하면, 상기 제1스위칭 박막트랜지스터($S1$)는 데이터라인과 스캔라인을 통해 각각 영상표시를 위한 데이터전압(V_{data})과 스캔신호($scan$)를 인가받으며, 상기 스캔신호($scan$)에 의해 스위칭 제어되어 상기 데이터전압(V_{data})을 출력한다.
- [0069] 상기 커패시터(C)는 상기 제1스위칭 박막트랜지스터($S1$)의 출력단과 상기 구동 박막트랜지스터(DR)의 게이트단 사이에 구성된다.

- [0070] 상기 구동 박막트랜지스터(DR)는 소스단으로 구동전압(VDD)이 인가되고 드레인단으로는 상기 제2스위칭 박막트랜지스터(S2)와 연결되며, 게이트단에 연결된 상기 커패시터(C)의 출력에 의해 스위칭 제어되어 상기 유기전계 발광소자(OLED)에 구동전류(I_{OLED})를 공급하는 역할을 수행한다.
- [0071] 상기 제2스위칭 박막트랜지스터(S2)는 전류공급신호(cs)에 의해 스위칭 제어되며, 상기 구동 박막트랜지스터(DR)를 통해 상기 구동전류(I_{OLED})가 소통되도록 제어한다.
- [0072] 상기 제3스위칭 박막트랜지스터(S3)는 임의의 전압인 기준전압(Vref)이 입력되고 상기 전류공급신호(cs)에 의해 스위칭 제어되어 상기 제1스위칭 박막트랜지스터(S1)의 출력단으로 상기 기준전압(Vref)을 공급한다.
- [0073] 상기 제4스위칭 박막트랜지스터(S4)는 임의의 전압인 초기화전압(Vinit)이 입력되고 초기화신호(init)에 의해 스위칭 제어되어 상기 제1스위칭 박막트랜지스터(S1)의 출력단으로 상기 초기화전압(Vinit)을 공급한다.
- [0074] 상기 제5스위칭 박막트랜지스터(S5)는 상기 기준전압(Vref)이 입력되고 상기 초기화신호(init)에 의해 스위칭 제어되어 상기 구동 박막트랜지스터(DR)의 게이트단으로 상기 기준전압(Vref)을 공급한다.
- [0075] 상기 제6스위칭 박막트랜지스터(S6)는 상기 구동 박막트랜지스터(DR)의 게이트단과 드레인단 사이에 구성되며 상기 스캔신호(scan)에 의해 스위칭 제어된다.
- [0076] 도 8은 상기 도 7에 도시한 본 발명 제3실시예에 따른 유기전계 발광 디스플레이 장치의 동작을 설명하기 위한 신호타이밍도로서, 상기 전류공급신호(cs), 상기 초기화신호(init), 상기 스캔신호(scan), 상기 데이터전압(Vdata), 상기 구동 박막트랜지스터의 게이트-소스간 전압(Vgs)을 도시하였다.
- [0077] 본 발명의 제3실시예에서는 상기 제1실시예에 대해 PMOS-타입의 박막트랜지스터를 사용하는 예시이므로 상기 전류공급신호(cs), 상기 초기화신호(init), 상기 스캔신호(scan)의 로우레벨에서 상기 각 박막트랜지스터의 온-스위칭이 수행되는 것은 당연할 것이며, 그 동작이 상기 제1실시예와 동일한 방식으로 동작되기 때문에 그 동작의 설명은 생략하기로 한다.
- [0078] 다만, 상기 기준전압(Vref)은 상기 초기화전압(Vinit)보다 낮은 전압이며, 또한 상기 초기화전압(Vinit)은 상기 기저전압(VSSD)보다 높은 전압이거나 또는 상기 구동전압(VDD)과 동일한 전압이다. 아울러 상기 데이터전압(Vdata)은 상기 초기화전압(Vinit)보다 낮은 전압으로 제공된다.
- [0079] 도 9는 본 발명 제4실시예에 따른 유기전계 발광 디스플레이 장치의 화소구조도로서, 전술한 제3실시예의 화소구조와 기본적으로 동일한 구성 및 특징을 가지나 유기전계 발광소자(OLED)의 구성 위치가 구동 박막트랜지스터(DR)의 소스단과 연결되도록 구성한 것이 차별되는 특징이며, 그 동작은 상기 제3실시예의 동작과 동일하게 상기 도 8의 신호타이밍도를 이용하여 설명되므로 자세한 설명은 생략한다.
- [0080] 아울러, 본 발명에서는 상기 제1실시예 내지 제4실시예와 같이 화소 구조에서 모든 박막트랜지스터에 대해 NMOS- 타입 또는 PMOS-타입의 구성에 대해서만 예시하였으나 이는 응용과 필요에 따라 NMOS-타입과 PMOS-타입을 혼용하여 구성할 수도 있음은 당연할 것이다.

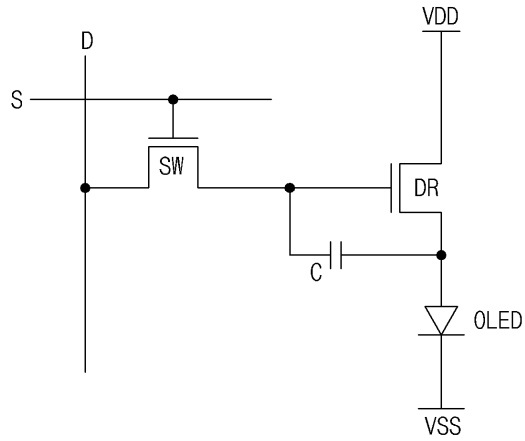
도면의 간단한 설명

- [0081] 도 1은 종래기술에 따른 액티브 매트릭스 유기전계 발광 디스플레이 장치의 화소구조를 도시한 화소구조도
- [0082] 도 2는 도 1의 화소 구동을 위한 신호 타이밍도
- [0083] 도 3은 도 1에 도시된 구동 박막트랜지스터(DR)의 전기적 특성 편차에 따라 유기전계 발광소자(OLED)에 흐르는 구동전류(I_{OLED})의 차이를 설명하기 위한 전압-전류 그래프
- [0084] 도 4는 본 발명 제1실시예에 따른 유기전계 발광 디스플레이 장치의 화소구조도
- [0085] 도 5는 본 발명 제1실시예에 따른 유기전계 발광 디스플레이 장치의 동작을 설명하기 위한 신호타이밍도
- [0086] 도 6은 본 발명 제2실시예에 따른 유기전계 발광 디스플레이 장치의 화소구조도
- [0087] 도 7은 본 발명 제3실시예에 따른 유기전계 발광 디스플레이 장치의 화소구조도
- [0088] 도 8은 본 발명 제3실시예에 따른 유기전계 발광 디스플레이 장치의 동작을 설명하기 위한 신호타이밍도
- [0089] 도 9는 본 발명 제4실시예에 따른 유기전계 발광 디스플레이 장치의 화소구조도

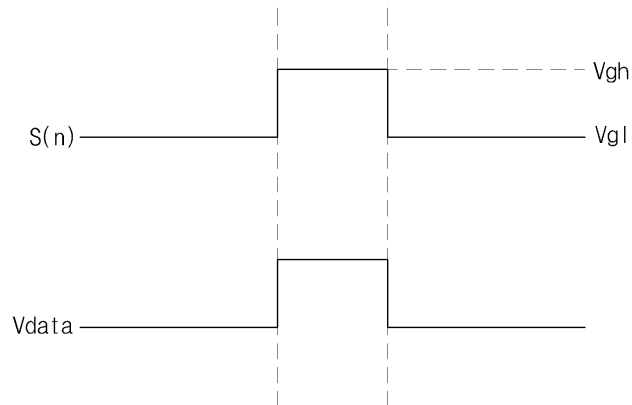
- [0090] <도면의 주요부분에 대한 간단한 설명>
- [0091] DR : 구동 박막트랜지스터 C : 커패시터
- [0092] OLED : 유기전계 발광소자
- [0093] S1 내지 S6 : 제1 내지 제6스위칭 박막트랜지스터

도면

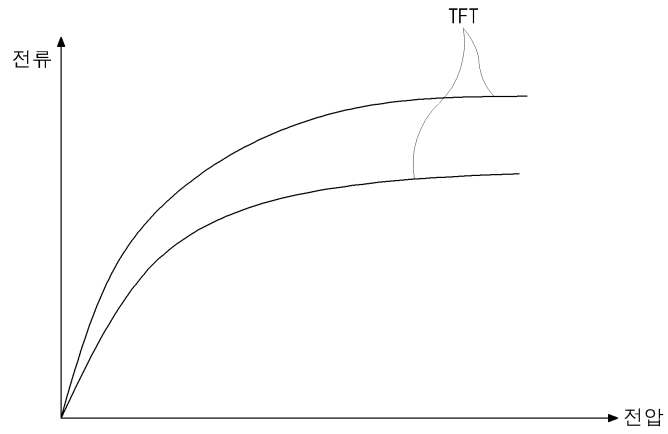
도면1



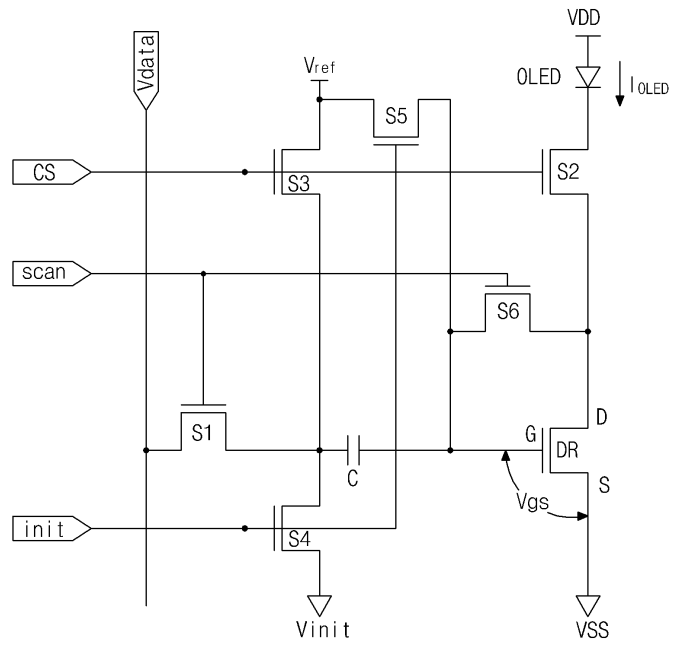
도면2



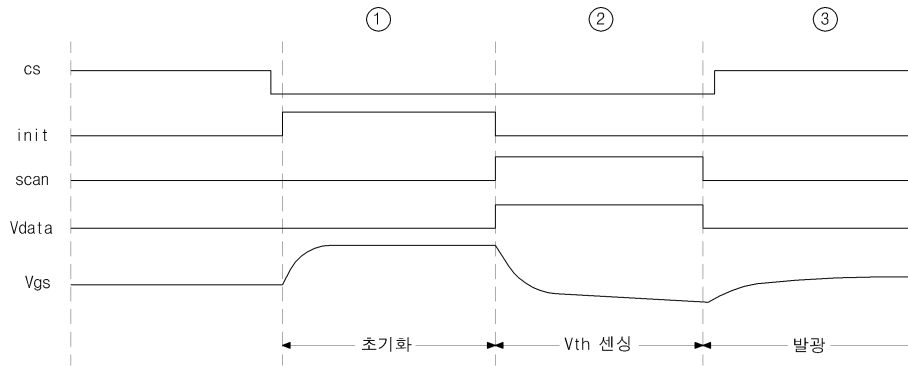
도면3



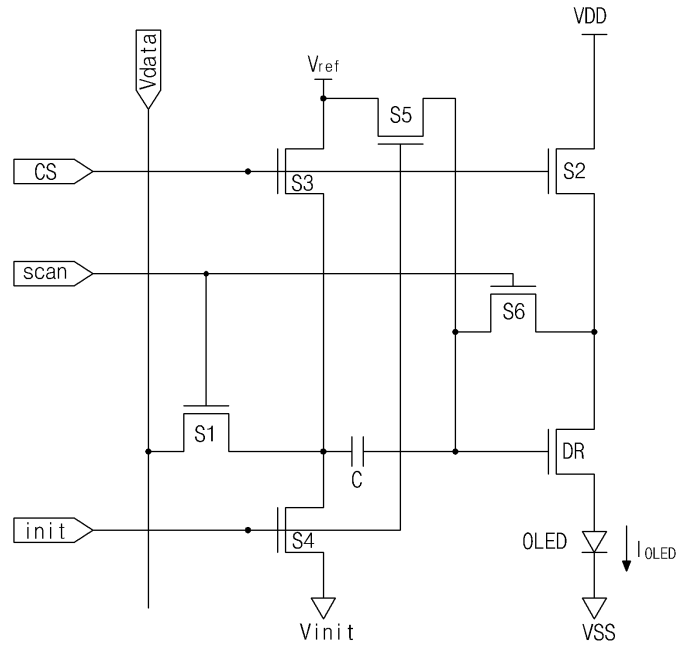
도면4



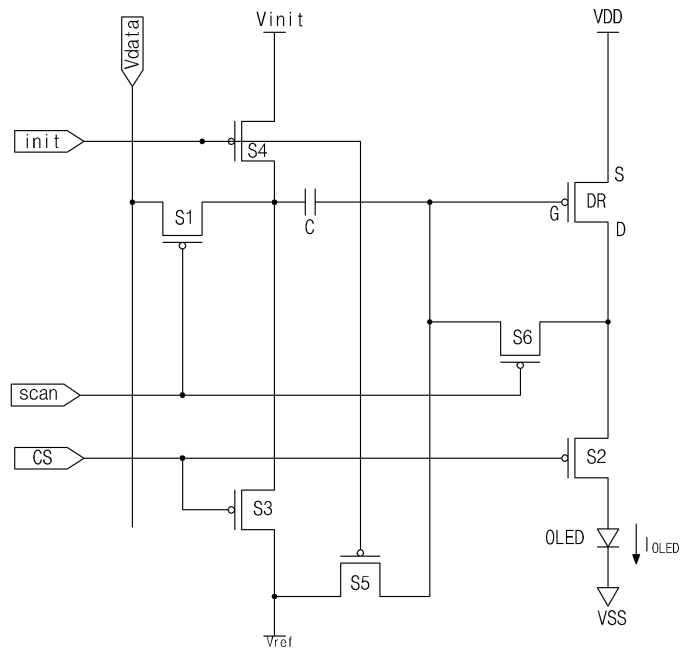
도면5



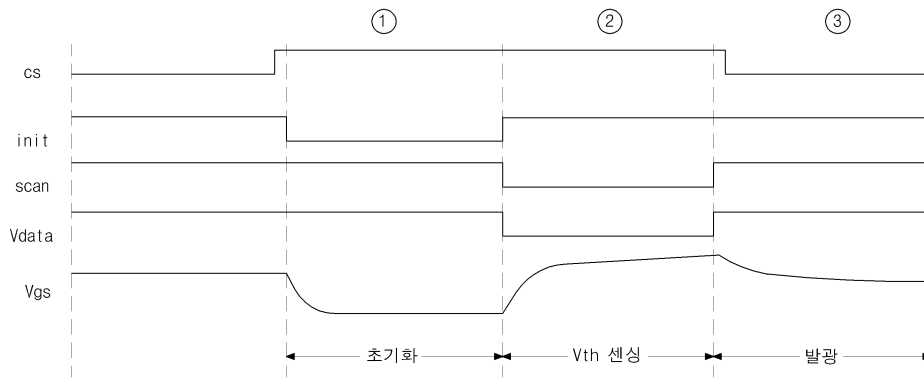
도면6



도면7



도면8



专利名称(译)	有机电致发光显示装置		
公开(公告)号	KR1020100045578A	公开(公告)日	2010-05-04
申请号	KR1020080104564	申请日	2008-10-24
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM SEUNG TAE 김승태 BAE HAN JIN 배한진 LIM HO MIN 임호민 HA WON KYU 하원규 YI JUNG YOON 이정윤		
发明人	김승태 배한진 임호민 하원규 이정윤		
IPC分类号	G09G3/30 G09G3/32 G09G3/20 H01L51/50		
CPC分类号	H01L21/02576 H01L21/02579 H01L2924/13069 H01L2924/13091		
其他公开文献	KR101458373B1		
外部链接	Espacenet		

摘要(译)

本发明涉及有机电致发光显示装置。并且其优点在于提供高清晰度的有机电致发光显示装置，其显示提供给有机电致发光装置(OLED)的驱动电流($I(SB)_{OLED}(/SB)$)的改变的均匀亮度。通过最小化所产生的驱动薄膜晶体管(DR)的电特性偏差，改善由于有机电致发光器件(OLED)驱动电流的电特性偏差导致的有机电致发光器件(OLED)驱动电流的均匀性现象的降低通过制造工艺中的劣化或驱动所给出的驱动薄膜晶体管(DR)的阈值电压(V_{th})分量被去除。

