



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0039003
(43) 공개일자 2008년05월07일

(51) Int. Cl.

G09G 3/30 (2006.01) G09G 3/32 (2006.01)
G09G 3/20 (2006.01) H05B 33/08 (2006.01)

(21) 출원번호 10-2006-0106617

(22) 출원일자 2006년10월31일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

홍순광

대구광역시 북구 동천동 889 칠곡 우방하이츠 10
2동 807호

(74) 대리인

특허법인로알

전체 청구항 수 : 총 24 항

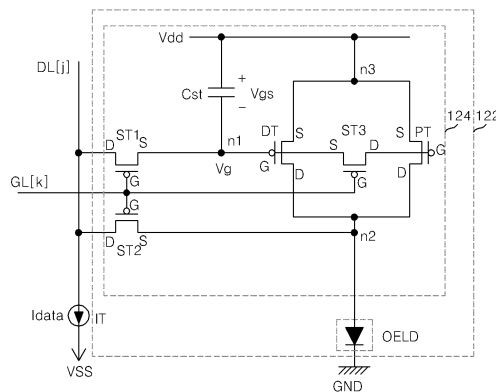
(54) 유기발광다이오드 표시장치 및 그 구동방법

(57) 요약

본 발명은 유기발광다이오드 표시장치 및 그 구동방법에 관한 것으로 특히, 화소의 제조 표현력을 향상시켜 표시 품질을 높일 수 있도록 한 유기발광다이오드 표시장치 및 그 구동방법에 관한 것이다.

본 발명에 따른 유기발광다이오드 표시장치는 제1 노드의 전압이 공급되는 제1 제어전극을 가지며 상기 제1 노드의 전압에 따라 제2 노드와 제3 노드 사이의 전류패스를 절환하는 제1 구동소자; 상기 제2 노드와 상기 제3 노드를 경유하여 상기 제1 구동소자와 대칭적으로 접속되고 상기 제1 노드의 전압이 공급되는 제2 제어전극을 가지는 제2 구동소자; 상기 제3 노드를 통해 고전위 구동전압을 공급하는 고전위 구동전압원; 상기 제2 노드와 기저전압원 사이에 접속된 유기발광다이오드소자; 서로 교차하는 데이터라인 및 게이트라인; 상기 데이터라인과 상기 제1 노드를 선택적으로 접속시키는 제1 스위치소자; 상기 제2 노드와 상기 데이터라인을 선택적으로 접속시키는 제2 스위치소자; 상기 제1 및 제2 제어단자를 선택적으로 접속시키는 제3 스위치소자; 제1 기간 동안 상기 스위치소자들을 턴-온시켜 상기 제1 및 제2 구동소자들을 통해 상기 제2 및 제3 노드 사이에 병렬 전류패스를 형성한 후에 제2 기간 동안 상기 스위치소자들을 턴-오프시켜 상기 제2 및 제3 노드 사이에 직렬 전류패스를 형성하도록 상기 스위치소자들을 구동하는 구동회로; 및 상기 제1 노드와 상기 제3 노드 사이에 접속된 스토리지 커패시터를 구비한다.

대표도 - 도7



특허청구의 범위

청구항 1

제1 노드의 전압이 공급되는 제1 제어전극을 가지며 상기 제1 노드의 전압에 따라 제2 노드와 제3 노드 사이의 전류패스를 절환하는 제1 구동소자;

상기 제2 노드와 상기 제3 노드를 경유하여 상기 제1 구동소자와 대칭적으로 접속되고 상기 제1 노드의 전압이 공급되는 제2 제어전극을 가지는 제2 구동소자;

상기 제3 노드를 통해 고전위 구동전압을 공급하는 고전위 구동전압원;

상기 제2 노드와 기저전압원 사이에 접속된 유기발광다이오드소자;

서로 교차하는 데이터라인 및 게이트라인;

상기 데이터라인과 상기 제1 노드를 선택적으로 접속시키는 제1 스위치소자;

상기 제2 노드와 상기 데이터라인을 선택적으로 접속시키는 제2 스위치소자;

상기 제1 및 제2 제어단자를 선택적으로 접속시키는 제3 스위치소자;

제1 기간 동안 상기 스위치소자들을 턴-온시켜 상기 제1 및 제2 구동소자들을 통해 상기 제2 및 제3 노드 사이에 병렬 전류패스를 형성한 후에 제2 기간 동안 상기 스위치소자들을 턴-오프시켜 상기 제2 및 제3 노드 사이에 직렬 전류패스를 형성하도록 상기 스위치소자들을 구동하는 구동회로; 및

상기 제1 노드와 상기 제3 노드 사이에 접속된 스토리지 커패시터를 구비하는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 2

제 1 항에 있어서,

상기 스위치소자들은,

상기 게이트라인에 접속된 게이트전극, 상기 제1 노드에 접속된 소스전극, 및 상기 데이터라인에 접속된 드레인 전극을 가지는 제1 스위치소자;

상기 게이트라인에 접속된 게이트전극, 상기 제2 노드에 접속된 소스전극, 및 상기 데이터라인에 접속된 드레인 전극을 가지는 제2 스위치소자; 및

상기 게이트라인에 접속된 게이트전극, 상기 제1 제어전극에 접속된 소스전극, 및 상기 제2 제어전극에 접속된 드레인전극을 가지는 제3 스위치소자를 구비하는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 3

제 2 항에 있어서,

상기 구동회로는,

스캔신호를 상기 게이트라인에 공급하는 게이트 구동회로;

디지털 데이터신호를 아날로그 데이터전류로 변환하여 상기 데이터라인에 공급하는 데이터 구동회로; 및

상기 게이트 구동회로와 상기 데이터 구동회로의 구동 타이밍을 제어하는 타이밍 컨트롤러를 구비하는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 4

제 3 항에 있어서,

상기 스캔신호는,

상기 제1 기간 동안 활성화 논리전압으로 발생되고;

상기 제2 기간 동안 비활성화 논리전압으로 발생하는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 5

제 4 항에 있어서,

상기 데이터 구동회로는,

상기 아날로그 데이터전류를 발생하는 정전류원을 구비하는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 6

제 5 항에 있어서,

상기 제2 구동소자의 채널폭은 상기 제1 구동소자의 채널폭보다 큰 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 7

제 6 항에 있어서,

상기 제2 기간 동안 상기 유기발광다이오드소자를 통해 흐르는 구동전류(Ioled)는 아래의 수식과 같은 것을 특징으로 하는 유기발광다이오드 표시장치.

$$I_{oled} = \frac{Kd}{2Kd+Ks} \left[1 + \left(\frac{\mu d - \mu s}{\mu d + \mu s} \right) + \left(\frac{V_{thd} - V_{ths}}{V_{thd} + V_{ths}} \right)^2 \right] I_{data}$$

여기서, Idata는 상기 정전류원을 통해 발생하는 데이터전류, Kd는 제1 구동소자의 고유상수, Ks는 제2 구동소자의 고유상수, μd 는 제1 구동소자의 이동도, μs 는 제2 구동소자의 이동도, V_{thd} 는 제1 구동소자의 문턱전압, V_{ths} 는 제2 구동소자의 문턱전압을 각각 나타내고, $(2Kd+Ks)/Kd$ 는 상기 제1 기간 동안 상기 제1 노드의 전류 총

진 능력을 높이기 위한 스케일링비(Idata/Ioled)를 나타내며, $\left(\frac{\mu d - \mu s}{\mu d + \mu s} \right) + \left(\frac{V_{thd} - V_{ths}}{V_{thd} + V_{ths}} \right)^2$ 는 상기 제1 및 제2 구동소자의 특성 불일치로 인한 미스매칭 인자를 나타낸다.

청구항 8

제 7 항에 있어서,

상기 제2 기간 동안 상기 제2 구동소자를 통한 전류 패스가 차단되도록 보조 커패시터를 더 구비하는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 9

제 8 항에 있어서,

상기 보조 커패시터는,

상기 제2 제어전극과 상기 게이트라인 사이에 접속되는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 10

제 7 항에 있어서,

상기 제2 노드로부터 상기 유기발광다이오드소자로의 전류 패스를 절환하는 에미션소자를 더 구비하는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 11

제 10 항에 있어서,

상기 에미션소자는,

상기 게이트라인에 접속된 게이트전극, 상기 제2 노드에 접속된 드레인전극, 및 상기 유기발광다이오드소자에 접속된 소스전극을 구비하는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 12

제 11 항에 있어서,

상기 제1 및 제2 구동소자와 상기 제1 내지 제3 스위치소자는 P 형 모스펫이고, 상기 에미션소자는 N 형 모스펫인 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 13

제 7 항에 있어서,

상기 제2 기간 동안 상기 제2 구동소자를 통한 전류 패스가 차단되도록 하는 보조 커패시터; 및

상기 제2 노드로부터 상기 유기발광다이오드소자로의 전류 패스를 절환하는 에미션소자를 더 구비하는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 14

제 13 항에 있어서,

상기 보조 커패시터는,

상기 제2 제어전극과 상기 게이트라인 사이에 접속되는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 15

제 13 항에 있어서,

상기 에미션소자는,

상기 게이트라인에 접속된 게이트전극, 상기 제2 노드에 접속된 드레인전극, 및 상기 유기발광다이오드소자에 접속된 소스전극을 구비하는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 16

제 15 항에 있어서,

상기 제1 및 제2 구동소자와 상기 제1 내지 제3 스위치소자는 P 형 모스펫이고, 상기 에미션소자는 N 형 모스펫인 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 17

제1 노드의 전압이 공급되는 제1 제어전극을 가지며 상기 제1 노드의 전압에 따라 제2 노드와 제3 노드 사이의 전류패스를 절환하는 제1 구동소자, 상기 제2 노드와 상기 제3 노드를 경유하여 상기 제1 구동소자와 대칭적으로 접속되고 상기 제1 노드의 전압이 공급되는 제2 제어전극을 가지는 제2 구동소자, 상기 제3 노드를 통해 고전위 구동전압을 공급하는 고전위 구동전압원, 상기 제2 노드와 기저전압원 사이에 접속된 유기발광다이오드소자, 서로 교차하는 데이터라인 및 게이트라인, 상기 데이터라인과 상기 제1 노드를 선택적으로 접속시키는 제1 스위치소자, 상기 제2 노드와 상기 데이터라인을 선택적으로 접속시키는 제2 스위치소자, 상기 제1 및 제2 제어단자를 선택적으로 접속시키는 제3 스위치소자, 상기 스위치소자들을 구동하는 구동회로, 및 상기 제1 노드와 상기 제3 노드 사이에 접속된 스토리지 커패시터를 구비하는 유기발광다이오드 표시장치의 구동방법에 있어서,

상기 게이트라인으로부터의 스캔신호에 응답하여 제1 기간 동안 상기 스위치소자들을 턴-온시켜 상기 제1 및 제2 구동소자들을 통해 상기 제2 및 제3 노드 사이에 병렬 전류패스를 형성하는 단계; 및

상기 게이트라인으로부터의 스캔신호에 응답하여 상기 제1 기간에 이어서 제2 기간 동안 상기 스위치소자들을 턴-오프시켜 상기 제2 및 제3 노드 사이에 직렬 전류패스를 형성하는 단계를 포함하는 것을 특징으로 하는 유기발광다이오드 표시장치의 구동방법.

청구항 18

제 17 항에 있어서,

상기 스캔신호는,

상기 제1 기간 동안 활성화 논리전압으로 발생되고;

상기 제2 기간 동안 비활성화 논리전압으로 발생하는 것을 특징으로 하는 유기발광다이오드 표시장치의 구동방법.

청구항 19

제 18 항에 있어서,

상기 구동회로는,

디지털 데이터신호에 대응하여 아날로그 데이터전류를 발생하는 정전류원을 포함하는 것을 특징으로 하는 유기 발광다이오드 표시장치의 구동방법.

청구항 20

제 19 항에 있어서,

상기 제2 구동소자의 채널폭은 상기 제1 구동소자의 채널폭보다 큰 것을 특징으로 하는 유기발광다이오드 표시 장치의 구동방법.

청구항 21

제 20 항에 있어서,

상기 제2 기간 동안 상기 유기발광다이오드소자를 통해 흐르는 구동전류(Ioled)는 아래의 수식과 같은 것을 특 징으로 하는 유기발광다이오드 표시장치의 구동방법.

$$I_{oled} = \frac{Kd}{2Kd+Ks} \left[1 + \left(\frac{\mu d - \mu s}{\mu d + \mu s} \right) + \left(\frac{V_{thd} - V_{ths}}{V_{thd} + V_{ths}} \right)^2 \right] I_{data}$$

여기서, Idata는 상기 정전류원을 통해 발생하는 데이터전류, Kd는 제1 구동소자의 고유상수, Ks는 제2 구동소 자의 고유상수, μd 는 제1 구동소자의 이동도, μs 는 제2 구동소자의 이동도, V_{thd} 는 제1 구동소자의 문턱전압, V_{ths} 는 제2 구동소자의 문턱전압을 각각 나타내고, $(2Kd+Ks)/Kd$ 는 상기 제1 기간 동안 상기 제1 노드의 전류 총

전 능력을 높이기 위한 스케일링비(I_{data}/I_{oled})를 나타내며, $\left(\frac{\mu d - \mu s}{\mu d + \mu s} \right) + \left(\frac{V_{thd} - V_{ths}}{V_{thd} + V_{ths}} \right)^2$ 는 상기 제1 및 제2 구동소자의 특성 불일치로 인한 미스매칭 인자를 나타낸다.

청구항 22

제 21 항에 있어서,

상기 제2 제어전극과 상기 게이트라인 사이에 접속된 보조 커패시터를 이용하여 상기 제2 기간 동안 상기 제2 구동소자를 통한 전류 패스가 차단되도록 하는 단계를 더 포함하는 것을 특징으로 하는 유기발광다이오드 표시 장치의 구동방법.

청구항 23

제 21 항에 있어서,

상기 스캔필스에 응답하는 에미션소자를 이용하여 상기 제2 노드로부터 상기 유기발광다이오드소자로의 전류 패 스를 절환하는 단계를 더 포함하는 것을 특징으로 하는 유기발광다이오드 표시장치의 구동방법.

청구항 24

제 21 항에 있어서,

상기 제2 제어전극과 상기 게이트라인 사이에 접속된 보조 커패시터를 이용하여 상기 제2 기간 동안 상기 제2 구동소자를 통한 전류 패스가 차단되도록 하는 단계; 및

상기 스캔필스에 응답하는 에미션소자를 이용하여 상기 제2 노드로부터 상기 유기발광다이오드소자로의 전류 패스를 절환하는 단계를 더 포함하는 것을 특징으로 하는 유기발광다이오드 표시장치의 구동방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <23> 본 발명은 유기발광다이오드 표시장치 및 그 구동방법에 관한 것으로 특히, 화소의 제조 표현력을 향상시켜 표시품질을 높일 수 있도록 한 유기발광다이오드 표시장치 및 그 구동방법에 관한 것이다.
- <24> 최근, 음극선관(Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 평판 표시장치들이 개발되고 있다. 이러한 평판 표시장치는 액정 표시장치(Liquid Crystal Display : 이하 "LCD"라 한다), 플라즈마 디스플레이 패널(Plasma Display Panel : 이하 "PDP"라 한다) 및 전계발광소자(Electroluminescence Device) 등이 있다.
- <25> 이들 중에 PDP는 구조와 제조공정이 단순하기 때문에 경박단소하면서도 대화면화에 가장 유리한 표시장치로 주목받고 있지만 발광효율과 휘도가 낮고 소비전력이 큰 단점이 있다. 스위칭 소자로 박막 트랜지스터(Thin Film Transistor : 이하 "TFT"라 한다)가 적용된 액티브 매트릭스 LCD는 반도체공정을 이용하기 때문에 대화면화에 어려움이 있지만 노트북 컴퓨터의 표시장치로 주로 이용되면서 수요가 늘고 있다. 이에 비하여, 전계발광소자는 발광층의 재료에 따라 무기전계발광소자와 유기발광다이오드소자로 대별되며 스스로 발광하는 자발광소자로서 응답속도가 빠르고 발광효율, 휘도 및 시야각이 큰 장점이 있다.
- <26> 유기발광다이오드소자는 도 1과 같이 유리기판 상에 투명도전성물질로 이루어진 애노드전극을 포함하고, 그 위에 순차적으로 적층된 유기 화합물층 및 도전성 금속으로 된 캐소드전극을 포함한다.
- <27> 유기 화합물층은 정공주입층(Hole Injection layer), 정공수송층(Hole transport layer, HTL), 발광층(Emission layer, EML), 전자수송층(Electron transport layer, ETL) 및 전자주입층(Electron Injection layer)을 포함한다.
- <28> 애노드전극과 캐소드전극에 구동전압이 인가되면 정공주입층 내의 정공과 전자주입층 내의 전자는 각각 발광층 쪽으로 진행하여 발광층을 여기시키고, 그 결과 발광층이 가시광을 발산하게 한다. 이렇게 발광층으로부터 발생하는 가시광으로 화상 또는 영상을 표시하게 된다.
- <29> 이와 같은 유기발광다이오드소자는 패시브 매트릭스(passive matrix) 방식 또는, 스위칭소자로서 TFT를 이용하는 액티브 매트릭스(active matrix) 방식의 표시장치에 응용되고 있다. 패시브 매트릭스 방식은 애노드전극과 캐소드전극을 직교하여 그 전극들에 인가되는 전류에 따라 화소를 선택하는데 비하여, 액티브 매트릭스 방식은 능동소자인 TFT를 선택적으로 턴-온시켜 화소를 선택하고 스토리지 커패시터(Storage Capacitor)에 유지되는 전압으로 화소의 발광을 유지한다.
- <30> 이 중 ELA(Excimer Laser Annealing)를 적용한 LTPS(Low Temperature Poly Silicon) 액티브 매트릭스 방식의 표시장치에서는 결정화 공정상에서 적용되는 라인 빔 에너지(Line Beam Energy)의 변동에 의해 인접한 화소영역에 존재하는 TFT의 특성변동이 발생된다. 이러한 TFT 소자 특성의 차이는 궁극적으로 인접 화소간의 휘도 불균일을 초래한다. ELA LTPS 기판을 적용하는 액티브 매트릭스 방식의 표표표시장치에서는 인접한 화소의 휘도 불균일을 극복하기 위해서 다양한 보상구동방식이 적용된다.
- <31> 보상방식에는 크게 아날로그(Analog)방식과 디지털(Digital)방식이 있다. 아날로그방식은 화소에 구비된 구동 TFT의 포화영역(Saturation region)을 이용하며 해당 영역의 구동전류 차이를 극복하는 보상방식이다. 이에 반해 디지털방식은 구동 TFT를 단순한 스위칭 소자형태로 이용하며 이 영역의 소자특성 차이는 포화영역에 비해 미미하여 화소간 휘도 불균일을 극복할 수 있다.
- <32> 그러나, 디지털방식은 플리커링(Flickering), 폴스 카운터(False Counter)와 같은 또 다른 화질문제를 야기하며

디지털방식에 적합한 유기발광다이오드 소자의 특성을 요구한다.

- <33> 아날로그방식에는 전압보상방식(Voltage Programmed Driving Method)과 전류구동방식(Current Programmed Driving Method)이 있다. 전압보상방식은 불균일한 TFT의 파라미터(Parameter) 중에서 문턱전압(Threshold Voltage)의 차이만을 극복하는 반면, 전류구동방식은 문턱전압 및 이동도(Mobility)의 차이를 극복할 수 있는 보상방식이다. 전압보상방식은 전압 구동 타입의 데이터 구동회로를 적용하여 직접적으로 구동 TFT의 게이트전압을 제어한다. 반면에, 전류구동방식은 전류형 데이터 구동회로를 적용하여 데이터 기입기간 (프로그래밍 기간) 동안에 표시하고자 하는 계조에 해당하는 전류를 화소를 통해 흐르게 한다. 그리고, 이 흐르는 전류값을 통해 발광기간 동안에도 일정하게 구동 전류량을 제어할 수 있는 구동 TFT의 게이트전압을 셋팅 함으로써 화소간 TFT 불균일에 의한 휘도불균일을 극복한다. 이러한 전류구동방식은 데이터 구동회로의 기술적인 구성 및 이와 매칭되는 화소형태에 따라 싱크타입(Sink-type)과 소스타입(Souce-type)으로 대별될 수 있다.
- <34> 도 2는 종래의 전류싱크타입으로 구동되는 유기발광다이오드 표시장치의 블럭도이고, 도 3은 도 2에 도시된 다수의 화소들 중 어느 하나를 증가적으로 나타내는 회로도이다.
- <35> 도 2 및 도 3을 참조하면, 종래의 유기발광다이오드 표시장치는 게이트 라인들(GL)과 데이터 라인들(DL)의 교차부마다 배열된 화소들(22)을 포함하는 유기발광다이오드 표시패널(16)과, 게이트 라인들(GL)을 구동하기 위한 게이트 구동회로(18)와, 데이터 라인들(DL)을 구동하기 위한 전류 싱크형 데이터 구동회로(20)와, 게이트 구동회로(18) 및 전류 싱크형 데이터 구동회로(20)를 제어하기 위한 타이밍 콘트롤러(24)를 구비한다.
- <36> 타이밍 콘트롤러(24)는 비디오신호를 재정렬하여 전류 싱크형 데이터 구동회로(20)로 공급함과 아울러, 다수의 제어신호들을 발생하여 전류 싱크형 데이터 구동회로(20) 및 게이트 구동회로(18)의 구동 타이밍을 제어한다.
- <37> 게이트 구동회로(18)는 타이밍 콘트롤러(24)로부터의 제어신호에 응답하여 게이트 라인들(GL)에 순차적으로 게이트신호를 공급한다.
- <38> 전류 싱크형 데이터 구동회로(20)는 타이밍 콘트롤러(24)로부터의 제어신호에 응답하여 비디오신호에 상응되는 레벨의 전류신호를 데이터 라인들(DL)로부터 공급받아 저전위 전압원(미도시)으로 싱크함으로써 해당되는 화소들(22)을 구동시킨다.
- <39> 화소들(22)은 구동신호에 따라 빛을 발광함으로써 비디오신호에 부합하는 계조를 표시한다. 이를 위하여, 화소들(22) 각각은 도 3과 같이 유기발광다이오드소자(OLED), 구동 TFT(DT), 프로그래밍 TFT(PT), 제1 및 제2 스위치 TFT(ST1, ST2), 및 스토리지 커패시터(Cst)를 구비한다. 이 화소들(22) 각각은 프로그래밍 기간 동안 정전류원(Idata)을 통해 해당 전류신호를 싱크함으로써 미리 유기발광다이오드소자(OLED)의 발광량을 제어하기 위한 제어전압을 충전한다. 그리고, 이 제어전압에 따른 구동전류를 이용하여 유기발광다이오드소자(OLED)를 발광시켜 비디오 신호에 부합되는 계조를 표현한다.
- <40> 도 4a는 프로그래밍 기간 동안의 화소의 증가회로도이고, 도 4b는 발광기간 동안의 화소의 증가회로도이다.
- <41> 도 4a를 참조하면, 프로그래밍 기간 동안, 제1 및 제2 스위치 TFT(ST1, ST2)는 활성화논리전압으로 발생하는 스캔펄스에 응답하여 턴-온 됨으로써, 정전류원(Idata)에 의해 싱크되는 전류가 고전위 구동전압원(VDD)→프로그래밍 TFT(PT)→제2 스위치 TFT(ST2)를 통해 저전위 전압원(VSS)으로 패스되게 한다. 이러한 전류 흐름에 의해 제1 노드(n1)에 충전되는 전압(Vg)은 스토리지 커패시터(Cst) 저장되어 발광기간 동안 유지된다. 도 4b를 참조하면, 발광기간 동안, 제1 및 제2 스위치 TFT(ST1, ST2)는 비활성화논리전압으로 발생하는 스캔펄스에 응답하여 턴-오프 됨으로써, 정전류원(Idata)에 의한 전류싱크 작용을 차단한다. 이때, 구동 TFT(DT)는 스토리지 커패시터(Cst)에 저장되어 있던 제1 노드 전압(Vg)과 고전위 구동전압(VDD)의 차전압(Vgs)에 의해 제어됨으로써, 고전위 구동전압원(VDD)→프로그래밍 TFT(PT)→구동 TFT(DT)를 통해 유기발광다이오드소자(OLED)로 흐르는 구동전류량을 조절한다.
- <42> 그런데, 이와 같이 동작되는 종래의 유기발광다이오드 표시장치는 정확한 계조 표현을 위해서 프로그래밍 TFT(PT)와 구동 TFT(DT)의 모든 특성들(문턱전압, 이동도, 이동도와 기생용량에 의해 결정되는 상수 등)이 동일하다는 가정을 필요로 한다. 이는 도 4a에서와 같이 프로그래밍 기간 동안 셋팅되는 제1 노드 전압(Vg)이 프로그래밍 TFT(PT)의 특성만 반영하고 있기 때문이다. 프로그래밍 기간 동안 충전되는 제1 노드 전압(Vg)이 이후 발광 기간의 구동전류량을 결정짓는 구동 TFT(DT)의 게이트전압과 정확히 일치하지 않는다면 원하는 계조 표현을 할 수 없게 된다. 더욱이, 프로그래밍 기간에서의 전류 충전 능력을 높이기 위해, 일반적으로 프로그래밍 TFT(PT)의 크기는 구동 TFT(DT)의 크기에 비해 몇배 크게 설계되는데, 이로 인해 양 TFT(PT, DT)의 특성 불일치

는 심화 된다. 이를 수식으로 표현하면 아래의 수학적 식 1 과 같이 된다.

수학적 식 1

$$I_{oled} = \frac{K_d}{K_d + K_s} \left[1 + \left(\frac{\mu_d - \mu_s}{\mu_s} \right) + \left(\frac{V_{thd} - V_{ths}}{V_{ths}} \right)^2 \right] I_{data}$$

<43>

<44>

여기서, I_{oled}는 구동전류, I_{data}는 정전류원을 통해 싱크되는 전류, K_d는 이동도와 기생용량에 의해 결정되는 구동 TFT(DT)의 상수(이하 고유상수라 함), K_s는 프로그래밍 TFT(PT)의 고유상수, μ_d는 구동 TFT(DT)의 이동도, μ_s는 프로그래밍 TFT(PT)의 이동도, V_{thd}는 구동 TFT(DT)의 문턱전압, V_{ths}는 프로그래밍 TFT(PT)의 문턱전압을 각각 나타낸다. (K_d+K_s)/K_d는 프로그래밍 기간에서의 전류 충전 능력을 높이기 위한 스케일링비

$$\left(\frac{\mu_d - \mu_s}{\mu_s} \right) + \left(\frac{V_{thd} - V_{ths}}{V_{ths}} \right)^2$$

(I_{data}/I_{oled})이다.

는 양 TFT(PT, DT)의 특성 불일치를 나타내는 미스매치 인자이다.

<45>

수학적 식 1에서, 프로그래밍 TFT(PT)가 채널폭 20μm, 채널 길이 10μm, 문턱전압 -2.2V, 이동도 50cm²/Vs 이고, 구동 TFT(DT)가 채널폭 5μm, 채널 길이 10μm, 문턱전압 -2.0V, 이동도 55cm²/Vs 라면, 스케일링비는 25/5, 즉 5배가 되고, 양 TFT(PT, DT)의 미스매칭 비율은 약 10.8 %가 된다.

<46>

이렇게 10%를 상회하는 매스매칭 비율은 결국 프로그래밍 기간을 통한 전류의 보상능력을 저하시킴으로써 발광 기간 동안의 계조 표현력을 떨어뜨려 표시품질을 저하시키는 원인이 된다.

발명이 이루고자 하는 기술적 과제

<47>

따라서, 본 발명의 목적은 화소의 계조 표현력을 향상시켜 표시품질을 높일 수 있도록 한 유기발광다이오드 표시장치 및 그 구동방법을 제공하는 데 있다.

발명의 구성 및 작용

<48>

상기 목적을 달성하기 위하여, 본 발명의 제1 실시예에 따른 유기발광다이오드 표시장치는 제1 노드의 전압이 공급되는 제1 제어전극을 가지며 상기 제1 노드의 전압에 따라 제2 노드와 제3 노드 사이의 전류패스를 절환하는 제1 구동소자; 상기 제2 노드와 상기 제3 노드를 경유하여 상기 제1 구동소자와 대칭적으로 접속되고 상기 제1 노드의 전압이 공급되는 제2 제어전극을 가지는 제2 구동소자; 상기 제3 노드를 통해 고전위 구동전압을 공급하는 고전위 구동전압원; 상기 제2 노드와 기저전압원 사이에 접속된 유기발광다이오드소자; 서로 교차하는 데이터라인 및 게이트라인; 상기 데이터라인과 상기 제1 노드를 선택적으로 접속시키는 제1 스위치소자; 상기 제2 노드와 상기 데이터라인을 선택적으로 접속시키는 제2 스위치소자; 상기 제1 및 제2 제어단자를 선택적으로 접속시키는 제3 스위치소자; 제1 기간 동안 상기 스위치소자들을 턴-온시켜 상기 제1 및 제2 구동소자들을 통해 상기 제2 및 제3 노드 사이에 병렬 전류패스를 형성한 후에 제2 기간 동안 상기 스위치소자들을 턴-오프시켜 상기 제2 및 제3 노드 사이에 직렬 전류패스를 형성하도록 상기 스위치소자들을 구동하는 구동회로; 및 상기 제1 노드와 상기 제3 노드 사이에 접속된 스토리지 커패시터를 구비한다.

<49>

상기 스위치소자들은, 상기 게이트라인에 접속된 게이트전극, 상기 제1 노드에 접속된 소스전극, 및 상기 데이터라인에 접속된 드레인전극을 가지는 제1 스위치소자; 상기 게이트라인에 접속된 게이트전극, 상기 제2 노드에 접속된 소스전극, 및 상기 데이터라인에 접속된 드레인전극을 가지는 제2 스위치소자; 및 상기 게이트라인에 접속된 게이트전극, 상기 제1 제어전극에 접속된 소스전극, 및 상기 제2 제어전극에 접속된 드레인전극을 가지는 제3 스위치소자를 구비한다.

<50>

상기 구동회로는, 스캔신호를 상기 게이트라인에 공급하는 게이트 구동회로;

<51>

디지털 데이터신호를 아날로그 데이터전류로 변환하여 상기 데이터라인에 공급하는 데이터 구동회로; 및 상기 게이트 구동회로와 상기 데이터 구동회로의 구동 타이밍을 제어하는 타이밍 콘트롤러를 구비한다.

<52>

상기 스캔신호는, 상기 제1 기간 동안 활성화 논리전압으로 발생되고; 상기 제2 기간 동안 비활성화 논리전압으로 발생된다.

- <53> 상기 데이터 구동회로는, 상기 아날로그 데이터전류를 발생하는 정전류원을 구비한다.
- <54> 상기 제2 구동소자의 채널폭은 상기 제1 구동소자의 채널폭보다 크다.
- <55> 상기 제2 기간 동안 상기 유기발광다이오드소자를 통해 흐르는 구동전류(Ioled)는 아래의 수식과 같다.

$$I_{oled} = \frac{Kd}{2Kd+Ks} \left[1 + \left(\frac{\mu d - \mu s}{\mu d + \mu s} \right) + \left(\frac{V_{thd} - V_{ths}}{V_{thd} + V_{ths}} \right)^2 \right] I_{data}$$

- <57> 여기서, Idata는 상기 정전류원을 통해 발생하는 데이터전류, Kd는 제1 구동소자의 고유상수, Ks는 제2 구동소자의 고유상수, μd 는 제1 구동소자의 이동도, μs 는 제2 구동소자의 이동도, Vthd는 제1 구동소자의 문턱전압, Vths는 제2 구동소자의 문턱전압을 각각 나타내고, $(2Kd+Ks)/Kd$ 는 상기 제1 기간 동안 상기 제1 노드의 전류 총

전 능력을 높이기 위한 스케일링비(Idata/Ioled)를 나타내며, $\left(\frac{\mu d - \mu s}{\mu d + \mu s} \right) + \left(\frac{V_{thd} - V_{ths}}{V_{thd} + V_{ths}} \right)^2$ 는 상기 제1 및 제2 구동소자의 특성 불일치로 인한 미스매칭 인자를 나타낸다.

- <58> 본 발명의 제2 실시예에 따른 유기발광다이오드 표시장치는 상기 제2 기간 동안 상기 제2 구동소자를 통한 전류 패스가 차단되도록 보조 커패시터를 더 구비한다.

- <59> 상기 보조 커패시터는, 상기 제2 제어전극과 상기 게이트라인 사이에 접속된다.

- <60> 본 발명의 제3 실시예에 따른 유기발광다이오드 표시장치는 상기 제2 노드로부터 상기 유기발광다이오드소자로의 전류 패스를 절환하는 에미션소자를 더 구비한다.

- <61> 상기 에미션소자는, 상기 게이트라인에 접속된 게이트전극, 상기 제2 노드에 접속된 드레인전극, 및 상기 유기발광다이오드소자에 접속된 소스전극을 구비한다.

- <62> 상기 제1 및 제2 구동소자와 상기 제1 내지 제3 스위치소자는 P 형 모스펫이고, 상기 에미션소자는 N 형 모스펫이다.

- <63> 본 발명의 제4 실시예에 따른 유기발광다이오드 표시장치는 상기 제2 기간 동안 상기 제2 구동소자를 통한 전류 패스가 차단되도록 하는 보조 커패시터; 및 상기 제2 노드로부터 상기 유기발광다이오드소자로의 전류 패스를 절환하는 에미션소자를 더 구비한다.

- <64> 본 발명의 제1 실시예에 따라 제1 노드의 전압이 공급되는 제1 제어전극을 가지며 상기 제1 노드의 전압에 따라 제2 노드와 제3 노드 사이의 전류패스를 절환하는 제1 구동소자, 상기 제2 노드와 상기 제3 노드를 경유하여 상기 제1 구동소자와 대칭적으로 접속되고 상기 제1 노드의 전압이 공급되는 제2 제어전극을 가지는 제2 구동소자, 상기 제3 노드를 통해 고전위 구동전압을 공급하는 고전위 구동전압원, 상기 제2 노드와 기저전압원 사이에 접속된 유기발광다이오드소자, 서로 교차하는 데이터라인 및 게이트라인, 상기 데이터라인과 상기 제1 노드를 선택적으로 접속시키는 제1 스위치소자, 상기 제2 노드와 상기 데이터라인을 선택적으로 접속시키는 제2 스위치소자, 상기 제1 및 제2 제어단자를 선택적으로 접속시키는 제3 스위치소자, 상기 스위치소자들을 구동하는 구동회로, 및 상기 제1 노드와 상기 제3 노드 사이에 접속된 스토리지 커패시터를 구비하는 유기발광다이오드 표시장치의 구동방법은, 상기 게이트라인으로부터의 스캔신호에 응답하여 제1 기간 동안 상기 스위치소자들을 턴-온시켜 상기 제1 및 제2 구동소자들을 통해 상기 제2 및 제3 노드 사이에 병렬 전류패스를 형성하는 단계; 및 상기 게이트라인으로부터의 스캔신호에 응답하여 상기 제1 기간에 이어서 제2 기간 동안 상기 스위치소자들을 턴-오프시켜 상기 제2 및 제3 노드 사이에 직렬 전류패스를 형성하는 단계를 포함한다.

- <65> 본 발명의 제2 실시예에 따른 유기발광다이오드 표시장치의 구동방법은, 상기 제2 제어전극과 상기 게이트라인 사이에 접속된 보조 커패시터를 이용하여 상기 제2 기간 동안 상기 제2 구동소자를 통한 전류 패스가 차단되도록 하는 단계를 더 포함한다.

- <66> 본 발명의 제3 실시예에 따른 유기발광다이오드 표시장치의 구동방법은, 상기 스캔펄스에 응답하는 에미션소자를 이용하여 상기 제2 노드로부터 상기 유기발광다이오드소자로의 전류 패스를 절환하는 단계를 더 포함한다.

- <67> 본 발명의 제4 실시예에 따른 유기발광다이오드 표시장치의 구동방법은, 상기 제2 제어전극과 상기 게이트라인 사이에 접속된 보조 커패시터를 이용하여 상기 제2 기간 동안 상기 제2 구동소자를 통한 전류 패스가 차단되도록 하는 단계; 및 상기 스캔펄스에 응답하는 에미션소자를 이용하여 상기 제2 노드로부터 상기 유기발광다이오드

드소자로의 전류 패스를 절환하는 단계를 더 포함한다.

- <68> 상기 목적 외에 본 발명의 다른 목적 및 특징들은 첨부도면을 참조한 실시 예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.
- <69> 이하, 도 5 내지 도 13을 참조하여 본 발명의 바람직한 실시예들에 대하여 설명하기로 한다.
- <70> 도 5는 본 발명에 따른 유기발광다이오드 표시장치를 나타내는 블록도이고, 도 6은 도 5의 수직으로 k(k는 1에서 n사이의 양의 정수)번째 화소들에 인가되는 스캔펄스(S[k])와 이 화소들 중 어느 하나로부터 데이터 구동회로로 싱크되는 데이터전류(Idata)에 대한 타이밍도이다.
- <71> 도 5 및 도 6을 참조하면, 본 발명에 따른 유기발광다이오드 표시장치는 m×n 개의 화소들(122)이 형성되는 표시패널(116)과, 데이터라인들(DL[1] 내지 DL[m])을 통해 화소들(122)로부터 데이터전류(Idata)를 싱크하는 전류 싱크형 데이터 구동회로(120)와, 데이터라인들(DL[1] 내지 DL[m])과 교차하는 게이트라인들(GL[1] 내지 GL[n])에 스캔펄스(S)를 공급하는 게이트 구동회로(118)와, 전류 싱크형 데이터 구동회로(120) 및 게이트 구동회로(118)의 구동 타이밍을 제어하는 타이밍 콘트롤러(124)를 구비한다.
- <72> 표시패널(116)에는 n 개의 게이트라인들(GL[1] 내지 GL[n])과 m 개의 데이터라인들(DL[1] 내지 DL[m])의 교차로 정의된 화소 영역들에 화소들(122)이 형성된다. 이 표시패널(116)에는 고전위 구동전압원(VDD)으로부터의 구동전압을 각각의 화소들(122)로 공급하는 신호배선들이 형성된다. 또한, 도시하지는 않았지만, 표시패널(116)에는 기저 전압원(GND)으로부터의 기저전압을 각각의 화소들(122)로 공급하는 신호배선들이 형성된다.
- <73> 전류 싱크형 데이터 구동회로(120)는 타이밍 콘트롤러(124)로부터의 제어신호에 응답하여 디지털 비디오신호(RGB)에 상응되는 레벨의 전류신호(Idata)를 화소(122)로부터 저전위 전압원(미도시)으로 싱크한다. 이를 위해 전류 싱크형 데이터 구동회로(120)는 저전위 전압원에 접속된 전압제어 전류소스형 스위치소자(미도시: 이하, 정전류원이라 함)를 구비한다. 도시하지 않은 정전류원의 게이트전극에는 디지털 비디오신호 대응되는 제어전압이 인가된다. 이 전류 싱크형 데이터 구동회로(120)는 정전류원의 드레인전극-소스전극 사이에 흐르는 정전류와 동일한 크기의 데이터전류(Idata)를 저전위 전압원으로 싱크한다.
- <74> 게이트 구동회로(118)는 타이밍 콘트롤러(124)로부터의 제어신호(GDC)에 응답하여 도 6과 같은 스캔펄스(S[k])를 게이트라인들(GL[1] 내지 GL[n])에 순차적으로 공급한다.
- <75> 타이밍 콘트롤러(124)는 디지털 비디오 데이터(RGB)를 전류 싱크형 데이터 구동회로(120)에 공급하고 수직/수평 동기신호와 클럭신호 등을 이용하여 게이트 구동회로(118)와 전류 싱크형 데이터 구동회로(120)의 구동 타이밍을 결정하는 제어신호(DDC, GDC)를 발생한다.
- <76> 도 6의 PP는 제조에 따른 데이터전류(Idata)를 싱크하여 발광량 조절을 위한 제어전압을 셋팅하는 프로그래밍기간, EP는 셋팅된 제어전압에 따라 유기발광다이오드가 발광하는 발광기간을 의미한다. a는 k-1 번째 수평기간 동안 싱크되는 데이터전류(Idata)를, b는 k번째 수평기간 동안 싱크되는 데이터전류(Idata)를, c는 k+1번째 수평기간 동안 싱크되는 데이터전류(Idata)를 각각 의미한다. 도 6에서 프로그래밍기간은 대략 1 수평기간이며, 이 기간 동안 화소(122)로부터 싱크되는 데이터전류(Idata)의 크기(b)는 동일하다. 프로그래밍기간(PP) 및 발광기간(EP) 동안의 화소(122)의 동작에 대해서는 본 발명의 제1 내지 제4 실시예에 따른 화소회로를 참조하여 상세히 후술하기로 한다.
- <77> 도 7 내지 도 8b는 본 발명의 제1 실시예에 따른 화소(122)를 나타낸다.
- <78> 도 7은 도 5에 도시된 수직 방향으로 k(k는 1에서 n사이의 양의 정수)번째, 수평 방향으로 j(j는 1에서 m사이의 양의 정수)번째 위치하는 화소(122)를 나타내는 회로도이다.
- <79> 도 7을 참조하면, 화소(122)는 프로그래밍 기간(PP) 동안 제1 구동 TFT(이하, 구동 TFT라 함) 및 제2 구동 TFT(이하, 프로그래밍 TFT라 함) 및 구동 TFT의 특성을 반영하여 제어전압(Vg)을 셋팅하는 유기발광다이오드소자 구동회로(124)와, 발광 기간(EP) 동안 셋팅된 제어전압(Vg)에 따라 발광량이 조절되는 유기발광다이오드소자(OLED)를 구비한다.
- <80> 유기발광다이오드소자 구동회로(124)는 제1 내지 제3 스위치 TFT(ST1 내지 ST3)를 포함하는 스위치회로, 프로그래밍 TFT(PT), 스토리지 커패시터(Cst), 구동 TFT(DT)를 구비한다. 여기서, TFT들은 P 타입 전자 금속 산화막 반도체 전계 효과 트랜지스터(MOSFET, Metal-Oxide Semiconductor Field Effect Transistor)이다.
- <81> 스위치회로는 게이트라인(GL[k])으로부터의 스캔펄스(S[k])에 응답하여 제1 노드(n1)와 데이터라인(DL[j])

사이, 제2 노드(n2)와 데이터라인(DL[j]) 사이, 및 구동 TFT(DT)의 게이트전극(G)과 프로그래밍 TFT(PT)의 게이트전극(G) 사이의 전류 패스를 절환한다. 제1 스위치 TFT(ST1)의 게이트전극(G)은 게이트라인(GL[k])에 접속되고, 소스전극(S)은 제1 노드(n1)에 접속되며, 드레인전극(D)은 데이터라인(DL[j])에 접속된다. 제2 스위치 TFT(ST2)의 게이트전극(G)은 게이트라인(GL[k])에 접속되고, 소스전극은 제2 노드(n2)에 접속되며, 드레인전극(D)은 데이터라인(DL[j])에 접속된다. 제3 스위치 TFT(ST3)의 게이트전극(G)은 게이트라인(GL[k])에 접속되고, 소스전극(S)은 구동 TFT(DT)의 게이트전극(G)에 접속되며, 드레인전극(D)은 프로그래밍 TFT(PT)의 게이트전극(G)에 접속된다. 스위치회로의 절환작용에 의한 데이터전류(Idata)의 흐름으로 인해 제1 노드(n1)에는 프로그래밍 기간(PP) 동안 제어전압(Vg)이 충전된다.

- <82> 프로그래밍 TFT(PT)는 프로그래밍 기간(PP) 동안 제1 노드(n1)에 충전되는 제어전압(Vg)에 자신의 특성(문턱전압, 이동도, 고유상수 등)을 반영한다. 프로그래밍 TFT(PT)의 게이트전극(G)은 제1 노드(n1)에 접속되고, 소스전극(S)은 고전위 구동전압원(VDD)에 접속되며, 드레인전극(D)은 제2 노드(n2)에 접속된다. 이 프로그래밍 TFT(PT)는 프로그래밍 기간(PP) 동안 화소(122) 내의 전류 충전시간을 단축시키기 위해 구동 TFT(DT) 보다 수배 크게 형성될 수 있다.
- <83> 구동 TFT(DT)는 프로그래밍 기간(PP) 동안 제1 노드(n1)에 충전되는 제어전압(Vg)에 자신의 특성(문턱전압, 이동도, 고유상수 등)을 반영한 후, 발광 기간(EP) 동안 고전위 구동전압과 제어전압(Vg)의 차전압(Vgs)을 이용하여 유기발광다이오드소자(OLED)에 흐르는 구동전류량을 제어한다. 구동 TFT(DT)의 게이트전극(G)은 제1 노드(n1)에 접속되고, 소스전극(S)은 고전위 구동전압원(VDD)에 접속되며, 드레인전극(D)은 제2 노드(n2)에 접속된다.
- <84> 스토리지 커패시터(Cst)는 고전위 구동전압과 제어전압(Vg)의 차전압(Vgs)을 저장하여 한 프레임 동안 유지시킨다. 스토리지 커패시터(Cst)는 고전위 구동전압원(VDD)과 제1 노드(n1) 사이에 접속된다.
- <85> 유기발광다이오드소자(OLED)는 도 1과 같은 구조를 가지며, 고전위 구동전압과 제어전압(Vg)의 차전압(Vgs)에 따라 발광량이 제어되어 계조를 표현한다.
- <86> 도 8a는 프로그래밍 기간(PP) 동안의 화소(122)의 등가회로도이고, 도 8b는 발광 기간(EP) 동안의 화소(122)의 등가회로도이다.
- <87> 도 8a 및 도 8b를 참조하여 화소(122)의 동작을 설명하면 다음과 같다.
- <88> 도 8a에 도시된 바와 같이, 프로그래밍 기간(PP) 동안, 스캔펄스(S[k])는 활성화논리전압으로 발생되어 제1 내지 제3 스위치 TFT(ST1, ST2, ST3)를 턴-온시킨다. 제1 내지 제3 스위치 TFT(ST1, ST2, ST3)를 턴-온 됨에 따라, 제1 노드(n1)와 데이터라인(DL[j]) 사이, 제2 노드(n2)와 데이터라인(DL[j]) 사이, 및 구동 TFT(DT)의 게이트전극과 프로그래밍 TFT(PT)의 게이트전극 사이는 각각 쇼트 된다. 이 상태에서 정전류원(IT)에 의해 화소(122)로부터 데이터전류(Idata)가 저전위 전압원(VSS)으로 싱크되면, 제1 및 제2 노드(n1, n2)와 데이터라인(DL[j])은 데이터전류(Idata)에 의해 축적되는 전하들로 인해 등전위(Vg)를 이루게 된다. 이 데이터전류(Idata)는 제3 노드(n3)와 제2 노드(n2) 사이에서 구동 TFT(DT)를 통해 흐르는 제1 전류(I1)와, 제3 노드(n3)와 제2 노드(n2) 사이에서 프로그래밍 TFT(PT)를 통해 흐르는 제2 전류(I2)의 합 전류이다. 충전시간 단축을 위해 프로그래밍 TFT(PT)는 구동 TFT(DT)에 비해 수배 크게 형성되므로, 제2 전류(I2)의 크기는 제1 전류(I1)보다 수배 크다. 제1 전류(I1)에는 구동 TFT(DT)의 특성(이동도, 문턱전압 등)이 반영되어 있고, 제2 전류(I2)에는 프로그래밍 TFT(PT)의 특성(이동도, 문턱전압 등)이 반영되어 있다. 제어전압(Vg)은 종래와는 달리 프로그래밍 TFT(PT)의 특성외에 구동 TFT(DT)의 특성도 고려되어 제1 노드(n1)에 충전되게 된다. 따라서, 고전위 구동전압과 제어전압(Vg)의 차전압(Vgs)은 구동 TFT(DT)의 특성이 완전히 반영된 후 스토리지 커패시터(Cst)에 저장되어 한 프레임 동안 유지된다.
- <89> 도 8b에 도시된 바와 같이, 발광 기간(EP) 동안, 스캔펄스(S[k])는 비활성화논리전압으로 상태가 반전되어 제1 내지 제3 스위치 TFT(ST1, ST2, ST3)를 턴-오프시킨다. 제1 내지 제3 스위치 TFT(ST1, ST2, ST3)가 턴-오프 됨에 따라, 제1 노드(n1)와 데이터라인(DL[j]) 사이, 제2 노드(n2)와 데이터라인(DL[j]) 사이, 및 구동 TFT(DT)의 게이트전극과 프로그래밍 TFT(PT)의 게이트전극 사이는 각각 오픈 된다. 프로그래밍 TFT(PT)는 제3 스위치 TFT(ST3)의 턴-오프로 인해 플로팅되는 반면에, 구동 TFT(DT)는 스토리지 커패시터(Cst)에 저장된 차전압(Vgs)에 의해 턴-온 상태를 유지한다. 구동 TFT(DT)는 유기발광다이오드소자(OLED) 공급되는 이 차전압(Vgs)에 응답하여 구동전류(Ioled)량을 제어한다. 유기발광다이오드소자(OLED)는 구동전류(Ioled)량에 따라 발광량이 제어됨으로써 계조를 표현한다.

<90> 이러한, 제1 실시예에 따른 화소(122)에서의 구동전류(Ioled)와 데이터전류(Idata)의 관계를 수식으로 표현하면 아래의 수학적 식 2 와 같다.

수학적 식 2

$$I_{oled} = \frac{Kd}{2Kd+Ks} \left[1 + \left(\frac{\mu d - \mu s}{\mu d + \mu s} \right) + \left(\frac{V_{thd} - V_{ths}}{V_{thd} + V_{ths}} \right)^2 \right] I_{data}$$

<91>

<92> 여기서, Ioled는 구동전류, Idata는 정전류원(IT)을 통해 싱크되는 전류, Kd는 구동 TFT(DT)의 고유상수, Ks는 프로그래밍 TFT(PT)의 고유상수, μd 는 구동 TFT(DT)의 이동도, μs 는 프로그래밍 TFT(PT)의 이동도, V_{thd} 는 구동 TFT(DT)의 문턱전압, V_{ths} 는 프로그래밍 TFT(PT)의 문턱전압을 각각 나타낸다. $(2Kd+Ks)/Kd$ 는 프로그래밍 기간에서의 전류 충전 능력을 높이기 위한 스케일링비(Idata/Ioled)이다.

$$\left(\frac{\mu d - \mu s}{\mu d + \mu s} \right) + \left(\frac{V_{thd} - V_{ths}}{V_{thd} + V_{ths}} \right)^2$$

는 양 TFT(PT, DT)의 특성 불일치를 나타내는 미스매칭 인자이다.

<93> 종래 기술에서와 동일한 조건을 수학적 식 2에 대입하면, 본 발명에 따른 프로그래밍 TFT(PT)와 구동 TFT(DT)의 미스매칭 비율은 종래에 비해 감소하는 반면에, 스케일링비는 오히려 증가한다.

<94> 즉, 수학적 식 2에서, 프로그래밍 TFT(PT)가 채널폭 $20\mu m$, 채널 길이 $10\mu m$, 문턱전압 $-2.2V$, 이동도 $50cm^2/Vs$ 이고, 구동 TFT(DT)가 채널폭 $5\mu m$, 채널 길이 $10\mu m$, 문턱전압 $-2.0V$, 이동도 $55cm^2/Vs$ 라면, 양 TFT(PT, DT)의 미스매칭 비율은 종래의 10.8 %의 절반 이하인 5 %가 된다. 이는, 프로그래밍 기간(PP) 동안 제어전압(V_g) 충전시 구동 TFT(DT)의 특성(문턱전압, 이동도 등)을 충분히 반영한 결과이다. 본 발명에 따르면 미스매칭 비율이 대폭적으로 감소하므로, 발광 기간(EP) 동안의 계조 표현력이 향상되어 종래 대비 표시품질이 현저하게 높아진다. 또한, 동일한 조건에서 본 발명에 따른 스케일링비는 6배(30/5)가 되어, 종래 5배에 비해 증가하게 된다. 스케일링비의 증가를 통해 본 발명은 제어전압(V_g)의 충전시간을 그 만큼 단축시킬 수 있다.

<95> 도 9 내지 도 10b는 본 발명의 제2 실시예에 따른 화소(122)를 나타낸다.

<96> 도 9는 도 6에 도시된 수직 방향으로 k(k는 1에서 n사이의 양의 정수)번째, 수평 방향으로 j(j는 1에서 m사이의 양의 정수)번째 위치하는 화소(122)를 나타내는 회로도이다. 도 10a는 프로그래밍 기간(PP) 동안의 화소(122)의 등가회로도이고, 도 10b는 발광 기간(EP) 동안의 화소(122)의 등가회로도이다. 본 발명의 제2 실시 예에 따른 화소(122)는 제1 실시 예에 따른 화소에 비해 보조 커패시터(Csub)를 제외하고는 기능 및 작용 면에서 실질적으로 동일한 구성을 가진다. 따라서, 보조 커패시터(Csub)를 제외한 나머지 구성수단들에는 제1 실시 예와 동일한 도면 기호를 부여하고, 이들의 동작에 대한 상세한 설명은 생략하기로 한다.

<97> 도 9를 참조하면, 보조 커패시터(Csub)는 프로그래밍 TFT(PT)의 게이트전극(G)과 게이트라인(GL[k]) 사이에 접속된다. 보조 커패시터(Csub)는 스토리지 커패시터(Cst)에 비해 아주 작은 크기를 가지며, 별도의 공정을 거쳐 형성되지 않고 실제 레이아웃 상에 존재하는 기생용량 또는 크로스-오버 커패시턴스(Cross-Over Capacitance)로 대신될 수 있다. 이 때문에 보조 커패시터(Csub)가 형성되더라도 실질적으로는 크게 영향을 미치지 않는다.

<98> 도 10a 및 도 10b를 참조하면, 프로그래밍 기간(PP) 동안, 스캔펄스(S[k])는 활성화논리전압으로 발생되어 제1 내지 제3 스위치 TFT(ST1, ST2, ST3)를 턴-온시킨다. 이 상태에서 정전류원(IT)에 의해 화소(122)로부터 데이터 전류(Idata)가 저전위 전압원(VSS)으로 싱크되면, 구동 TFT(DT)의 게이트전극(G)과 프로그래밍 TFT(PT)의 게이트전극(G)에는 동일한 제어전압(V_g)이 인가되게 된다. 이 후, 발광 기간(EP) 동안, 스캔펄스(S[k])는 비활성화논리전압으로 상태가 반전되어 제1 내지 제3 스위치 TFT(ST1, ST2, ST3)를 턴-오프시킨다. 이때, 보조 커패시터(Csub)가 형성되어 있지 않다면, 제3 스위치 TFT(ST3)의 턴-오프에 의해 프로그래밍 TFT(PT)의 게이트전극(G)은 플로팅 상태가 된다. 플로팅 될 때의 프로그래밍 TFT(PT)의 게이트전극(G)에 인가되는 전압은 프로그래밍 TFT(PT)를 턴-온시킬 수 있는 제어전압(V_g) 값을 가지므로, 발광 기간(EP) 동안 프로그래밍 TFT(PT)를 통해 원하지 않는 전류가 흐를 수 있다. 이는 콘트라스트 비를 저하시키는 원인으로 작용한다. 보조 커패시터(Csub)는 활성화논리전압에서 비활성화논리전압으로 상태 반전되는 스캔펄스(S[k])에 의해 자신의 일측 전극의 전위가 상승되면, 자신의 타측 전극의 전위도 동반하여 상승되게 한다. 보조 커패시터(Csub)의 타측 전극에는 프로그래밍 TFT(PT)의 게이트전극(G)이 접속되므로, 이 게이트전극(G)의 전위도 프로그래밍 TFT(PT)를 턴-오프시킬수 있는 레벨까지 상승하게 된다. 요약하면, 보조 커패시터(Csub)는 프로그래밍 기간(PP)으로부터 발광 기간(EP)

으로 넘어가는 순간에 프로그래밍 TFT(PT)의 게이트전압을 상승시킴으로써, 발광 기간(EP) 동안 프로그래밍 TFT(PT)를 통해 전류가 흐르는 것을 완벽히 차단하는 역할을 한다.

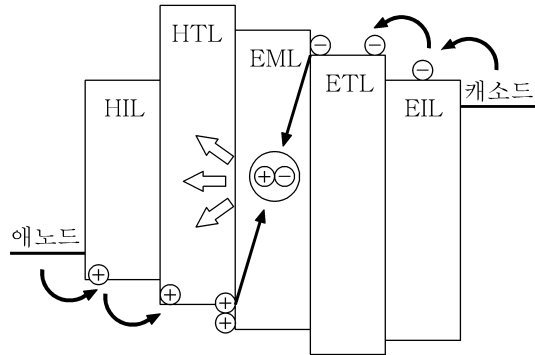
- <99> 결과적으로 본 발명의 제2 실시예에 따른 화소(122)는 제1 실시예에 따른 화소에 보조 커패시터(Csub)를 추가하여 콘트라스트 비를 더욱 향상시킬 수 있다.
- <100> 도 11 내지 도 12b는 본 발명의 제3 실시예에 따른 화소(122)를 나타낸다.
- <101> 도 11은 도 6에 도시된 수직 방향으로 k(k는 1에서 n사이의 양의 정수)번째, 수평 방향으로 j(j는 1에서 m사이의 양의 정수)번째 위치하는 화소(122)를 나타내는 회로도이다. 도 12a는 프로그래밍 기간(PP) 동안의 화소(122)의 증가회로도이고, 도 12b는 발광 기간(EP) 동안의 화소(122)의 증가회로도이다. 본 발명의 제3 실시예에 따른 화소(122)는 제1 실시예에 따른 화소에 비해 에미션 TFT(ET)를 제외하고는 기능 및 작용 면에서 실질적으로 동일한 구성을 가진다. 따라서, 에미션 TFT(ET)를 제외한 나머지 구성수단들에는 제1 실시예와 동일한 도면 기호를 부여하고, 이들의 동작에 대한 상세한 설명은 생략하기로 한다.
- <102> 도 11을 참조하면, 에미션 TFT(ET)의 게이트전극(G)은 게이트라인(GL[k])에 접속되고, 드레인전극(D)은 제2 노드(n2)에 접속되며, 소스전극(S)은 유기발광다이오드소자(OLED)의 애노드전극에 접속된다. 이 에미션 TFT(ET)는 N 타입 전자 금속 산화막 반도체 전계 효과 트랜지스터(MOSFET, Metal-Oxide Semiconductor Field Effect Transistor)로서 별도의 에미션라인을 필요로 하지 않는다.
- <103> 도 12a 및 도 12b를 참조하면, 에미션 TFT(ET)는 프로그래밍 기간(PP) 동안 비활성화논리전압으로 발생하는 스캔펄스(S[k])에 의해 턴-오프되어 이 기간 동안 유기발광다이오드소자(OLED)로 흘러들어가는 전류를 차단한다. 이러한 에미션 TFT(ET)의 작용으로 인해 영상의 콘트라스트 비는 크게 향상된다. 에미션 TFT(ET)는 발광 기간(EP) 동안 활성화논리전압으로 발생하는 스캔펄스(S[k])에 의해 턴-온되어 구동전류(Ioled)가 유기발광다이오드소자(OLED)로 흘러들어가게 한다.
- <104> 결과적으로 본 발명의 제3 실시예에 따른 화소(122)는 제1 실시예에 따른 화소에 에미션 TFT(ET)를 추가하여 콘트라스트 비를 더욱 향상시킬 수 있다.
- <105> 도 13은 본 발명의 제4 실시예에 따른 화소(122)를 나타낸다.
- <106> 도 13은 도 6에 도시된 수직 방향으로 k(k는 1에서 n사이의 양의 정수)번째, 수평 방향으로 j(j는 1에서 m사이의 양의 정수)번째 위치하는 화소(122)를 나타내는 회로도이다. 본 발명의 제4 실시예에 따른 화소(122)는 제1 실시예에 따른 화소에 비해 보조 커패시터(Csub)와 에미션 TFT(ET)를 제외하고는 기능 및 작용 면에서 실질적으로 동일한 구성을 가진다. 따라서, 보조 커패시터(Csub)와 에미션 TFT(ET)를 제외한 나머지 구성수단들에는 제1 실시예와 동일한 도면 기호를 부여하고, 이들의 동작에 대한 상세한 설명은 생략하기로 한다.
- <107> 도 13을 참조하면, 보조 커패시터(Csub)는 프로그래밍 TFT(PT)의 게이트전극(G)과 게이트라인(GL[k]) 사이에 접속된다. 보조 커패시터(Csub)는 스토리지 커패시터(Cst)에 비해 아주 작은 크기를 가지며, 별도의 공정을 거쳐 형성되지 않고 실제 레이아웃 상에 존재하는 기생용량 또는 크로스-오버 커패시턴스(Cross-Over Capacitance)로 대신될 수 있다. 이 때문에 보조 커패시터(Csub)가 형성되더라도 실질적으로 개구율에는 크게 영향을 미치지 않는다. 이러한 보조 커패시터(Csub)는 제2 실시예에서의 그것과 기능 및 동작 면에서 실질적으로 동일하므로 이에 대한 상세한 설명은 생략하기로 한다.
- <108> 에미션 TFT(ET)의 게이트전극(G)은 게이트라인(GL[k])에 접속되고, 드레인전극(D)은 제2 노드(n2)에 접속되며, 소스전극(S)은 유기발광다이오드소자(OLED)의 애노드전극에 접속된다. 이 에미션 TFT(ET)는 N 타입 전자 금속 산화막 반도체 전계 효과 트랜지스터(MOSFET, Metal-Oxide Semiconductor Field Effect Transistor)로서 별도의 에미션라인을 필요로 하지 않는다. 이러한 에미션 TFT(ET)는 제3 실시예에서의 그것과 기능 및 동작 면에서 실질적으로 동일하므로 이에 대한 상세한 설명은 생략하기로 한다.
- <109> 결과적으로 본 발명의 제4 실시예에 따른 화소(122)는 제1 실시예에 따른 화소에 보조 커패시터(Csub) 및 에미션 TFT(ET)를 추가하여 콘트라스트 비를 더욱 향상시킬 수 있다.

발명의 효과

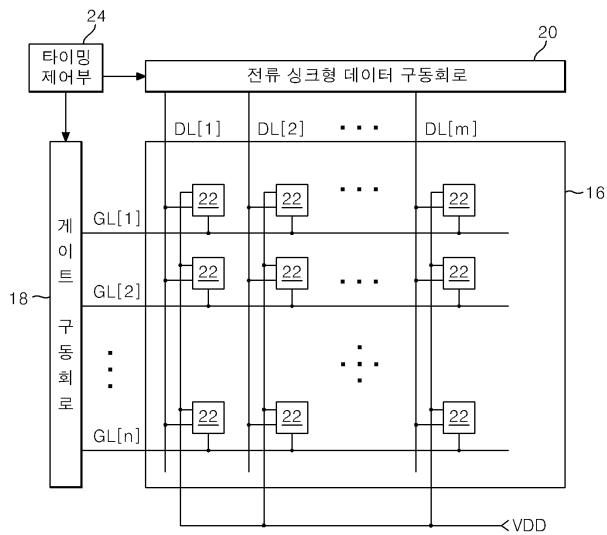
- <110> 상술한 바와 같이, 본 발명에 따른 유기발광다이오드 표시장치 및 그 구동방법은 프로그래밍 기간에서의 제어전압 셋팅시 구동 TFT의 특성을 완전히 반영하여 구동 TFT와 프로그래밍 TFT간의 미스매칭 비율을 대폭적으로 감소시킴으로써, 발광 기간에서의 계조 표현력을 향상시켜 표시품질을 높일 수 있다.

도면

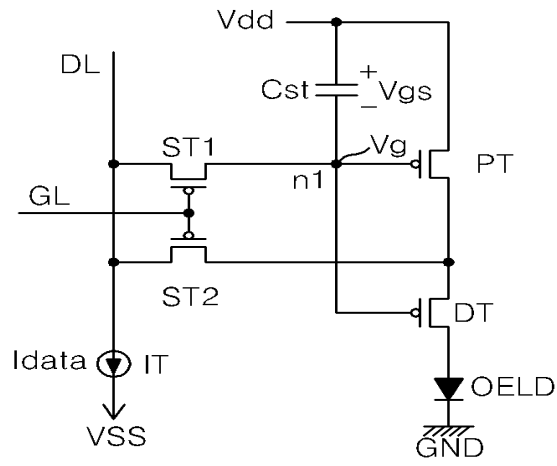
도면1



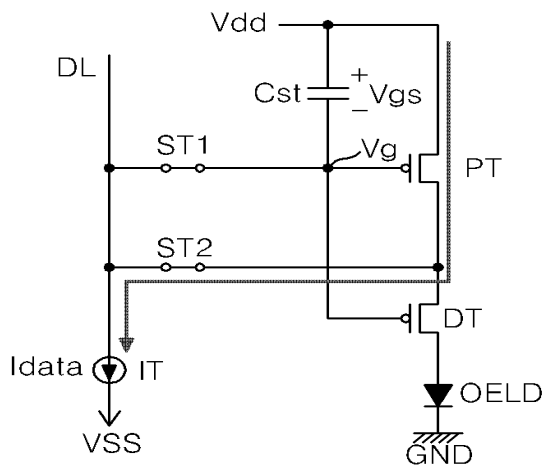
도면2



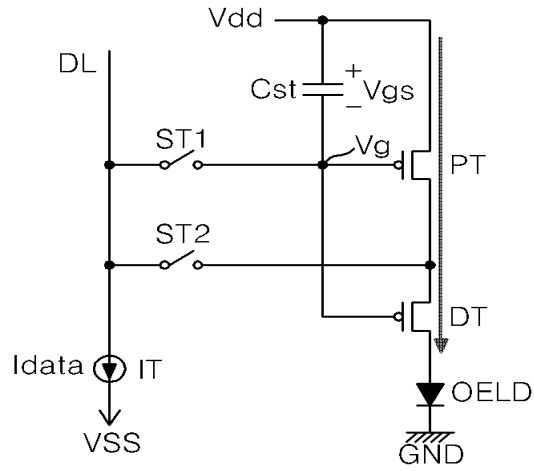
도면3



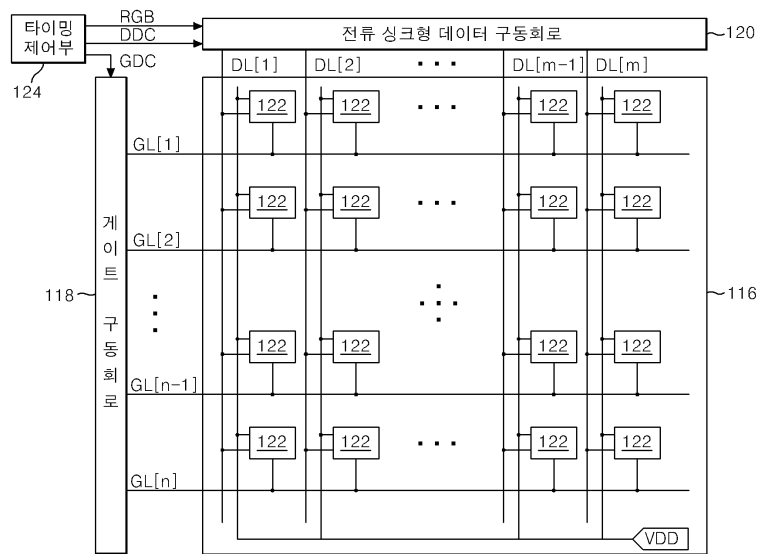
도면4a



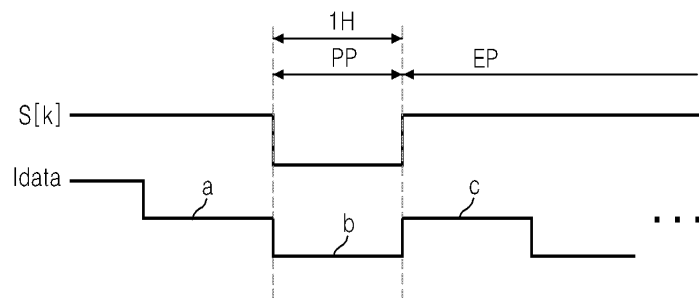
도면4b



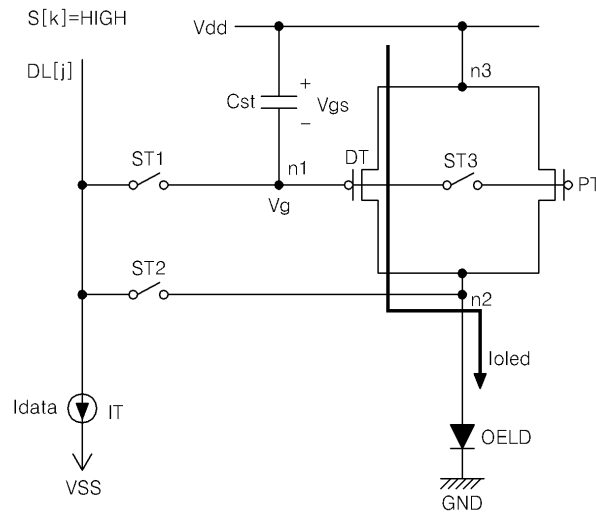
도면5



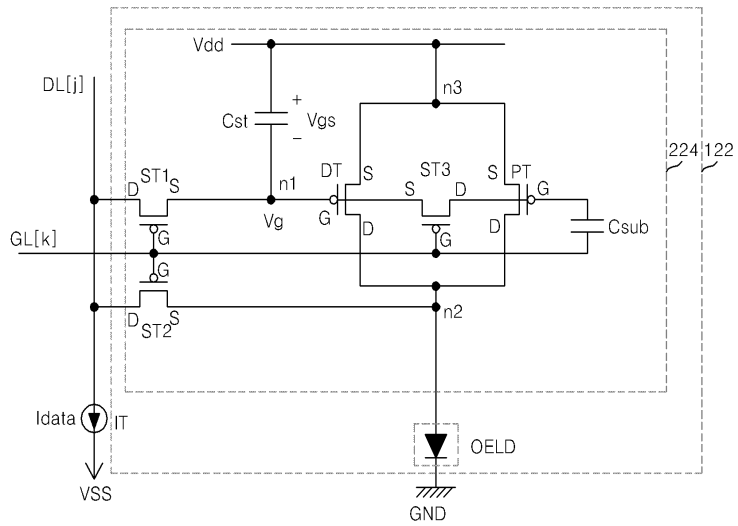
도면6



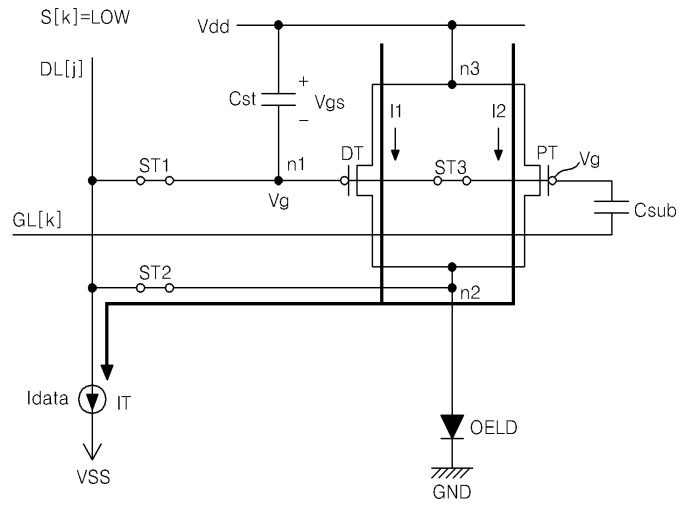
도면8b



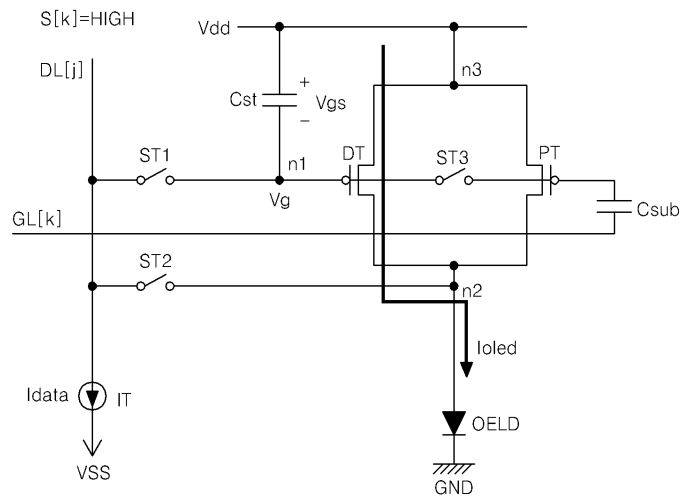
도면9



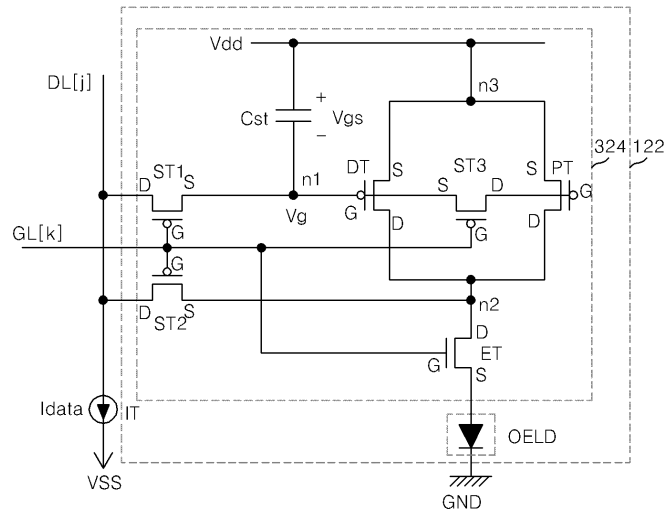
도면10a



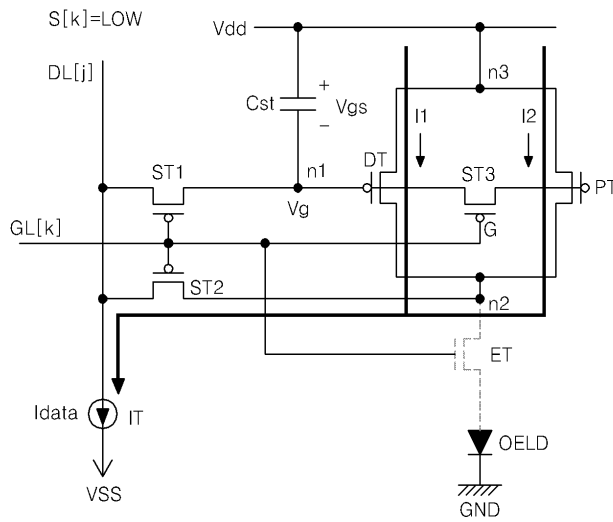
도면10b



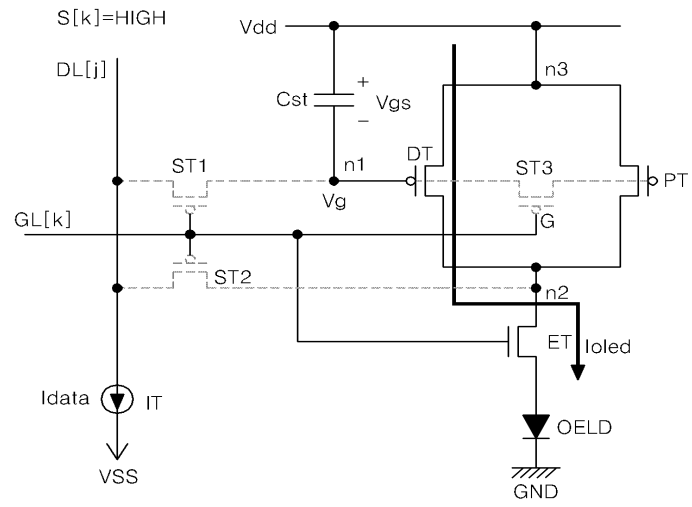
도면11



도면12a



도면12b



도면13

