



(19)대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) 。 Int. Cl. (11) 공개번호 10-2007-0050725  
H05B 33/10 (2006.01) (43) 공개일자 2007년05월16일

(21) 출원번호 10-2005-0108287  
(22) 출원일자 2005년11월12일  
심사청구일자 2005년11월12일

(71) 출원인 삼성에스디아이 주식회사  
경기 수원시 영통구 신동 575  
(72) 발명자 천필근  
경기 용인시 기흥읍 공세리 428-5  
김은아  
경기 용인시 기흥읍 공세리 428-5  
(74) 대리인 리앤목특허법인

전체 청구항 수 : 총 9 항

(54) 유기 발광 표시 장치의 제조방법 및 유기 발광 표시장치

(57) 요약

본 발명은 파티클로 인한 암점 문제를 해결하기 위한 것으로, 픽셀 회로를 포함하는 기판을 준비하는 단계와, 상기 기판 상에, 반사막을 포함하고 상기 픽셀 회로와 전기적으로 연결된 픽셀 전극층을 형성하는 단계와, 상기 픽셀 전극층 상에 포토 레지스트를 도포하는 단계와, 상기 포토 레지스트를 소정 패턴으로 노광 및 현상하여, 상기 픽셀 전극층의 일부를 노출시키는 단계와, 상기 노출된 픽셀 전극층의 일부를 에칭하여, 상기 픽셀 회로에 전기적으로 연결된 픽셀 전극을 형성하는 단계와, 상기 기판, 및 상기 픽셀 전극 상에 남아 있는 포토 레지스트를 덮도록 절연막을 형성하는 단계와, 상기 절연막을 패터닝하여 상기 픽셀 전극 상에 남아 있는 포토 레지스트의 부분이 노출되도록 하는 단계와, 상기 노출된 포토 레지스트를 제거해 상기 픽셀 전극이 노출되도록 하는 단계와, 상기 픽셀 전극 상에 유기 발광층 및 대향 전극을 순차로 형성하는 단계를 포함하는 유기 발광 표시장치의 제조방법 및 유기 발광 표시장치에 관한 것이다.

대표도

도 7

특허청구의 범위

청구항 1.

픽셀 회로를 포함하는 기판을 준비하는 단계;

상기 기판 상에, 반사막을 포함하고 상기 픽셀 회로와 전기적으로 연결된 픽셀 전극층을 형성하는 단계;

상기 픽셀 전극층 상에 포토 레지스트를 도포하는 단계;

상기 포토 레지스트를 소정 패턴으로 노광 및 현상하여, 상기 픽셀 전극층의 일부를 노출시키는 단계;

상기 노출된 픽셀 전극층의 일부를 에칭하여, 상기 픽셀 회로에 전기적으로 연결된 픽셀 전극을 형성하는 단계;

상기 기판, 및 상기 픽셀 전극 상에 남아 있는 포토 레지스트를 덮도록 절연막을 형성하는 단계;

상기 절연막을 패터닝하여 상기 픽셀 전극 상에 남아 있는 포토 레지스트의 부분이 노출되도록 하는 단계;

상기 노출된 포토 레지스트를 제거해 상기 픽셀 전극이 노출되도록 하는 단계; 및

상기 픽셀 전극 상에 유기 발광층 및 대향 전극을 순차로 형성하는 단계;를 포함하는 유기 발광 표시장치의 제조방법.

## 청구항 2.

제1항에 있어서,

상기 절연막을 패터닝하는 단계는 상기 픽셀 전극 상에 남아 있는 포토 레지스트의 가장자리 부분이 상기 절연막에 덮이도록 하는 것을 특징으로 하는 유기 발광 표시장치의 제조방법.

## 청구항 3.

제1항에 있어서,

상기 절연막을 패터닝하는 단계는 상기 픽셀 전극 상에 남아 있는 포토 레지스트의 가장자리 부분이 상기 절연막에 덮이도록 하는 것을 특징으로 하는 유기 발광 표시장치의 제조방법.

## 청구항 4.

제 1 항에 있어서,

상기 포토 레지스트를 노광 및 현상하는 단계는, 상기 포토 레지스트가 역상이 되도록 노광 및 현상하는 단계인 것을 특징으로 하는 유기 발광 표시장치의 제조방법.

## 청구항 5.

제 4 항에 있어서,

상기 절연막을 패터닝하는 단계는 상기 픽셀 전극 상에 남아 있는 포토 레지스트가 모두 노출되도록 하는 것을 특징으로 하는 유기 발광 표시장치의 제조방법.

## 청구항 6.

제 1 항에 있어서,

상기 대향 전극은 광투과형 전극체인 유기 발광 표시장치의 제조방법.

## 청구항 7.

제 1 항 내지 제 6 항 중 어느 한 항에 따라 제조된 유기 발광 표시장치.

## 청구항 8.

픽셀 회로를 포함하는 기관;

상기 기관 상에 형성된 것으로, 반사막을 포함하고 상기 픽셀 회로와 전기적으로 연결된 픽셀 전극;

상기 픽셀 전극의 가장자리를 덮는 포토 레지스트;

상기 기관 및 상기 포토 레지스트를 덮고, 상기 픽셀 전극을 노출시키는 절연막;

적어도 상기 노출된 픽셀 전극 상에 형성된 유기 발광층; 및

상기 절연막 및 상기 유기 발광층 상에 형성된 대향 전극;을 포함하는 유기 발광 표시장치.

## 청구항 9.

제 8 항에 있어서,

상기 대향 전극은 광투과형 전극체인 유기 발광 표시장치.

## 명세서

## 발명의 상세한 설명

### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 유기 발광 표시장치의 제조방법 및 유기 발광 표시장치에 관한 것으로, 보다 상세하게는 반사막의 파티클로 인한 유기 발광 소자의 전기적 단락 문제를 해결할 수 있는 유기 발광 표시장치의 제조방법 및 유기 발광 표시장치에 관한 것이다.

액티브 매트릭스형(Active Matrix type, AM) 유기 발광 표시장치는 각 픽셀마다 픽셀회로를 구비하며, 이 픽셀회로는 스캔 라인, 데이터 라인, 및 전원 공급 라인에 전기적으로 연결되며, 박막 트랜지스터, 스토리지 커패시터를 포함한다.

한편, 상기 액티브 매트릭스형 유기 발광 표시장치는 밀봉 부재의 방향으로 화상을 구현하는 전면 발광(top-emission) 구조에서는 애노드인 ITO 하부에 별도의 반사막을 더 구비하기도 한다. 그런데, ITO 하부에 ITO와 접하여 위치하는 반사막은 Al, Mg, Ag 등과 같이, 산화가 쉬운 금속으로 이루어져, 구동 박막 트랜지스터와 ITO의 콘택을 위한 홀의 형성 시 ITO와의 사이에 산화막을 형성하기 쉽다. 이러한 산화막은 ITO의 저항을 증대시키는 결과를 초래하며, 구동 박막 트랜지스터와의 콘택 특성을 저하시키게 된다.

또한, 이러한 반사막은 그 제조 공정 시, 공정 파티클(particle)이 다량 발생하게 되어, 이후 제작되는 유기 발광 소자의 애노드(anode)/유기막/캐소드(cathode) 구조에서 애노드와 캐소드의 전기적 단락(electrical short)을 유발하게 된다.

도 1은 이러한 쇼트가 일어나는 부분의 단면 사진을 도시한 것으로, 아래쪽에서 두 번째의 회계 보이는 부분이 ITO/Ag/ITO로 이루어진 반사막 및 애노드 복합 구조이고, 그 위 검게 보이는 층이 EL인 유기막, 그 위 하얗게 얇게 형성된 부분이 반투과 캐소드이다. 도 1에서 볼 수 있듯이, ITO/Ag/ITO로 이루어진 반사막 및 애노드 복합 구조 위에 파티클이 존재하며, 이 파티클로 인해 캐소드와 애노드 복합구조가 쇼트되어 있는 것을 볼 수 있다. 이 파티클에 대해 성분 분석한 결과 Ag막인 것을 알 수 있었다. 따라서, 이 파티클은 반사막의 형성 중에 생긴 것이다.

이렇게 파티클로 인한 쇼트는 암점의 주요 원인으로 작용하게 되고, 이는 해당 화소의 불량을 초래하게 된다. 이러한 반사막의 파티클로 인한 암점은 반사막 위의 애노드(ITO)의 파티클로 인한 암점에 비해 100배 이상 높다.

### 발명이 이루고자 하는 기술적 과제

본 발명은 상기와 같은 문제점을 해결하기 위해 안출된 것으로, 파티클로 인한 암점 문제를 해결할 수 있는 유기 발광 표시 장치의 제조방법 및 유기 발광 표시장치를 제공하는 데 그 목적이 있다.

### 발명의 구성

상기와 같은 목적을 달성하기 위하여, 본 발명은, 픽셀 회로를 포함하는 기관을 준비하는 단계와, 상기 기관 상에, 반사막을 포함하고 상기 픽셀 회로와 전기적으로 연결된 픽셀 전극층을 형성하는 단계와, 상기 픽셀 전극층 상에 포토 레지스트를 도포하는 단계와, 상기 포토 레지스트를 소정 패턴으로 노광 및 현상하여, 상기 픽셀 전극층의 일부를 노출시키는 단계와, 상기 노출된 픽셀 전극층의 일부를 에칭하여, 상기 픽셀 회로에 전기적으로 연결된 픽셀 전극을 형성하는 단계와, 상기 기관, 및 상기 픽셀 전극 상에 남아 있는 포토 레지스트를 덮도록 절연막을 형성하는 단계와, 상기 절연막을 패터닝하여 상기 픽셀 전극 상에 남아 있는 포토 레지스트의 부분이 노출되도록 하는 단계와, 상기 노출된 포토 레지스트를 제거해 상기 픽셀 전극이 노출되도록 하는 단계와, 상기 픽셀 전극 상에 유기 발광층 및 대향 전극을 순차로 형성하는 단계를 포함하는 유기 발광 표시 장치의 제조방법을 제공한다.

본 발명은 또한 전술한 목적을 달성하기 위하여, 픽셀 회로를 포함하는 기관과, 상기 기관 상에 형성된 것으로, 반사막을 포함하고 상기 픽셀 회로와 전기적으로 연결된 픽셀 전극과, 상기 픽셀 전극의 가장자리를 덮는 포토 레지스트와, 상기 기관 및 상기 포토 레지스트를 덮고, 상기 픽셀 전극을 노출시키는 절연막과, 적어도 상기 노출된 픽셀 전극 상에 형성된 유기 발광층과, 상기 절연막 및 상기 유기 발광층 상에 형성된 대향 전극을 포함하는 유기 발광 표시장치를 제공한다.

이하, 첨부된 도면을 참조로 본 발명의 바람직한 실시예들에 대하여 보다 상세히 설명한다.

도 2는 본 발명의 유기 발광 표시 장치의 일 단위 픽셀의 픽셀 회로(PC)를 개략적으로 도시한 것이다.

도 2에서 볼 수 있듯이, 각 픽셀에는 데이터 라인(Data), 스캔 라인(Scan)이 유기 발광 소자(OLED: Organic Light Emitting Diode)의 일 구동전원이 되는 Vdd 전원라인(Vdd)이 구비된다.

각 픽셀의 픽셀 회로(PC)는 이들 데이터 라인(Data), 스캔 라인(Scan), 및 Vdd 전원라인(Vdd)에 전기적으로 연결되어 있으며, 유기 발광 소자(OLED)의 발광을 제어하게 된다.

도 3은 위 도 2에 대한 보다 구체적인 예를 도시한 것으로, 각 픽셀의 픽셀회로(PC)가 2개의 박막 트랜지스터(M1)(M2)와 하나의 커패시터 유닛(Cst)을 포함한 것이다.

도 3을 참조하여 볼 때, 본 발명의 바람직한 일 실시예에 따른 유기 발광 표시 장치의 각 픽셀은 스위칭 TFT(M2)와, 구동 TFT(M1)의 적어도 2개의 박막 트랜지스터와, 커패시터 유닛(Cst) 및 유기 전계 발광 소자(OLED)를 구비한다.

상기 스위칭 TFT(M2)는 스캔 라인(Scan)에 인가되는 스캔 신호에 의해 ON/OFF되어 데이터 라인(Data)에 인가되는 데이터 신호를 스토리지 커패시터(Cst) 및 구동 TFT(M1)에 전달한다. 스위칭 소자로는 반드시 도 3과 같이 스위칭 TFT(M2)만에 한정되는 것은 아니며, 복수개의 박막 트랜지스터와 커패시터를 구비한 스위칭 회로가 구비될 수도 있고, 구동 TFT(M1)의 Vth값을 보상해주는 회로나, 구동전원(Vdd)의 전압강하를 보상해주는 회로가 더 구비될 수도 있다.

상기 구동 TFT(M1)는 스위칭 TFT(M2)를 통해 전달되는 데이터 신호에 따라, 유기 발광 소자(OLED)로 유입되는 전류량을 결정한다.

상기 커패시터 유닛(Cst)은 스위칭 TFT(M2)를 통해 전달되는 데이터 신호를 한 프레임동안 저장한다.

도 3에 따른 회로도에서 구동 TFT(M1) 및 스위칭 TFT(M2)는 PMOS TFT로 도시되어 있으나, 본 발명이 반드시 이에 한정되는 것은 아니며, 상기 구동 TFT(M1) 및 스위칭 TFT(M2) 중 적어도 하나를 NMOS TFT로 형성할 수도 있음은 물론이다. 그리고, 상기와 같은 박막 트랜지스터 및 커패시터의 개수는 반드시 이에 한정되는 것은 아니며, 이보다 더 많은 수의 박막 트랜지스터 및 커패시터를 구비할 수 있음은 물론이다.

도 4 내지 도 9는 본 발명의 바람직한 일 실시예에 따른 유기 발광 표시장치의 제조방법을 순차로 도시한 단면도들이다.

도 4에 의하면, 기판(100) 상에 구동 박막 트랜지스터(M1)가 구비되고, 이들을 덮도록 패시베이션막(108)이 형성되며, 이 패시베이션막(108) 상에 유기 발광 소자(OLED)의 픽셀전극층(110)이 형성된다. 상기 기판(100) 상에는 구동 박막 트랜지스터(M1)외에도 이와 동시에 도 3에서 볼 수 있는 스위칭 박막 트랜지스터(M2) 및 스토리지 커패시터(Cst)를 포함하는 픽셀 회로가 형성될 수 있다. 이하에서는 이 픽셀 회로 중 구동 박막 트랜지스터(M1)를 중심으로 설명한다.

상기 기판(100)은 글라스재를 사용할 수 있는 데, 반드시 이에 한정되지 않으며, 플라스틱재를 사용할 수도 있으며, SUS, Ti과 같은 금속재를 사용할 수도 있다.

기판(100)의 상면에는 유기화합물 및/또는 무기화합물로 이루어진 버퍼층(101)이 더 형성되는 데,  $\text{SiO}_x(x \geq 1)$ ,  $\text{SiN}_x(x \geq 1)$ 로 형성되는 것이 바람직하다.

이 버퍼층(101) 상에 소정의 패턴으로 배열된 반도체 활성층(102)이 형성된 후, 반도체 활성층(102)이 게이트 절연층(103)에 의해 매립된다. 반도체 활성층(102)은 소스 영역(102b)과 드레인 영역(102c)을 갖고, 그 사이에 채널 영역(102a)을 더 포함한다. 이러한 반도체 활성층(102)은 버퍼층(101) 상에 비정질 실리콘막을 형성한 후, 이를 결정화하여 다결정질 실리콘막으로 형성하고, 이 다결정질 실리콘막을 패터닝하여 형성할 수 있다. 상기 반도체 활성층(102)은 구동 TFT(M1), 스위칭 TFT(M2) 등 TFT 종류에 따라, 그 소스 및 드레인 영역(102b)(102c)이 불순물에 의해 도핑된다. 도 3 및 도 4에 따른 실시예에서는 PMOS형 구동 TFT(M1)를 도시하였으나, 반드시 이에 한정되는 것은 아니며, NMOS형으로도 형성될 수 있음은 물론이다. 상기 반도체 활성층(102)은 유기 반도체로도 구비될 수 있다.

상기 게이트 절연층(103)의 상면에는 상기 반도체 활성층(102)과 대응되는 게이트 전극(104)과 이를 매립하는 층간 절연층(105)이 형성된다.

그리고, 상기 층간 절연층(105)과 게이트 절연층(103)에 콘택홀을 형성한 후, 층간 절연층(105) 상에 소스 전극(106) 및 드레인 전극(107)을 각각 소스 영역(102b) 및 드레인 영역(102c)에 콘택되도록 형성한다.

이렇게 형성된 구동 박막 트랜지스터(M1)의 상부로 패시베이션막(108)을 형성해 TFT 기판을 형성하는 것이다.

다음으로, 이 패시베이션막(108)에 콘택 홀을 형성한 후, 패시베이션막(108) 상에 픽셀전극층(110)을 형성해, 이 픽셀 전극층(110)이 구동 박막 트랜지스터(M1)의 드레인 전극(107)과 콘택되도록 한다.

픽셀 전극층(110)은 제1층(110a), 반사층(110b), 및 제2층(110c)이 순차로 형성되도록 할 수 있다. 제1층(110a), 및 제2층(110c)은 일함수가 높은 재료로 형성될 수 있는 데, ITO, IZO,  $\text{In}_2\text{O}_3$ , 및  $\text{ZnO}$  등의 투명 도전체로 형성될 수 있다. 반사층(110b)은 광반사율이 높은 Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr, Li, Ca 및 이들의 화합물 등의 금속재료로 형성될 수 있다. 본 발명에서 상기 픽셀 전극층(110)은 이렇게 3층 구조 외에도 반사층(110b)과 제2층(110c)만 존재하는 2층 구조로도 동일하게 적용 가능하며, 이 외에도 반사층과 투명 도전체층을 포함하는 다양한 층상 구조로도 적용 가능하다.

상기 픽셀 전극층(110)을 형성한 후에는, 이 픽셀 전극층(110)을 패터닝할 수 있도록 픽셀 전극층(110) 상에 포토 레지스트(114)를 도포한다.

다음으로, 이 포토 레지스트(114)를 소정 패턴의 노광 마스크를 이용하여 노광, 및 현상해 상기 픽셀 전극층(110)의 일정 부분이 노출되도록 한 후, 노출된 픽셀 전극층(110)을 에칭하여 도 5와 같은 픽셀 전극(111)을 형성한다. 픽셀 전극(111) 상에는 포토 레지스트(114)가 여전히 존재하게 된다. 따라서, 픽셀 전극층(110)을 에칭할 때에 반사층(110b)의 에치

(edge) 부분에서 파티클이 떨어져 나오더라도, 이 파티클이 남아 있는 포토 레지스트(114)의 표면에 부착되게 되어, 패터닝된 픽셀 전극(111) 표면에 재부착되는 것을 방지할 수 있게 된다. 이러한 파티클은 후술하는 바와 같이 포토 레지스트(114)의 제거와 함께 제거되므로, 파티클이 픽셀 전극(111)에 재부착되는 것을 방지할 수 있다.

이렇게 픽셀 전극(111) 상에 포토 레지스트(114)가 존재한 상태로 도 6에서 볼 수 있듯이, 화소 정의막(109)을 형성한다. 이 화소 정의막(109)은 평탄화막(108) 및 포토 레지스트(114)를 모두 덮도록 형성된다. 화소 정의막(109)으로는 유기 절연체, 무기 절연체, 및 이들의 복합구조로 형성될 수 있는 데, 평탄화를 위하여 아크릴, BCB와 같은 유기 절연체로 형성하는 것이 바람직하다.

다음으로, 이 화소 정의막(109)을 패터닝하여 도 7에서 볼 수 있듯이, 화소 정의막(109)에 개구(109a)를 형성하고, 이 개구(109a)를 통해 포토 레지스트(114)의 소정 부분이 노출되도록 한다. 그리고, 노출된 포토 레지스트(114)는 도 8에서와 같이, 에칭하여, 개구(109a)를 통해 픽셀 전극(111)이 노출되도록 한다.

노출된 픽셀 전극(111) 위로는 도 9에서 볼 수 있듯이, 유기 발광층(112) 및 대향 전극(113)이 순차로 형성된다.

상기 픽셀 전극(111)은 애노우드 전극의 기능을 하고, 상기 대향 전극(113)은 캐소우드 전극의 기능을 하는 데, 물론, 이들 픽셀 전극(111)과 대향 전극(113)의 극성은 반대로 되어도 무방하다. 본 명세서에서는 상기 픽셀 전극(111)이 애노우드 전극, 상기 대향 전극(113)이 캐소우드 전극이 되도록 하였다.

한편, 상기 대향 전극(113)은 일함수가 낮은 Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr, Li, Ca 및 이들의 화합물 등의 금속재로 구비될 수 있는 데, Mg, Ag, Al 등으로 반투과 반사막이 되도록 얇게 형성해, 광학적 공진 후에 광 투과되도록 한다. 이 대향 전극(113) 위로는 대향 전극(113)의 면저항을 낮춰줄 수 있도록 ITO, IZO 등의 투명 도전체로 버스 라인 또는 버스 전극을 더 형성할 수 있다.

상기 픽셀 전극(111)과 대향 전극(113)은 상기 유기 발광층(112)에 의해 서로 절연되어 있으며, 유기 발광층(112)에 서로 다른 극성의 전압을 가해 발광이 이뤄지도록 한다.

상기 유기 발광층(112)은 저분자 또는 고분자 유기막이 사용될 수 있다. 저분자 유기막을 사용할 경우, 홀 주입층(HIL: Hole Injection Layer), 홀 수송층(HTL: Hole Transport Layer), 발광층(EML: Emission Layer), 전자 수송층(ETL: Electron Transport Layer), 전자 주입층(EIL: Electron Injection Layer) 등이 단일 혹은 복합의 구조로 적층되어 형성될 수 있으며, 사용 가능한 유기 재료도 구리 프탈로시아닌(CuPc: copper phthalocyanine), N,N-디(나프탈렌-1-일)-N,N'-디페닐-벤지딘 (N,N'-Di(naphthalene-1-yl)-N,N'-diphenyl-benzidine: NPB), 트리스-8-하이드록시퀴놀린 알루미늄(tris-8-hydroxyquinoline aluminum)(Alq3) 등을 비롯해 다양하게 적용 가능하다. 이들 저분자 유기막은 진공증착의 방법으로 형성된다. 이 때, 홀 주입층, 홀 수송층, 전자 수송층, 및 전자 주입층 등은 공통층으로서, 적, 녹, 청색의 픽셀에 공통으로 적용될 수 있다. 따라서, 도 9와는 달리, 이들 공통층들은 대향전극(113)과 같이, 전체 픽셀들을 덮도록 형성될 수 있다.

고분자 유기막의 경우에는 대개 홀 수송층(HTL) 및 발광층(EML)으로 구비된 구조를 가질 수 있으며, 이 때, 상기 홀 수송층으로 PEDOT를 사용하고, 발광층으로 PPV(Poly-Phenylenevinylene)계 및 폴리플루오렌(Polyfluorene)계 등 고분자 유기물질을 사용하며, 이를 스크린 인쇄나 잉크젯 인쇄방법 등으로 형성할 수 있다.

상기와 같은 유기층은 반드시 이에 한정되는 것은 아니고, 다양한 실시예들이 적용될 수 있음은 물론이다.

이렇게 유기 발광 소자(OLED)를 형성한 후에는, 이를 밀봉하여 외기로부터 차단한다.

이렇게 형성된 본 발명의 유기 발광 표시장치에 따르면, 픽셀 전극(111)의 가장자리로 포토 레지스트(114)가 여전히 존재하고 있는 구조가 될 수 있다.

한편, 본 발명에 있어서, 상기 포토 레지스트(114)는 도 10에서 볼 수 있듯이, 역상이 되도록 패터닝될 수 있다. 포토 레지스트의 역상 패터닝 방법은 공지의 방법을 사용한다.

이렇게 역상으로 테이퍼진 포토 레지스트(114)를 형성한 후에, 도 11과 같이 화소 정의막(109)을 형성하고, 도 12와 같이, 화소 정의막(109)에 개구(109a)를 형성한다. 이 때, 개구(109a)는 포토 레지스트(114)의 역 테이퍼를 따라 자연스럽게 테이퍼지도록 형성될 수 있다.

다음으로, 개구(109a)를 통해 노출된 포토 레지스트(114)를 제거한 후, 전술한 바와 같이, 유기 발광층(112) 및 대향 전극(113)을 형성하면, 도 13과 같은 형태가 된다. 따라서, 이 실시예의 경우에는 화소 정의막(109)에 포토 레지스트가 남아 있지 않게 된다. 물론, 이 실시예의 경우에도, 포토 레지스트를 화소 정의막(109)의 형성 후에 제거하므로, 설혹 픽셀 전극(111)의 에칭 과정에서 반사층(110b)의 파티클이 발생하더라도, 이 파티클이 픽셀 전극(111)의 표면에 재부착될 염려가 없게 되며, 이에 따라 암점 발생을 줄일 수 있다.

상기한 실시예들은 유기 발광 표시장치에 대하여 기술되었으나, 유기 발광 표시장치 이외에 액정 표시장치 등 다양한 종류의 평판 표시장치에도 적용될 수 있다.

### 발명의 효과

상기한 바와 같은 본 발명에 따르면, 반사막 형성공정 또는 픽셀 전극의 에칭 공정 중 발생하는 파티클에 의해 화소 전극과 대향전극의 쇼트 발생이 발생하는 것을 방지할 수 있다.

본 발명은 첨부된 도면에 도시된 일 실시예를 참고로 설명되었으나 이는 예시적인 것에 불과하며, 당해 기술분야에서 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시예가 가능하다는 점을 이해할 수 있을 것이다. 따라서 본 발명의 진정한 보호 범위는 첨부된 청구 범위에 의해서만 정해져야 할 것이다.

### 도면의 간단한 설명

도 1은 종래의 반사막 파티클로 인한 암점 발생을 나타내는 단면 사진,

도 2는 본 발명의 유기 발광 표시장치의 일 단위 픽셀의 픽셀 회로를 개략적으로 도시한 회로도,

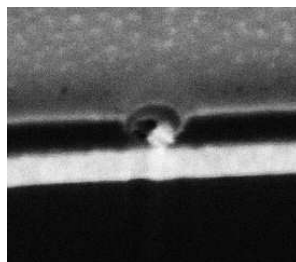
도 3은 도 2에 대한 보다 구체적인 예를 도시한 회로도,

도 4 내지 도 9는 본 발명의 바람직한 일 실시예에 따른 유기 발광 표시장치의 제조방법을 순차로 도시한 단면도들,

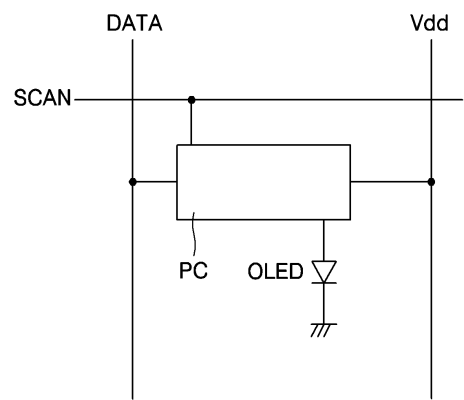
도 10 내지 도 13은 본 발명의 바람직한 다른 일 실시예에 따른 유기 발광 표시장치의 제조방법을 순차로 도시한 단면도들.

### 도면

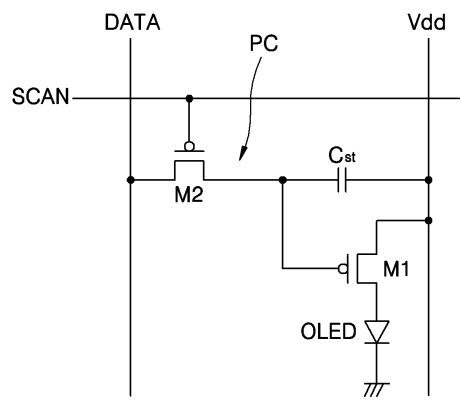
도면1



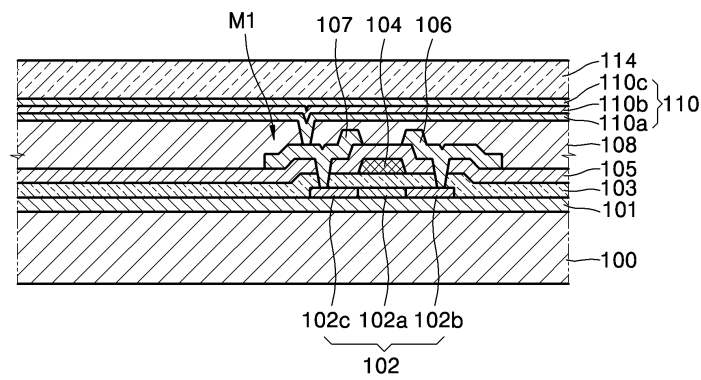
도면2



도면3

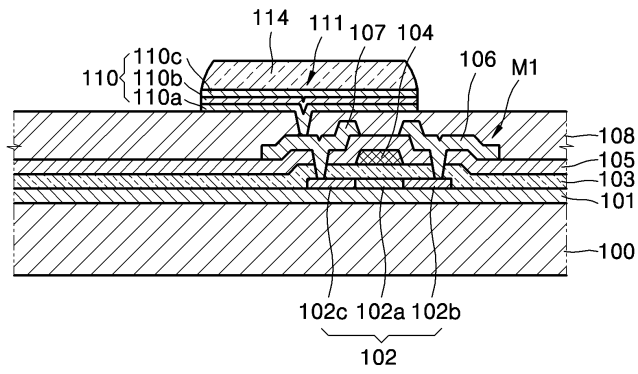


도면4

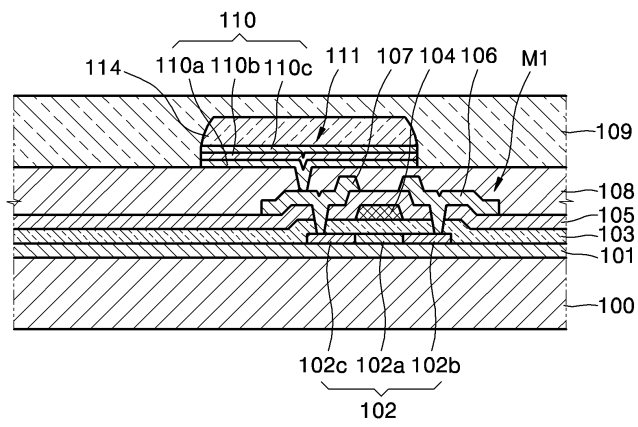




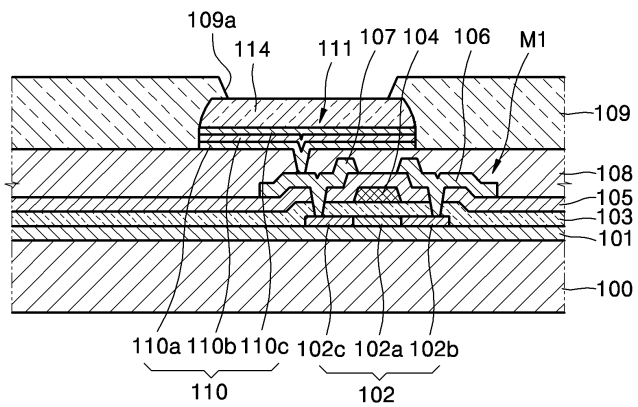
도면5



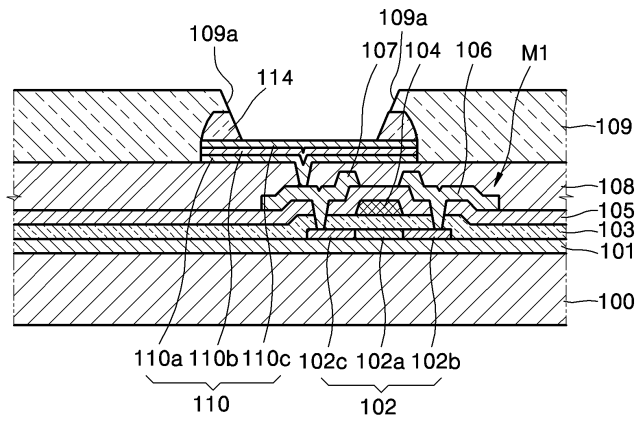
도면6



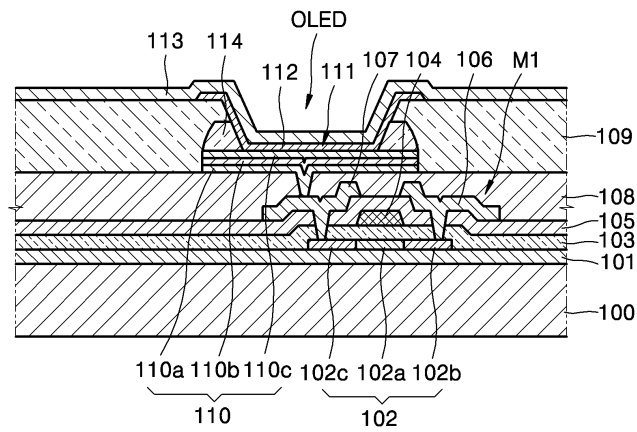
도면7



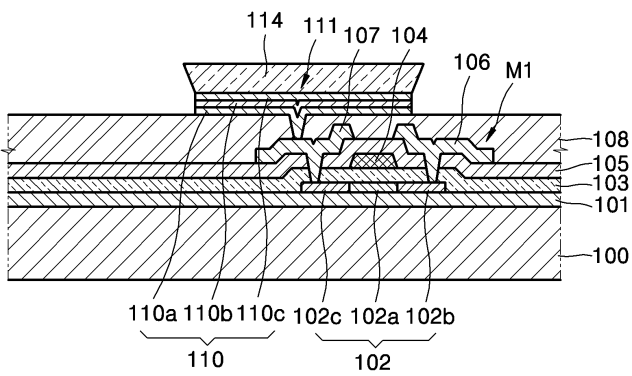
도면8



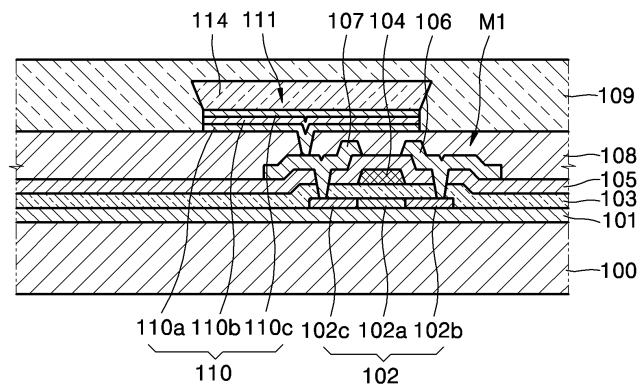
도면9



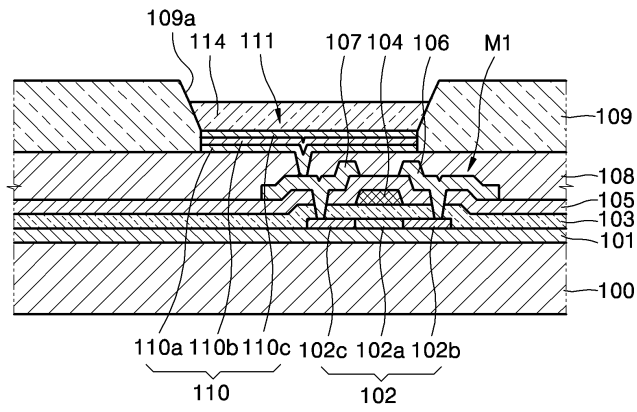
도면10



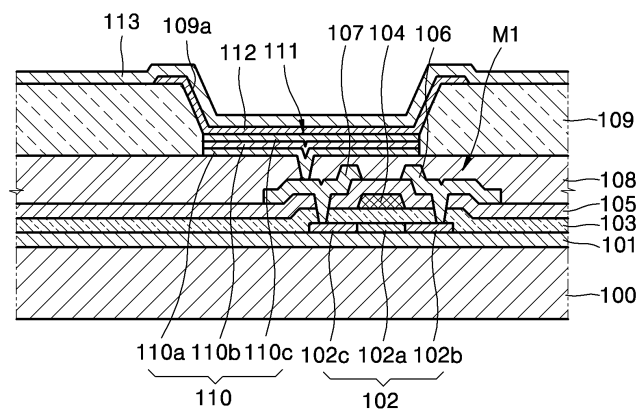
도면11



도면12



도면13



专利名称(译)	制造有机发光显示器的方法和有机发光显示器		
公开(公告)号	<a href="#">KR1020070050725A</a>	公开(公告)日	2007-05-16
申请号	KR1020050108287	申请日	2005-11-12
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	CHUN PIL GEUN 천필근 KIM EUN AH 김은아		
发明人	천필근 김은아		
IPC分类号	H05B33/10		
CPC分类号	H01L27/3246 H01L51/0023 H01L2251/5315 H01L51/5206 H01L51/5218 H01L51/5228		
其他公开文献	KR100768191B1		
外部链接	<a href="#">Espacenet</a>		

## 摘要(译)

本发明涉及有机发光显示器制造方法和有机发光显示装置，其中光致抗蚀剂的一部分图案化形成像素电极的步骤，该步骤蚀刻形成的步骤和像素电极上的光致抗蚀剂。层，暴露其暴露的像素电极层的一部分的步骤，以及如上所述的暴露的像素电极层的一部分；并且在像素电路中电连接，形成绝缘层的步骤，保留在基板上的光致抗蚀剂和像素电极，以及绝缘层，并保持制备基板的步骤，并且像素电极层与像素电路，反射膜包含在像素电极上的基板上，去除曝光步骤，如上所述的曝光光刻胶和像素电极包括曝光步骤，以及在像素上串行形成有机发光层的步骤电极和相对电极包括像素电路，用于解决由于颗粒引起的暗点问题。

