

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl. (11) 공개번호 10-2006-0030682
G09G 3/30 (2006.01) (43) 공개일자 2006년04월11일

(21) 출원번호 10-2004-0079539
(22) 출원일자 2004년10월06일

(71) 출원인 엘지.필립스 엘시디 주식회사
서울 영등포구 여의도동 20번지
(72) 발명자 오두환
충북 청주시 상당구 용암동 2318번지 202호
(74) 대리인 김영호

심사청구 : 없음

(54) 일렉트로 루미네센스 표시소자 및 구동방법

요약

본 발명은 전류구동형 일렉트로 루미네센스 표시소자 및 구동방법에 관한 것이다.

본 발명의 실시 예에 따른 전류구동형 일렉트로 루미네센스 표시소자는 다수의 컬럼라인과; 상기 다수의 컬럼라인과 교차하고 제1 스캔신호가 공급되는 다수의 제1 로우라인과; 상기 다수의 컬럼라인과 교차하고 상기 제1 스캔신호보다 늦은 제2 스캔신호가 공급되는 다수의 제2 로우라인과; 상기 컬럼라인과 상기 제1 및 제2의 로우라인에 의해 정의되는 화소영역들에 형성되는 유기발광소자들과; 상기 유기발광소자들을 구동하기 위한 적어도 두 개 이상의 구동 스위치들과; 상기 구동 스위치와 상보적으로 동작하여 상기 제1 로우라인의 전압변동시 발생하는 킥백전압을 보상하는 킥백보상회로를 구비한다.

대표도

도 5

명세서

도면의 간단한 설명

도 1은 종래의 전류 구동형 일렉트로 루미네센스 표시소자의 화소영역을 나타낸 도면이다.

도 2는 도 1의 구동 파형을 나타낸 도면이다.

도 3은 도 1의 기생 캐패시터를 나타낸 도면이다.

도 4는 도 3에 의한 전압 변화를 나타낸 도면이다.

도 5는 본 발명의 실시 예에 따른 전류 구동형 일렉트로 루미네센스 표시소자를 나타낸 도면이다.

도 6a 및 도 6b는 도 5의 화소구조를 상세히 나타낸 도면이다.

도 7은 제1 스캔라인에 의한 도 6a의 신호 흐름도를 나타낸 도면이다.

도 8은 제2 스캔라인에 의한 도 6a의 신호 흐름도를 나타낸 도면이다.

도 9는 도 6a의 기생 캐패시터를 나타낸 도면이다.

도 10은 도 9에 따른 전압 변화량을 나타낸 도면이다.

< 도면의 주요부분에 대한 설명 >

10, 80 : 구동 스위치 Scan1 : 제1 스캔라인

Scan2 : 제2 스캔라인 DATA : 데이터 라인

S/W : 스위치 D-TFT : 구동 트랜지스터

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 전류구동형 일렉트로 루미네센스 표시소자 및 구동방법에 관한 것으로, 특히 화질 불균일을 개선할 수 있는 전류구동형 일렉트로 루미네센스 표시소자 및 구동방법에 관한 것이다.

최근 음극선관(Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 평판 표시 장치들이 대두되고 있다. 이러한 평판 표시 장치로는 액정 표시 장치(Liquid Crystal Display), 전계 방출 표시 장치(Field Emission Display), 플라즈마 표시 패널(Plasma Display Panel), 일렉트로-루미네센스(Electro-Luminescence : 이하, EL이라 함) 표시 장치, 유기 EL(Organic Light Emitting Display : 이하 "OLED"라 함) 등이 있다.

이러한 OLED는 박막트랜지스터의 유무에 따라 PM(Passive Matrix) 와 AM(Active Matrix)로 나뉘어 질 수 있으며 특히, 대면적 고해상도를 위해서는 박막 트랜지스터를 포함하는 액티브 매트릭스 타입의 일렉트로 루미네센스 표시소자(Active Matrics Organic Light Emitting Display : 이하 "AMOLED"라 함)가 유리하다. OLED는 형광성 유기화합물을 전기적으로 여기시켜 발광시키는 자발광형 디스플레이로 낮은 전압에서 구동이 가능하고, 박형 등의 장점을 있다. 또한, 광시야각, 빠른 응답속도 등이 매우 우수하여 차세대 디스플레이 후보로서 각광 받고 있으며, 현재 핸드폰, 카네비게이션, Hand PC 등 다양한 분야에 응용 발전하고 있다.

도 1은 종래의 전류 구동형 일렉트로 루미네센스 표시소자의 화소구조를 상세히 나타낸 도면이다.

도 1을 참조하면, 전류 구동형 일렉트로 루미네센스 표시소자는 전류의 세기에 따라 화소를 구현하는 EL과, EL에 공급되는 전류를 제어하는 스위치부(10)와, 스위치부(10)에 신호를 공급하는 데이터라인(DATA)과 제1 및 제2 스캔라인(Scan1, Scan2)을 구비한다. 이를 상세히 설명하면, 전류 구동형 일렉트로 루미네센스 표시소자는 드레인이 데이터라인(DATA)에 접속되고 게이트가 제1 스캔라인(Scan1)에 접속되는 제1 스위치(S/W1)와, 게이트가 제1 스캔라인(Scan1)에 접속되고 드레인이 제1 스위치(S/W1)의 소오스에 접속되는 제2 스위치(S/W2)와, 고전위 전압(VDD)과 제2 스위치(S/W2)의 소오스 사이에 배치되는 스토리지 캐패시터(Cstg)와, 게이트가 스토리지 캐패시터(Cstg)와 제2 스위치(S/W2)의 소오스 사이에 접속되고 소오스가 고전위 전압(VDD)에 접속되는 구동 트랜지스터(D-TFT)와, 게이트가 제2 스캔라인(Scan2)에 접속되고 소오스가 구동 트랜지스터(D-TFT)의 드레인에 접속되는 제3 스위치(S/W3)와, 제3 스위치(S/W3)의 드레인과 접지(GND) 사이에 접속되는 EL을 구비한다.

이와 같은 구조를 가지는 전류 구동형 일렉트로 루미네센스 표시소자의 구동방법에 관하여 도 2의 구동파형을 도 1과 대비하여 상세히 살펴보기로 하자.

먼저, 도 2의 A기간에서 로우 전압이 제1 스캔라인(Scan1)으로 흐르게 된다. 이에 따라, 제1 및 제2 스위치(S/W1, S/W2)가 턴-온 되면 구동 트랜지스터(D-TFT)는 다이오드 연결이 형성됨으로써, 전류가 구동 트랜지스터(D-TFT)를 통하여 데이터 라인(DATA)으로 싱크(Sink)된다.

다음 B 기간에서는 제1 및 제2 스위치(S/W1, S/W2)가 턴-오프 되고 스토리지 캐패시터(Cstg)에 의하여 구동 트랜지스터(D-TFT)가 턴-온됨과 아울러, 제2 스캔라인(Scan2)에 공급되는 로우 전압에 의하여 제3 스위치(S/W3)가 턴-온 되어 지정된 데이터 값에 해당되는 전류가 한 프레임동안 EL로 흐르게 된다.

그러나, 이러한 구조를 가지는 전류 구동형 일렉트로 루미네센스 표시소자는 도 3에 도시된 바와 같이 제2 스위치(S/W2)의 게이트와 소오스 사이에 형성되는 제1 기생 캐패시터(C1)와, 제2 스위치(S/W2)의 소오스와 제3 스위치(S/W3)의 소오스 사이에 형성되는 제2 기생 캐패시터(C2)와, 제3 스위치(S/W3)의 게이트와 소오스 사이에 형성되는 제3 기생 캐패시터(C3)를 가지게 된다. 이러한, 기생 캐패시터(C1,C2,C3)의 영향으로 인하여 제1 및 제2 스위치(S/W1, S/W2)가 턴-오프 될 때, 킥 백(Kick Back) 현상이 발생하게 된다. 이를 구체적으로 설명하면, 제1 및 제2 스위치(S/W1, S/W2)가 턴-오프 되고 제3 스위치(S/W3)가 턴-온 될 경우, 도 4에 도시된 바와 같이 제1 기생 캐패시터(C1)는 구동 트랜지스터(D-TFT)의 게이트 전압을 증가시키는 방향으로 수학식 1에 의해 계산되는 ΔV_{p1} 전압만큼 킥 백 현상이 발생하고, 제3 기생 캐패시터(C3)는 구동 트랜지스터의 게이트 전압을 감소시키는 방향으로 수학식 2에 의해 계산되는 ΔV_{p2} 전압만큼 킥 백 현상이 발생하여 "D" 만큼의 전압 차이를 발생하게 된다.

수학식 1

$$\Delta V_{p1} = \frac{C1}{C1+C2+C3+Cstg} S\Delta V_{gs1}$$

수학식 2

$$\Delta V_{p2} = \frac{C2+C3}{C1+C2+C3+Cstg} S\Delta V_{gs3}$$

여기서, ΔV_{gs1} 은 제1 스위치(S/W1)의 게이트 소오스 간 문턱전압의 변화량이고, ΔV_{gs3} 은 제3 스위치(S/W3)의 게이트 소오스 간 문턱전압의 변화량이다.

이와 같이 종래의 전류 구동형 일렉트로 루미네센스 표시소자의 특성에 따라 다르게 나타나는 킥 백 현상으로 인하여 화질 불균일이 발생한다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명의 목적은 화질 불균일을 방지할 수 있는 전류 구동형 일렉트로 루미네센스 표시소자 및 구동방법을 제공 하는데 있다.

발명의 구성 및 작용

상기 목적을 달성하기 위하여, 본 발명의 실시 예에 따른 전류 구동형 일렉트로 루미네센스 표시소자는 다수의 컬럼라인과; 상기 다수의 컬럼라인과 교차하고 제1 스캔신호가 공급되는 다수의 제1 로우라인과; 상기 다수의 컬럼라인과 교차하고 상기 제1 스캔신호보다 늦은 제2 스캔신호가 공급되는 다수의 제2 로우라인과; 상기 컬럼라인과 상기 제1 및 제2의 로우라인에 의해 정의되는 화소영역들에 형성되는 유기발광소자들과; 상기 유기발광소자들을 구동하기 위한 적어도 두 개 이상의 구동 스위치들과; 상기 구동 스위치와 상보적으로 동작하여 상기 제1 로우라인의 전압변동시 발생하는 킥백전압을 보상하는 킥백보상회로를 구비한다.

상기 구동 스위치들은 고전위 전압에 접속된 소오스 단자를 가지는 구동 트랜지스터와; 상기 제1 로우라인으로부터 공급된 신호에 의하여 턴-온되어 상기 구동 트랜지스터로부터의 전압을 상기 컬럼라인으로 싱크시키는 제1 및 제2 스위치와; 상기 제2 로우라인으로부터 공급된 신호에 의하여 턴-온되어 상기 구동 트랜지스터로부터의 전압을 상기 화소에 공급하는 제3 스위치를 구비한다.

상기 킥백보상회로는 상기 제2 로우라인과 접속되는 게이트 단자와; 상기 제2 스위치의 소오스와 상기 구동 트랜지스터의 게이트 사이에 배치되어 상기 제1 및 제2 스위치에 공급되는 신호의 변화에 대응하여 발생하는 킥백전압을 보상한다.

상기 킥백보상회로는 소오스 단자와 드레인 단자가 서로 접속된다.

상기 구동 트랜지스터는 상기 구동 트랜지스터의 게이트 단자와 소오스 단자 사이에 캐패시터를 추가로 구비하여 자가 보상한다.

본 발명의 실시 예에 따른 일렉트로 루미네센스 표시소자의 구동방법은 다수의 컬럼라인, 상기 다수의 컬럼라인과 교차하고 제1 스캔신호가 공급되는 다수의 제1 로우라인, 상기 다수의 컬럼라인과 교차하고 상기 제1 스캔신호보다 늦은 제2 스캔신호가 공급되는 다수의 제2 로우라인, 상기 컬럼라인과 상기 제1 및 제2의 로우라인에 의해 정의되는 화소영역들에 형성되는 유기발광소자들, 및 상기 유기발광소자들을 구동하기 위한 적어도 두 개 이상의 구동 스위치들을 구비하는 일렉트로 루미네센스 표시소자의 구동방법에 있어서, 상기 구동 스위치와 상보적으로 동작하는 킥백보상회로를 상기 구동 스위치들 근방에 설치하는 단계와; 상기 킥백보상회로를 이용하여 상기 제1 로우라인의 전압변동시 발생하는 킥백전압을 보상하는 단계를 포함한다.

상기 목적 외에 본 발명의 다른 목적 및 이점들은 첨부한 도면들을 참조한 본 발명의 바람직한 실시예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.

이하, 도 5 내지 도 10을 참조하여 본 발명의 바람직한 실시 예에 대하여 설명하기로 한다.

도 5는 본 발명의 실시 예에 따른 전류 구동형 일렉트로 루미네센스 표시소자를 나타낸 도면이다.

도 5를 참조하면, 본 발명의 실시 예에 따른 전류 구동형 일렉트로 루미네센스 표시소자는 m 개의 데이터 라인들(DL1 내지 DLm)과 각각 n 개의 제1 및 제2 스캔 라인들(SL11 내지 SL1n, SL21 내지 SL2n) 사이의 화소영역에 매트릭스 타입으로 배치된 $m \times n$ 개의 화소들과, 데이터 라인들(DL1 내지 DLm)에 데이터를 공급하는 데이터 구동부(72)와, 제1 및 제2 스캔 라인들(SL11 내지 SL1n, SL21 내지 SL2n)에 스캔 신호를 순차적으로 공급하는 스캔 구동부(73)를 구비한다.

이와 같은 구조를 가지는 본 발명의 실시 예에 따른 전류 구동형 일렉트로 루미네센스 표시소자의 화소구조에 대하여 도 6a 및 도 6b를 참조하여 상세히 살펴보기로 하자.

도 6a를 참조하면, 본 발명의 실시 예에 따른 전류 구동형 일렉트로 루미네센스 표시소자의 화소구조는 데이터 라인(DL)과 제1 및 제2 스캔라인(SL1, SL2)과, 화소들을 구동하기 위한 구동 스위치(80)와, 구동 스위치(80)에 접속된 스토리지 캐패시터(Cstg)를 구비한다.

구동 스위치(80)는 드레인이 데이터라인(DL)에 접속되고 게이트가 제1 스캔라인(SL1)에 접속되는 제1 스위치(S/W1)와, 게이트가 제1 스캔라인(SL1)에 접속되고 드레인이 제1 스위치(S/W1)의 소오스에 접속되는 제2 스위치(S/W12)와, 게이트가 제2 스캔라인(SL2)에 접속되고 드레인이 제2 스위치(S/W2)의 소오스에 접속되는 제3 스위치(S/W3)와, 고전위 전압(VDD)과 제3 스위치(S/W3)의 소오스 사이에 배치되는 스토리지 캐패시터(Cstg)와, 게이트가 스토리지 캐패시터(Cstg)와 제3 스위치(S/W3)의 소오스 사이에 접속되고 소오스가 고전위 전압(VDD)에 접속되는 구동 트랜지스터(D-TFT)와, 게이트가 제2 스캔라인(SL2)에 접속되고 소오스가 구동 트랜지스터(D-TFT)의 드레인에 접속됨과 아울러 제2 스위치(S/W2)의 드레인에 접속되는 제4 스위치(S/W4)와, 제4 스위치(S/W4)의 드레인과 접지 사이에 접속되는 EL을 구비한다. 여기서 제3 스위치(S/W3)의 소오스와 드레인은 서로 접속되어 도 6b와 같이 캐패시터와 같은 등가형태로 도시될 수 있다.

구동 트랜지스터(D-TFT)는 게이트와 소오스 사이에 스토리지 캐패시터(Cstg)가 접속되어 전압을 스스로 보상하는 자기 보상 방식으로 구동된다. 이에 따라, 본 발명의 실시 예에 따른 전류 구동형 일렉트로 루미네센스 표시소자는 이웃하는 화

소의 구동 트랜지스터 소자 특성 변화와 관계없이 지정된 데이터 값에 해당되는 전류는 각 EL에 동일하게 흐르게 된다. 또한, 스토리지 캐패시터(Cstg)에 데이터 전압을 충전하여 제1 및 제2 스위치(S/W1, S/W2)가 턴-오프 된 이후 1 프레임(frame) 동안 데이터 값을 유지하게 된다.

이와 같은 구조를 가지는 본 발명의 실시 예에 따른 전류 구동형 일렉트로 루미네센스 표시소자의 구동방법에 대하여 도 2의 구동파형과 도 6a 내지 도 8을 참조하여 살펴보기로 하자.

먼저, 도 2에 도시된 바와 같이 A기간에서 고전위 전압(VDD)이 제1 스캔라인(SL1)으로 흐르게 된다. 이에 따라, 도 7에 도시된 바와 같이 제1 및 제2 스위치(S/W1, S/W2)가 턴-온 되게 된다. 이 때, 스토리지 캐패시터(Cstg)에 충전된 고전위 전압(VDD)은 제1 및 제2 스위치(S/W1, S/W2)를 통하여 흐르게 된다. 여기서, 스토리지 캐패시터(Cstg)에 남겨진 전압과 고전위 전압(VDD)간의 전위차 만큼이 구동 트랜지스터(D-TFT)를 거쳐 제1 스위치(S/W1)를 통하여 데이터 라인으로 싱크되게 된다. 예를 들면, 스토리지 캐패시터(Cstg)에 충전된 전압이 2V이고, 고전위 전압이 10V인 경우에 구동 트랜지스터(D-TFT)에는 8V가 흐르게 되고, 이 전압이 제1 스위치(S/W1)를 통하여 데이터 라인으로 싱크된다.

B기간에서는 도 8에 도시된 바와 같이 고전위 전압(VDD)이 제4 스위치(S/W4)를 통하여 EL에 흐르게 되고 이때, 지정된 전류가 EL을 활성화 시켜 화소를 표현하게 된다. 이를 구체적으로 설명하면, 제1 스캔라인(SL1)에 공급되는 전압이 로우 전압에서 하이전압으로 천이되는 동안에 제2 스캔라인(SL2)에 공급되는 전압은 하이 전압에서 로우 전압으로 천이된다. 이에 따라, 제1 및 제2 스위치(S/W1, S/W2)는 턴-오프되게 되고, 제3 및 제4 스위치(S/W3, S/W4)는 턴-온 되게 된다. 이후, 고전위 전압(VDD)은 구동 트랜지스터(D-TFT)를 통하여 제4 스위치(S/W4)를 거쳐서 한 프레임에서 A기간을 제외한 기간동안 EL에 공급되게 된다. 이 고전위 전압(VDD)에 의하여 EL에는 지정된 전류가 흐르게 된다.

이와 같은 구조를 가지는 본 발명의 실시 예에 따른 전류 구동형 일렉트로 루미네센스 표시소자의 기생 캐패시터들은 도 9와 같이 도시될 수 있다.

도 9를 참조하면, 본 발명의 실시 예에 따른 전류 구동형 일렉트로 루미네센스 표시소자의 기생 캐패시터들은 제2 스위치(S/W2)의 게이트와 소오스 사이에 형성되는 제1 기생 캐패시터(C1)와, 제2 스위치(S/W2)의 소오스와 제4 스위치(S/W4)의 소오스 사이에 형성되는 제2 기생 캐패시터(C2)와, 제2 스위치(S/W2)의 소오스와 제2 스캔라인(SL2)사이에 형성되는 제3 기생 캐패시터(C3)와, 제4 스위치(S/W4)의 게이트와 소오스 사이에 형성되는 제4 기생 캐패시터(C4)를 포함한다. 여기서, 본 발명의 실시 예에 따른 전류 구동형 일렉트로 루미네센스 표시소자에서 발생하는 킥 백 현상에 대하여 살펴보기로 하자.

먼저, 제1 및 제2 스위치(S/W1, S/W2)가 턴-오프 될 경우에, 제1 기생 캐패시터(C1)에 의해 구동 트랜지스터(D-TFT)의 게이트 전압이 증가하는 방향으로 발생하는 킥 백 현상은 제3 기생 캐패시터(C3) 및 제4 기생 캐패시터(C4)에 의하여 구동 트랜지스터(D-TFT)의 게이트 전압이 감소하는 방향으로 킥 백 현상과 전체적으로 서로 상쇄되게 된다. 이를 구체적으로 설명하면, 제1 기생 캐패시터(C1)에서는 구동 트랜지스터(D-TFT)의 게이트 전압을 증가시키는 방향으로 수학식 3에 의해 계산되는 ΔV_{p1} 전압만큼 킥 백 현상이 발생한다. 이때, 제3 기생 캐패시터(C3)에서는 구동 트랜지스터(D-TFT)의 게이트 전압을 감소시키는 방향으로 수학식 4에 의해 계산되는 ΔV_{p3} 전압만큼 킥 백 현상이 발생하며, 제4 기생 캐패시터(C4)도 구동 트랜지스터의 게이트 전압을 감소시키는 방향으로 수학식 5에 의해 계산되는 ΔV_{p4} 전압만큼 킥 백이 발생하여 전체적으로 도 10에 도시된 바와 같이 서로 상쇄되게 된다. 여기서, 제3 스위치(S/W4)의 면적은 제1 및 제2 스위치(S/W1, S/W2)에 의해 발생하는 킥 백을 적절하게 상쇄시킬 수 있는 값으로 실험적으로 설정할 수 있다.

수학식 3

$$\Delta V_{p1} = \frac{C1}{C1 + C2 + C3 + C4 + Cstg} S\Delta V_{gs1}$$

수학식 4

$$\Delta V_{p3} = \frac{C3}{C1 + C2 + C3 + C4 + Cstg} S\Delta V_{gs3}$$

수학식 5

$$\Delta V_{p4} = \frac{C2 + C4}{C1 + C2 + C3 + C4 + C_{stg}} S \Delta V_{gs4}$$

여기서, ΔV_{gs1} 은 제1 스위치(S/W1)의 게이트 소오스 간 문턱전압의 변화량이고, ΔV_{gs3} 은 제3 스위치(S/W3)의 게이트 소오스 간 문턱전압의 변화량이고, ΔV_{gs4} 는 제4 스위치(S/W4)의 게이트 소오스 간 문턱전압의 변화량이다.

발명의 효과

상술한 바와 같이, 본 발명의 실시 예에 따른 전류 구동형 OLED는 소자 특성에 의하여 발생하는 다양한 크기의 킥 백 현상을 방지할 수 있다. 이에 따라, EL에 공급되는 전류를 균일하게 유지할 수 있어 전체적으로 화질불량을 억제하여 화질을 개선할 수 있습니다.

이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

(57) 청구의 범위

청구항 1.

다수의 컬럼라인과;

상기 다수의 컬럼라인과 교차하고 제1 스캔신호가 공급되는 다수의 제1 로우라인과;

상기 다수의 컬럼라인과 교차하고 상기 제1 스캔신호보다 늦은 제2 스캔신호가 공급되는 다수의 제2 로우라인과;

상기 컬럼라인과 상기 제1 및 제2의 로우라인에 의해 정의되는 화소영역들에 형성되는 유기발광소자들과;

상기 유기발광소자들을 구동하기 위한 적어도 두 개 이상의 구동 스위치들과;

상기 구동 스위치와 상보적으로 동작하여 상기 제1 로우라인의 전압변동시 발생하는 킥백전압을 보상하는 킥백보상회로를 구비하는 것을 특징으로 하는 일렉트로 루미네센스 표시소자.

청구항 2.

제 1 항에 있어서,

상기 구동 스위치들은

고전위 전압에 접속된 소오스 단자를 가지는 구동 트랜지스터와;

상기 제1 로우라인으로부터 공급된 신호에 의하여 턴-온되어 상기 구동 트랜지스터로부터의 전압을 상기 컬럼라인으로 싱크시키는 제1 및 제2 스위치와;

상기 제2 로우라인으로부터 공급된 신호에 의하여 턴-온되어 상기 구동 트랜지스터로부터의 전압을 상기 화소에 공급하는 제3 스위치를 구비하는 것을 특징으로 하는 일렉트로 루미네센스 표시소자.

청구항 3.

제 2 항에 있어서,

상기 킥백보상회로는

상기 제2 로우라인과 접속되는 게이트 단자와;

상기 제2 스위치의 소오스와 상기 구동 트랜지스터의 게이트 사이에 배치되어 상기 제1 및 제2 스위치에 공급되는 신호의 변화에 대응하여 발생하는 킥백전압을 보상하는 것을 특징으로 하는 일렉트로 루미네센스 표시소자.

청구항 4.

제 3 항에 있어서,

상기 킥백보상회로는

소오스 단자와 드레인 단자가 서로 접속되는 것을 특징으로 하는 일렉트로 루미네센스 표시소자.

청구항 5.

제 2 항에 있어서,

상기 구동 트랜지스터는

상기 구동 트랜지스터의 게이트 단자와 소오스 단자 사이에 캐패시터를 추가로 구비하여 자가 보상하는 것을 특징으로 하는 일렉트로 루미네센스 표시소자.

청구항 6.

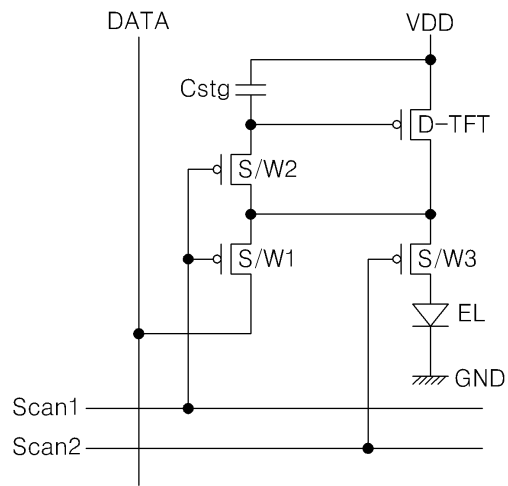
다수의 컬럼라인, 상기 다수의 컬럼라인과 교차하고 제1 스캔신호가 공급되는 다수의 제1 로우라인, 상기 다수의 컬럼라인과 교차하고 상기 제1 스캔신호보다 늦은 제2 스캔신호가 공급되는 다수의 제2 로우라인, 상기 컬럼라인과 상기 제1 및 제2의 로우라인에 의해 정의되는 화소영역들에 형성되는 유기발광소자들, 및 상기 유기발광소자들을 구동하기 위한 적어도 두 개 이상의 구동 스위치들을 구비하는 일렉트로 루미네센스 표시소자의 구동방법에 있어서,

상기 구동 스위치와 상보적으로 동작하는 킥백보상회로를 상기 구동 스위치들 근방에 설치하는 단계와;

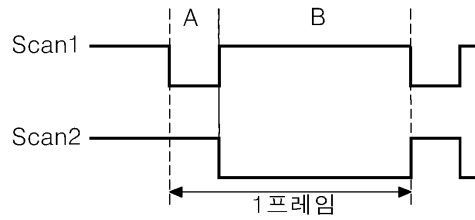
상기 킥백보상회로를 이용하여 상기 제1 로우라인의 전압변동시 발생하는 킥백전압을 보상하는 단계를 포함하는 것을 특징으로 하는 일렉트로 루미네센스 표시소자의 구동방법.

도면

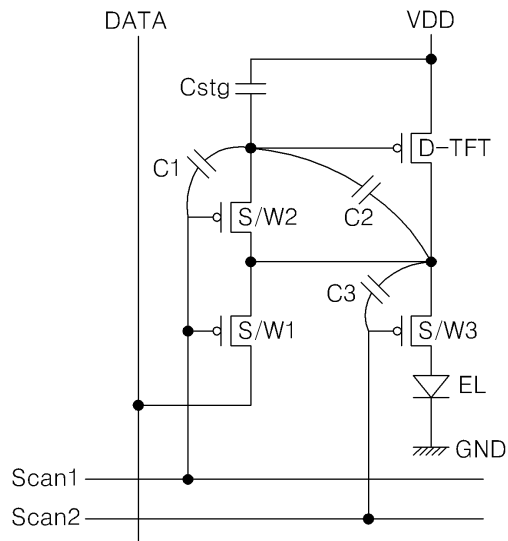
도면1



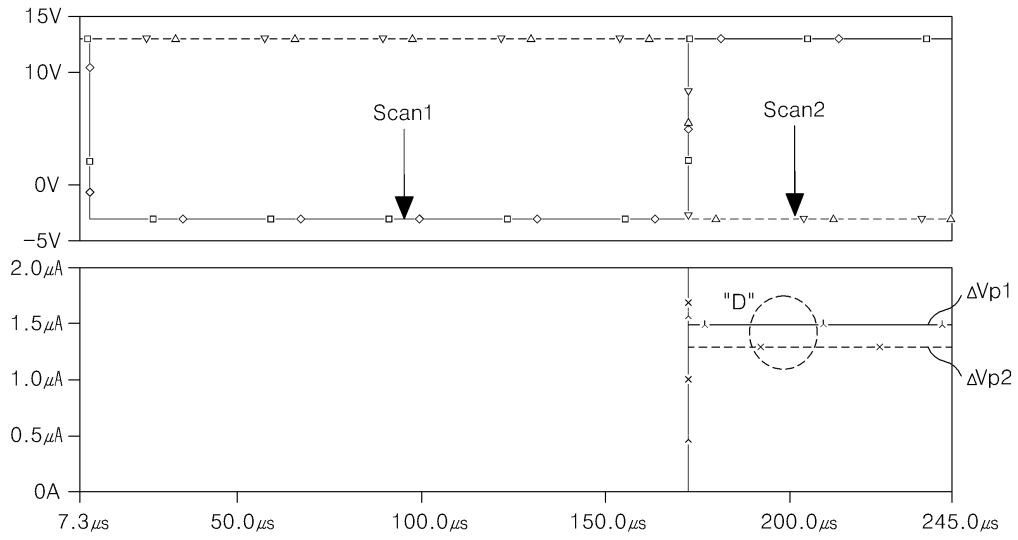
도면2



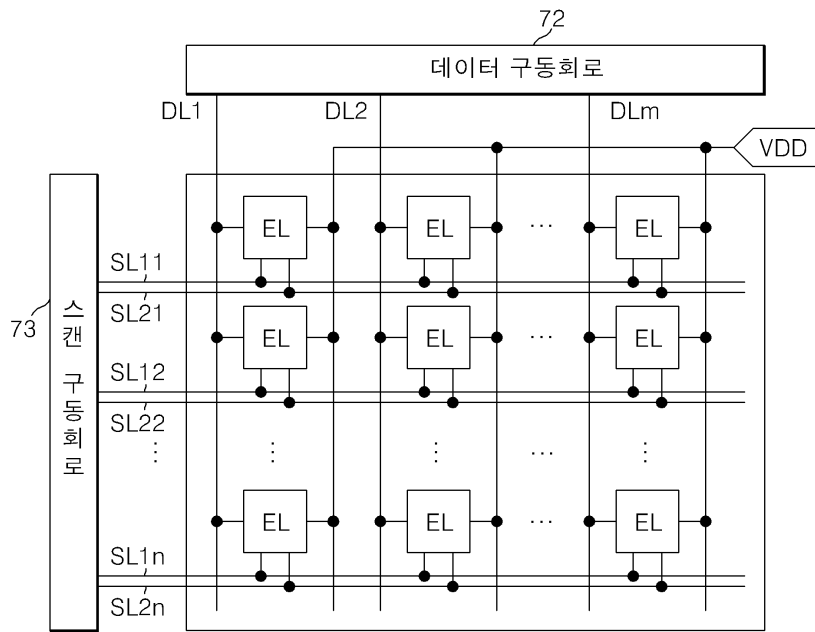
도면3



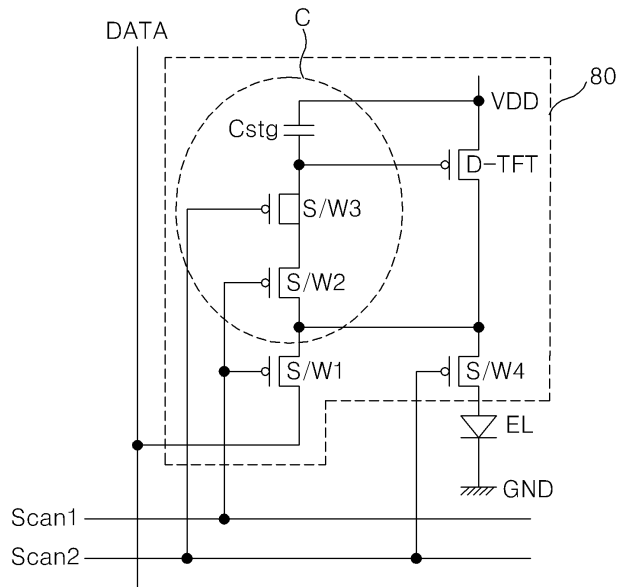
도면4



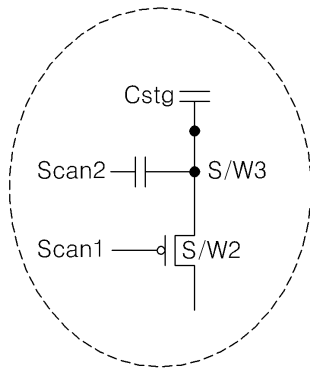
도면5



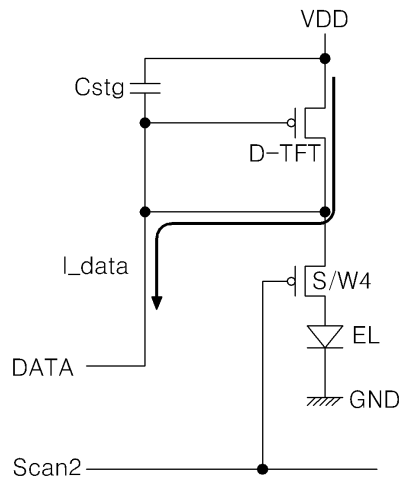
도면6a



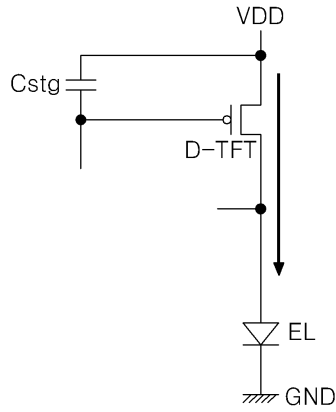
도면6b



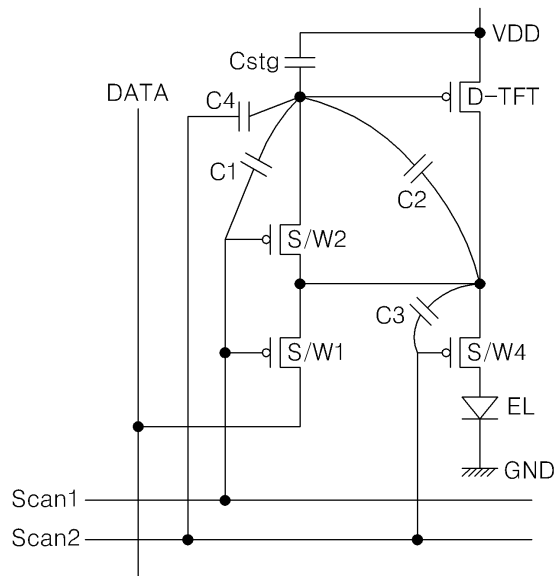
도면7



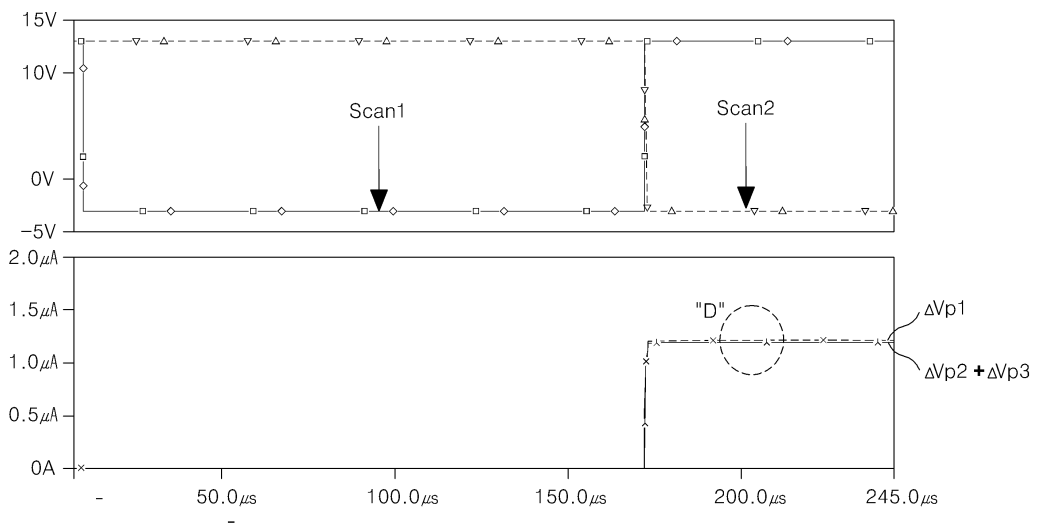
도면8



도면9



도면10



专利名称(译)	电致发光显示装置和驱动方法		
公开(公告)号	KR1020060030682A	公开(公告)日	2006-04-11
申请号	KR1020040079539	申请日	2004-10-06
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	OH DUHWAN 오두환		
发明人	오두환		
IPC分类号	G09G3/30 G09G3/32		
CPC分类号	G09G3/3233 G09G2300/0819 G09G2300/0842 G09G2300/0861 G09G2320/043		
其他公开文献	KR101102021B1		
外部链接	Espacenet		

摘要(译)

目的：提供一种电致发光显示装置及其驱动方法，以均匀地保持所提供的电流量，并通过防止反冲效应来抑制图像质量的劣化。组织：电致发光显示装置包括像素 $m \times n$ 数，数据驱动器（72）和扫描驱动器（73）。 $m \times n$ 个数的像素以矩阵型排列在 m 数的数据线（DL1-DL m ）与第一和第二扫描线组（SL11-SL1 n ，SL21-SL2 n ）之间的像素区域上。数据驱动程序用于向数据线提供数据。扫描驱动器用于向第一和第二扫描线组提供扫描信号。©KIPO 2006

