



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2013년05월23일
 (11) 등록번호 10-1267077
 (24) 등록일자 2013년05월16일

(51) 국제특허분류(Int. Cl.)
H05B 33/26 (2006.01)

(21) 출원번호 10-2006-0060577
 (22) 출원일자 2006년06월30일
 심사청구일자 2011년06월27일
 (65) 공개번호 10-2008-0002036
 (43) 공개일자 2008년01월04일
 (56) 선행기술조사문헌

KR1020050067803 A*
 KR1020040058454 A
 KR1020060060462 A

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

더 리젠츠 오브 더 유니버시티 오브 미시간

미국 48109 미시간주 앤 아버 세컨드 플로어 휴론
 파크웨이 1600 오피스 오브 테크놀로지 트랜스퍼

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

유준석

서울특별시 서초구 명달로15길 24, 로얄카운티빌
 라 302 (서초동)

이호진

미합중국.미시간48109,
 앤아보,보니스틸볼버드2360,비아이알비1049

저지 카니키

미합중국.미시간 48109, 앤아보, 빌에비뉴1301, 이이
 씨에스2417비

(74) 대리인

특허법인로알

전체 청구항 수 : 총 8 항

심사관 : 추장희

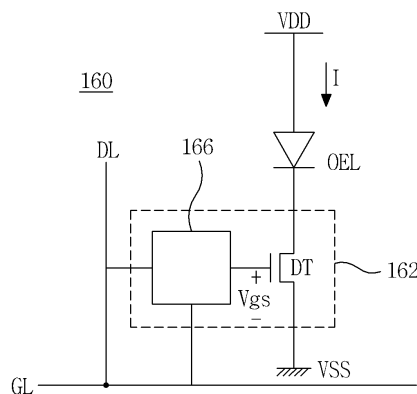
(54) 발명의 명칭 유기 전계 발광 표시소자 및 그 제조방법

(57) 요약

본 발명은 유기 전계 발광 표시소자 및 그 제조방법에 관한 것으로 특히, 개구율을 높이고 구동 전류를 안정화시킬 수 있는 유기 전계 발광 표시소자 및 그 제조방법에 관한 것이다.

본 발명의 유기 전계 발광 표시소자는 불투명 캐소드전극, 투명 애노드전극, 상기 캐소드전극과 상기 애노드전극 사이에 형성된 적어도 하나 이상의 유기층을 포함한 전계 발광 셀; 상기 캐소드전극에 드레인전극이 접속되고 기저전압원에 소스전극이 접속되어 상기 전계 발광 셀에 흐르는 전류를 조절하는 구동용 박막 트랜지스터를 구비하고; 상기 구동용 박막 트랜지스터의 소스전극은 상기 드레인전극을 둘러싸는 링 형태인 것을 특징으로 한다.

대표도 - 도5



특허청구의 범위

청구항 1

불투명 캐소드전극, 투명 애노드전극, 상기 캐소드전극과 상기 애노드전극 사이에 형성된 적어도 하나 이상의 유기층을 포함한 전계 발광 셀;

상기 캐소드전극에 드레인전극이 접속되고 기저전압원에 소스전극이 접속되어 상기 전계 발광 셀에 흐르는 전류를 조절하는 구동용 박막 트랜지스터를 구비하고;

상기 구동용 박막 트랜지스터의 소스전극은 상기 드레인전극을 둘러싸는 링 형태이고, 상기 캐소드전극은 상기 드레인 전극을 포함하여 서브화소 전면에 형성되고, 상기 애노드전극은 상기 캐소드전극 상에 형성된 상기 유기층의 상부에 형성되는 것을 특징으로 하는 유기 전계 발광 표시소자.

청구항 2

제 1 항에 있어서,

상기 구동용 박막 트랜지스터를 제어하는 구동 제어회로를 더 구비하는 것을 특징으로 하는 유기 전계 발광 표시소자.

청구항 3

제 2 항에 있어서,

상기 구동 제어회로는,

상기 구동용 박막 트랜지스터의 게이트전극과 상기 캐소드전극 사이에 접속된 스토리지 커패시터; 및

데이터신호가 공급되는 데이터라인에 드레인전극, 상기 데이터라인과 교차하고 스캔신호가 공급되는 스캔라인에 게이트전극, 및 상기 구동용 박막 트랜지스터의 게이트전극에 소스전극이 접속된 제1 스위칭용 박막 트랜지스터를 구비하는 것을 특징으로 하는 유기 전계 발광 표시소자.

청구항 4

제 2 항에 있어서,

상기 구동 제어회로는,

상기 구동용 박막 트랜지스터와 접속되어 상기 구동용 박막 트랜지스터와 함께 전류미러를 형성하는 제2 스위칭용 박막 트랜지스터를 구비하는 것을 특징으로 하는 유기 전계 발광 표시소자.

청구항 5

제 3 항 또는 제 4 항에 있어서,

상기 구동용 박막 트랜지스터에 포함되는 반도체 층은 n+ 비정질 실리콘을 포함하여 이루어지는 것을 특징으로 하는 유기 전계 발광 표시소자.

청구항 6

제 5 항에 있어서,

상기 애노드 전극은 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), ITZO(Indium Tin Zinc Oxide) 중 적어도 어느 하나의 투명 도전성 물질을 포함하여 이루어지는 것을 특징으로 하는 유기 전계 발광 표시소자.

청구항 7

제 6 항에 있어서,

상기 캐소드 전극은 일함수(Work Function) 값이 낮은 불투명 금속 물질을 포함하여 이루어지는 것을 특징으로 하는 유기 전계 발광 표시소자.

청구항 8

기관 상에 구동용 박막 트랜지스터의 게이트전극을 형성하는 단계;
 상기 게이트전극을 덮도록 상기 기관 상에 게이트 절연막을 형성하는 단계;
 상기 게이트 절연막 상에 반도체 패턴을 형성하는 단계;
 상기 반도체 패턴 상에 상기 구동용 박막 트랜지스터의 소스전극과 드레인전극을 형성하는 단계;
 상기 소스전극과 드레인전극이 형성된 기관 상에 층간 절연막을 형성하는 단계;
 상기 층간 절연막에 콘택홀을 형성하여 상기 드레인전극을 노출시키는 단계;
 상기 콘택홀을 통해 상기 드레인전극에 접속되는 전계 발광 셀의 불투명 캐소드전극을 형성하는 단계;
 상기 캐소드전극 상에 적어도 하나 이상의 유기층을 적층하는 단계; 및
 최상층의 상기 유기층 상에 상기 전계 발광 셀의 투명 애노드전극을 형성하는 단계를 포함하고;
 상기 소스전극은 상기 드레인전극을 둘러싸는 링 형태로 패터닝되고, 상기 캐소드전극은 상기 드레인 전극을 포함하여 서브화소 전면에서 형성되는 것을 특징으로 하는 유기 전계 발광 표시소자의 제조방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- [0015] 본 발명은 유기 전계 발광 표시소자 및 그 제조방법에 관한 것으로 특히, 개구율을 높이고 구동 전류를 안정화시킬 수 있는 유기 전계 발광 표시소자 및 그 제조방법에 관한 것이다.
- [0016] 최근, 음극선관(Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 평판표시소자들이 개발되고 있다. 이러한 평판표시소자는 액정표시소자(Liquid Crystal Display : 이하, "LCD" 라 함), 전계 방출 표시소자(Field Emission Display : FED), 플라즈마 디스플레이 패널(Plasma Display Panel : 이하, "PDP" 라 함) 및 유기 전계 발광(Electro-luminescence;EL) 표시소자 등이 있다.
- [0017] 이들 중 PDP는 구조와 제조공정이 단순하기 때문에 경박 단소하면서도 대화면화에 가장 유리한 표시장치로 주목 받고 있지만 발광효율과 휘도가 낮고 소비전력이 큰 단점이 있다. 이에 비하여, 스위칭 소자로 박막 트랜지스터(Thin Film Transistor : 이하, "TFT" 라 함)가 적용된 액티브 매트릭스 LCD는 반도체 공정을 이용하기 때문에 대화면화에 어렵고 백라이트 유닛으로 인하여 소비전력이 큰 단점이 있다. 또한, LCD는 편광필터, 프리즘시트, 확산판 등의 광학 소자들에 의해 광 손실이 많고 시야각이 좁은 특성이 있다.
- [0018] 이에 비하여, 전계 발광 표시소자는 발광층의 재료에 따라 무기 전계 발광 표시소자와 유기 전계 발광 표시소자로 대별되며 스스로 발광하는 자발광소자로서 응답속도가 빠르고 발광효율, 휘도 및 시야각이 큰 장점이 있다. 무기 전계 발광 표시소자는 유기 전계 발광 표시소자에 비하여 전력소모가 크고 고휘도를 얻을 수 없으며 R(Red), G(Green), B(Blue)의 다양한 색을 발광시킬 수 없다. 반면에, 유기 전계 발광 표시소자는 수십 볼트의 낮은 직류 전압에서 구동됨과 아울러, 빠른 응답속도를 가지고, 고휘도를 얻을 수 있으며 R, G, B의 다양한 색을 발광시킬 수 있어 차세대 평판 디스플레이소자에 적합하다.
- [0019] 유기 전계 발광 표시소자는 도 1에 도시된 바와 같이 게이트 라인(GL)과 데이터 라인(DL)의 교차로 정의된 영역에 각각 배열된 서브 화소(60)를 구비한다. 서브 화소(60)는 게이트 라인(GL)에 게이트 펄스가 공급될 때 데이터 라인(DL)으로부터의 데이터 신호를 공급받아 그 데이터 신호에 상응하는 빛으로 발광함으로써 화상을 표시한다.
- [0020] 이를 위하여, 서브 화소(60)는 기저 전압원(VSS)에 캐소드 전극이 접속된 EL 셀(OEL)과, 게이트 라인(GL) 및 데이터 라인(DL)과 고전위 전압원(VDD)에 접속되고 EL 셀(OEL)의 애노드 전극에 접속된 셀 구동부(62)를 구비한다. 셀 구동부(62)는 P형 MOSFET으로 구성된 스위칭용 TFT(SW)와, P형 MOSFET으로 구성된 구동용

TFT(DT) 및 스토리지 커패시터(Cst)를 구비한다.

- [0021] 스위칭용 TFT(SW)는 게이트 라인(GL)에 로우(LOW) 상태의 게이트 펄스가 공급되면 턴-온(Turn-On)되어 데이터 라인(DL)에 공급된 데이터 신호가 노드(N1)에 공급되게 한다. 노드(N1)에 공급된 데이터 신호는 스토리지 커패시터(Cst)에 충전되어 게이트 펄스의 공급시간 동안 유지된다. 이러한, 스토리지 커패시터(Cst)는 저장된 데이터 전압을 1프레임 동안 홀딩(Holding) 시킨다. 스토리지 커패시터(Cst)는 게이트 라인(GL)에 공급되는 게이트 펄스가 하이(HIGH) 상태로 반전되면 저장된 데이터 전압을 구동 TFT(DT)에 공급하여 구동 TFT(DT)가 턴-온되게 한다. 구동용 TFT(DT)는 게이트 단자로 공급되는 데이터 신호에 응답하여 고전위 전압원(VDD)으로부터 EL 셀(OEL)에 공급되는 전류량(I)을 제어함으로써 EL 셀(OEL)의 발광량을 조절하게 된다. 그리고, 스위칭용 TFT(SW)가 턴-오프(Turn-Off)되더라도 커패시터(Cst)에 충전된 데이터 신호가 방전되므로 구동용 TFT(DT)는 다음 프레임의 데이터 신호가 공급될 때까지 고전위 전압원(VDD)으로부터의 전류(I)를 EL 셀(OEL)에 공급하여 EL 셀(OEL)이 발광을 유지하게 한다.
- [0022] 도 2는 도 1에 도시된 서브 화소를 자세히 나타내는 단면도이다.
- [0023] 도 2를 참조하면, 유기 전계 발광 표시소자는 EL 셀이 형성되는 상부 어레이 기관(1)과, EL 셀을 구동시키기 위한 구동용 TFT(DT)가 형성되는 하부 어레이 기관(21)과, EL 셀의 애노드 전극(12)과 구동용 TFT(DT)의 드레인 전극(28)을 접속시키는 스페이서(50)를 구비한다.
- [0024] 상부 어레이 기관(1)은 상부 기관(2) 위에 유기 발광층(10)이 그 사이에 형성되며 절연막(6)에 의하여 절연되는 애노드 전극(12) 및 캐소드 전극(4)을 포함하는 EL 셀과, EL 셀의 분리를 위한 격벽(8)을 구비한다. 그리고, 유기 전계 발광 표시소자는 상부 어레이 기관(1)의 애노드 전극(12)과 하부 어레이 기관(21)의 구동용 TFT(DT)의 드레인 전극(28)을 접속시키기 위한 스페이서(50)를 구비한다.
- [0025] 상부 어레이 기관(1)에 있어서, 캐소드 전극(4)은 상부 기관(2) 위에 금속 물질이 전면 증착되어 형성된다. 이 캐소드 전극(4)에는 기저 전압원(VSS) 으로부터 전자를 방출시키기 위한 구동 신호가 공급된다.
- [0026] 애노드 전극(12)은 상부 기관(2) 위에 ITO(Indium Tin Oxide) 등의 투명 도전성 물질이 증착된 후 패터닝 되어 격벽(8)의 의하여 분리된 EL 셀 영역에 형성된다. 이 애노드 전극(12)에는 구동용 TFT(DT)의 드레인 전극(28) 으로부터 정공을 방출시키기 위한 구동 신호가 공급된다. 이때, 애노드 전극(12)은 스페이스(50)를 감싸도록 형성되어 하부 어레이 기관(21)의 구동용 TFT(DT)의 드레인 전극(28)과 접속된다.
- [0027] 격벽(8)은 인접한 EL 셀을 구분하게 형성되어 유기 발광층(10) 및 애노드 전극(12)을 분리한다.
- [0028] 유기 발광층(10)은 정공 주입층, 정공 수송층, 발광층, 전자 수송층 및 전자 주입층이 적층되어 형성된다. 이 유기 발광층(10)은 구동 신호가 공급됨에 따라 애노드 전극(12)에서 방출된 정공과 캐소드 전극(4)에서 방출된 전자를 재결합시킴으로써 가시광을 발생한다. 이때, 발생된 가시광이 투명전극인 애노드 전극(12)을 통하여 외부로 나오게 됨으로써 유기 전계 발광 표시소자는 소정의 화상 또는 영상을 표시한다.
- [0029] 스페이서(50)는 하부 어레이 기관(21)의 구동용 TFT(DT)의 드레인 전극(28)과 중첩되는 상부 기관(2) 위에 형성되어 하부 어레이 기관(21)의 구동용 TFT(DT)의 드레인 전극(28)과 EL 셀의 애노드 전극(12)을 접속시킨다.
- [0030] 하부 어레이 기관(21)은 스위칭용 TFT(SW, 도 1 참조)와, 스위칭용 TFT의 드레인 전극에 게이트 전극(24)이 접속되는 구동용 TFT(DT)를 구비한다.
- [0031] 하부 어레이 기관(21)에 있어서, 스위칭용 TFT의 게이트 전극은 게이트 라인과 접속되고, 소스 전극은 데이터 라인에 접속되며 드레인 전극은 구동용 TFT(DT)의 게이트 전극(24)과 접속된다.
- [0032] 구동용 TFT(DT)의 게이트 전극(24)은 게이트 라인과 함께 하부 기관(22) 위에 형성되며, 구동용 TFT(DT)의 게이트 전극(24)과 게이트 절연막(36)을 사이에 두고 중첩되는 반도체층(38)과, 반도체층(38)을 사이에 두고 데이터 라인과 함께 형성되는 구동용 TFT(DT)의 소스 전극(26) 및 드레인 전극(28)을 구비한다. 구동용 TFT(DT)의 소스 전극(26)은 고전위 전압원(VDD, 도 1 참조)과 접속되며 구동용 TFT(DT)의 드레인 전극(28)은 상부 어레이 기관(1)의 애노드 전극(12)과 접속된다. 구동용 TFT(DT)의 드레인 전극(28)은 보호막(30)을 관통하는 드레인 접촉홀(34)을 통하여 보호막(30) 위에 노출된 접촉 전극(32)을 통하여 상부 어레이 기관(1)의 애노드 전극(12)과 접속된다.
- [0033] 이와 같은 구조의 종래의 유기 전계 발광 표시소자는 도 3에 도시된 바와 같이 P형 MOSFET으로 구성된 구동용 TFT(DT)의 소스(S)가 고전위 전압원(VDD)에 접속되어 구동전압(Vgs)이 안정적이다. 그러나, 투명전극인 EL 셀

의 애노드 전극(12, 도 2 참조)이 구동용 TFT(DT)가 형성되는 하부 어레이 기관(21, 도 2 참조) 쪽으로 형성되므로 EL 셀(OEL)은 하부 발광(Bottom Emission) 방식에 따라 발광하게 된다. 따라서, P형 MOSFET을 구동용 TFT(DT)로 사용하는 종래 유기 전계 발광 표시소자는 구동용 TFT(DT)가 형성되는 영역만큼 발광 면적이 줄어들게 되어 개구율이 저하되는 문제점이 있다.

[0034] 이러한 문제점을 해결하기 위해 도 4에 도시된 바와 같이 EL 셀의 애노드 전극을 상부 어레이 기관 (1, 도 2 참조) 쪽으로 형성하여 상부 발광 (Top Emission) 방식으로 EL 셀(OEL)을 발광시키는 경우에는 개구율은 증가되지만, 구동용 TFT(DT)의 소스(S)가 EL 셀의 캐소드 전극에 연결되어 소스(S) 전압의 변화에 따라 구동전압(Vgs)이 변하므로 구동전류의 불안정이라는 또 다른 문제점을 낳는다.

[0035] 더욱이, 이와 같은 종래의 유기 전계 발광 표시소자는 폴리 실리콘 TFT(Poly Silicon TFT)를 사용하므로 폴리실리콘 결정화 공정과정에서 레이저의 출력 파워 불안정으로 인하여 패널내의 TFT들 간의 문턱전압(Vth)이 불균일하게 되고, 이로 인해 동일한 데이터 전압이 공급됨에도 불구하고 구동 TFT(DT)의 출력전류가 변화되어 화질이 불균일해지게 되는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

[0036] 따라서, 본 발명의 목적은 개구율을 높이고 구동 전류를 안정화시킬 수 있는 유기 전계 발광 표시소자 및 그 제조방법을 제공하는 것이다.

[0037] 또한, 본 발명의 다른 목적은 구동 전류를 안정화시켜 화질을 개선할 수 있는 유기 전계 발광 표시소자 및 그 제조방법을 제공하는 것이다.

발명의 구성 및 작용

[0038] 상기의 목적을 달성하기 위하여, 본 발명의 실시 예에 따른 유기 전계 발광 표시소자는 불투명 캐소드전극, 투명 애노드전극, 상기 캐소드전극과 상기 애노드전극 사이에 형성된 적어도 하나 이상의 유기층을 포함한 전계 발광 셀; 상기 캐소드전극에 드레인전극이 접속되고 기저전압원에 소스전극이 접속되어 상기 전계 발광 셀에 흐르는 전류를 조절하는 구동용 박막 트랜지스터를 구비하고; 상기 구동용 박막 트랜지스터의 소스전극은 상기 드레인전극을 둘러싸는 링 형태인 것을 특징으로 한다.

[0039] 본 발명의 실시 예에 따른 유기 전계 발광 표시소자는 상기 구동용 박막 트랜지스터를 제어하는 구동 제어회로를 더 구비한다.

[0040] 상기 구동 제어회로는, 상기 구동용 박막 트랜지스터의 게이트전극과 상기 캐소드전극 사이에 접속된 스토리지 커패시터; 및 데이터신호가 공급되는 데이터라인에 드레인전극, 상기 데이터라인과 교차하고 스캔신호가 공급되는 스캔라인에 게이트전극, 및 상기 구동용 박막 트랜지스터의 게이트전극에 소스전극이 접속된 제1 스위칭용 박막 트랜지스터를 구비한다.

[0041] 상기 구동 제어회로는, 상기 구동용 박막 트랜지스터와 접속되어 상기 구동용 박막 트랜지스터와 함께 전류미러를 형성하는 제2 스위칭용 박막 트랜지스터를 구비할 수도 있다.

[0042] 상기 구동용 박막 트랜지스터에 포함되는 반도체 층은 n+ 비정질 실리콘을 포함하여 이루어진다.

[0043] 상기 애노드 전극은 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), ITZO(Indium Tin Zinc Oxide) 중 적어도 어느 하나의 투명 도전성 물질을 포함하여 이루어진다.

[0044] 상기 캐소드 전극은 일함수(Work Function) 값이 낮은 불투명 금속 물질을 포함하여 이루어진다.

[0045] 또한, 본 발명의 실시 예에 따른 유기 전계 발광 표시소자의 제조방법은 기관 상에 구동용 박막 트랜지스터의 게이트전극을 형성하는 단계; 상기 게이트전극을 덮도록 상기 기관 상에 게이트 절연막을 형성하는 단계; 상기 게이트 절연막 상에 반도체 패턴을 형성하는 단계; 상기 반도체 패턴 상에 상기 구동용 박막 트랜지스터의 소스 전극과 드레인전극을 형성하는 단계; 상기 소스전극과 드레인전극이 형성된 기관 상에 층간 절연막을 형성하는 단계; 상기 층간 절연막에 콘택홀을 형성하여 상기 드레인전극을 노출시키는 단계; 상기 콘택홀을 통해 상기 드레인전극에 접속되는 전계 발광 셀의 불투명 캐소드전극을 형성하는 단계; 상기 캐소드전극 상에 적어도 하나

이상의 유기층을 적층하는 단계; 및 최상층의 상기 유기층 상에 상기 전계 발광 셀의 투명 애노드전극을 형성하는 단계를 포함하고; 상기 소스전극은 상기 드레인전극을 둘러싸는 링 형태로 패터닝되는 것을 특징으로 한다.

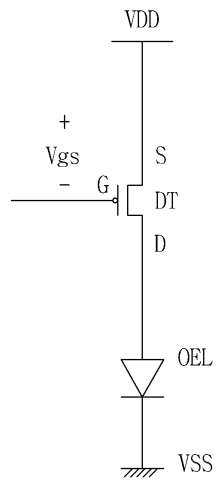
- [0046] 상기 목적 외에 본 발명의 다른 목적 및 특징들은 첨부도면을 참조한 실시 예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.
- [0047] 이하, 도 5 내지 도 7을 참조하여 본 발명의 바람직한 실시 예에 대하여 설명하기로 한다.
- [0048] 도 5는 본 발명의 실시 예에 따른 유기 전계 발광 표시소자의 서브 화소를 증가적으로 나타내는 회로도이다.
- [0049] 도 5를 참조하면, 본 발명의 실시 예에 따른 유기 전계 발광 표시소자는 게이트 라인(GL)과 데이터 라인(DL)의 교차로 정의된 영역에 각각 배열된 서브 화소(160)를 구비한다. 서브 화소(160)는 게이트 라인(GL)에 게이트 펄스가 공급될 때 데이터 라인(DL)으로부터의 데이터 신호를 공급받아 그 데이터 신호에 상응하는 빛으로 발광함으로써 화상을 표시한다.
- [0050] 이를 위하여, 서브 화소(160)는 고전위 전압원(VDD)에 애노드 전극이 접속된 EL 셀(OEL)과, 게이트 라인(GL) 및 데이터 라인(DL)과 기저 전압원(VSS)에 접속되고 EL 셀(OEL)의 캐소드 전극에 접속된 셀 구동부(162)를 구비한다. 셀 구동부(162)는 N형 MOSFET으로 구성된 구동용 TFT(DT)와 구동용 TFT(DT)를 제어하는 구동 제어회로(166)를 구비한다. 일반적으로 구동 제어회로(166)는 크게 전압 구동식과 전류 구동식으로 대별된다. 전압 구동식의 경우, 구동용 TFT(DT)는 구동 제어회로(166)의 제어에 따라 게이트 단자로 공급되는 데이터 신호에 응답하여 고전위 전압원(VDD)으로부터 EL 셀(OEL)에 공급되는 전류량(I)을 제어함으로써 EL 셀(OEL)의 발광량을 조절하게 된다. 이에 반해, 전류 구동식의 경우, 구동용 TFT(DT)는 구동 제어회로(166)와 함께 전류미러를 형성하여 구동 제어회로(166)에 흐르는 전류량에 따라 고전위 전압원(VDD)으로부터 EL 셀(OEL)에 공급되는 전류량(I)을 제어함으로써 EL 셀(OEL)의 발광량을 조절하게 된다.
- [0051] 도 6은 본 발명의 실시예에 따른 전압 구동식 구동 제어회로를 구비한 유기 전계 발광 표시소자의 서브 화소를 증가적으로 나타내는 회로도이다.
- [0052] 도 6을 참조하면, 본 발명의 실시 예에 따른 유기 전계 발광 표시소자는 게이트 라인(GL)과 데이터 라인(DL)의 교차로 정의된 영역에 각각 배열된 서브 화소(160)를 구비한다. 서브 화소(160)는 게이트 라인(GL)에 게이트 펄스가 공급될 때 데이터 라인(DL)으로부터의 데이터 신호를 공급받아 그 데이터 신호에 상응하는 빛으로 발광함으로써 화상을 표시한다.
- [0053] 이를 위하여, 서브 화소(160)는 고전위 전압원(VDD)에 애노드 전극이 접속된 EL 셀(OEL)과, 게이트 라인(GL) 및 데이터 라인(DL)과 기저 전압원(VSS)에 접속되고 EL 셀(OEL)의 캐소드 전극에 접속된 셀 구동부(162)를 구비한다.
- [0054] 셀 구동부(162)는 N형 MOSFET으로 구성된 스위칭용 TFT(SW)와, N형 MOSFET으로 구성된 구동용 TFT(DT) 및 스토리지 커패시터(Cst)를 구비한다.
- [0055] 스위칭용 TFT(SW)는 게이트 라인(GL)에 하이(HIGH) 상태의 게이트 펄스가 공급되면 턴-온(Turn-On)되어 데이터 라인(DL)에 공급된 데이터 신호가 노드(N2)에 공급되게 한다. 노드(N2)에 공급된 데이터 신호는 스토리지 커패시터(Cst)에 충전된과 아울러 구동용 TFT(DT)의 게이트 단자로 공급된다. 구동용 TFT(DT)는 게이트 단자로 공급되는 데이터 신호에 응답하여 고전위 전압원(VDD)으로부터 EL 셀(OEL)에 공급되는 전류량(I)을 제어함으로써 EL 셀(OEL)의 발광량을 조절하게 된다. 그리고, 게이트 펄스가 로우(LOW) 상태로 반전되어 스위칭용 TFT(SW)가 턴-오프(Turn-Off)되더라도 커패시터(Cst)에 충전된 데이터 신호가 방전되므로 구동용 TFT(DT)는 다음 프레임의 데이터 신호가 공급될 때까지 고전위 전압원(VDD)으로부터의 전류(I)를 EL 셀(OEL)에 공급하여 EL 셀(OEL)이 발광을 유지하게 한다.
- [0056] 이와 같이 본 발명에 따른 유기 전계 발광 표시소자는 도 5 및 도 6에 도시된 바와 같이 N형 MOSFET으로 구성된 구동용 TFT(DT)의 소스(S)가 기저 전압원(VSS)에 접속되어 안정된 구동전압(Vgs)을 EL 셀(OEL)에 공급할 수 있게 되고, 이에 따라 구동전류가 안정화 된다. 또한, 본 발명에 따른 유기 전계 발광 표시소자는 투명전극인 EL 셀의 애노드 전극을 구동용 TFT(DT)가 형성되는 기관의 반대쪽으로 배치하여 EL 셀(OEL)이 상부 발광(Top Emission) 방식에 따라 발광하게 한다. 결과적으로, 본 발명에 따른 유기 전계 발광 표시소자는 안정적인 구동 전압 및 개구율 증가를 동시에 보장할 수 있게 된다. 이러한 효과를 달성할 수 있는 본 발명의 구조를 살펴보면 다음과 같다.
- [0057] 도 7은 본 발명에 따른 유기 전계 발광 표시소자의 EL 셀(OEL)과 구동용 TFT(DT)를 나타내는 개략적인 평면도이

고, 도 8은 도 7을 A - A'에 따라 절취하여 도시한 단면도이다.

- [0058] 도 7 및 도 8을 참조하면, 본 발명에 따른 유기 전계 발광 표시소자는 불투명 캐소드전극(260), 투명 애노드전극(280), 캐소드전극(260)과 애노드전극(280) 사이에 형성된 적어도 하나 이상의 유기층(270)을 포함한 EL 셀(OEL), 캐소드전극(260)에 드레인전극(244)이 접속되고 기저전압원(VSS)에 소스전극(242)이 접속되어 EL 셀(OEL)에 흐르는 전류를 조절하는 구동용 TFT(DT)를 구비한다.
- [0059] 구동용 TFT(164)는 게이트 라인(GL) 및 데이터 라인(DL)의 교차영역에 위치함과 아울러 게이트 라인(GL)에 접속되도록 형성되는 게이트 전극(210), 게이트 절연막(220)을 사이에 두고 게이트 전극(210)과 중첩되게 형성되는 반도체 층(230), 반도체 층(230) 상에 링 형태로 형성되는 소스 전극(242), 소스 전극(242)에 의해 노출되는 링형상의 소스전극(242) 내부의 반도체 층(230) 상에 형성되는 드레인 전극(244)을 구비한다.
- [0060] 반도체 층(230)은 비정질 실리콘층으로 형성되어 소스 전극(242)과 드레인 전극(244) 사이에 채널을 형성하는 활성층(232)과, 활성층(232) 상에 n+ 비정질 실리콘층으로 형성되어 활성층(232)과 소스/드레인 전극(242,244) 간의 접촉저항을 줄이는 오믹접촉층(234) 으로 구성된다. 비정질 실리콘층으로 구성되는 반도체 층(230)을 포함하는 구동용 TFT(164)는 폴리 실리콘 TFT에 비해 전계효과 이동도는 떨어지지만, 별도의 폴리 실리콘 결정화 공정을 거치지 않으므로 패널내의 TFT들의 문턱전압을 일정하게 유지시켜 안정적인 출력 전류가 EL 셀(OEL)에 공급될 수 있게 한다.
- [0061] 소스 전극(242) 및 드레인 전극(244)에 의해 형성되는 링형상의 채널은 소스 전극(242) 영역의 면적을 넓히고, 드레인 전극(244) 영역을 좁힘으로써 소스 전극(242)에 형성되는 스토리지 용량(Cst)을 증가시키고 드레인 전극(244)에 형성되는 기생 용량(Cgd)를 감소시키는 효과를 나타낸다.
- [0062] 또한, 소스 전극(242)은 기저 전압원(VSS, 도 6 참조)에 접속되어 구동 전압(Vgs)을 안정되게 하여 출력 전류를 안정화 시킨다.
- [0063] EL 셀(OEL)은 층간 절연막(250)을 관통하여 드레인 전극(244)과 접속된다. 이러한 EL 셀(OEL)은 층간 절연막(250)을 관통하여 드레인 전극(244)과 접속되는 캐소드 전극(260), 캐소드 전극(260)상에 형성되는 유기층(270) 및 유기층(270) 상에 형성되는 애노드 전극(280)을 구비한다.
- [0064] 층간절연막(250)은 질화실리콘(SiNx)을 포함하는 무기절연 물질로 형성된다. 드레인 전극(244)은 층간절연막(250)에 대한 콘택홀 공정을 통해 노출되게 된다.
- [0065] 캐소드 전극(260)은 노출된 드레인 전극(244)을 포함하여 서브 화소(160) 전면에 형성되도록 패터닝 된다. 이러한 캐소드 전극(260)은 구동용 TFT(164)의 드레인 전극(244)으로부터 구동 신호를 공급받아 유기층(270)으로 전자를 방출하는 역할을 하며, 유기층(270)으로의 전자 주입을 원활히 할 수 있도록 일함수(Work Function) 값이 낮은 불투명 금속으로 이루어진다.
- [0066] 유기층(270)은 캐소드 전극(260)으로부터 발생된 전자를 발광층(274)으로 이동시키는 전자수송층(272), 애노드 전극(280)으로부터 발생된 정공을 발광층(274)으로 이동시키는 정공수송층(276) 및 전자 수송층(272)과 정공 수송층(276)으로부터 공급되어진 전자와 정공을 충돌, 재결합함으로써 가시광선을 발생하는 발광층(274)으로 구성된다. 이 빛은 애노드 전극(280)을 통해 외부로 방출되고 이에 따라 화상이 표시되게 된다.
- [0067] 애노드 전극(280)은 유기층(270) 위에 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), ITZO(Indium Tin Zinc Oxide) 중 적어도 어느 하나의 투명 도전성 물질이 전면 증착되어 형성된다. 이 애노드 전극(280)은 고전위 전압원(VDD, 도 6 참조) 으로부터 구동 신호를 공급받아 유기층(270)으로 정공을 방출하는 역할을 한다. 본 발명은 투명전극인 EL 셀의 애노드 전극(280)이 캐소드 전극(272)을 사이에 두고 구동용 TFT(164)와는 반대쪽에 형성되므로 상부 발광 방식을 취하게 된다. 이로써 본 발명은 구동 전압을 안정적으로 유지시키면서도 개구율을 증가시킬 수 있다.
- [0068] 또한, 본 발명의 실시예에 따른 유기 전계 발광 표시소자의 제조방법을 개략적으로 설명하면 다음과 같다.
- [0069] 먼저, 기판상에 스퍼터링 방법 등의 증착 방법을 통해 게이트 금속층을 형성하고, 게이트 금속층 상에 포토레지스트를 전면 도포한 후 마스크를 이용한 포토리소그래피 공정을 통해 구동용 TFT(164)의 게이트 전극(210)을 형성한다.
- [0070] 구동용 TFT(164)의 게이트 전극(210)이 형성된 기판상에 PECVD, 스퍼터링 등의 증착 방법을 통해 게이트 절연막(220)을 전면 증착시킨다. 여기서, 게이트 절연막(220)은 산화 실리콘(SiOx) 또는 질화 실리콘(SiNx) 등의 무

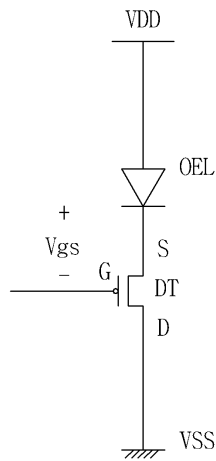
도면3

60

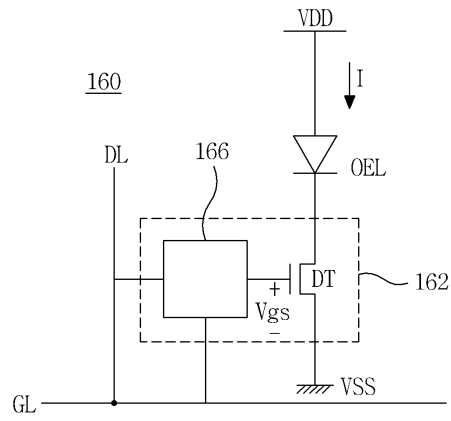


도면4

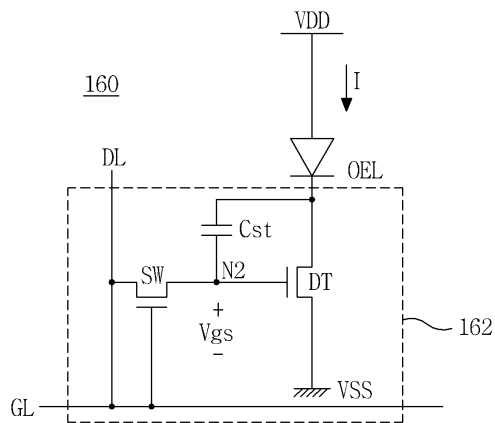
60



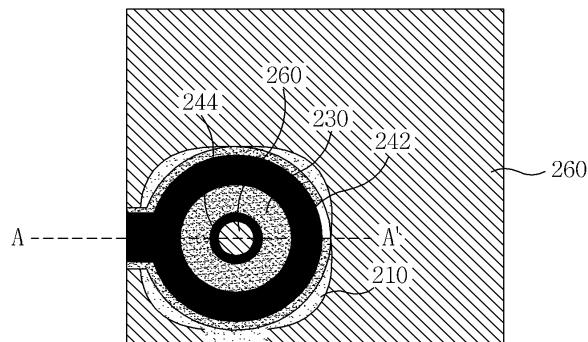
도면5



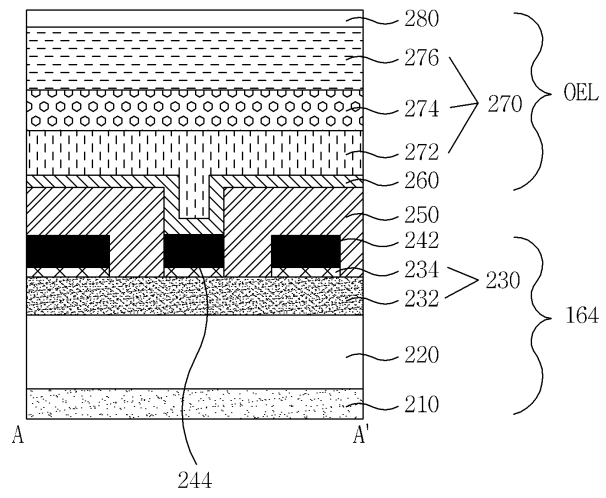
도면6



도면7



도면8



| | | | |
|----------------|--|---------|------------|
| 专利名称(译) | 标题：有机电致发光显示装置及其制造方法 | | |
| 公开(公告)号 | KR101267077B1 | 公开(公告)日 | 2013-05-23 |
| 申请号 | KR1020060060577 | 申请日 | 2006-06-30 |
| [标]申请(专利权)人(译) | 乐金显示有限公司 密歇根大学 摄政大学密西根 | | |
| 申请(专利权)人(译) | LG显示器有限公司 摄政大学密西根 | | |
| 当前申请(专利权)人(译) | LG显示器有限公司 摄政大学密西根 | | |
| [标]发明人 | YOO JUHN SUK 유준석 LEE HO JIN 이호진 JERZY KANICKI 저지카니키 | | |
| 发明人 | 유준석 이호진 저지카니키 | | |
| IPC分类号 | H05B33/26 H05B | | |
| CPC分类号 | G09G3/3233 G09G2300/0465 H01L27/124 H01L51/56 | | |
| 其他公开文献 | KR1020080002036A | | |
| 外部链接 | Espacenet | | |

摘要(译)

本发明的有机发光显示装置包括：电致发光单元，该电致发光单元包括不透明的阴极电极，透明的阳极电极，在该阴极电极和该阳极电极之间形成的至少一个有机层。驱动薄膜晶体管，其配置为通过将漏极连接到阴极并将源极连接到地电压源来控制电致发光单元中流动的电流；驱动薄膜晶体管的源电极可以具有围绕漏电极的环形。

