



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2012년06월15일
(11) 등록번호 10-1152134
(24) 등록일자 2012년05월25일

(51) 국제특허분류(Int. Cl.)
H05B 33/22 (2006.01) H05B 33/10 (2006.01)
(21) 출원번호 10-2005-0078624
(22) 출원일자 2005년08월26일
심사청구일자 2010년08월26일
(65) 공개번호 10-2007-0024085
(43) 공개일자 2007년03월02일
(56) 선행기술조사문헌
KR1020040103339 A*
KR1020050030296 A*
US20040135173 A1*
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
삼성전자주식회사
경기도 수원시 영통구 삼성로 129 (매탄동)
(72) 발명자
이정수
서울특별시 관악구 솔밭로2길 38, 104호 (봉천동)
최범락
서울특별시 강남구 대치1동 삼성아파트 112동 508호
고준철
서울특별시 서대문구 통일로25길 30, 한양아파트 102동 1003호 (홍제동)
(74) 대리인
팬코리아특허법인

전체 청구항 수 : 총 23 항

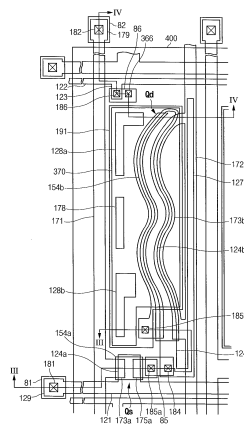
심사관 : 금복희

(54) 발명의 명칭 유기 발광 표시 장치 및 그 제조 방법

(57) 요약

본 발명은 기관, 상기 기관 위에 형성되어 있는 제1 신호선, 상기 제1 신호선과 교차하는 제2 신호선, 상기 기관 위에 형성되어 있으며 상기 제1 신호선 및 상기 제2 신호선과 직접적 또는 간접적인 전기적 연결 관계를 가지는 복수의 박막 트랜지스터, 상기 제1 신호선 및 상기 제2 신호선 중 적어도 하나와 동일한 층에 형성되어 있고, 상기 제1 신호선, 상기 제2 신호선 및 상기 박막 트랜지스터와 전기적으로 분리되어 있으며 상기 제1 신호선, 상기 제2 신호선 및 상기 박막 트랜지스터와 중첩하지 않는 평탄화 보강 부재, 상기 제1 신호선, 상기 제2 신호선, 상기 박막 트랜지스터 및 상기 평탄화 보강 부재 위에 형성되어 있는 절연막, 상기 절연막 위에 형성되어 있으며 상기 박막 트랜지스터 중 하나와 연결되어 있는 제1 전극, 상기 제1 전극 위에 형성되어 있는 발광 부재, 그리고 상기 발광 부재 위에 형성되어 있는 제2 전극을 포함하는 유기 발광 표시 장치 및 그 제조 방법을 제공한다.

대표도 - 도2



특허청구의 범위

청구항 1

기관,

상기 기관 위에 형성되어 있는 제1 신호선,

상기 제1 신호선과 교차하는 제2 신호선,

상기 기관 위에 형성되어 있으며 상기 제1 신호선 및 상기 제2 신호선과 직접적 또는 간접적인 전기적 연결 관계를 가지는 복수의 박막 트랜지스터,

상기 제1 신호선 및 상기 제2 신호선 중 적어도 하나와 동일한 층에 형성되어 있고, 상기 제1 신호선, 상기 제2 신호선 및 상기 박막 트랜지스터와 전기적으로 분리되어 있으며, 상기 제1 신호선, 상기 제2 신호선 및 상기 박막 트랜지스터와 중첩하지 않는 평탄화 보강 부재,

상기 제1 신호선, 상기 제2 신호선, 상기 박막 트랜지스터 및 상기 평탄화 보강 부재 위에 형성되어 있으며, 상기 평탄화 보강 부재를 완전히 덮고 있는 보호막,

상기 보호막 위에 형성되어 있으며 상기 박막 트랜지스터 중 하나와 연결되어 있는 제1 전극,

상기 제1 전극 위에 형성되어 있는 발광 부재, 그리고

상기 발광 부재 위에 형성되어 있는 제2 전극

을 포함하는 유기 발광 표시 장치.

청구항 2

제1항에서,

상기 제1 전극은 불투명 도전체를 포함하는 유기 발광 표시 장치.

청구항 3

제1항에서,

상기 제2 전극은 투명 또는 반투명 도전체를 포함하는 유기 발광 표시 장치.

청구항 4

제1항에서,

상기 제1 신호선 또는 상기 제2 신호선과 동일한 층에 형성되어 있으며 상기 제2 전극과 연결되어 있는 보조 전극선을 더 포함하는 유기 발광 표시 장치.

청구항 5

제1항에서,

상기 보호막의 표면은 균일한 높이를 가지는 유기 발광 표시 장치.

청구항 6

제1항에서,

상기 보호막은 무기 물질을 포함하는 유기 발광 표시 장치.

청구항 7

제1항에서,

상기 보호막은 유기막과 무기막을 포함하는 유기 발광 표시 장치.

청구항 8

제1항에서,
상기 평탄화 보강 부재는 선형 또는 관형인 유기 발광 표시 장치.

청구항 9

제1항에서,
상기 발광 부재는 용해성 물질로 만들어지는 유기 발광 표시 장치.

청구항 10

제1항에서,
상기 발광 부재를 둘러싸는 격벽을 더 포함하는 유기 발광 표시 장치.

청구항 11

제1항에서,
상기 제2 전극 위에 밀봉 부재를 더 포함하며,
상기 밀봉 부재는 절연판 및 상기 절연판과 상기 제2 전극 사이에 충전된 차단 부재를 포함하는 유기 발광 표시 장치.

청구항 12

제11항에서,
상기 차단 부재는 광 경화 물질 또는 열 경화 물질 중 적어도 하나를 포함하는 유기 발광 표시 장치.

청구항 13

제11항에서,
상기 차단 부재는 흡습제를 포함하는 유기 발광 표시 장치.

청구항 14

기판 위에 복수의 신호선, 복수의 박막 트랜지스터 및 평탄화 보강 부재를 형성하는 단계,
상기 신호선, 상기 박막 트랜지스터 및 상기 평탄화 보강 부재 위에 보호막을 형성하는 단계,
상기 보호막 표면을 평탄화하는 단계,
상기 보호막 위에 유기 발광 다이오드를 형성하는 단계를 포함하고,
상기 보호막은 상기 평탄화 보강 부재를 완전히 덮는 유기 발광 표시 장치의 제조 방법.

청구항 15

제14항에서,
상기 보호막을 평탄화하는 단계는 화학 기계 연마(chemical mechanical polishing, CMP), 에치백(etch back) 및 열 리플로우(thermal reflow) 중 적어도 하나의 방법으로 수행하는 유기 발광 표시 장치의 제조 방법.

청구항 16

제14항에서,
상기 보호막을 형성하는 단계는 유기막을 형성하는 단계와 무기막을 형성하는 단계를 포함하는 유기 발광 표시 장치의 제조 방법.

청구항 17

제14항에서,

상기 복수의 신호선, 복수의 박막 트랜지스터 및 평탄화 보강 부재를 형성하는 단계는 기판 위에 제1 제어 전극을 포함하는 게이트선 및 제2 제어 전극을 포함하는 게이트 패턴을 형성하는 단계, 상기 게이트 패턴 위에 게이트 절연막을 형성하는 단계, 상기 게이트 절연막 위에 제1 및 제2 반도체를 포함하는 반도체 패턴을 형성하는 단계, 상기 제1 반도체와 적어도 일부 중첩하는 제1 입력 전극을 가지는 데이터선과 상기 제2 반도체와 적어도 일부 중첩하는 제2 입력 전극을 가지는 구동 전압선을 포함하는 데이터 패턴을 형성하는 단계를 포함하며,

상기 게이트 패턴을 형성하는 단계와 상기 데이터 패턴을 형성하는 단계 중 적어도 하나에서 상기 게이트선 및 상기 제2 제어 전극 또는 상기 데이터선 및 상기 구동 전압선과 전기적으로 분리되어 있는 평탄화 보강 부재를 형성하는

유기 발광 표시 장치의 제조 방법.

청구항 18

제14항에서,

상기 유기 발광 다이오드를 형성하는 단계는 제1 전극을 형성하는 단계, 상기 제1 전극 위에 발광 부재를 형성하는 단계, 상기 발광 부재 위에 제2 전극을 형성하는 단계를 포함하는 유기 발광 표시 장치의 제조 방법.

청구항 19

제18항에서,

상기 제1 전극을 형성하는 단계 후에 상기 발광 부재의 영역을 정의하기 위한 격벽을 형성하는 단계를 더 포함하는 유기 발광 표시 장치의 제조 방법.

청구항 20

제18항에서,

상기 발광 부재를 형성하는 단계는 용액 공정으로 수행하는 유기 발광 표시 장치의 제조 방법.

청구항 21

제18항에서,

상기 발광 부재를 형성하는 단계는 잉크젯 인쇄 방법으로 수행하는 유기 발광 표시 장치의 제조 방법.

청구항 22

제14항에서,

상기 유기 발광 다이오드를 형성하는 단계 후에 밀봉 부재를 형성하는 단계를 더 포함하며,
 상기 밀봉 부재를 형성하는 단계는 상기 유기 발광 다이오드 위에 제1 차단 부재를 형성하는 단계,
 상기 제1 차단 부재를 경화하는 단계,
 절연판 위에 제2 차단 부재를 형성하는 단계,
 상기 제1 차단 부재 위에 상기 제2 차단 부재가 형성된 상기 절연판을 합착하는 단계,
 상기 제2 차단 부재를 경화하는 단계
 를 포함하는 유기 발광 표시 장치의 제조 방법.

청구항 23

제14항에서,

상기 유기 발광 다이오드를 형성하는 단계 후에 밀봉 부재를 형성하는 단계를 더 포함하며,
 상기 밀봉 부재를 형성하는 단계는 상기 유기 발광 다이오드 위에 제1 차단 부재를 형성하는 단계,
 상기 제1 차단 부재를 경화하는 단계,
 상기 경화된 제1 차단 부재 위에 제2 차단 부재를 형성하는 단계,
 제1 압력 하에 상기 제2 차단 부재 위에 절연판을 덮는 단계,
 제2 압력 하에 상기 제1 및 제2 차단 부재를 경화하는 단계
 를 포함하는 유기 발광 표시 장치의 제조 방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- [0030] 본 발명은 유기 발광 표시 장치 및 그 제조 방법에 관한 것이다.
- [0031] 최근 모니터 또는 텔레비전 등의 경량화 및 박형화가 요구되고 있으며, 이러한 요구에 따라 음극선관(cathode ray tube, CRT)이 액정 표시 장치(liquid crystal display, LCD)로 대체되고 있다.
- [0032] 그러나, 액정 표시 장치는 수발광 소자로서 별도의 백라이트(backlight)가 필요할 뿐만 아니라, 응답 속도 및 시야각 등에서 많은 문제점이 있다.
- [0033] 최근 이러한 문제점을 극복할 수 있는 표시 장치로서, 유기 발광 표시 장치(organic light emitting diode display, OLED display)가 주목받고 있다.
- [0034] 유기 발광 표시 장치는 두 개의 전극과 그 사이에 위치하는 발광층을 포함하며, 하나의 전극으로부터 주입된 전자(electron)와 다른 전극으로부터 주입된 정공(hole)이 발광층에서 결합하여 여기자(exiton)를 형성하고, 여기자가 에너지를 방출하면서 발광한다.
- [0035] 유기 발광 표시 장치는 자체발광형으로 별도의 광원이 필요 없기 때문에 소비전력 측면에서 유리할 뿐만 아니라, 응답 속도, 시야각 및 대비비(contrast ratio)도 우수하다.
- [0036] 유기 발광 표시 장치는 구동 방식에 따라 수동형 유기 발광 표시 장치(passive matrix OLED display)와 능동형 유기 발광 표시 장치(active matrix OLED display)로 나눌 수 있다.
- [0037] 수동형 유기 발광 표시 장치는 두 개의 전극이 교차하는 영역에서 발광하는 단순한 구조이고, 능동형 유기 발광 표시 장치는 박막 트랜지스터(thin film transistor, TFT)에 의해 각 화소별로 전류 구동하여 발광하는 구조이다.
- [0038] 능동형 유기 발광 표시 장치는 발광 구조에 따라, 박막 트랜지스터가 형성되어 있는 기관 측으로 발광하는 배면 발광(bottom emission) 구조와 박막 트랜지스터가 형성되어 있는 기관의 반대쪽으로 발광하는 전면 발광(top emission) 구조로 나눌 수 있다.
- [0039] 배면 발광 구조는 박막 트랜지스터와 배선이 형성되어 있는 부분에서 빛이 통과하지 못하여 개구율이 낮은데 반하여, 전면 발광 구조는 발광 영역이 박막 트랜지스터와 배선이 차지하는 면적과 무관하므로 개구율이 높다.
- [0040] 따라서 전면 발광 구조의 유기 발광 표시 장치는 박막 트랜지스터 설계 및 배치가 자유로우며 높은 개구율을 확보할 수 있다.

발명이 이루고자 하는 기술적 과제

- [0041] 그러나 전면 발광 구조의 유기 발광 표시 장치의 경우, 발광 영역 중 박막 트랜지스터와 배선이 형성되어 있는 부분과 이들이 형성되어 있지 않은 부분 사이에 단차가 발생할 수 있다. 이러한 단차로 인하여 발광 물질이 불균일하게 형성되어 발광 균일성이 저하될 수 있다. 특히 용해성 발광 부재를 사용하는 경우 더욱

심하다.

[0042] 본 발명이 이루고자 하는 기술적 과제는 이러한 문제점을 해결하는 것으로서, 유기 발광 표시 장치의 발광 균일성을 확보하는 것이다.

발명의 구성 및 작용

[0043] 본 발명의 한 실시예에 따른 유기 발광 표시 장치는 기관, 상기 기관 위에 형성되어 있는 제1 신호선, 상기 제1 신호선과 교차하는 제2 신호선, 상기 기관 위에 형성되어 있으며 상기 제1 신호선 및 상기 제2 신호선과 직접적 또는 간접적인 전기적 연결 관계를 가지는 복수의 박막 트랜지스터, 상기 제1 신호선 및 상기 제2 신호선 중 적어도 하나와 동일한 층에 형성되어 있고, 상기 제1 신호선, 상기 제2 신호선 및 상기 박막 트랜지스터와 전기적으로 분리되어 있으며, 상기 제1 신호선, 상기 제2 신호선 및 상기 박막 트랜지스터와 중첩하지 않는 평탄화 보강 부재, 상기 제1 신호선, 상기 제2 신호선, 상기 박막 트랜지스터 및 상기 평탄화 보강 부재 위에 형성되어 있는 절연막, 상기 절연막 위에 형성되어 있으며 상기 박막 트랜지스터 중 하나와 연결되어 있는 제1 전극, 상기 제1 전극 위에 형성되어 있는 발광 부재, 그리고 상기 발광 부재 위에 형성되어 있는 제2 전극을 포함한다.

[0044] 또한, 상기 제1 전극은 불투명 도전체를 포함할 수 있다.

[0045] 또한, 상기 제2 전극은 투명 또는 반투명 도전체를 포함할 수 있다.

[0046] 또한, 상기 제1 신호선 또는 상기 제2 신호선과 동일한 층에 형성되어 있으며 상기 제2 전극과 연결되어 있는 보조 전극선을 더 포함할 수 있다.

[0047] 또한, 상기 절연막의 표면은 균일한 높이를 가질 수 있다.

[0048] 또한, 상기 절연막은 유기막과 무기막을 포함할 수 있다.

[0049] 또한, 상기 평탄화 보강 부재는 선형 또는 판형일 수 있다.

[0050] 또한, 상기 발광 부재는 용해성 물질을 포함할 수 있다.

[0051] 또한, 상기 발광 부재를 둘러싸는 격벽을 더 포함할 수 있다.

[0052] 또한, 상기 제2 전극 위에 밀봉 부재를 더 포함할 수 있으며, 상기 밀봉 부재는 절연판 및 상기 절연판과 상기 제2 전극 사이에 충전된 차단 부재를 더 포함할 수 있다.

[0053] 또한, 상기 차단 부재는 제1 차단 부재 및 제2 차단 부재를 포함하며, 상기 제1 차단 부재 및 제2 차단 부재는 광 경화 물질 또는 열 경화 물질 중 적어도 하나를 포함할 수 있다.

[0054] 또한, 상기 차단 부재는 흡습제를 포함할 수 있다.

[0055] 또한, 본 발명의 한 실시예에 따른 유기 발광 표시 장치의 제조 방법은 기관 위에 복수의 신호선, 복수의 박막 트랜지스터 및 평탄화 보강 부재를 형성하는 단계, 상기 신호선, 상기 박막 트랜지스터 및 상기 평탄화 보강 부재 위에 보호막을 형성하는 단계, 상기 보호막 표면을 평탄화하는 단계, 상기 보호막 위에 유기 발광 다이오드를 형성하는 단계를 포함한다.

[0056] 또한, 상기 보호막을 평탄화하는 단계는 화학 기계 연마(chemical mechanical polishing, CMP), 에치백(etch back) 및 열 리플로우(thermal reflow) 중 적어도 하나의 방법으로 수행할 수 있다.

[0057] 또한, 상기 보호막을 형성하는 단계는 유기막을 형성하는 단계와 무기막을 형성하는 단계를 포함할 수 있다.

[0058] 또한, 상기 복수의 신호선, 복수의 박막 트랜지스터 및 평탄화 보강 부재를 형성하는 단계는 기관 위에 제1 제어 전극을 포함하는 게이트선 및 제2 제어 전극을 포함하는 게이트 패턴을 형성하는 단계, 상기 게이트 패턴 위에 게이트 절연막을 형성하는 단계, 상기 게이트 절연막 위에 제1 및 제2 반도체를 포함하는 반도체 패턴을 형성하는 단계, 상기 제1 반도체와 적어도 일부 중첩하는 제1 입력 전극을 가지는 데이터선과 상기 제2 반도체와 적어도 일부 중첩하는 제2 입력 전극을 가지는 구동 전압선을 포함하는 데이터 패턴을 형성하는 단계를 포함하며, 상기 게이트 패턴을 형성하는 단계와 상기 데이터 패턴을 형성하는 단계 중 적어도 하나에서 상기 게이트선 및 상기 제2 제어 전극 또는 상기 데이터선 및 상기 구동 전압선과 전기적으로 분리되어 있는 평탄화 보강 부재를 형성할 수 있다.

[0059] 또한, 상기 유기 발광 다이오드를 형성하는 단계는 제1 전극을 형성하는 단계, 상기 제1 전극 위에 발광 부재

를 형성하는 단계, 상기 발광 부재 위에 제2 전극을 형성하는 단계를 포함할 수 있다.

- [0060] 또한, 상기 제1 전극을 형성하는 단계 후에 상기 발광 부재의 영역을 정의하기 위한 격벽을 형성하는 단계를 더 포함할 수 있다.
- [0061] 또한, 상기 발광 부재를 형성하는 단계는 용액 공정으로 수행할 수 있다.
- [0062] 또한, 상기 발광 부재를 형성하는 단계는 잉크젯 인쇄 방법으로 수행할 수 있다.
- [0063] 또한, 상기 유기 발광 다이오드를 형성하는 단계 후에 밀봉 부재를 형성하는 단계를 더 포함하며, 상기 밀봉 부재를 형성하는 단계는 상기 제2 전극 위에 제1 차단 부재를 형성하는 단계, 상기 제1 차단 부재를 경화하는 단계, 절연판 위에 제2 차단 부재를 형성하는 단계, 상기 제1 차단 부재 위에 상기 제2 차단 부재가 형성된 상기 절연판을 합착하는 단계, 상기 제2 차단 부재를 경화하는 단계를 포함할 수 있다.
- [0064] 또한, 상기 유기 발광 다이오드를 형성하는 단계 후에 밀봉 부재를 형성하는 단계를 더 포함하며, 상기 밀봉 부재를 형성하는 단계는 상기 제2 전극 위에 제1 차단 부재를 형성하는 단계, 상기 제1 차단 부재를 경화하는 단계, 상기 경화된 제1 차단 부재 위에 제2 차단 부재를 형성하는 단계, 제1 압력 하에 상기 제2 차단 부재 위에 절연판을 덮는 단계, 제2 압력 하에 상기 제1 및 제2 차단 부재를 경화하는 단계를 포함할 수 있다.
- [0065] 이하, 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.
- [0066] 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.
- [0067] 먼저 본 발명의 한 실시예에 따른 유기 발광 표시 장치에 대하여 도 1을 참고로 상세하게 설명한다.
- [0068] 도 1은 본 발명의 한 실시예에 따른 유기 발광 표시 장치의 등가 회로도이다.
- [0069] 도 1을 참고하면, 본 실시예에 따른 유기 발광 표시 장치는 복수의 신호선(121, 171, 172)과 이들에 연결되어 있으며 대략 행렬(matrix)의 형태로 배열된 복수의 화소(pixel)를 포함한다.
- [0070] 신호선은 게이트 신호(또는 주사 신호)를 전달하는 복수의 게이트선(gate line)(121), 데이터 신호를 전달하는 복수의 데이터선(data line)(171) 및 구동 전압을 전달하는 복수의 구동 전압선(driving voltage line)(172)을 포함한다. 게이트선(121)은 대략 행 방향으로 뻗어 있으며 서로가 거의 평행하고 데이터선(171)과 구동 전압선(172)은 대략 열 방향으로 뻗어 있으며 서로가 거의 평행하다.
- [0071] 각 화소(PX)는 스위칭 트랜지스터(switching transistor)(Qs), 구동 트랜지스터(driving transistor)(Qd), 유지 축전기(storage capacitor)(Cst) 및 유기 발광 다이오드(organic light emitting diode, OLED)(LD)를 포함한다.
- [0072] 스위칭 트랜지스터(Qs)는 제어 단자(control terminal), 입력 단자(input terminal) 및 출력 단자(output terminal)를 가지는데, 제어 단자는 게이트선(121)에 연결되어 있고, 입력 단자는 데이터선(171)에 연결되어 있으며, 출력 단자는 구동 트랜지스터(Qd)에 연결되어 있다. 스위칭 트랜지스터(Qs)는 게이트선(121)에 인가되는 주사 신호에 응답하여 데이터선(171)에 인가되는 데이터 신호를 구동 트랜지스터(Qd)에 전달한다.
- [0073] 구동 트랜지스터(Qd) 또한 제어 단자, 입력 단자 및 출력 단자를 가지는데, 제어 단자는 스위칭 트랜지스터(Qs)에 연결되어 있고, 입력 단자는 구동 전압선(172)에 연결되어 있으며, 출력 단자는 유기 발광 다이오드(LD)에 연결되어 있다. 구동 트랜지스터(Qd)는 제어 단자와 출력 단자 사이에 걸리는 전압에 따라 그 크기가 달라지는 출력 전류(I_{LD})를 흘린다.
- [0074] 축전기(Cst)는 구동 트랜지스터(Qd)의 제어 단자와 입력 단자 사이에 연결되어 있다. 이 축전기(Cst)는 구동 트랜지스터(Qd)의 제어 단자에 인가되는 데이터 신호를 충전하고 스위칭 트랜지스터(Qs)가 턴 오프(turn-off)된 뒤에도 이를 유지한다.
- [0075] 유기 발광 다이오드(LD)는 구동 트랜지스터(Qd)의 출력 단자에 연결되어 있는 애노드(anode)와 공통 전압(V_{SS})에 연결되어 있는 캐소드(cathode)를 가진다. 유기 발광 다이오드(LD)는 구동 트랜지스터(Qd)의 출력

전류(I_{LD})에 따라 세기를 달리하여 발광함으로써 영상을 표시한다.

- [0076] 스위칭 트랜지스터(Qs) 및 구동 트랜지스터(Qd)는 n-채널 전계 효과 트랜지스터(field effect transistor, FET)이다. 그러나 스위칭 트랜지스터(Qs)와 구동 트랜지스터(Qd) 중 적어도 하나는 p-채널 전계 효과 트랜지스터일 수 있다. 또한, 트랜지스터(Qs, Qd), 축전기(Cst) 및 유기 발광 다이오드(LD)의 연결 관계가 바뀔 수 있다.
- [0077] 그러면, 도 1에 도시한 유기 발광 표시 장치의 상세 구조에 대하여 도 2 내지 도 4를 도 1과 함께 참고하여 상세하게 설명한다.
- [0078] 도 2는 본 발명의 한 실시예에 따른 유기 발광 표시 장치의 배치도이고, 도 3 및 도 4는 도 2의 유기 발광 표시 장치를 III-III 및 IV-IV 선을 따라 자른 단면도이다.
- [0079] 투명한 유리 또는 플라스틱 따위로 만들어진 절연 기판(110) 위에 제1 제어 전극(control electrode)(124a)을 포함하는 복수의 게이트선(121), 복수의 제2 제어 전극(124b), 돌출부(123)를 포함하는 보조 전극선(122) 및 하부 평탄화 보강 부재(128a, 128b)를 포함하는 복수의 게이트 도전체(gate conductor)가 형성되어 있다.
- [0080] 게이트선(121)은 게이트 신호를 전달하며 주로 가로 방향으로 뻗어 있다. 각 게이트선(121)은 다른 층 또는 외부 구동 회로와의 접속을 위하여 면적이 넓은 끝 부분(129)을 포함하며, 제1 제어 전극(124a)은 게이트선(121)으로부터 위로 뻗어 있다. 게이트 신호를 생성하는 게이트 구동 회로(도시하지 않음)가 기판(110) 위에 집적되어 있는 경우 게이트선(121)이 연장되어 게이트 구동 회로와 직접 연결될 수 있다.
- [0081] 제2 제어 전극(124b)은 게이트선(121)과 분리되어 있으며, 아래 방향으로 뻗다가 오른쪽으로 잠시 방향을 바꾸었다가 위로 길게 뻗은 유지 전극(storage electrode)(127)을 포함한다.
- [0082] 보조 전극선(122)은 공통 전압(common voltage)를 전달하며 게이트선(121)과 평행하게 뻗어 있다. 돌출부(123)는 각 보조 전극선(122)으로부터 아래로 뻗어 있다.
- [0083] 하부 평탄화 보강 부재(128a, 128b)는 게이트선(121), 제2 제어 전극(124b) 및 보조 전극선(122)과 분리되어 떨어져 있으며, 선형 또는 판형 등의 다양한 모양으로 형성될 수 있다.
- [0084] 게이트 도전체(121, 124b, 122, 128a, 128b)는 알루미늄(Al)이나 알루미늄 합금 등 알루미늄 계열 금속, 은(Ag)이나 은 합금 등 은 계열 금속, 구리(Cu)나 구리 합금 등 구리 계열 금속, 몰리브덴(Mo)이나 폴리브덴 합금 등 폴리브덴 계열 금속, 크롬(Cr), 탄탈륨(Ta) 및 티타늄(Ti) 따위로 만들어질 수 있다. 그러나 이들은 물리적 성질이 다른 두 개의 도전막(도시하지 않음)을 포함하는 다중막 구조를 가질 수도 있다.
- [0085] 게이트 도전체(121, 124b, 122, 128a, 128b)의 측면은 기판(110) 면에 대하여 경사져 있으며 그 경사각은 약 30° 내지 약 80° 인 것이 바람직하다.
- [0086] 게이트 도전체(121, 124b, 122, 128a, 128b) 위에는 질화규소(SiN_x) 또는 산화규소(SiO_x) 따위로 만들어진 게이트 절연막(gate insulating layer)(140)이 형성되어 있다.
- [0087] 게이트 절연막(140) 위에는 수소화 비정질 규소(hydrogenated amorphous silicon)(비정질 규소는 약칭 a-Si로 씀) 또는 다결정 규소(polysilicon) 등으로 만들어진 복수의 제1 반도체(154a)와 복수의 제2 반도체(154b)가 형성되어 있다. 제1 반도체(154a)는 제1 제어 전극(124a) 위에 위치하며, 제2 반도체(154b)는 제2 제어 전극(124b) 위에 위치한다.
- [0088] 제1 및 제2 반도체(154a, 154b) 위에는 각각 복수 쌍의 제1 저항성 접촉 부재(ohmic contact)(163a, 165a)와 복수 쌍의 제2 저항성 접촉 부재(163b, 165b)가 형성되어 있다. 저항성 접촉 부재(163a, 163b, 165a, 165b)는 점 모양이며, 인(P) 따위의 n형 불순물이 고농도로 도핑되어 있는 n+ 수소화 비정질 규소 따위의 물질로 만들어지거나 실리사이드(silicide)로 만들어질 수 있다.
- [0089] 저항성 접촉 부재(163a, 163b, 165a, 165b) 및 게이트 절연막(140) 위에는 복수의 데이터선(171), 복수의 구동 전압선(172), 복수의 제1 및 제2 출력 전극(output electrode)(175a, 175b) 및 상부 평탄화 보강 부재(178)를 포함하는 복수의 데이터 도전체(data conductor)가 형성되어 있다.
- [0090] 데이터선(171)은 데이터 신호를 전달하며 주로 세로 방향으로 뻗어 게이트선(121)과 교차한다. 각 데이터선(171)은 제1 제어 전극(124a)을 향하여 뻗은 복수의 제1 입력 전극(input electrode)(173a)과 다른 층 또는 외부 구동 회로와의 접속을 위하여 면적이 넓은 끝 부분(179)을 포함한다. 데이터 신호를 생성하는 데이터

구동 회로(도시하지 않음)가 기판(110) 위에 집적되어 있는 경우, 데이터선(171)이 연장되어 데이터 구동 회로와 직접 연결될 수 있다.

- [0091] 구동 전압선(172)은 구동 전압을 전달하며 주로 세로 방향으로 뻗어 게이트선(121)과 교차한다. 각 구동 전압선(172)은 제2 제어 전극(124b)을 향하여 뻗은 복수의 제2 입력 전극(173b)을 포함한다. 구동 전압선(172)은 유지 전극(127)과 중첩한다.
- [0092] 제1 및 제2 출력 전극(175a, 175b)은 서로 분리되어 있고 데이터선(171) 및 구동 전압선(172)과도 분리되어 있다. 제1 입력 전극(173a)과 제1 출력 전극(175a)은 제1 제어 전극(124a)을 중심으로 서로 마주보고, 제2 입력 전극(173b)과 제2 출력 전극(175b)은 제2 제어 전극(124b)을 중심으로 서로 마주한다.
- [0093] 상부 평탄화 보강 부재(178)는 데이터선(171), 구동 전압선(172), 제1 및 제2 출력 전극(175a, 175b)과 떨어져 있으며, 선형 또는 관형 등의 다양한 모양으로 형성될 수 있다. 상부 및 하부 평탄화 보강 부재(178, 128a, 128b)는 게이트선(121), 데이터선(171), 스위칭 트랜지스터(Qs) 및 구동 트랜지스터(Qd)가 없는 영역에 배치되어 이들과 중첩하지 않는다. 상부 평탄화 보강 부재(178)는 하부 평탄화 보강 부재(128)와 나란하게 또는 교대로 배열될 수 있고, 이들 중 어느 하나만 둘 수도 있다.
- [0094] 전술한 보조 전극선(122) 대신, 데이터선(171), 복수의 구동 전압선(172), 복수의 제1 및 제2 출력 전극(175a, 175b) 및 상부 평탄화 보강 부재(178)와 동일한 층에 보조 전극선(도시하지 않음)이 형성될 수도 있다. 이 경우, 보조 전극선은 데이터선(171)과 평행한 방향으로 뻗을 수 있다.
- [0095] 데이터 도전체(171, 172, 175a, 175b, 178)는 몰리브덴, 크롬, 탄탈륨 및 티타늄 등 내화성 금속 또는 이들의 합금으로 만들어지는 것이 바람직하며, 내화성 금속막(도시하지 않음)과 저저항 도전막(도시하지 않음)을 포함하는 이루어진 다중막 구조를 가질 수 있다.
- [0096] 게이트 도전체(121, 124b, 122, 128a, 128b)와 마찬가지로 데이터 도전체(171, 172, 175a, 175b, 178) 또한 그 측면이 기판(110) 면에 대하여 30° 내지 80° 정도의 경사각으로 기울어진 것이 바람직하다.
- [0097] 데이터 도전체(171, 172, 175a, 175b, 178), 노출된 반도체(154a, 154b) 부분 및 게이트 절연막(140) 위에는 보호막(passivation layer)(180)이 형성되어 있다.
- [0098] 보호막(180)은 무기 절연물 또는 유기 절연물 따위로 만들어지며 표면이 평탄하다. 무기 절연물의 예로는 질화규소(SiN_x)와 산화규소(SiO₂)를 들 수 있으며, 유기 절연물의 예로는 폴리아크릴(poly acryl)계 화합물을 들 수 있다. 보호막(180)은 무기막과 유기막의 이중막 구조를 가질 수 있다.
- [0099] 보호막(180)은 화학 기계 연마(chemical mechanical polishing, CMP), 에치백(etch back) 및 열 리플로우(thermal reflow) 따위의 방법으로 돌출된 부분이 제거되어 평탄화될 수 있다.
- [0100] 한편, 평탄화 보강 부재(128a, 128b, 178)는 시간 경과에 따라 평탄화된 보호막(180)이 아래로 처지는 것을 방지한다. 전술한 바와 같이 평탄화 보강 부재(128a, 128b, 178)는 게이트선(121), 데이터선(171), 스위칭 트랜지스터(Qs), 구동 트랜지스터(Qd)가 없는 영역에 배치되어 있다. 이에 따라 보호막(180)의 아래에 존재하는 돌출물의 분포가 고르게 되므로 시간이 경과하여도 평탄화된 보호막(180)의 모양을 그대로 유지할 수 있다.
- [0101] 보호막(180)에는 데이터선(171)의 끝 부분(179)과 제1 및 제2 출력 전극(175b)을 각각 드러내는 복수의 접촉 구멍(contact hole)(182, 185a, 185b)이 형성되어 있으며, 보호막(180)과 게이트 절연막(140)에는 게이트선(121)의 끝 부분(129), 제2 입력 전극(124b) 및 보조 전극선(122)의 돌출부(123)를 각각 드러내는 복수의 접촉 구멍(181, 184, 186)이 형성되어 있다.
- [0102] 보호막(180) 위에는 복수의 화소 전극(pixel electrode)(191), 복수의 제1 및 제2 연결 부재(connecting member)(85, 86) 및 복수의 접촉 보조 부재(contact assistant)(81, 82)가 형성되어 있다. 이들은 불투명 도전체로 만들어진 단일층 또는 ITO와 불투명 도전체로 만들어진 이중층일 수 있다. 불투명 도전체로는 알루미늄 또는 알루미늄 합금, 높은 일 함수(work function)를 가지는 금(Au), 백금(Pt), 니켈(Ni), 구리(Cu), 텅스텐(W) 또는 이들의 합금일 수 있다.
- [0103] 화소 전극(191)은 접촉 구멍(185b)을 통하여 제2 출력 전극(175b)과 물리적·전기적으로 연결되어 있다.
- [0104] 제1 연결 부재(85)는 접촉 구멍(184, 185a)을 통하여 제2 제어 전극(124b) 및 제1 출력 전극(175a)과 연결되어 있으며, 제2 연결 부재(86)는 접촉 구멍(86)을 통하여 보조 전극선(122)의 돌출부(123)와 연결되어 있다.

- [0105] 접착 보조 부재(81, 82)는 각각 접착 구멍(181, 182)을 통하여 게이트선(121)의 끝 부분(129) 및 데이터선(171)의 끝 부분(179)과 연결된다. 접착 보조 부재(81, 82)는 게이트선(121) 및 데이터선(171)의 끝 부분(129, 179)과 외부 장치와의 접촉성을 보완하고 이들을 보호한다.
- [0106] 보호막(180) 위에는 격벽(partition)(361)이 형성되어 있다. 격벽(361)은 화소 전극(191) 가장자리 주변을 둑(bank)처럼 둘러싸서 개구부(opening)(365)를 정의한다. 격벽(361)은 아크릴 수지(acrylic resin), 폴리이미드 수지(polyimide resin) 따위의 내열성 및 내용매성을 가지는 유기 절연물 또는 산화규소(SiO₂), 산화티탄(TiO₂) 따위의 무기 절연물로 만들어질 수 있으며, 2층 이상일 수 있다. 격벽(361)은 또한 검정색 안료를 포함하는 감광제로 만들어질 수 있는데, 이 경우 격벽(361)은 차광 부재의 역할을 하며 그 형성 공정이 간단하다.
- [0107] 격벽(361)에는 제2 연결 부재(86)를 노출시키는 접착 구멍(186)이 형성되어 있다.
- [0108] 격벽(361)이 정의하는 화소 전극(191) 위의 개구부(365)에는 유기 발광 부재(organic light emitting member)(370)가 형성되어 있다.
- [0109] 유기 발광 부재(370)는 빛을 내는 발광층(emitting layer)(도시하지 않음) 외에 발광층의 발광 효율을 향상하기 위한 부대층(auxiliary layer)(도시하지 않음)을 포함하는 다층 구조를 가질 수 있다.
- [0110] 발광층은 적색, 녹색, 청색의 삼원색 등 기본색(primary color) 중 어느 하나의 빛을 고유하게 내는 유기 물질 또는 유기 물질과 무기 물질의 혼합물로 만들어지며, 폴리플루오렌(polyfluorene) 유도체, (폴리)파라페닐렌비닐렌((poly)paraphenylenevinylene) 유도체, 폴리페닐렌(polyphenylene) 유도체, 폴리플루오렌(polyfluorene) 유도체, 폴리비닐카바졸(polyvinylcarbazole), 폴리티오펜(polythiophene) 유도체 또는 이들의 고분자 재료에 페릴렌(perylene)계 색소, 쿠마린(coumarin)계 색소, 로더민계 색소, 루브렌(rubrene), 페릴렌(perylene), 9,10-디페닐안트라센(9,10-diphenylanthracene), 테트라페닐부타디엔(tetraphenylbutadiene), 나일 레드(Nile red), 쿠마린(coumarin), 퀴나크리돈(quinacridone) 등을 도핑한 화합물이 포함될 수 있다. 유기 발광 표시 장치는 발광층에서 내는 기본색 색광의 공간적인 합으로 원하는 영상을 표시한다.
- [0111] 부대층에는 전자와 정공의 균형을 맞추기 위한 전자 수송층(electron transport layer)(도시하지 않음) 및 정공 수송층(hole transport layer)(도시하지 않음)과 전자와 정공의 주입을 강화하기 위한 전자 주입층(electron injecting layer)(도시하지 않음) 및 정공 주입층(hole injecting layer)(도시하지 않음) 등이 있으며, 이 중에서 선택된 하나 또는 둘 이상의 층을 포함할 수 있다. 정공 수송층 및 정공 주입층은 화소 전극(191)과 발광층의 중간 정도의 일 함수를 가지는 재료로 만들어지고, 전자 수송층과 전자 주입층은 공통 전극(270)과 발광층의 중간 정도의 일 함수를 가지는 재료로 만들어진다. 예컨대 정공 수송층 또는 정공 주입층으로는 폴리에틸렌디옥시티오펜과 폴리스티렌술포산의 혼합물(poly-(3,4-ethylenedioxythiophene: polystyrenesulfonate, PEDOT:PSS) 따위를 사용할 수 있다.
- [0112] 유기 발광 부재(370) 위에는 공통 전극(common electrode)(270)이 형성되어 있다. 공통 전극(270)은 기관의 전면(全面)에 형성되어 있으며, 화소 전극(191)과 쌍을 이루어 유기 발광 부재(370)에 전류를 흘려 보낸다.
- [0113] 공통 전극(270)은 전자 주입(electron injection)이 양호하고 유기 물질에 영향을 미치지 않는 투명(transparent) 또는 반투명(semi-transparent) 도전 물질로 만들어진다. 이러한 물질에는 ITO, IZO, 약 50 내지 100Å의 얇은 두께로 형성된 알루미늄(Al), 은(Ag) 따위가 포함된 단일층 또는 Ca-Ag, LiF-Al, Ca-Ba, Ca-Ag-ITO 따위의 다중층으로 형성될 수도 있다. 이와 같이 투명 또는 반투명 도전 물질로 만들어진 공통 전극(270)을 포함함으로써, 박막 트랜지스터가 형성되어 있는 기관(110)의 위쪽 방향으로 전면 발광할 수 있다.
- [0114] 공통 전극(270)은 접착 구멍(366) 및 제2 연결 부재(86)를 통하여 보조 전극선(122)의 돌출부(123)와 연결되어 있다. 이와 같이, 공통 전극(270)과 보조 전극선(122)의 돌출부(123)가 연결됨으로써, 전면 발광을 위하여 공통 전극(270)이 비교적 큰 저항을 가지는 투명 또는 반투명 도전 물질로 만들어지는 경우에도 공통 전극(270)에 안정적으로 공통 전압을 공급할 수 있다. 이에 따라, 전압 강하를 일으키지 않고 공통 전극(270)의 전영역에 동일한 공통 전압을 전달할 수 있다.
- [0115] 이러한 유기 발광 표시 장치에서, 게이트선(121)에 연결되어 있는 제1 제어 전극(124a), 데이터선(171)에 연결되어 있는 제1 입력 전극(173a) 및 제1 출력 전극(175a)은 제1 반도체(154a)와 함께 스위칭 박막 트랜지스터(switching TFT)(Qs)를 이루며, 스위칭 박막 트랜지스터(Qs)의 채널(channel)은 제1 입력 전극(173a)과 제1

출력 전극(175a) 사이의 돌출부(154a)에 형성된다. 제1 출력 전극(175a)에 연결되어 있는 제2 제어 전극(124b), 구동 전압선(172)에 연결되어 있는 제2 입력 전극(173b) 및 화소 전극(191)에 연결되어 있는 제2 출력 전극(175b)은 제2 반도체(154b)와 함께 구동 박막 트랜지스터(driving TFT)(Qd)를 이루며, 구동 박막 트랜지스터(Qd)의 채널은 제2 입력 전극(173b)과 제2 출력 전극(175b) 사이의 제2 반도체(154b)에 형성된다.

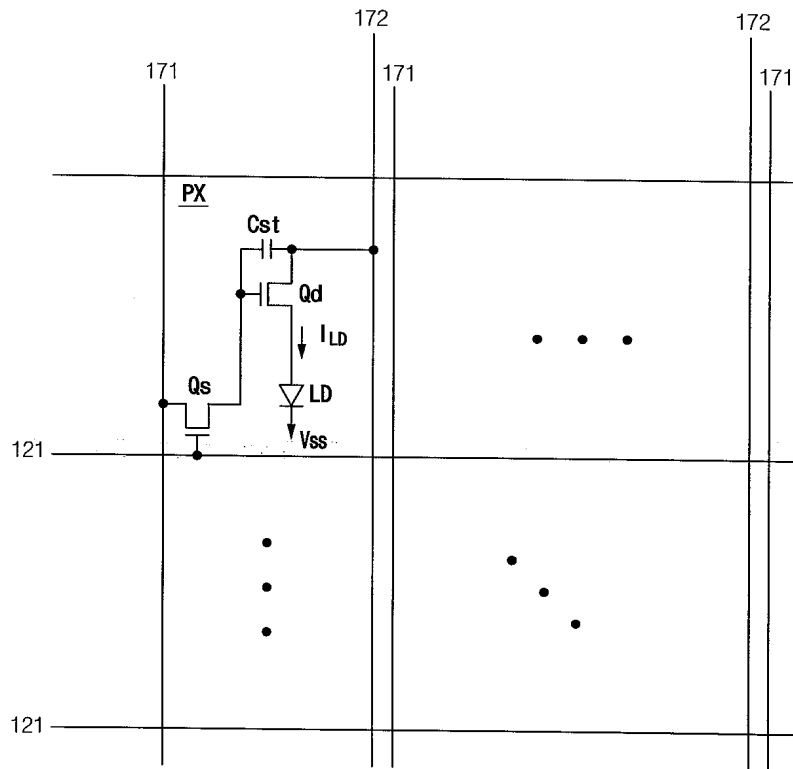
- [0116] 본 실시예에 따른 전면 발광 구조의 유기 발광 표시 장치는 박막 트랜지스터 및 배선의 배치가 개구율과 무관하기 때문에 도 2에 도시한 바와 같이 구동 트랜지스터의 채널 폭을 크게 하여 구동 전류를 증가시킴으로써 휘도를 높일 수 있다.
- [0117] 또한, 본 실시예에서는 스위칭 박막 트랜지스터 1개와 구동 박막 트랜지스터 1개만을 도시하였지만 이들 외에 적어도 하나의 박막 트랜지스터 및 이를 구동하기 위한 복수의 배선을 더 포함함으로써, 장시간 구동하여도 유기 발광 다이오드(LD) 및 구동 트랜지스터(Qd)가 열화되는 것을 방지하거나 보상하여 유기 발광 표시 장치의 수명이 단축되는 것을 방지할 수 있다.
- [0118] 화소 전극(191), 유기 발광 부재(370) 및 공통 전극(270)은 유기 발광 다이오드(LD)를 이루며, 화소 전극(191)이 애노드(anode), 공통 전극(270)이 캐소드(cathode)가 되거나 반대로 화소 전극(191)이 캐소드, 공통 전극(270)이 애노드가 된다. 또한 서로 중첩하는 유지 전극(127)과 구동 전압선(172)은 유지 축전기(storage capacitor)(Cst)를 이룬다.
- [0119] 한편, 반도체(154a, 154b)가 다결정 구조인 경우에는, 제어 전극(124a, 124b)과 마주보는 진성 영역(intrinsic region)(도시하지 않음)과 그 양쪽에 위치한 불순물 영역(extrinsic region)(도시하지 않음)을 포함한다. 불순물 영역은 입력 전극(173a, 173b) 및 출력 전극(175a, 175b)과 전기적으로 연결되며, 저항성 접촉 부재(163a, 163b, 165a, 165b)는 생략할 수 있다.
- [0120] 또한, 제어 전극(124a, 124b)을 반도체(154a, 154b) 위에 둘 수 있으며 이때에도 게이트 절연막(140)은 반도체(154a, 154b)와 제어 전극(124a, 124b) 사이에 위치한다. 이때, 데이터 도전체(171, 172, 173b, 175b)는 게이트 절연막(140) 위에 위치하고 게이트 절연막(140)에 뚫린 접촉 구멍(도시하지 않음)을 통하여 반도체(154a, 154b)와 전기적으로 연결될 수 있다. 이와는 달리 데이터 도전체(171, 172, 173b, 175b)가 반도체(154a, 154b) 아래에 위치하여 그 위의 반도체(154a, 154b)와 전기적으로 접촉할 수 있다.
- [0121] 공통 전극(270) 위에는 하부 밀봉 부재(410) 및 상부 밀봉 부재(420)를 포함하는 밀봉 부재(400)가 형성되어 있다. 밀봉 부재(400)는 유기 발광 부재(370) 및 공통 전극(270)을 밀봉(encapsulation)하여 외부로부터 수분 및/또는 산소가 침투하는 것을 방지할 수 있다.
- [0122] 상부 밀봉 부재(420)는 유리 또는 플라스틱 따위의 절연 물질로 만들어지며, 판 모양일 수 있다.
- [0123] 하부 밀봉 부재(410)는 공통 전극(270)과 상부 밀봉 부재(420) 사이에 충전되어 있으며, 단일막 또는 2 이상의 막으로 형성될 수 있다. 하부 밀봉 부재(410)는 열 경화성 또는 광 경화성 유기 물질로 만들어질 수 있으며, 여기에는 우레아 수지(urea resins), 멜라민 수지(melamine resins), 페놀 수지(phenol resins), 에폭시 수지(epoxy resins), 포화 또는 불포화 폴리에스테르 수지(saturated or unsaturated polyester resins), 폴리우레탄 수지(polyurethane resins), 아크릴 수지(acrylic resins), 비닐아세테이트 수지(vinyl acetate resins), 에틸렌-비닐 아세테이트 공중합체 수지(ethylene-vinyl acetate copolymer resins), 폴리비닐알코올 수지(polyvinyl alcohol resins), 폴리아미드 수지(polyamide resins), 폴리올레핀 수지(polyolefin resins), 셀룰로오스(cellulose) 따위가 포함될 수 있다.
- [0124] 또한, 하부 밀봉 부재(410)에는 칼슘(Ca), 바륨(Ba), 산화 칼슘(CaO) 또는 산화 바륨(BaO) 따위의 흡습성을 가진 물질을 더 포함할 수 있다. 이 경우 수분 제거에 더욱 효과적이다.
- [0125] 그러면 도 2 내지 도 4에 도시한 유기 발광 표시 장치를 제조하는 방법에 대하여 도 5 내지 도 23을 참조하여 상세히 설명한다.
- [0126] 도 5, 도 8, 도 11, 도 18, 도 21은 도 2 내지 도 4의 유기 발광 표시 장치를 본 발명의 한 실시예에 따라 제조하는 방법의 중간 단계에서의 배치도이고, 도 6 및 도 7은 도 5의 유기 발광 표시 장치를 VI-VI 및 VII-VII 선을 따라 잘라 도시한 단면도이고, 도 9 및 도 10은 도 8의 유기 발광 표시 장치를 IX-IX 및 X-X 선을 따라 잘라 도시한 단면도이고, 도 12 및 도 13은 도 11의 유기 발광 표시 장치를 XII-XII 및 XIII-XIII 선을 따라 잘라 도시한 단면도이고, 도 14 내지 도 17은 도 11 내지 도 13에 연속되는 중간 단계에서의 단면도이고, 도 19 및 도 20은 도 18의 유기 발광 표시 장치를 XIX-XIX 및 XX-XX 선을 따라 잘라 도시한 단면도이고, 도 22

및 도 23은 도 21의 유기 발광 표시 장치를 XXII-XXII 및 XXIII-XXIII 선을 따라 잘라 도시한 단면도이다.

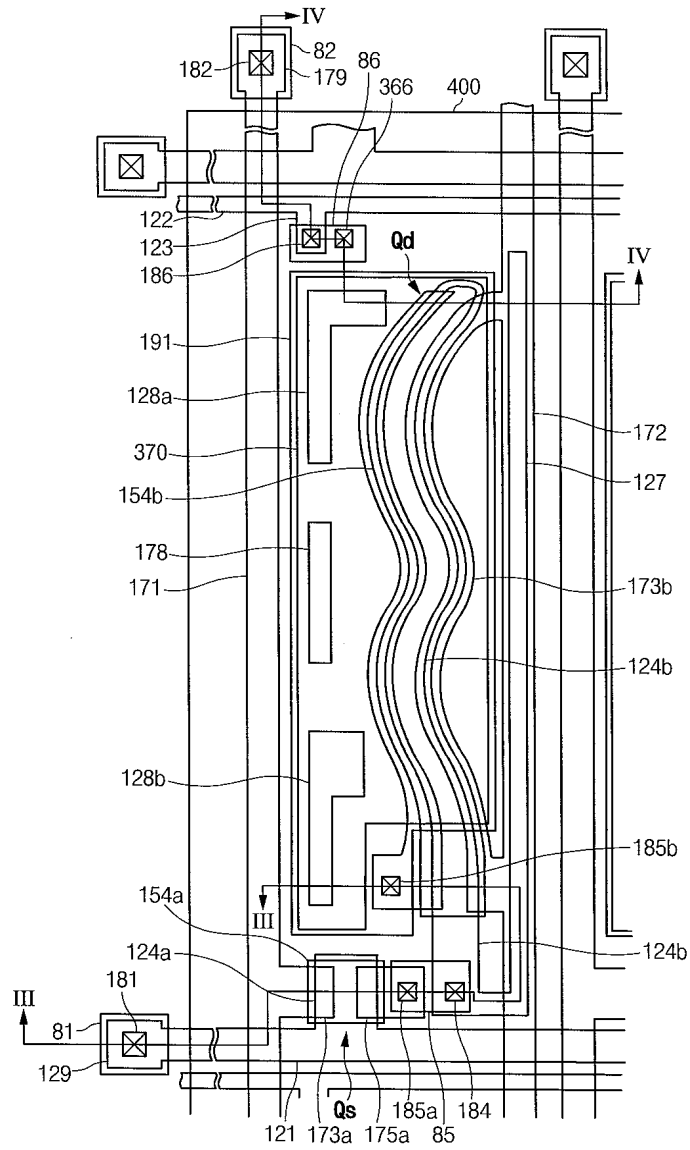
- [0127] 도 5 내지 도 7에 도시한 바와 같이, 기관(110) 위에 알루미늄 합금으로 만들어진 제1 제어 전극(124a) 및 끝 부분(129)을 포함하는 복수의 게이트선(121), 유지 전극(127)을 포함하는 복수의 제2 제어 전극(124b), 돌출부(123)를 포함하는 보조 전극선(122) 및 하부 평탄화 보강 부재(128a, 128b)를 포함하는 게이트 도전체를 형성한다.
- [0128] 다음, 도 8 내지 도 10에 도시한 바와 같이, 게이트 절연막(140), 진성 비정질 규소층 및 불순물 비정질 규소층의 삼층막을 연속하여 적층하고 불순물 비정질 규소층 및 진성 비정질 규소층을 사진 식각하여 복수의 제1 및 제2 불순물 반도체(164a, 164b)와 제1 및 제2 반도체(154a, 154b)를 형성한다.
- [0129] 다음, 도 11 내지 도 13에 도시한 바와 같이, 알루미늄 합금으로 만들어진 제1 입력 전극(173a)과 끝 부분(179)을 포함하는 복수의 데이터선(171), 제2 입력 전극(173b)을 포함하는 구동 전압선(172), 복수의 제1 및 제2 출력 전극(175a, 175b) 및 상부 평탄화 보강 부재(178)를 포함하는 데이터 도전체를 형성한다.
- [0130] 이어서, 데이터 도전체(171, 172, 175a, 175b, 178)로 덮이지 않고 노출된 불순물 반도체(164) 부분을 제거함으로써 저항성 접촉 부재(163a, 165a, 163b, 165b)를 완성하는 한편, 그 아래의 제1 및 제2 반도체(154a, 154b) 일부분을 노출한다.
- [0131] 다음, 도 14 및 도 15에 도시한 바와 같이, 화학 기상 증착 또는 인쇄 방법 등으로 보호막(180)을 적층한다. 이 때 보호막(180)은 게이트선, 데이터선, 박막 트랜지스터 등 하부 패턴의 두께 차이로 인하여 울퉁불퉁하게 형성된다.
- [0132] 이어서, 도 16 및 도 17에 도시한 바와 같이, 화학 기계 연마 방법(CMP)을 사용하여 울퉁불퉁한 보호막(180)을 평탄화한다.
- [0133] 다음, 도 18 내지 도 20에 도시한 바와 같이, 평탄화된 보호막(180)을 사진 식각하여 복수의 접촉 구멍(181, 182, 184, 185a, 185b, 186)을 형성한다. 접촉 구멍(181, 182, 184, 185a, 185b, 186)은 게이트선의 끝 부분(129), 데이터선의 끝 부분(179), 제2 제어 전극(124b), 제1 출력 전극(175b), 제2 출력 전극(175b) 및 보조 전극선(122)의 돌출부(123)를 노출한다.
- [0134] 이어서, 보호막(180) 위에 복수의 화소 전극(191), 복수의 제1 및 제2 연결 부재(85, 86) 및 복수의 접촉 보조 부재(81, 82)를 형성한다.
- [0135] 다음, 도 21 내지 도 23에 도시한 바와 같이, 감광성 유기 절연막을 스핀 코팅(spin coating)으로 도포하고 노광 및 현상하여 화소 전극(191) 위에 개구부(365) 및 접촉 구멍(366)을 가지는 격벽(361)을 형성한다.
- [0136] 이어서, 화소 전극(191) 위에 위치한 개구부(365)에 정공 수송층(도시하지 않음) 및 발광층(도시하지 않음)을 포함한 발광 부재(370)를 형성한다. 발광 부재(370)는 용액 공정(solution process)으로 형성할 수 있으며, 그 중 잉크젯 헤드(inkjet head)(도시하지 않음)를 이동시키며 개구부(365)에 용액을 적하하는 잉크젯 인쇄(inkjet printing) 방법이 바람직하며, 이 경우 각 층의 형성 후 건조 단계가 뒤따른다.
- [0137] 다음, 격벽(361) 및 발광 부재(370) 위에 공통 전극(270)을 형성한다.
- [0138] 이어서, 도 2 내지 도 4에 도시한 바와 같이, 공통 전극(270) 위에 밀봉 부재(400)를 형성한다.
- [0139] 먼저 공통 전극(270) 위에 에폭시 수지 및 산화 칼슘을 포함한 제1 차단 부재를 도포한다. 이어서 유리판 따위의 상부 밀봉 부재(420) 위에 아크릴 수지를 포함한 제2 차단 부재를 도포한 후, 제1 및 제2 차단 부재를 접합하여 두 층의 하부 밀봉 부재(410)를 형성한다. 이 후 하부 밀봉 부재(410)를 경화하여 공통 전극(270) 위에 밀봉 부재(400)를 접착시킨다.
- [0140] 또는 공통 전극(270) 위에 제1 차단 부재를 도포하고 반경화(half-curing)한 후, 제1 차단 부재 위에 제2 차단 부재를 도포하여 하부 밀봉 부재(410)를 형성한다. 이어서 대기압보다 낮은 압력 또는 대기압보다 높은 압력 분위기에서 하부 밀봉 부재(410)를 유리판 따위의 상부 밀봉 부재(420)로 덮는다. 다음 대기압 분위기에서 하부 밀봉 부재(410)를 경화한다. 이와 같이 다른 압력 분위기에서 진행하는 경우 하부 밀봉 부재(410)에 보이드(void)가 발생하는 것을 방지할 수 있다.
- [0141] 이상에서 본 발명의 바람직한 실시예들에 대하여 상세하게 설명하였지만 본 발명의 권리 범위는 이에 한정되는 것은 아니고 다음의 청구 범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리 범위에 속하는 것이다.

도면

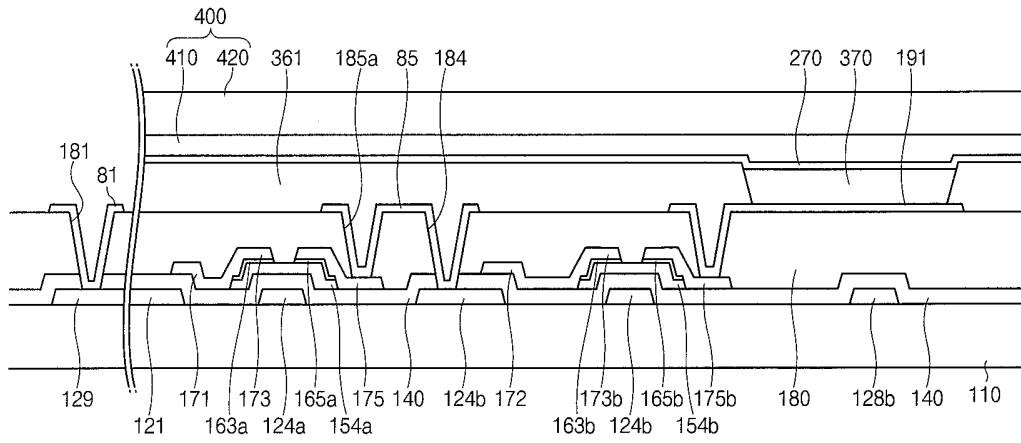
도면1



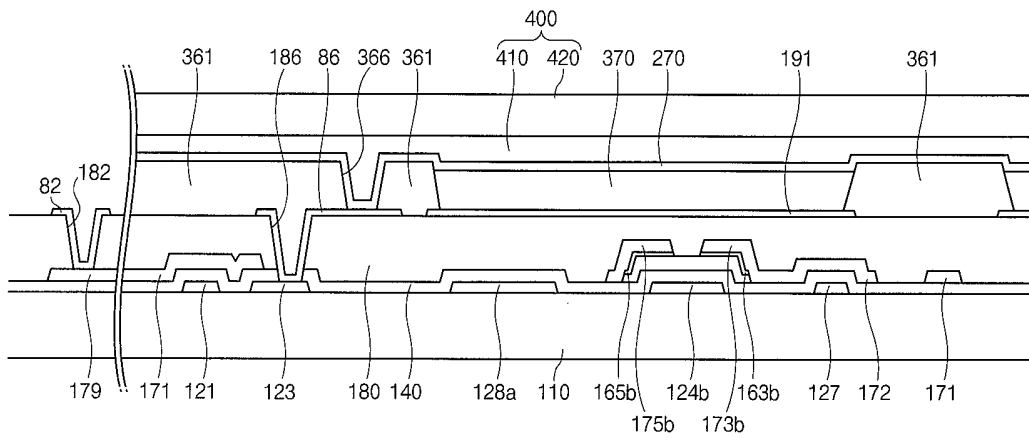
도면2



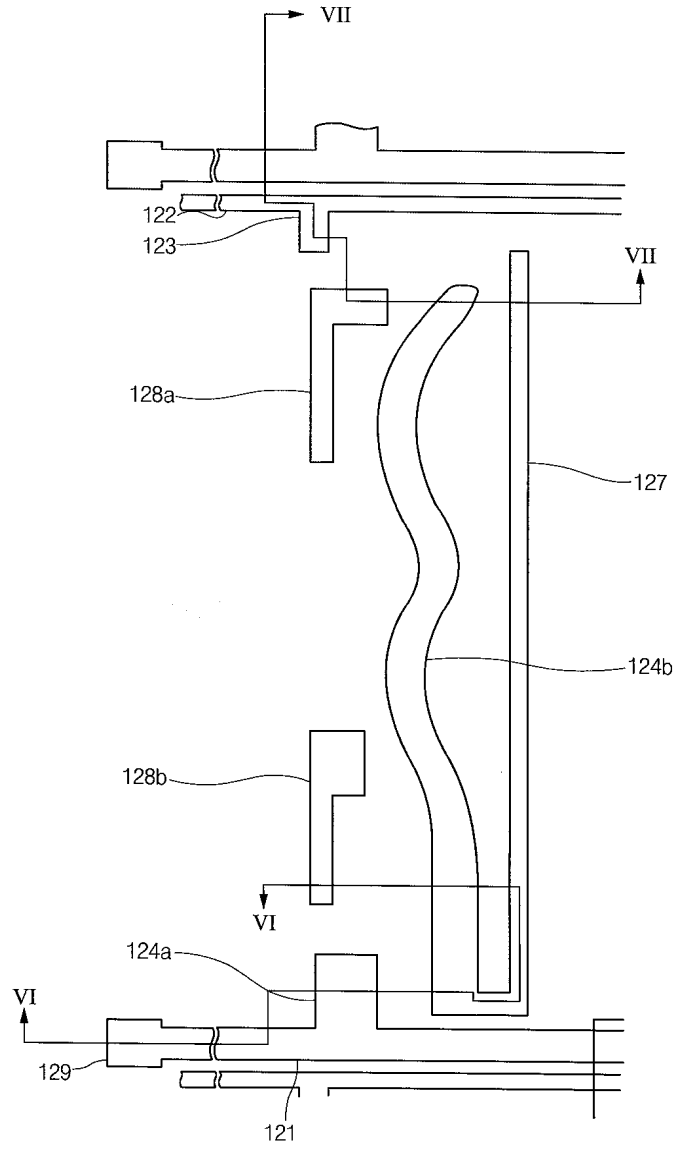
도면3



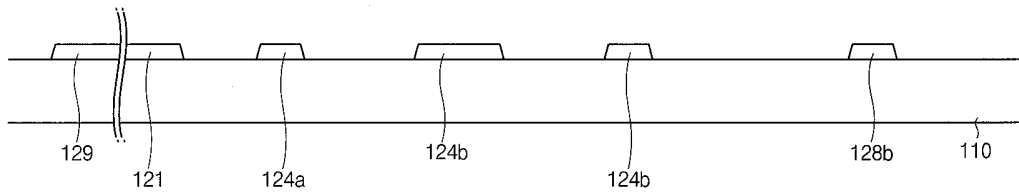
도면4



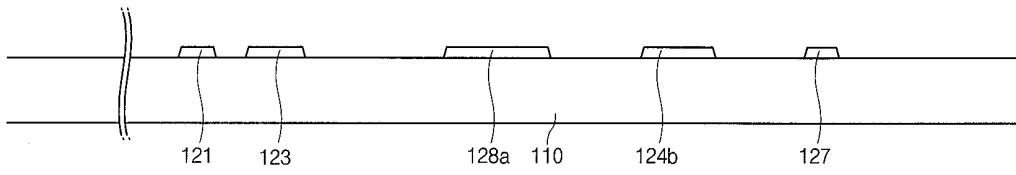
도면5



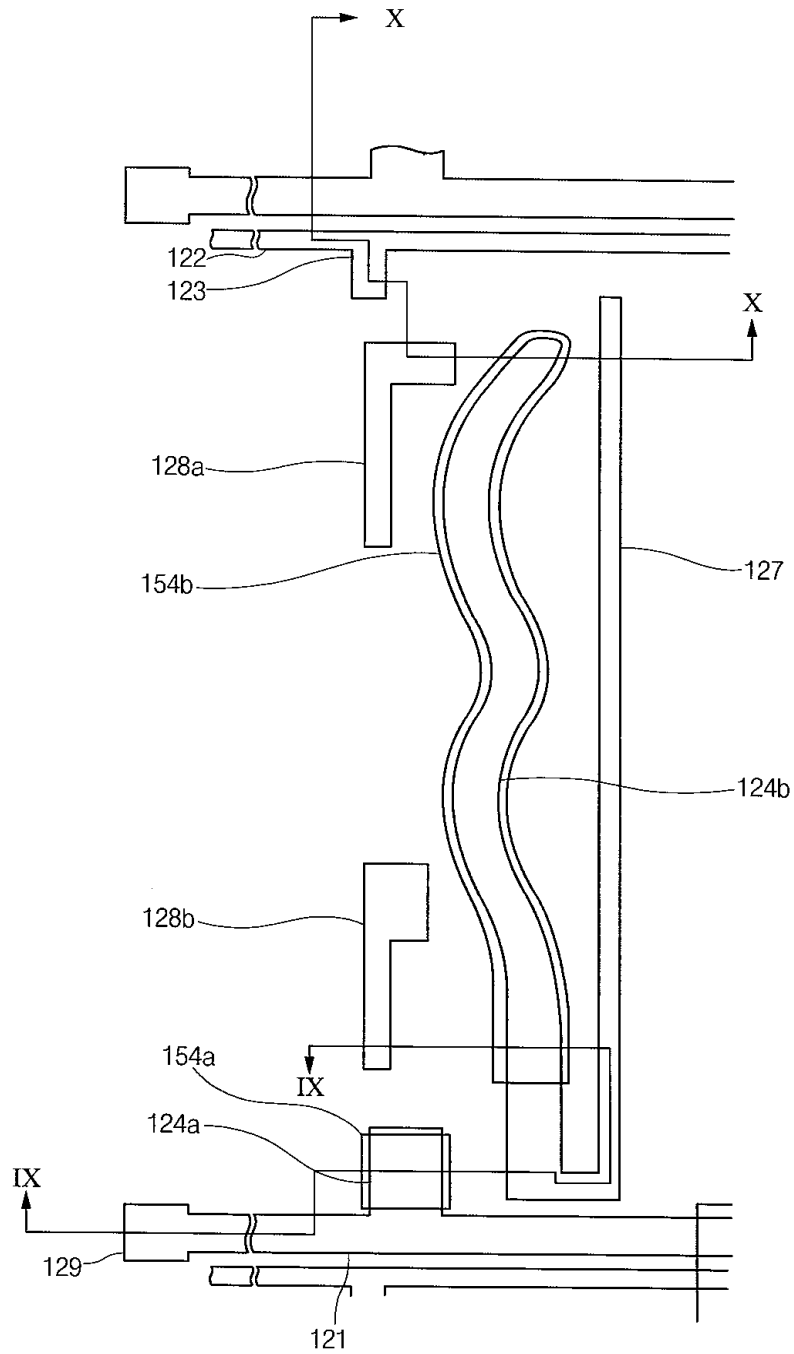
도면6



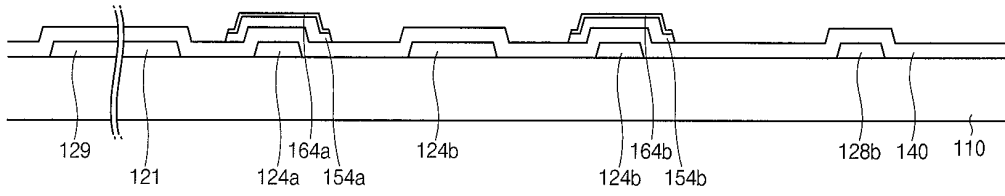
도면7



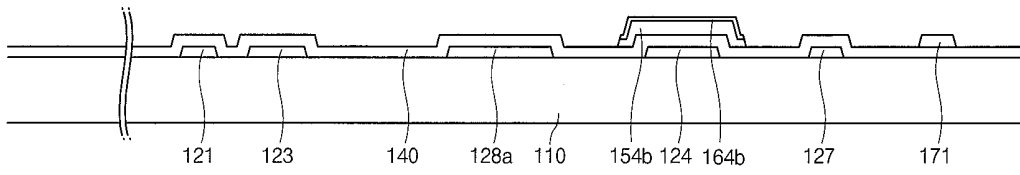
도면8



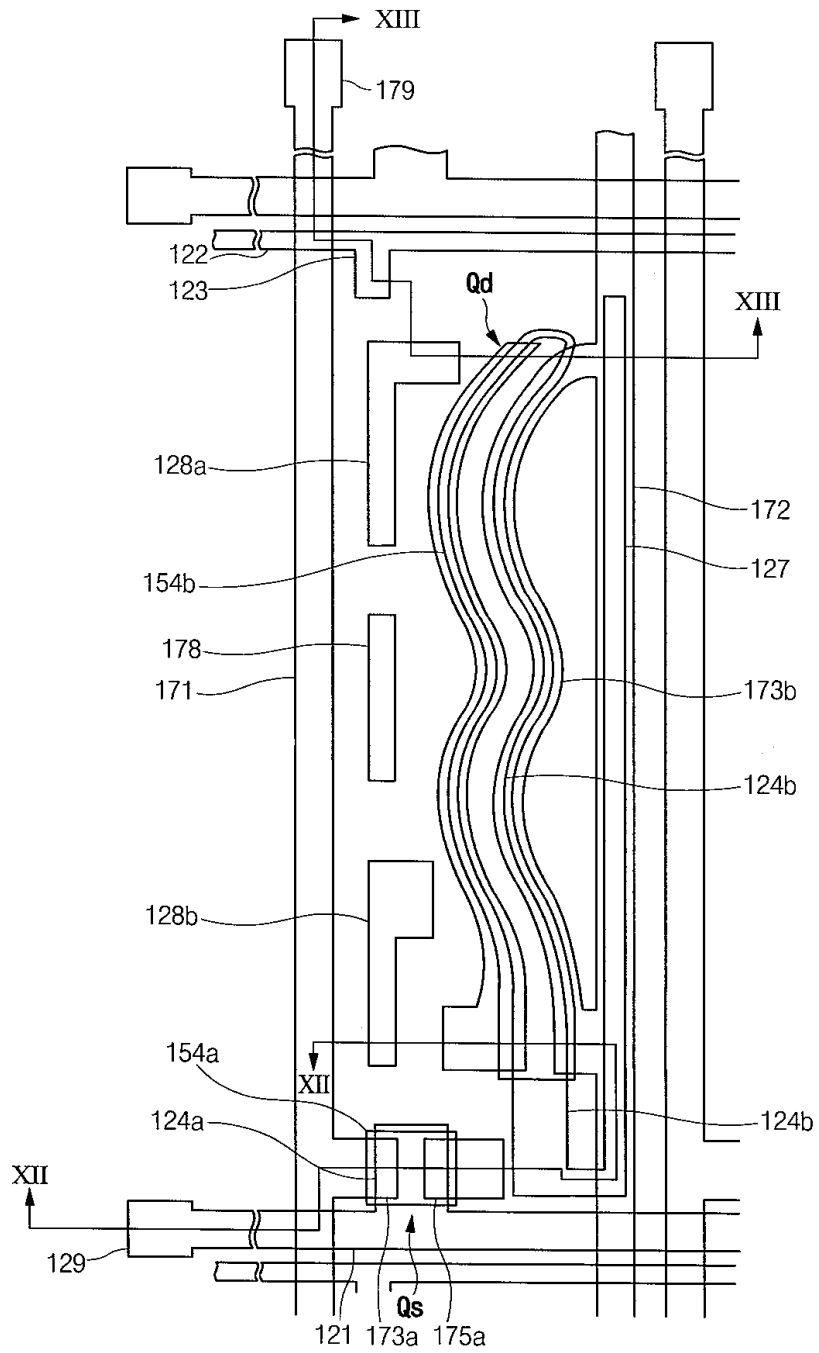
도면9



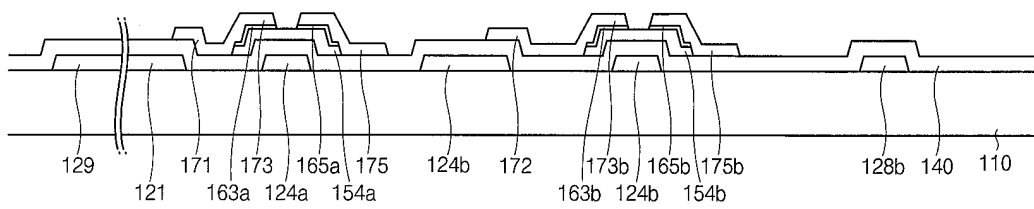
도면10



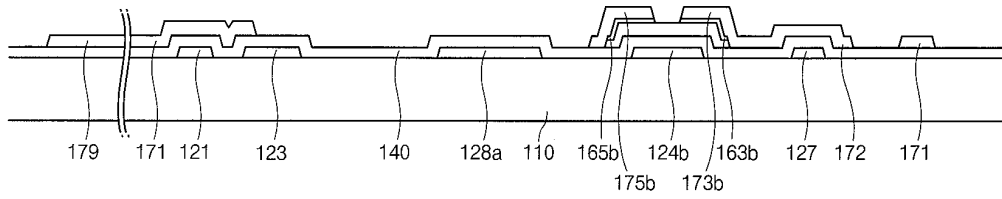
도면11



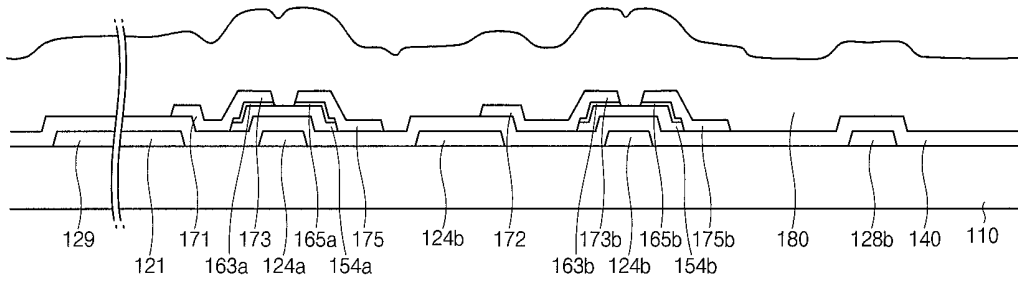
도면12



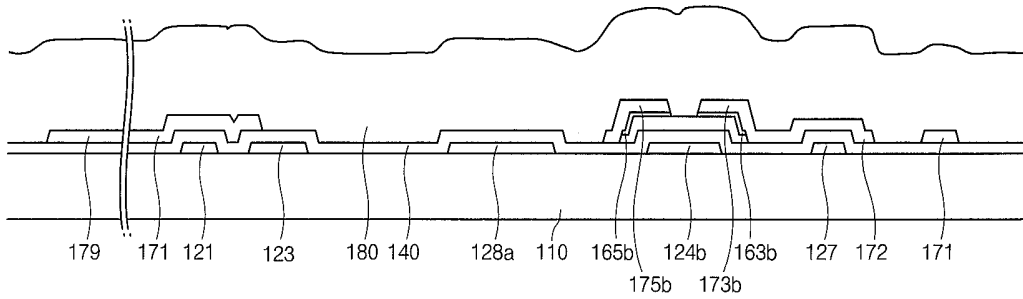
도면13



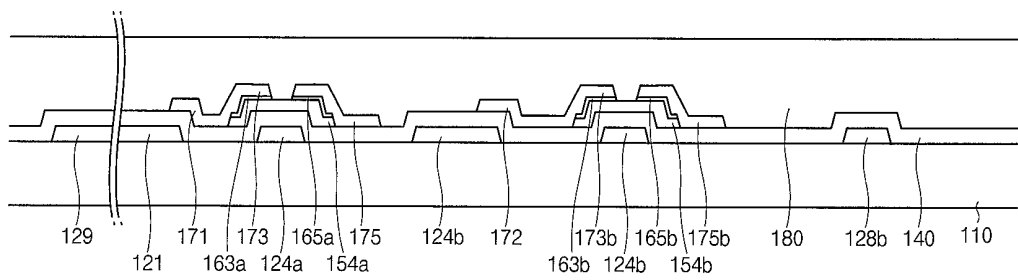
도면14



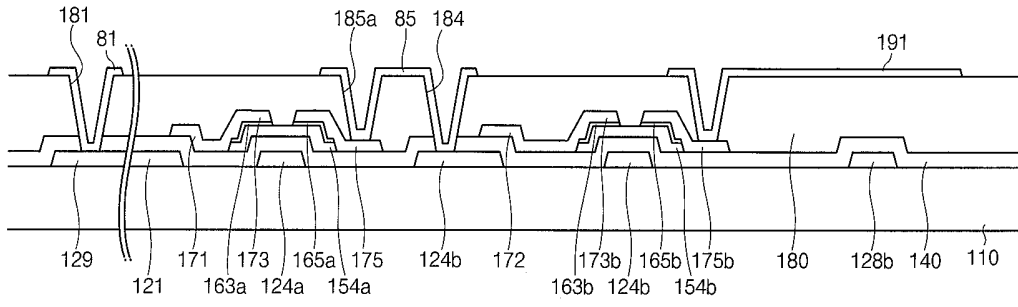
도면15



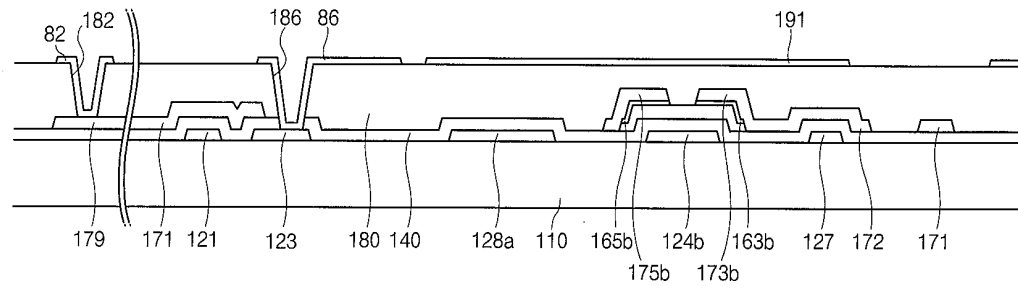
도면16



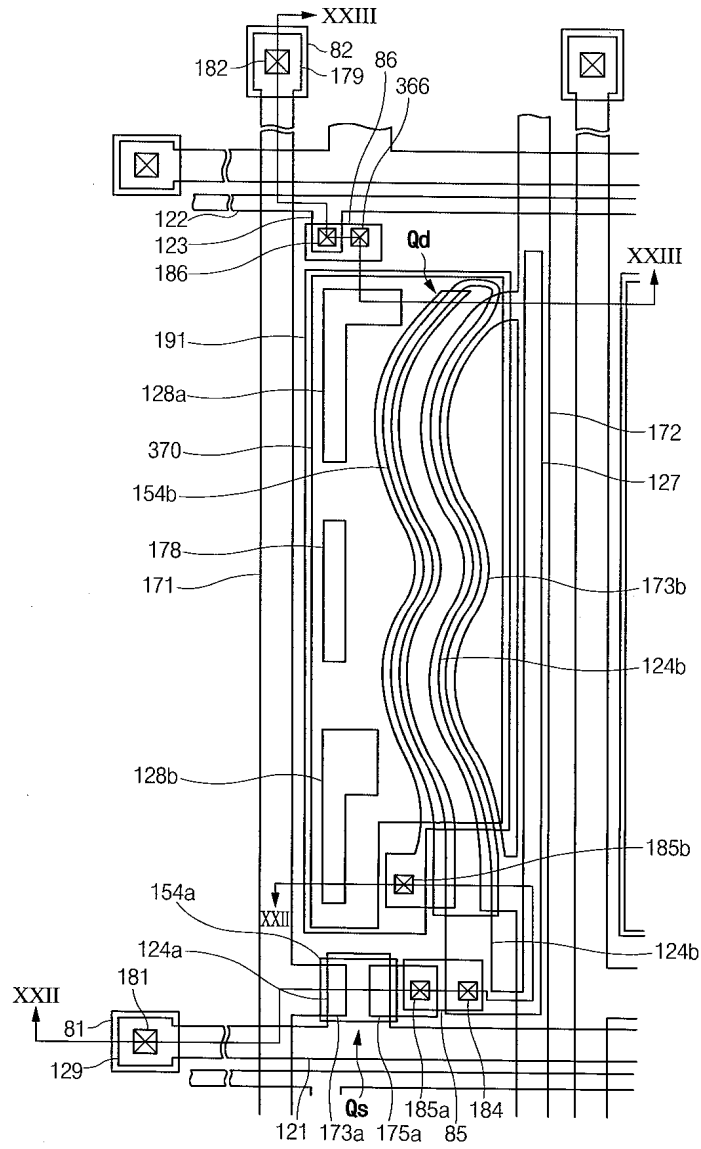
도면19



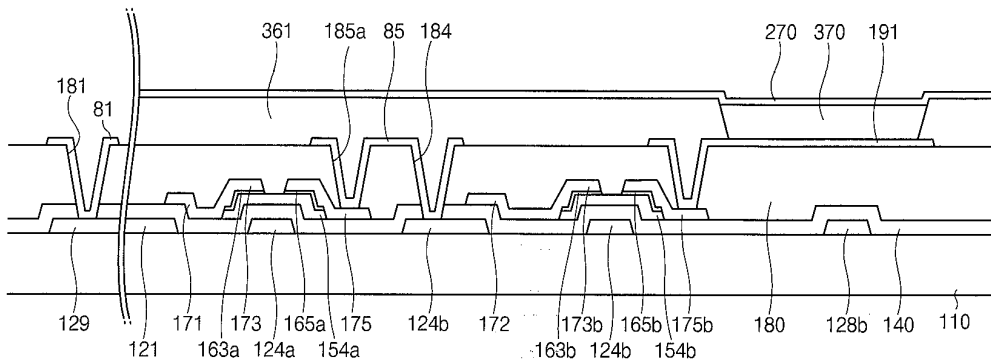
도면20



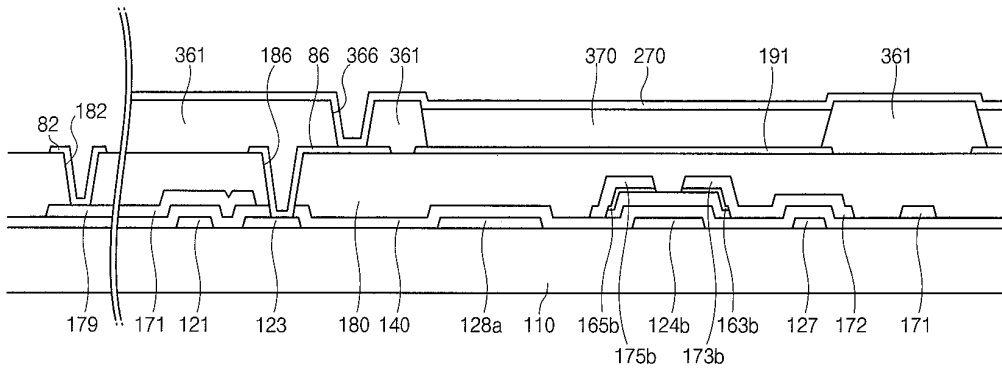
도면21



도면22



도면23



专利名称(译)	标题：OLED显示器及其制造方法		
公开(公告)号	KR101152134B1	公开(公告)日	2012-06-15
申请号	KR1020050078624	申请日	2005-08-26
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	RHEE JUNG SOO 이정수 CHOI BEOHM ROCK 최범락 GOH JOON CHUL 고준철		
发明人	이정수 최범락 고준철		
IPC分类号	H05B33/22 H05B33/10		
CPC分类号	H01L27/3244 G09G3/3233 H01L27/3262 H01L51/524 H01L51/5259 H01L2251/5315		
其他公开文献	KR1020070024085A		
外部链接	Espacenet		

摘要(译)

目的：提供一种有机发光显示装置及其制造方法，通过在不降低OLED的孔径比的情况下最佳地布置TFT和电线来增强OLED（有机发光装置）的亮度。组成：第一信号线（121）形成在基板上。第二信号线（122）与第一信号线交叉。多个TFT（薄膜晶体管）（154a，154b）形成在基板上并直接或间接连接到第一和第二信号线。平面化加强单元（128a，128b）形成在与第一和第二信号线之一相同的层上，并与第一和第二信号线以及TFT电隔离。在第一和第二信号线，TFT和平坦化增强单元上形成绝缘膜。第一电极（124a）形成在绝缘膜上并连接到TFT之一。发光单元形成在第一电极上。在发光单元上形成第二电极（124b）。©KIPO 2007

