



(19) 대한민국특허청(KR)
 (12) 등록특허공보(B1)

(45) 공고일자 2012년01월31일
 (11) 등록번호 10-1108170
 (24) 등록일자 2012년01월13일

(51) Int. Cl.

H01L 51/56 (2006.01) *H01L 51/52* (2006.01)

(21) 출원번호 10-2010-0022943

(22) 출원일자 2010년03월15일

심사청구일자 2010년03월15일

(65) 공개번호 10-2011-0103735

(43) 공개일자 2011년09월21일

(56) 선행기술조사문헌

JP2008112112 A*

KR1020060123945 A*

KR1020100043943 A

KR1020110008621 A

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

삼성모바일디스플레이주식회사

경기도 용인시 기흥구 삼성2로 95 (농서동)

(72) 발명자

김정연

경기도 용인시 기흥구 삼성2로 95 (농서동)

김무현

경기도 용인시 기흥구 삼성2로 95 (농서동)

(뒷면에 계속)

(74) 대리인

리앤목특허법인

전체 청구항 수 : 총 22 항

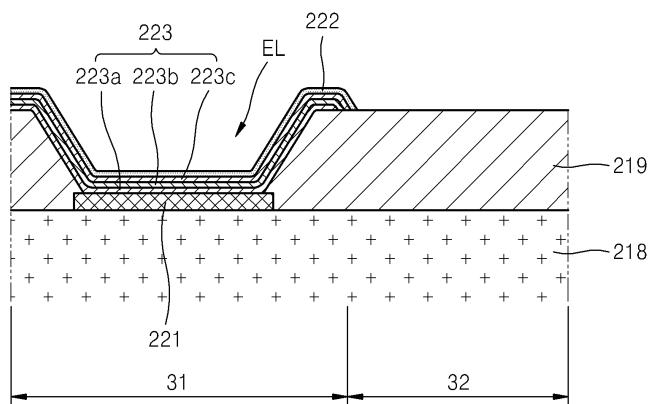
심사관 : 추장희

(54) 유기 발광 표시 장치 및 그 제조방법

(57) 요 약

본 발명은, 외광의 투과도가 높고, 간단한 방법으로 캐소오드를 패터닝할 수 있는 것으로, 기판과, 상기 기판 상에 형성되고, 발광되는 제1영역과 외광이 투과되는 제2영역을 갖는 복수의 픽셀과, 상기 각 픽셀의 제1영역에 배치되고 각각 적어도 하나의 박막 트랜지스터를 포함하는 복수의 구동 회로부와, 상기 각 픽셀의 제1영역에 배치되고, 상기 각 구동 회로부와 전기적으로 연결되며, 상기 각 픽셀마다 서로 분리되도록 아일랜드 형태로 패터닝된 복수의 제1전극과, 적어도 상기 제1전극을 덮도록 패터닝된 제1유기막과, 상기 제1유기막 상에 형성되고 적어도 상기 각 제1전극에 대응되도록 패터닝되며 발광층을 포함하는 복수의 제2유기막과, 적어도 상기 제2유기막을 덮도록 상기 제2유기막 상에 형성되고 상기 제2영역 중 일부에는 배치되지 않도록 패터닝된 제3유기막과, 상기 제3유기막 상에 상기 제3유기막과 동일하게 패터닝된 제1부분을 포함하는 제2전극을 포함하는 유기 발광 표시장치 및 그 제조방법에 관한 것이다.

대 표 도 - 도4



(72) 발명자

최범락

경기도 용인시 기흥구 삼성2로 95 (농서동)

성운철

경기도 용인시 기흥구 삼성2로 95 (농서동)

특허청구의 범위

청구항 1

기판;

상기 기판 상에 형성되고, 발광되는 제1영역과 외광이 투과되는 제2영역을 갖는 복수의 픽셀;

상기 각 픽셀의 제1영역에 배치되고 각각 적어도 하나의 박막 트랜지스터를 포함하는 복수의 픽셀 회로부;

상기 각 픽셀의 제1영역에 배치되고, 상기 각 픽셀 회로부와 전기적으로 연결되며, 상기 각 픽셀마다 서로 분리되도록 아일랜드 형태로 패터닝된 복수의 제1전극;

적어도 상기 제1전극을 덮도록 패터닝된 제1유기막;

상기 제1유기막 상에 형성되고 적어도 상기 각 제1전극에 대응되도록 패터닝되며 발광층을 포함하는 복수의 제2유기막;

적어도 상기 제2유기막을 덮도록 상기 제2유기막 상에 형성되고 상기 제2영역 중 일부에는 배치되지 않도록 패터닝된 제3유기막; 및

상기 제3유기막 상에 위치하고 상기 제3유기막과 동일하게 패터닝된 제1부분과, 상기 제3유기막이 없는 제2영역에 위치하고 상기 제1부분과 연결되며 상기 제1부분보다 두께가 얇은 제2부분을 포함하고, 상기 제1부분과 제2부분은 동시에 일체로 형성된 제2전극;을 포함하는 유기 발광 표시장치.

청구항 2

제1항에 있어서,

상기 제1유기막은 정공수송층 및 정공주입층 중 적어도 하나를 포함하는 것을 특징으로 하는 유기 발광 표시장치.

청구항 3

제1항에 있어서,

상기 제3유기막은 전자수송층 및 전자주입층 중 적어도 하나를 포함하는 것을 특징으로 하는 유기 발광 표시장치.

청구항 4

제1항에 있어서,

상기 제1유기막은 상기 제2영역 중 일부에는 배치되지 않도록 패터닝된 것을 특징으로 하는 유기 발광 표시장치.

청구항 5

제1항에 있어서,

상기 제1유기막은 상기 제1영역 및 제2영역에 모두 배치되는 것을 특징으로 하는 유기 발광 표시장치.

청구항 6

삭제

청구항 7

삭제

청구항 8

제1항에 있어서,

상기 핵셀 회로부는 상기 제1전극에 중첩된 것을 특징으로 하는 유기 발광 표시장치.

청구항 9

제1항에 있어서,

상기 각 핵셀의 제1영역은 발광 영역과 회로 영역을 포함하고, 상기 핵셀 회로부는 상기 회로 영역에 배치되며, 상기 제1전극은 상기 발광 영역에 배치되는 것을 특징으로 하는 유기 발광 표시장치.

청구항 10

제9항에 있어서,

상기 각 핵셀의 상기 발광 영역과 상기 회로 영역은 서로 인접하게 배치되는 것을 특징으로 하는 유기 발광 표시장치.

청구항 11

제1항에 있어서,

상기 제1전극의 가장자리를 덮고 상기 제1전극의 가장자리와 상기 제1유기막의 사이에 개재되는 절연막을 더 포함하는 것을 특징으로 하는 유기 발광 표시장치.

청구항 12

제1항에 있어서,

상기 제2전극은 마그네슘을 포함하는 것을 특징으로 하는 유기 발광 표시장치.

청구항 13

기판 상에 발광될 제1영역과 외광이 투과될 제2영역을 갖는 복수의 핵셀을 구획하는 단계;

상기 각 핵셀의 제1영역에 각각 적어도 하나의 박막 트랜지스터를 포함하는 복수의 핵셀 회로부를 형성하는 단계;

상기 각 핵셀의 제1영역에 상기 각 핵셀 회로부와 전기적으로 연결되고 상기 각 핵셀마다 서로 분리되도록 아일랜드 형태로 패터닝된 복수의 제1전극을 형성하는 단계;

적어도 상기 제1전극을 덮도록 패터닝된 제1유기막을 형성하는 단계;

상기 제1유기막 상에, 적어도 상기 각 제1전극에 대응되도록 패터닝되고 발광층을 포함하는 복수의 제2유기막을 형성하는 단계;

상기 제2유기막 상에, 적어도 상기 제2유기막을 덮고 상기 제2영역 중 일부에는 배치되지 않도록 패터닝된 제3유기막을 형성하는 단계; 및

상기 제1영역 및 제2영역에 금속을 증착하여, 상기 제3유기막 상에, 상기 제3유기막과 동일하게 패터닝된 제1부분을 포함하는 제2전극을 형성하는 단계;를 포함하는 유기 발광 표시장치의 제조방법.

청구항 14

제13항에 있어서,

상기 금속은 마그네슘을 포함하는 것을 특징으로 하는 유기 발광 표시장치의 제조방법.

청구항 15

제13항에 있어서,

상기 제1유기막은 정공수송층 및 정공주입층 중 적어도 하나를 포함하는 것을 특징으로 하는 유기 발광 표시장치의 제조방법.

청구항 16

제13항에 있어서,

상기 제3유기막은 전자수송층 및 전자주입층 중 적어도 하나를 포함하는 것을 특징으로 하는 유기 발광 표시장치의 제조방법.

청구항 17

제13항에 있어서,

상기 제1유기막은 상기 제2영역 중 일부에는 배치되지 않도록 패터닝된 것을 특징으로 하는 유기 발광 표시장치의 제조방법.

청구항 18

제13항에 있어서,

상기 제1유기막은 상기 제1영역 및 제2영역에 모두 배치되는 것을 특징으로 하는 유기 발광 표시장치의 제조방법.

청구항 19

제13항에 있어서,

상기 제2전극은, 상기 제3유기막이 없는 제2영역에 위치하고 상기 제1부분과 연결된 제2부분을 더 포함하는 것을 특징으로 하는 유기 발광 표시장치의 제조방법.

청구항 20

제19항에 있어서,

상기 제2부분은 상기 제1부분보다 두께가 얇은 것을 특징으로 하는 유기 발광 표시장치의 제조방법.

청구항 21

제13항에 있어서,

상기 픽셀 회로부는 상기 제1전극에 중첩된 것을 특징으로 하는 유기 발광 표시장치의 제조방법.

청구항 22

제13항에 있어서,

상기 각 픽셀의 제1영역은 발광 영역과 회로 영역을 포함하고, 상기 픽셀 회로부는 상기 회로 영역에 배치되며, 상기 제1전극은 상기 발광 영역에 배치되는 것을 특징으로 하는 유기 발광 표시장치의 제조방법.

청구항 23

제22항에 있어서,

상기 각 픽셀의 상기 발광 영역과 상기 회로 영역은 서로 인접하게 배치되는 것을 특징으로 하는 유기 발광 표시장치의 제조방법.

청구항 24

제13항에 있어서,

상기 제1전극의 형성 단계와 제1유기막의 형성 단계 사이에, 상기 제1전극의 가장자리를 덮고 상기 제1전극의 가장자리와 상기 제1유기막의 사이에 개재되는 절연막을 형성하는 단계를 더 포함하는 것을 특징으로 하는 유기 발광 표시장치의 제조방법.

명세서

기술 분야

- [0001] 본 발명은 유기 발광 표시 장치 및 그 제조방법에 관한 것으로, 보다 상세하게는 투명한 유기 발광 표시장치 및 그 제조방법에 관한 것이다.

배경 기술

- [0002] 유기 발광 표시 장치는 시야각, 콘트라스트(contrast), 응답속도, 소비전력 등의 측면에서 특성이 우수하기 때문에 MP3 플레이어나 휴대폰 등과 같은 개인용 휴대기기에서 텔레비전(TV)에 이르기까지 응용 범위가 확대되고 있다.

- [0003] 이러한 유기 발광 표시 장치에 대해 장치 내부의 박막 트랜지스터나 유기 발광 소자를 투명한 형태로 만들어 줌으로써, 투명 표시 장치로 형성하려는 시도가 있다.

- [0004] 그런데, 캐소오드를 금속을 이용하여 형성하기 때문에 투명 표시장치의 투과율을 향상시키는 데에는 한계가 있다.

발명의 내용

해결하려는 과제

- [0005] 본 발명은, 외광의 투과도가 높은 투명한 유기 발광 표시 장치 및 그 제조방법을 제공하는 데에 목적이 있다.

- [0006] 본 발명은 간단한 방법으로 캐소오드를 패터닝할 수 있는 유기 발광 표시장치 및 그 제조방법을 제공하는 데에 목적이 있다.

과제의 해결 수단

- [0007] 상기와 같은 목적을 달성하기 위하여, 본 발명은, 기판과, 상기 기판 상에 형성되고, 발광되는 제1영역과 외광이 투과되는 제2영역을 갖는 복수의 픽셀과, 상기 각 픽셀의 제1영역에 배치되고 각각 적어도 하나의 박막 트랜지스터를 포함하는 복수의 구동 회로부와, 상기 각 픽셀의 제1영역에 배치되고, 상기 각 구동 회로부와 전기적으로 연결되며, 상기 각 픽셀마다 서로 분리되도록 아일랜드 형태로 패터닝된 복수의 제1전극과, 적어도 상기 제1전극을 덮도록 패터닝된 제1유기막과, 상기 제1유기막 상에 형성되고 적어도 상기 각 제1전극에 대응되도록 패터닝되며 발광층을 포함하는 복수의 제2유기막과, 적어도 상기 제2유기막을 덮도록 상기 제2유기막 상에 형성되고 상기 제2영역 중 일부에는 배치되지 않도록 패터닝된 제3유기막과, 상기 제3유기막 상에 상기 제3유기막과 동일하게 패터닝된 제1부분을 포함하는 유기 발광 표시장치를 제공한다.

- [0008] 본 발명의 다른 특징에 따르면, 상기 제1유기막은 홀수송층 및 홀주입층 중 적어도 하나를 포함할 수 있다.

- [0009] 본 발명의 또 다른 특징에 따르면, 상기 제3유기막은 전자수송층 및 전자주입층 중 적어도 하나를 포함할 수 있다.

- [0010] 본 발명의 또 다른 특징에 따르면, 상기 제1유기막은 상기 제2영역 중 일부에는 배치되지 않도록 패터닝된 것일 수 있다.

- [0011] 본 발명의 또 다른 특징에 따르면, 상기 제1유기막은 상기 제1영역 및 제2영역에 모두 배치되는 것일 수 있다.

- [0012] 본 발명의 또 다른 특징에 따르면, 상기 제2전극은, 상기 제3유기막이 없는 제2영역에 위치하고 상기 제1부분과 연결된 제2부분을 더 포함할 수 있다.

- [0013] 본 발명의 또 다른 특징에 따르면, 상기 제2부분은 상기 제1부분보다 두께가 얇은 것일 수 있다.

- [0014] 본 발명의 또 다른 특징에 따르면, 상기 구동 회로부는 상기 제1전극에 중첩된 것일 수 있다.

- [0015] 본 발명의 또 다른 특징에 따르면, 상기 각 픽셀의 제1영역은 발광 영역과 회로 영역을 포함하고, 상기 구동 회로부는 상기 회로 영역에 배치되며, 상기 제1전극은 상기 발광 영역에 배치될 수 있다.

- [0016] 본 발명의 또 다른 특징에 따르면, 상기 각 픽셀의 상기 발광 영역과 상기 회로 영역은 서로 인접하게 배치될 수 있다.

- [0017] 본 발명의 또 다른 특징에 따르면, 상기 제1전극의 가장자리를 덮고 상기 제1전극의 가장자리와 상기 제1유기막

의 사이에 개재되는 절연막을 더 포함할 수 있다.

[0018] 본 발명의 또 다른 특징에 따르면, 상기 제2전극은 마그네슘을 포함할 수 있다.

[0019] 본 발명은 또한 전술한 목적을 달성하기 위하여, 기판 상에 발광될 제1영역과 외광이 투과될 제2영역을 갖는 복수의 픽셀을 구획하는 단계와, 상기 각 픽셀의 제1영역에 각각 적어도 하나의 박막 트랜지스터를 포함하는 복수의 구동 회로부를 형성하는 단계와, 상기 각 픽셀의 제1영역에 상기 각 구동 회로부와 전기적으로 연결되고 상기 각 픽셀마다 서로 분리되도록 아일랜드 형태로 패터닝된 복수의 제1전극을 형성하는 단계와, 적어도 상기 제1전극을 덮도록 패터닝된 제1유기막을 형성하는 단계와, 상기 제1유기막 상에, 적어도 상기 각 제1전극에 대응되도록 패터닝되고 발광층을 포함하는 복수의 제2유기막을 형성하는 단계와, 상기 제2유기막 상에, 적어도 상기 제2유기막을 덮고 상기 제2영역 중 일부에는 배치되지 않도록 패터닝된 제3유기막을 형성하는 단계와, 상기 제1영역 및 제2영역에 금속을 증착하여, 상기 제3유기막 상에, 상기 제3유기막과 동일하게 패터닝된 제1부분을 포함하는 제2전극을 형성하는 단계를 포함하는 유기 발광 표시장치의 제조방법을 제공한다.

[0020] 본 발명의 다른 특징에 따르면, 상기 금속은 마그네슘을 포함할 수 있다.

[0021] 본 발명의 또 다른 특징에 따르면, 상기 제1유기막은 홀수송층 및 홀주입층 중 적어도 하나를 포함할 수 있다.

[0022] 본 발명의 또 다른 특징에 따르면, 상기 제3유기막은 전자수송층 및 전자주입층 중 적어도 하나를 포함할 수 있다.

[0023] 본 발명의 또 다른 특징에 따르면, 상기 제1유기막은 상기 제2영역 중 일부에는 배치되지 않도록 패터닝될 수 있다.

[0024] 본 발명의 또 다른 특징에 따르면, 상기 제1유기막은 상기 제1영역 및 제2영역에 모두 배치되는 것일 수 있다.

[0025] 본 발명의 또 다른 특징에 따르면, 상기 제2전극은, 상기 제3유기막이 없는 제2영역에 위치하고 상기 제1부분과 연결된 제2부분을 더 포함할 수 있다.

[0026] 본 발명의 또 다른 특징에 따르면, 상기 제2부분은 상기 제1부분보다 두께가 얇을 수 있다.

[0027] 본 발명의 또 다른 특징에 따르면, 상기 구동 회로부는 상기 제1전극에 중첩될 수 있다.

[0028] 본 발명의 또 다른 특징에 따르면, 상기 각 픽셀의 제1영역은 발광 영역과 회로 영역을 포함하고, 상기 구동 회로부는 상기 회로 영역에 배치되며, 상기 제1전극은 상기 발광 영역에 배치될 수 있다.

[0029] 본 발명의 또 다른 특징에 따르면, 상기 각 픽셀의 상기 발광 영역과 상기 회로 영역은 서로 인접하게 배치될 수 있다.

[0030] 본 발명의 또 다른 특징에 따르면, 상기 제1전극의 형성 단계와 제1유기막의 형성 단계 사이에, 상기 제1전극의 가장자리를 덮고 상기 제1전극의 가장자리와 상기 제1유기막의 사이에 개재되는 절연막을 형성하는 단계를 더 포함할 수 있다.

발명의 효과

[0031] 상기한 바와 같은 본 발명에 따르면, 외광이 투과되는 제2영역에서의 투과율 저하를 최대한 줄일 수 있고, 이에 따라 사용자가 외부 이미지의 관찰이 더욱 용이해질 수 있다.

[0032] 또, 자동적으로 제2전극의 패터닝 효과를 얻을 수 있어, 공정상 매우 뛰어난 환경을 제공할 수 있다.

도면의 간단한 설명

[0033] 도 1은 본 발명의 유기 발광 표시장치의 서로 인접한 두 개의 픽셀들인 제1픽셀(P1)과 제2픽셀(P2)을 도시한 단면도,

도 2는 본 발명의 바람직한 일 실시예에 따른 유기 발광 표시장치의 서로 인접한 적색 픽셀(Pr), 녹색 픽셀(Pg) 및 청색 픽셀(Pb)을 도시한 평면도,

도 3은 도 2의 A-A에 대한 단면도,

도 4는 도 3의 유기 발광부(EL)의 일 예를 보다 상세히 도시한 단면도,

도 5는 도 3의 유기 발광부(EL)의 다른 일 예를 보다 상세히 도시한 단면도,

도 6은 본 발명의 바람직한 다른 일 실시예에 따른 유기 발광 표시장치의 서로 인접한 적색 픽셀(Pr), 녹색 픽셀(Pg) 및 청색 픽셀(Pb)을 도시한 평면도,

도 7은 도 6의 B-B에 대한 단면도.

발명을 실시하기 위한 구체적인 내용

- [0034] 이하, 첨부된 도면을 참조로 본 발명의 바람직한 실시예들에 대하여 보다 상세히 설명한다.
- [0035] 도 1은 본 발명의 바람직한 일 실시예에 따른 유기 발광 표시장치를 개략적으로 도시한 단면도이다.
- [0036] 도 1을 참조하면, 본 발명의 바람직한 일 실시예에 따른 유기 발광 표시장치는 기판(1) 상에 디스플레이부(2)가 구비된다.
- [0037] 이러한 유기 발광 표시장치에서 외광은 기판(1) 및 디스플레이부(2)를 투과하여 입사된다.
- [0038] 그리고 디스플레이부(2)는 후술하는 바와 같이 외광이 투과 가능하도록 구비된 것으로, 도 1에서 볼 때, 화상이 구현되는 측에 위치한 사용자가 기판(1) 하부 외측의 이미지를 관찰 가능하도록 구비된다. 도 1에 도시된 실시 예에서 디스플레이부(2)의 화상이 기판(1)의 방향으로 구현되는 배면발광형으로 개시되었지만, 본 발명이 반드시 이에 한정되는 것은 아니며, 디스플레이부(2)의 화상이 기판(1)의 반대 방향으로 구현되는 전면 발광형에도 동일하게 적용 가능함은 물론이다.
- [0039] 도 1은 본 발명의 유기 발광 표시장치의 서로 인접한 두 개의 픽셀들인 제1픽셀(P1)과 제2픽셀(P2)을 도시한 것이다.
- [0040] 각 픽셀들(P1)(P2)은 제1영역(31)과 제2영역(32)을 구비하고 있다.
- [0041] 제1영역(31)을 통해서는 디스플레이부(2)로부터 화상이 구현되고, 제2영역(32)을 통해서는 외광이 투과된다.
- [0042] 즉, 본 발명은 각 픽셀들(P1)(P2)이 모두 화상을 구현하는 제1영역(31)과 외광이 투과되는 제2영역(32)이 구비되어 있어 사용자가 이미지를 보지 않을 때에는 외부 이미지를 볼 수 있게 된다.
- [0043] 이 때, 제2영역(32)에는 박막 트랜지스터, 커패시터, 유기 발광 소자 등의 소자들을 형성하지 않음으로써 외광 투과율을 극대화할 수 있고, 투과 이미지가 박막 트랜지스터, 커패시터, 유기 발광 소자 등의 소자들에 의해 간섭을 받아 왜곡이 일어나는 것을 최대한 줄일 수 있다.
- [0044] 도 2는 서로 인접한 적색 픽셀(Pr), 녹색 픽셀(Pg) 및 청색 픽셀(Pb)을 도시한 평면도이고, 도 3은 도 2의 A-A에 대한 단면도이다. 그리고 도 4는 도 3의 유기 발광부(EL)의 일 예를 보다 상세히 도시한 단면도이다.
- [0045] 각 적색 픽셀(Pr), 녹색 픽셀(Pg) 및 청색 픽셀(Pb)은 제1영역(31)에 회로 영역(311)과 발광 영역(312)을 각각 구비한다. 이를 회로 영역(311)과 발광 영역(312)은 서로 인접하게 배치된다.
- [0046] 그리고 제1영역(31)에 인접하게는 외광을 투과하는 제2영역(32)이 배치된다.
- [0047] 상기 제2영역(32)은 도 2에서 볼 수 있듯이 각 픽셀들(Pr)(Pg)(Pb) 별로 독립되게 구비될 수도 있고, 비록 도시 되지는 않았지만 각 픽셀들(Pr)(Pg)(Pb)에 걸쳐 서로 연결되게 구비될 수도 있다. 제2영역(32)이 각 픽셀들(Pr)(Pg)(Pb)에 걸쳐 서로 연결되게 구비될 경우, 외광이 투과되는 제2영역(32)의 면적이 넓어지는 효과가 있기 때문에 디스플레이부(2) 전체의 투과율을 높일 수 있다.
- [0048] 도 3에서 볼 수 있듯이, 회로 영역(311)에는 박막 트랜지스터(TR)를 포함하는 픽셀 회로부가 배치되는 데, 상기 픽셀 회로부는 도면에 도시된 바와 같이 반드시 하나의 박막 트랜지스터(TR)가 배치되는 것에 한정되지 않는다. 이 픽셀 회로부에는 박막 트랜지스터(TR) 외에도 다수의 박막 트랜지스터 및 스토리지 커패시터가 더 포함될 수 있으며, 이들과 연결된 스캔 라인, 데이터 라인 및 Vdd 라인 등의 배선들이 더 구비될 수 있다.
- [0049] 발광 영역(312)에는 발광 소자인 유기 발광 소자(EL)가 배치된다. 이 유기 발광 소자(EL)는 픽셀 회로부의 박막 트랜지스터(TR)와 전기적으로 연결되어 있다.
- [0050] 상기 기판(1) 상에는 베퍼막(211)이 형성되고, 이 베퍼막(211) 상에 박막 트랜지스터(TR)를 포함한 픽셀 회로부가 형성된다.
- [0051] 먼저, 상기 베퍼막(211) 상에는 반도체 활성층(212)이 형성된다.

- [0052] 상기 벼페막(211)은 투명한 절연물로 형성되는 데, 불순 원소의 침투를 방지하며 표면을 평탄화하는 역할을 하는 것으로, 이러한 역할을 수행할 수 있는 다양한 물질로 형성될 수 있다. 일례로, 상기 벼페막(211)은 실리콘 옥사이드, 실리콘 나이트라이드, 실리콘 옥시나이트라이드, 알루미늄옥사이드, 알루미늄나이트라이드, 티타늄옥사이드 또는 티타늄나이트라이드 등의 무기물이나, 폴리아미드, 폴리에스테르, 아크릴 등의 유기물 또는 이들의 적층체로 형성될 수 있다. 상기 벼페막(211)은 필수 구성요소는 아니며, 필요에 따라서는 구비되지 않을 수도 있다.
- [0053] 상기 반도체 활성층(212)은 다결정 실리콘으로 형성될 수 있는 데, 반드시 이에 한정되는 것은 아니며, 산화물 반도체로 형성될 수 있다. 예를 들면 G-I-Z-O층[(In₂O₃)_a(Ga₂O₃)_b(ZnO)_c층](a, b, c는 각각 a≥0, b≥0, c>0의 조건을 만족시키는 실수)일 수 있다. 이렇게 반도체 활성층(212)을 산화물 반도체로 형성할 경우에는 제1영역(31)의 회로 영역(311)에서의 광투과도가 더욱 높아질 수 있게 되고, 이에 따라 디스플레이부(2) 전체의 외광투과도를 상승시킬 수 있다.
- [0054] 상기 반도체 활성층(212)을 덮도록 게이트 절연막(213)이 벼페막(211) 상에 형성되고, 게이트 절연막(213) 상에 게이트 전극(214)이 형성된다.
- [0055] 게이트 전극(214)을 덮도록 게이트 절연막(213) 상에 층간 절연막(215)이 형성되고, 이 층간 절연막(215) 상에 소스 전극(216)과 드레인 전극(217)이 형성되어 각각 반도체 활성층(212)과 콘택 홀을 통해 콘택된다.
- [0056] 상기와 같은 박막 트랜지스터(TR)의 구조는 반드시 이에 한정되는 것은 아니며, 다양한 형태의 박막 트랜지스터의 구조가 적용 가능함은 물론이다.
- [0057] 이러한 박막 트랜지스터(TR)를 덮도록 패시베이션막(218)이 형성된다. 상기 패시베이션막(218)은 상면이 평탄화된 단일 또는 복수층의 절연막이 될 수 있다. 이 패시베이션막(218)은 무기물 및/또는 유기물로 형성될 수 있다.
- [0058] 상기 패시베이션막(218) 상에는 도 3에서 볼 수 있듯이, 박막 트랜지스터(TR)와 전기적으로 연결된 유기 발광소자(EL)의 제1전극(221)이 형성된다. 상기 제1전극(221)은 모든 픽셀들 별로 독립된 아일랜드 형태로 형성된다.
- [0059] 상기 제1전극(221)은 일함수가 높은 ITO, IZO, ZnO, 또는 In₂O₃ 등을 포함하여 구비될 수 있다. 만일 도 1에서 기판(1)의 반대 방향으로 화상이 구현되는 전면 발광형일 경우 상기 제1전극(221)은 Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr, Li, 또는 Ca 등으로 형성된 반사막을 더 포함할 수 있다.
- [0060] 상기 패시베이션막(218) 상에는 절연막(219)이 형성된다.
- [0061] 상기 절연막(219)은, 상기 제1전극(221)의 가장자리를 덮고 중앙부는 노출시킨다. 이 절연막(219)은 제1영역(31)을 덮도록 구비될 수 있는 데, 반드시 제1영역(31) 전체를 덮도록 구비되는 것은 아니며, 적어도 일부, 특히, 제1전극(221)의 가장자리를 덮도록 하면 충분하다.
- [0062] 상기 절연막(219)은 유기 절연물로 구비될 수 있는 데, 아크릴계 수지, 에폭시계 수지, 폴리 이미드 등 폴리머계통의 유기물로 형성되어 그 상부 표면이 평탄하게 되도록 한다.
- [0063] 상기 절연막(219)을 통해 노출된 상기 제1전극(221) 상에는 유기막(223)이 형성된다. 이 유기막(223)의 일부는 제1전극(221)의 가장자리를 덮고 있는 절연막(219)의 일부에까지 덮이게 된다.
- [0064] 상기 유기막(223)은 도 4에서 볼 수 있듯이 제1유기막(223a), 제2유기막(223b) 및 제3유기막(223c)을 포함한다.
- [0065] 상기 제1유기막(223a)은 정공주입층 및 정공수송층을 포함한다. 상기 제2유기막(223b)은 발광층을 포함한다. 그리고, 상기 제3유기막(223c)은 전자주입층 및 전자수송층을 포함한다. 상기 제1유기막(223a) 및 제3유기막(223c)은 공통층으로서 모든 픽셀에 공통으로 적용될 수 있으나, 제2유기막(223b)은 픽셀의 색상 별로 분리되게 증착된다.
- [0066] 상기 정공주입층은 구리프탈로시아닌 등의 프탈로시아닌 화합물 또는 스타버스트(Starburst)형 아민류인 TCTA, m-MTDA, m-MTDAPB 등으로 형성할 수 있다.
- [0067] 상기 정공 수송층은 N,N'-비스(3-메틸페닐)-N,N'-디페닐-[1,1-비페닐]-4,4'-디아민(TPD), N,N'-디(나프탈렌-1-일)-N,N'-디페닐 벤지딘(a-NPD) 등으로 형성될 수 있다.
- [0068] 상기 전자 주입층은 LiF, NaCl, CsF, Li₂O, BaO, Liq 등의 물질을 이용하여 형성할 수 있다.

- [0069] 상기 전자 수송층은 Alq3를 이용하여 형성할 수 있다.
- [0070] 상기 발광층은 호스트 물질과 도판트 물질을 포함할 수 있다.
- [0071] 상기 호스트 물질로는 트리스(8-히드록시-퀴놀리나토)알루미늄 (Alq3), 9,10-디(나프티-2-일)안트라센 (AND), 3-Tert-부틸-9,10-디(나프티-2-일)안트라센 (TBADN), 4,4'-비스(2,2-디페닐-에텐-1-일)-4,4'-디메틸페닐 (DPVBi), 4,4'-비스Bis(2,2-디페닐-에텐-1-일)-4,4'-디메틸페닐 (p-DMDPVBi), Tert(9,9-디아릴플루오렌)s (TDAF), 2-(9,9'-스페로비플루오렌-2-일)-9,9'-스페로비플루오렌 (BSDF), 2,7-비스(9,9'-스페로비플루오렌-2-일)-9,9'-스페로비플루오렌 (TSDF), 비스(9,9-디아릴플루오렌)s (BDAF), 4,4'-비스(2,2-디페닐-에텐-1-일)-4,4'-디-(tert-부틸)페닐 (p-TDPVBi), 1,3-비스(카바졸-9-일)벤젠 (mCP), 1,3,5-트리스(카바졸-9-일)벤젠 (tCP), 4,4',4"-트리스(카바졸-9-일)트리페닐아민 (TcTa), 4,4'-비스(카바졸-9-일)비페닐 (CBP), 4,4'-비스Bis(9-카바졸일)-2,2'-디메틸-비페닐 (CBDP), 4,4'-비스(카바졸-9-일)-9,9-디메틸-플루오렌 (DMFL-CBP), 4,4'-비스(카바졸-9-일)-9,9-비스bis(9-페닐-9H-카바졸)플루오렌 (FL-4CBP), 4,4'-비스(카바졸-9-일)-9,9-디-톨일-플루오렌 (DPFL-CBP), 9,9-비스(9-페닐-9H-카바졸)플루오렌 (FL-2CBP) 등이 사용될 수 있다.
- [0072] 상기 도판트 물질로는 DPAVBi (4,4'-비스[4-(디-p-톨일아미노)스티릴]비페닐), ADN (9,10-디(나프-2-틸)안트라센), TBADN (3-터트-부틸-9,10-디(나프-2-틸)안트라센) 등이 사용될 수 있다.
- [0073] 상기와 같은 유기막(223) 상으로는 제2전극(222)이 형성된다. 상기 제2전극(222)은 일함수가 작은 금속, 즉, Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr, Li, 또는 Ca 등으로 형성될 수 있는데, 바람직하게는 Mg 또는 Mg 합금을 포함하는 금속으로 형성할 수 있다. 상기 제1전극(221)은 애노우드 전극의 기능을 하고, 상기 제2전극(222)은 캐소우드 전극의 기능을 할 수 있는데, 물론, 이들 제1전극(221)과 제2전극(222)의 극성은 서로 반대로 되어도 무방하다.
- [0074] 이러한 본 발명의 바람직한 일 실시예에 있어서, 상기 제1유기막(223a)과 제3유기막(223a)은 패터닝용 파인 메탈 마스크를 이용하여 제2영역(32) 중 적어도 일부를 제외한 영역에 모든 픽셀들에 공통되도록 공통층으로 증착한다. 그리고, 제2유기막(223b)은 파인 메탈 마스크를 이용하여 각 픽셀 별로, 즉, 제1전극(221)에 대응되게 패터닝한다.
- [0075] 그리고 상기 제2전극(222)은 상기 금속으로 상기 제3유기막(223a) 및 절연막(219) 상에 증착하는 데, 이 때, 오픈 마스크를 이용하여 모든 픽셀들의 제1영역(31) 및 제2영역(32) 모두에 상기 금속이 증착될 수 있도록 증착한다.
- [0076] 상기 제2전극(222)을 형성하는 금속, 특히, Mg 또는 Mg 합금을 포함하는 금속은 이를 수백Å 정도의 두께로 증착할 때에 상기 제3유기막(223c) 위에는 잘 증착되나, 제1유기막(223a) 및 제2유기막(223b)이나 상기 절연막(219) 위에는 증착되기 어렵다. 이렇게 제2전극(222)으로 사용되는 금속, 특히, Mg 또는 Mg 합금을 포함하는 금속이 상기 절연막(219) 상에 잘 증착되지 않는 점 때문에 종래의 유기 발광 표시장치에서는 상기 절연막(219) 표면에 플라즈마 처리를 하기도 하나, 본 발명에서는 오히려 이렇게 증착이 잘 되지 않는 점을 이용하였다.
- [0077] 즉, 도 2 및 도 4에서 볼 수 있듯이, 제2전극(222)을 형성할 영역에 대해 제3유기막(223c)이 형성되도록 하고, 제2전극(222)이 형성되지 않아야 할 제2영역(32)의 일부에는 제3유기막(223c)을 포함한 유기막(223)이 형성되지 않도록 한다. 그러면, 제2전극(222)으로 사용되는 금속, 특히, Mg 또는 Mg 합금을 증착할 때에는 오픈 마스크를 이용하여 모든 픽셀들의 제1영역(31) 및 제2영역(32) 모두에 상기 금속을 증착하더라도 이 금속이 제3유기막(223c)에만 증착이 되고 노출된 절연막(219)의 표면에는 증착이 되지 않게 되어 자동적으로 제2전극(222)의 패터닝 효과를 얻게 되는 것이다.
- [0078] 이렇게 패터닝된 제2전극(222)을 형성하기 위해 전술한 유기막(223)과 같이 파인 메탈 마스크를 사용하게 될 경우, 증착 온도가 상당히 높기 때문에, 장기간 사용 시 파인 메탈 마스크에 변형이 일어날 수 있고, 이에 따라 색도우 현상 등의 문제가 생기는 등 공정적으로 매우 불안정한 요소를 낳게 되므로, 바람직하지 않다.
- [0079] 본 발명은 전술한 바와 같이 자동적으로 제2전극(222)의 패터닝 효과를 얻을 수 있어, 공정상 매우 뛰어난 환경을 제공할 수 있다.
- [0080] 또, 상기 제2전극(222)이 제3유기막(223c) 상에만 증착되고, 상기 제2영역(32) 중 매우 많은 부분에 증착되지 않기 때문에 제2영역(32)의 투과율을 매우 높게 향상시킬 수 있다.
- [0081] 도 5는 도 3의 유기 발광소자(EL)의 다른 일 예를 도시한 단면도로서, 제1유기막(223a)을 공통층으로 증착하고, 제2유기막(223b)은 픽셀별로 분리되게 증착한다. 제3유기막(223c)은 전술한 도 2에서 볼 수 있듯이 제2영역(3

2)의 일부를 제외한 영역에 형성토록 한다. 물론 이 때에도 상기 제3유기막(223c)은 모든 픽셀에 대해 공통층으로 중착된다.

[0082] 이 상태에서 제2전극(222) 형성용 금속을 오픈 마스크로 중착하면 도 5에서 볼 수 있듯이, 제2유기막(223b) 상에는 제1두께(t1)로 제2전극(222)의 제1부분(222a)이 형성되고, 제2영역(32)의 제1유기막(223a) 상에는 제2두께(t2)로 제2전극(222)의 제2부분(222b)이 형성된다. 제2두께(t2)는 제1두께(t1)보다 얇기 때문에 상기 제2부분(222b)으로 인한 투과율 저하를 줄일 수 있게 된다.

[0083] 도 4에 따른 실시예에서도 도 5와 같이 제2영역(32)의 절연막(219) 상에도 보다 얇은 두께의 제2전극(222)이 형성될 수도 있다.

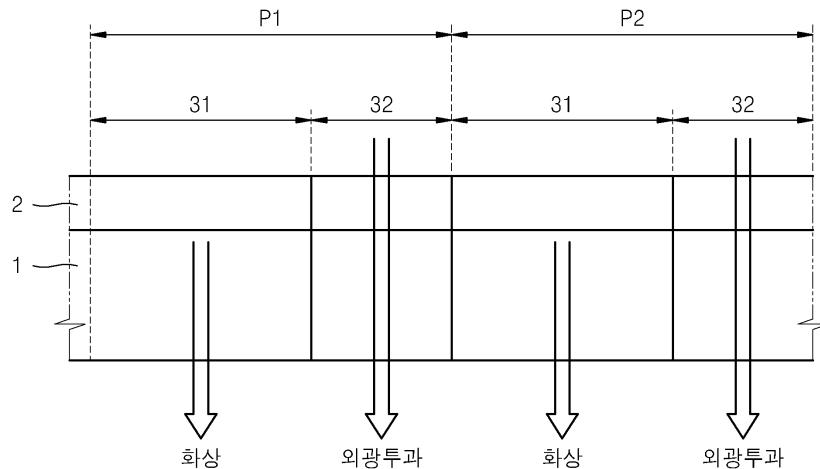
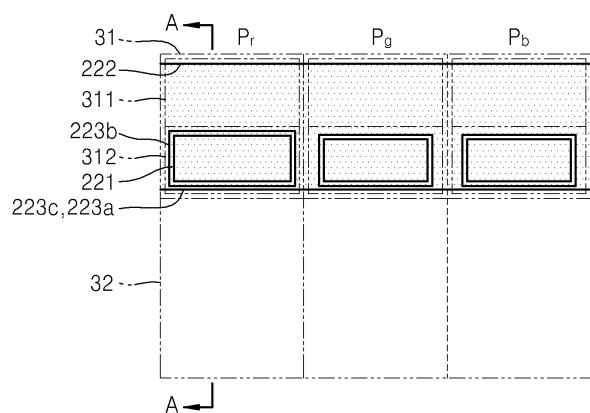
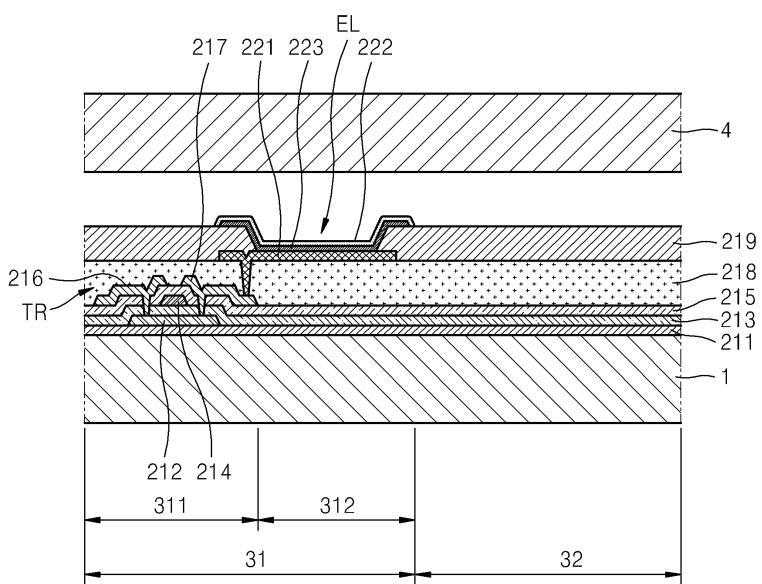
[0084] 이상 설명한 본 발명은 도 2에서와 같이 박막 트랜지스터(TR)를 포함한 픽셀 회로부가 제1전극(221)과 중첩되지 않는 구조에만 적용되는 것은 아니며, 도 6 및 도 7에서 볼 수 있듯이, 박막 트랜지스터(TR)를 포함한 픽셀 회로부가 포함된 회로 영역(311)이 제1전극(221)과 중첩되는 구조에도 적용될 수 있다.

[0085] 도 7과 같은 구조의 경우, 제1전극(221)을 반사 전극으로 형성하면 제1전극(221)에 의해 픽셀 회로부의 도전 패턴이 가리워지는 효과를 얻을 수 있기 때문에 외광이 픽셀 회로부의 도전 패턴에 의해 산란되어 투과 이미지 왜곡이 발생되는 것을 줄일 수 있다.

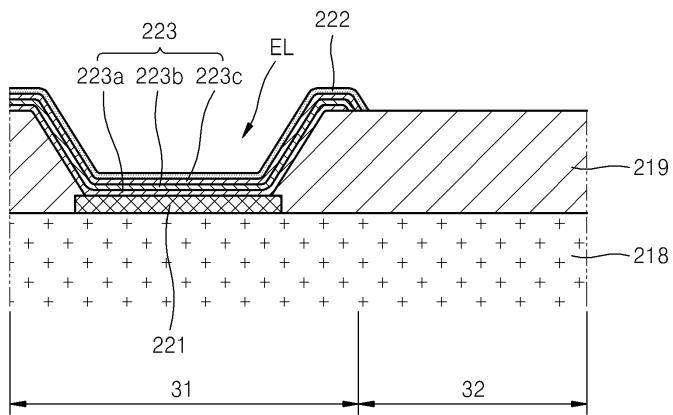
[0086] 본 발명은 첨부된 도면에 도시된 일 실시예를 참고로 설명되었으나 이는 예시적인 것에 불과하며, 당해 기술분야에서 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시예가 가능하다는 점을 이해할 수 있을 것이다. 따라서 본 발명의 진정한 보호 범위는 첨부된 청구 범위에 의해서만 정해져야 할 것이다.

부호의 설명

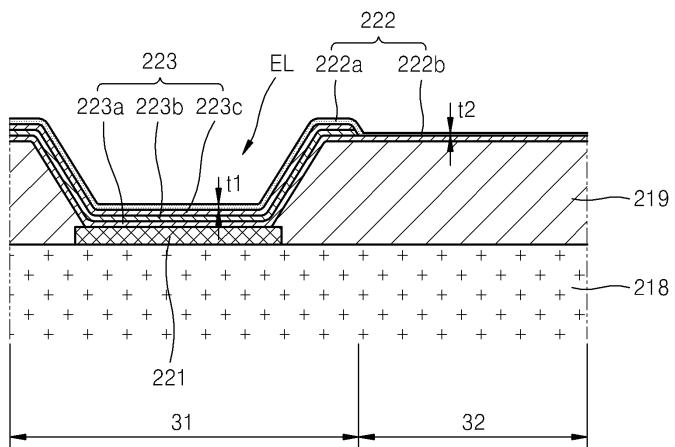
1: 기판	2: 디스플레이부
4: 밀봉 기판	31: 제1영역
32: 제2영역	211: 버퍼막
212: 반도체 활성층	213: 게이트 절연막
214: 게이트 전극	215: 층간 절연막
216: 소스 전극	217: 드레인 전극
218: 패시베이션막	219: 절연막
221: 제1전극	222: 제2전극
222a: 제1부분	222b: 제2부분
223: 유기막	223a: 제1유기막
223b: 제2유기막	223c: 제3유기막
311: 회로 영역	312: 발광 영역

도면**도면1****도면2****도면3**

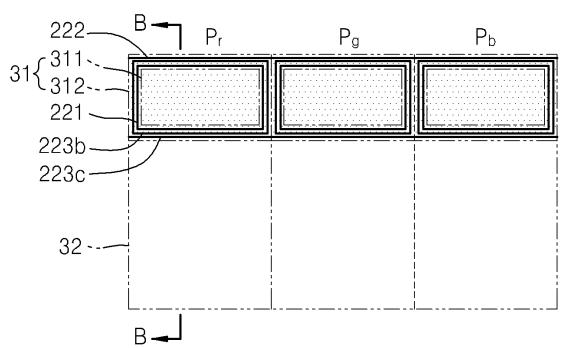
도면4



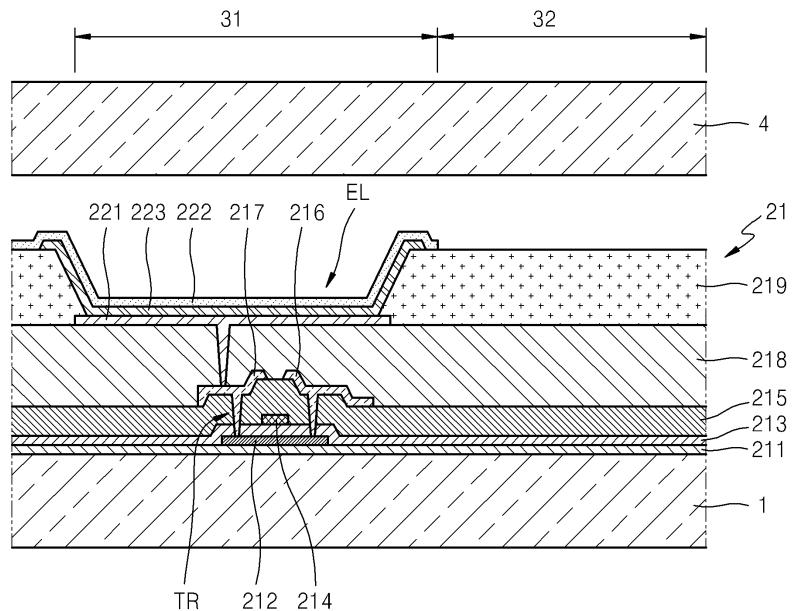
도면5



도면6



도면7



专利名称(译)	有机发光显示器及其制造方法		
公开(公告)号	KR101108170B1	公开(公告)日	2012-01-31
申请号	KR1020100022943	申请日	2010-03-15
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三圣母工作显示有限公司		
当前申请(专利权)人(译)	三圣母工作显示有限公司		
[标]发明人	KIM JUNG YEON 김정연 KIM MU HYUN 김무현 CHOI BEOM RAK 최범락 SUNG UN CHEOL 성운철		
发明人	김정연 김무현 최범락 성운철		
IPC分类号	H01L51/56 H01L51/52 H01L		
CPC分类号	H01L27/326		
其他公开文献	KR1020110103735A		
外部链接	Espacenet		

摘要(译)

本发明的一个目的是提供一种通过外部光的高透射率的简单方法对阴极进行图案化的方法，多个像素，每个像素具有发光的第一区域和透射外部光的第二区域，多个驱动电路部分，每个驱动电路部分包括布置在每个像素的第一区域中的至少一个薄膜晶体管；并且电连接到驱动电路部分，并且以岛状图案化以便针对每个像素彼此分离。图案化的第一有机膜至少覆盖第一电极，并且形成在第一有机膜上的第二有机膜图案，多个第二有机层被图案化以对应于第一电极并包括发光层，形成在第二有机膜上的第三有机膜，以便不设置在第二区域的一部分中，并且第二电极包括与第三有机膜上的第三有机膜相同的第一部分，以及制造它的方法。代表人物 - 图4

