



상기 기관 상에 위치하는 화소전극;

상기 화소전극의 일부를 노출하는 개구부 및 상기 화소전극의 주변부 중 상기 화소전극의 일측부에 위치하는 트랩을 구비하는 화소정의막;

상기 노출된 화소전극 상에 위치하고, 발광층을 구비하는 유기기능막; 및

상기 유기기능막 상에 위치하는 대향전극을 포함하는 것을 특징으로 하는 유기전계발광표시장치.

## 청구항 2.

제 1 항에 있어서,

상기 화소정의막은 상기 개구부와 상기 트랩 사이에 위치하는 중간부분을 갖고, 상기 중간부분은 상기 화소전극의 에지부를 덮는 것을 특징으로 하는 유기전계발광표시장치.

## 청구항 3.

제 1 항에 있어서,

상기 화소정의막은 상기 개구부와 상기 트랩 사이에 위치하는 중간부분 및 상기 중간부분을 제외한 외곽부분을 갖고, 상기 중간부분의 높이는 상기 외곽부분의 높이에 비해 낮은 것을 특징으로 하는 유기전계발광표시장치.

## 청구항 4.

제 1 항에 있어서,

상기 트랩의 폭은 500Å 내지 10,000Å인 것을 특징으로 하는 유기전계발광표시장치.

## 청구항 5.

제 1 항에 있어서,

상기 트랩은 상기 화소전극의 상하 양측 또는 좌우 양측에 위치하는 것을 특징으로 하는 유기전계발광표시장치.

## 청구항 6.

제 5 항에 있어서,

상기 트랩은 상기 화소전극의 상하 양측 및 좌우 양측에 위치하는 것을 특징으로 하는 유기전계발광표시장치.

## 청구항 7.

기관 상에 화소전극을 형성하고;

상기 화소전극 상에 상기 화소전극의 일부를 노출하는 개구부 및 상기 화소전극의 주변부 중 상기 화소전극의 일측부에 위치하는 트랩을 구비하는 화소정의막을 형성하고;

상기 노출된 화소전극 상에 발광층을 구비하는 유기기능막을 형성하고;

상기 유기기능막 상에 대향전극을 형성하는 것을 포함하는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

### 청구항 8.

제 7 항에 있어서,

상기 화소정의막은 상기 개구부와 상기 트랩 사이에 위치하는 중간부분을 갖도록 형성하고, 상기 중간부분은 상기 화소전극의 에지부를 덮는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

### 청구항 9.

제 7 항에 있어서,

상기 화소정의막은 상기 개구부와 상기 트랩 사이에 위치하는 중간부분 및 상기 중간부분을 제외한 외곽부분을 갖도록 형성하고, 상기 중간부분의 높이는 상기 외곽부분의 높이에 비해 낮은 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

### 청구항 10.

제 9 항에 있어서,

상기 화소정의막의 상기 중간부분 및 상기 외곽부분은 하프-톤 마스크를 사용하여 동시에 형성하는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

### 청구항 11.

제 7 항에 있어서,

상기 트랩의 폭은 500Å 내지 10,000Å인 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

### 청구항 12.

제 7 항에 있어서,

상기 트랩은 상기 화소전극의 상하 양측 또는 좌우 양측에 형성하는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

### 청구항 13.

제 12 항에 있어서,

상기 트랩은 상기 화소전극의 상하 양측 및 좌우 양측에 형성하는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

명세서

## 발명의 상세한 설명

### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 평판표시장치에 관한 것으로, 더욱 상세하게는 유기전계발광표시장치에 관한 것이다.

일반적으로 유기전계발광표시장치는 자발광형 표시장치로서 시야각이 넓고 콘트라스트가 우수할 뿐 아니라 응답속도가 빠르다는 장점을 갖고 있어 차세대 표시장치로서 각광받고 있다.

이러한 유기전계발광표시장치는 애노드, 상기 애노드 상에 위치하는 유기발광층 및 상기 유기발광층 상에 위치하는 캐소드를 포함한다. 상기 애노드와 상기 캐소드 간에 전압을 인가하면 정공은 상기 애노드로부터 상기 유기발광층 내로 주입되고, 전자는 상기 캐소드로부터 상기 유기발광층내로 주입된다. 상기 유기발광층 내로 주입된 정공과 전자는 상기 유기발광층에서 결합하여 엑시톤(exiton)을 생성하고, 이러한 엑시톤이 여기상태에서 기저상태로 전이하면서 빛을 방출한다.

도 1은 일반적인 유기전계발광표시장치의 단위화소를 나타낸 평면도이고, 도 2는 도 1의 절단선 I-I'를 따라 취해진 단면도이다.

도 1 및 도 2를 참조하면, 기판(10) 상에 애노드(12)를 형성한다. 상기 애노드(12) 상에 화소정의막(15)을 형성한다. 상기 화소정의막(15) 내에 상기 애노드(12)의 일부를 노출시키는 개구부(15a)를 형성한다. 이어서, 상기 개구부(15a) 내에 노출된 애노드(12)를 구비하는 기판을 세정한다. 이러한 세정은 상기 애노드(12) 상에 존재하는 이물(17)을 제거하는 것을 목적으로 한다. 그러나, 상기 세정과정에서 상기 이물(17)은 제거되지 않을 수 있고, 이 경우, 상기 이물(17)은 상기 개구부(15a)의 경계부분 즉, 상기 개구부(15a) 내에서 상기 화소정의막(15)과 상기 애노드(12)가 만나는 부분으로 밀려나가 여기에 부착될 수 있다.

이어서, 상기 노출된 애노드(12) 상에 유기발광층(20) 및 캐소드(25)가 차례로 적층된다. 상기 유기발광층(20)이 적층될 때, 상기 이물(17)의 근처에서 상기 유기발광층(20)은 끊기거나 매우 얇게 형성될 수 있다. 이 경우, 상기 유기발광층(20)이 끊기는 부분 또는 매우 얇게 형성되는 부분에서 상기 애노드(12)와 상기 캐소드(25)는 서로 단락(short)될 수 있다. 이러한 단락은 유기전계발광표시장치의 암점(dark pixel)을 유발한다.

도 3a는 개구부의 경계에 이물이 부착된 경우를 나타낸 사진이며, 도 3b는 상기 이물을 중심으로 기판을 절단하였을 때의 단면을 나타낸 사진이다. 도 3b에 나타난 각 도면부호가 나타내는 구성요소는 도 2의 동일한 도면부호가 나타내는 구성요소에 대응한다.

도 3a 및 도 3b를 참조하면, 애노드(12)를 노출하는 개구부(15a)의 경계부분에 이물(17)이 부착되었고, 상기 이물(17)로 인해 발광층(20)이 오픈되었다. 따라서, 상기 발광층(20) 상에 형성된 캐소드(25)는 상기 발광층(20)의 오픈이 발생한 부분에서 상기 애노드(12)와 단락(E)되었다. 이 경우, 상기 단락(E)이 발생한 화소는 암점이 된다.

#### 발명이 이루고자 하는 기술적 과제

본 발명이 이루고자 하는 기술적 과제는 상기한 종래기술의 문제점을 해결하기 위한 것으로, 이물로 인한 애노드와 캐소드 간의 단락을 방지하여 암점을 줄일 수 있는 유기전계발광표시장치 및 그의 제조방법을 제공함에 있다.

### 발명의 구성

상기 기술적 과제를 이루기 위하여 본 발명의 일측면은 유기전계발광표시장치를 제공한다. 상기 유기전계발광표시장치는 기판 및 상기 기판 상에 위치하는 화소전극을 구비한다. 상기 화소전극 상에 화소정의막이 위치한다. 상기 화소정의막은

상기 화소전극의 일부를 노출하는 개구부 및 상기 화소전극의 주변부 중 상기 화소전극의 적어도 일측부에 위치하는 트랩을 구비한다. 상기 노출된 화소전극 상에 적어도 발광층을 구비하는 유기기능막이 위치한다. 상기 유기기능막 상에 대향전극이 위치한다.

상기 기술적 과제를 이루기 위하여 본 발명의 다른 일측면은 유기전계발광표시장치의 제조방법을 제공한다. 상기 제조방법은 기판 상에 화소전극을 형성하는 것을 구비한다. 상기 화소전극 상에 상기 화소전극의 일부를 노출하는 개구부 및 상기 화소전극의 주변부 중 상기 화소전극의 적어도 일측부에 위치하는 트랩을 구비하는 화소정의막을 형성한다. 상기 노출된 화소전극 상에 적어도 발광층을 구비하는 유기기능막을 형성한다. 상기 유기기능막 상에 대향전극을 형성한다.

이하, 본 발명을 보다 구체적으로 설명하기 위하여 본 발명에 따른 바람직한 실시예를 첨부된 도면을 참조하여 보다 상세하게 설명한다. 그러나, 본 발명은 여기서 설명되어지는 실시예에 한정되지 않고 다른 형태로 구체화될 수도 있다. 도면들에 있어서, 층이 다른 층 또는 기판 "상"에 있다고 언급되어지는 경우에 그것은 다른 층 또는 기판 상에 직접 형성될 수 있거나 또는 그들 사이에 제 3의 층이 개재될 수도 있다. 명세서 전체에 걸쳐서 동일한 참조번호들은 동일한 구성요소를 나타낸다.

도 4는 본 발명의 일 실시예에 따른 유기전계발광표시장치의 단위화소 어레이의 일부를 나타낸 평면도이다. 도 5b는 도 4의 절단선 II-II'를 따라 취해진 본 발명의 일 실시예에 따른 유기전계발광표시장치의 단면도이다.

도 4 및 도 5b를 참조하면, 다수개의 단위화소영역(A)을 구비하는 기판(100)이 제공된다. 상기 단위화소영역(A) 상의 일부영역에 화소전극(141)이 위치한다.

한편, 상기 단위화소영역(A) 상에 상기 화소전극(141)과 전기적으로 연결된 박막트랜지스터(TFT)가 위치할 수 있다. 상기 박막트랜지스터는 반도체층(112), 게이트 전극(122) 및 소오스/드레인 전극들(131, 133)을 구비한다. 상기 소오스/드레인 전극들(131, 133) 중 하나, 자세하게는 드레인 전극(133)은 상기 화소전극(141)과 접촉한다. 자세하게는 상기 박막트랜지스터 상에 상기 드레인 전극(133)을 노출시키는 비아홀(135a)을 구비하는 절연막(135)이 위치하고, 상기 화소전극(141)은 상기 비아홀(135a)을 통해 상기 드레인 전극(133)에 접촉한다.

상기 화소전극(141) 및 상기 화소전극(141)의 주변부 상에 화소정의막(145)이 위치한다. 상기 화소정의막(145)은 상기 화소전극(141)의 일부를 노출하는 개구부(145a) 및 상기 화소전극(141)의 주변부 중 상기 화소전극(141)의 적어도 일측부에 위치하는 트랩(T)을 구비한다. 그 결과, 유기전계발광표시장치의 제조과정 중 상기 화소전극(141) 상에 위치할 수 있는 이물(F)을 상기 트랩(T)에 속박할 수 있다. 상기 트랩(T)은 상기 화소전극(141)의 주변부에 형성되므로, 상기 트랩(T) 내에는 상기 화소전극(141)이 노출되지 않는다. 따라서, 상기 트랩(T)에 상기 이물(F)이 속박되더라도 상기 이물(F)로 인해 상기 화소전극(141)과 후술하는 대향전극 간의 단락(short) 불량은 발생하지 않는다.

유기전계발광표시장치에 있어 공정오류를 유발하는 이물(F)의 크기는 대략 500Å 내지 10,000Å이다. 따라서, 이러한 이물(F)을 효과적으로 속박하기 위해서는, 상기 트랩의 폭(Wt)은 500Å 내지 10,000Å인 것이 바람직하다. 나아가, 상기 트랩의 길이는 500Å 이상인 것이 바람직하다.

상기 트랩(T)은 상기 화소전극(141)의 상하 양측 및 좌우 양측, 즉, 상기 화소전극(141)을 둘러싸는 모든 영역에 위치할 수 있다. 이로써, 트랩(T)의 면적을 최대화하여 트랩(T)이 이물(F)을 속박하는 비율을 높일 수 있다.

상기 개구부(145a)와 상기 트랩(T)을 구비하는 화소정의막(145)은 상기 개구부(145a)와 상기 트랩(T) 사이에 위치하는 중간부분(145\_i) 및 상기 중간부분(145\_i)을 제외한 외곽부분(145\_p)을 갖는다. 상기 중간부분(145\_i)은 적어도 상기 화소전극(141)의 에지부를 덮는 것이 바람직하다. 이로써, 상기 화소전극(141)의 에지부에서 상기 화소전극(141)과 후술하는 대향전극 사이의 쇼트를 방지할 수 있다. 또한, 상기 중간부분의 높이(B<sub>1</sub>)는 상기 외곽부분의 높이(B<sub>2</sub>)에 비해 낮은 것이 바람직하다. 이로써, 이물(F)을 상기 트랩(T)내에 효과적으로 속박할 수 있다.

상기 개구부(145a) 내에 노출된 화소전극(141) 상에 적어도 발광층을 구비하는 유기기능막(155)이 위치한다. 상기 유기기능막(155)은 상기 발광층의 상부 또는 하부에 위치하는 전하주입층 및/또는 전하수송층을 더 구비할 수 있다. 상기 유기기능막(155) 상에 대향전극(160)이 위치한다.

도 5a 및 도 5b는 본 발명의 일 실시예에 따른 유기전계발광표시장치의 제조방법을 나타낸 단면도들이다.

도 5a를 참조하면, 기판(100) 상에 버퍼층(105)을 형성한다. 상기 기판(100)은 투명한 기판 또는 불투명한 기판일 수 있다. 나아가, 상기 기판(100)은 유리, 플라스틱, 석영, 실리콘 또는 금속 기판일 수 있다. 상기 버퍼층(105)은 실리콘 산화막, 실리콘 질화막, 실리콘 산질화막 또는 이들의 다중층일 수 있다.

상기 버퍼층(105) 상의 일부영역에 반도체층(112)을 형성한다. 상기 반도체층(112)은 비정질 실리콘막 또는 비정질 실리콘막을 결정화한 다결정 실리콘막일 수 있다. 바람직하게는 상기 반도체층(112)은 높은 전하이동도를 갖는 다결정 실리콘막이다. 상기 반도체층(112) 상에 게이트 절연막(117) 형성한다. 상기 게이트 절연막(117)은 실리콘 산화막, 실리콘 질화막, 실리콘 산질화막 또는 이들의 다중층으로 형성할 수 있다.

상기 게이트 절연막(117) 상에 상기 반도체층(112)과 증착하는 게이트 전극(122)을 형성한다. 이어서, 상기 게이트 전극(122)을 마스크로 하여 상기 반도체층(112)에 도전성 불순물을 주입하여 상기 반도체층(112) 내에 소오스/드레인 영역들(미도시)을 형성한다. 이 때, 상기 소오스 영역과 상기 드레인 영역 사이에 채널 영역(미도시)이 정의된다. 상기 게이트 전극(122) 및 상기 반도체층(112) 상에 제 1 층간절연막(125)을 형성한다. 상기 제 1 층간절연막(125) 내에 상기 소오스/드레인 영역들을 각각 노출시키는 콘택홀들을 형성한다. 상기 콘택홀들이 형성된 기판 상에 도전막을 적층한 후, 이를 패터닝하여 상기 반도체층(112)의 소오스/드레인 영역들에 각각 접속하는 소오스 전극(131)과 드레인 전극(133)을 형성한다. 상기 반도체층(112), 상기 게이트 전극(122) 및 상기 소오스/드레인 전극들(131, 133)은 박막트랜지스터(TFT)를 형성한다.

상기 소오스/드레인 전극들(131, 133) 상에 제 2 층간절연막(135)을 형성한다. 상기 제 2 층간절연막(135)은 패시베이션막, 평탄화막 또는 상기 패시베이션막 상에 상기 평탄화막이 적층된 이중층일 수 있다. 상기 패시베이션막은 실리콘 산화막, 실리콘 질화막 또는 이들의 다중층으로 형성할 수 있다. 바람직하게는 상기 패시베이션막은 기체 및 수분을 효과적으로 차단하여 하부의 박막트랜지스터를 보호할 수 있고, 수소를 풍부하게 함유하여 상기 다결정 실리콘막의 결정립 경계(grain boundary)에 존재하는 불완전 결합을 패시베이션할 수 있는 실리콘 질화막인 것이 바람직하다. 상기 평탄화막은 하부 단차를 완화할 수 있는 유기막으로 BCB(benzocyclobutene)막, 폴리이미드막 또는 폴리아크릴막일 수 있다.

상기 제 2 층간절연막(135) 내에 상기 드레인 전극(133)을 노출시키는 비아홀(135a)을 형성한다. 상기 비아홀(135a)을 구비하는 상기 제 2 층간절연막(135) 상에 화소전극(141)을 형성한다. 그 결과, 상기 화소전극(141)은 상기 비아홀(135a) 내에 노출된 드레인 전극(133)에 접속한다.

상기 화소전극(141) 상에 화소정의막(pixel defining layer; 145)을 형성한다. 상기 화소정의막(145)은 BCB(benzocyclobutene), 아크릴계 포토레지스트, 페놀계 포토레지스트 또는 이미드계 포토레지스트를 사용하여 형성할 수 있다. 이어서, 상기 화소정의막(145) 내에 개구부(145a) 및 트랩(T)을 형성한다. 상기 개구부(145a)는 상기 화소전극(141)의 적어도 일부영역을 노출시키며, 상기 트랩(T)은 상기 화소전극(141)의 주변부 중 상기 화소전극(141)의 적어도 일측부에 위치하도록 형성된다. 이 때, 상기 화소정의막(145)은 상기 개구부(145a)와 상기 트랩(T) 사이에 위치하는 중간부분(145\_i) 및 상기 중간부분(145\_i)을 제외한 외곽부분(145\_p)을 갖는다. 상기 중간부분의 높이( $B_1$ )는 상기 외곽부분의 높이( $B_2$ )에 비해 낮게 형성하는 것이 바람직하다. 이와 같이, 서로 다른 높이를 갖는 상기 중간부분(145\_i) 및 상기 외곽부분(145\_p)을 동시에 구비하는 화소정의막(145)을 형성하는 것은 하프-톤 마스크를 사용하여 한번에 형성하는 것이 공정 비용 측면에서 유리하다.

상기 중간부분(145\_i)은 적어도 상기 화소전극(141)의 에지부를 덮도록 형성하는 것이 바람직하다. 이로써, 상기 화소전극(141)의 에지부에서 상기 화소전극(141)과 후술하는 대향전극 사이의 쇼트를 방지할 수 있다.

이어서, 상기 개구부(145a) 내에 노출된 화소전극(141)을 구비하는 기판을 세정한다. 이러한 세정공정은 상기 화소전극(141) 상에 위치하는 이물(F)을 제거하는 것을 목적으로 한다. 그러나, 일반적으로 상기 세정공정에서 세정액 또는 세정가스는 방향성을 가지고 상기 기판을 세정하므로, 상기 화소전극(141) 상에 위치하는 이물(F)은 상기 화소전극(141)의 외곽 방향으로 밀려나게 된다. 따라서, 상기 이물(F)은 상기 화소전극(141)의 적어도 일측부에 위치하는 상기 트랩(T) 내에 속박될 수 있다. 이 때, 상기 이물(F)이 상기 트랩(T) 내에 속박되는 비율을 높이기 위해 상기 중간부분의 높이( $B_1$ )는 낮을수록 바람직하나, 상기 중간부분의 높이( $B_1$ )가 너무 낮은 경우 상기 화소전극(141)의 에지부에서 상기 화소전극(141)과 후술하는 대향전극 사이의 쇼트를 유발할 수 있으므로, 상기 중간부분의 높이( $B_1$ )는 상기 화소전극(141)의 두께 이상인 것이 바람직하다.

상기 트랩(T)은 상기 화소전극(141)의 주변부에 형성되므로, 상기 트랩(T) 내에는 상기 화소전극(141)이 노출되지 않는다. 따라서, 상기 트랩(T)에 상기 이물(F)이 속박되더라도 상기 이물(F)로 인해 상기 화소전극(141)과 후술하는 대향전극 간의 단락(short) 불량은 발생하지 않는다. 따라서, 상기 이물(F)로 인한 암점불량은 현저하게 감소할 수 있다.

유기전계발광표시장치에 있어 공정오류를 유발하는 이물(F)의 크기는 대략 500Å 내지 10,000Å이다. 상기 이물(F)의 크기가 10,000Å을 초과하는 경우, 세정공정에서 기관으로부터 완전하게 제거될 확률이 매우 높으며, 상기 이물(F)의 크기가 500Å 미만인 경우, 상기 이물(F)이 기관 상에 남아 있더라도 공정불량 즉, 상기 화소전극(141)과 후술하는 대향전극 간의 단락 불량을 발생시키지 않을 수 있기 때문이다. 따라서, 이러한 이물(F)을 효과적으로 속박하기 위해서는, 상기 트랩의 폭(Wt)은 500Å 내지 10,000Å로 형성하는 것이 바람직하다. 나아가, 상기 트랩(T)의 길이는 500Å 이상인 것이 바람직하다.

도 5b를 참조하면, 상기 개구부(145a) 내에 노출된 상기 화소전극(141) 상에 적어도 발광층을 구비하는 유기기능막(155)을 형성한다. 상기 유기기능막(155)은 상기 발광층의 상부 및/또는 하부에 전하수송층 및/또는 전하주입층을 더 구비하도록 형성할 수 있다. 이어서, 상기 유기기능막(155) 상에 대향전극(160)을 형성한다.

도 6은 본 발명의 다른 실시예에 따른 유기전계발광표시장치의 단위화소 어레이의 일부를 나타낸 평면도이다. 도 7은 도 6의 절단선 III-III'를 따라 취해진 단면도이다. 본 실시예에 따른 유기전계발광표시장치는 후술하는 것을 제외하고는 도 4, 도 5a 및 도 5b를 참조하여 설명한 유기전계발광표시장치와 유사하다.

도 6 및 도 7을 참조하면, 트랩(T)은 화소전극(141)의 좌우 양측에 위치할 수 있다. 이와는 달리, 상기 트랩(T)은 상기 화소전극(141)의 상하 양측에 위치할 수도 있다. 도 5a 및 도 5b를 참조하여 설명한 바와 같이, 화소정의막(145) 내에 노출된 화소전극(141)을 세정하는 과정에서 세정액 또는 세정가스는 기관의 좌우방향 또는 상하방향으로 방향성을 가지므로, 상기 화소전극(141)의 서로 대응하는 양측에 트랩(T)을 위치시키더라도 이물(F)을 상기 트랩(T) 내에 효과적으로 속박시키는 것이 가능하다.

### 발명의 효과

상술한 바와 같이 본 발명에 따르면, 화소전극의 적어도 일측부에 위치하는 트랩을 구비하는 화소정의막을 형성하여 상기 트랩 내에 이물을 속박시킴으로써, 기관으로부터 이물을 완전하게 제거하지 못한 경우에도 유기전계발광표시장치의 암점 불량을 현저하게 감소시킬 수 있다.

### 도면의 간단한 설명

도 1은 일반적인 유기전계발광표시장치의 단위화소를 나타낸 평면도이다.

도 2는 도 1의 절단선 I-I'를 따라 취해진 단면도이다.

도 3a 및 도 3b는 유기전계발광표시장치의 애노드와 캐소드간 단락불량이 발생한 경우를 나타낸 사진들이다.

도 4는 본 발명의 일 실시예에 따른 유기전계발광표시장치의 단위화소 어레이의 일부를 나타낸 평면도이다.

도 5a 및 도 5b는 도 4의 절단선 II-II'를 따라 취해진 본 발명의 일 실시예에 따른 유기전계발광표시장치의 제조방법을 나타낸 단면도들이다.

도 6은 본 발명의 다른 실시예에 따른 유기전계발광표시장치의 단위화소 어레이의 일부를 나타낸 평면도이다.

도 7은 도 6의 절단선 III-III'를 따라 취해진 단면도이다.

(도면의 주요 부위에 대한 부호의 설명)

100 : 기관 141 : 화소전극

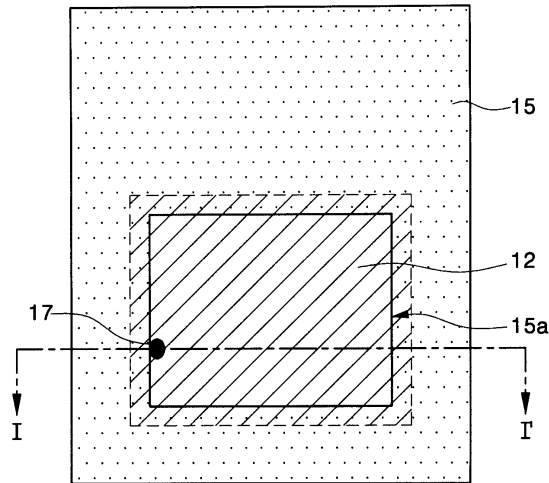
145 : 화소정의막 145a : 개구부

T : 트랩 145\_i : 중간부분

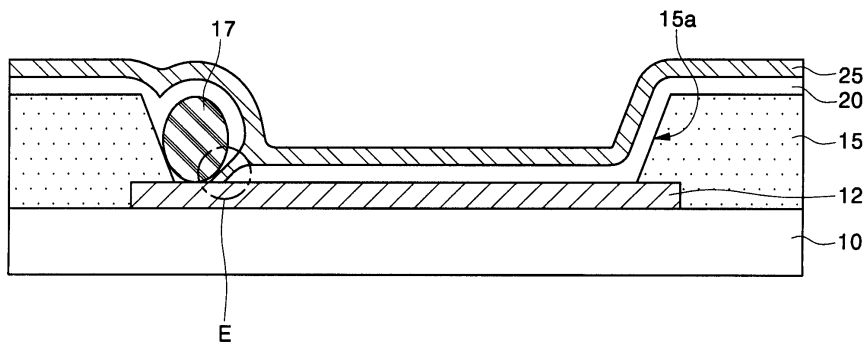
145\_p : 외곽부분 F : 이물

도면

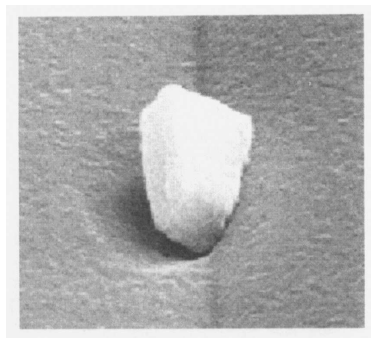
도면1



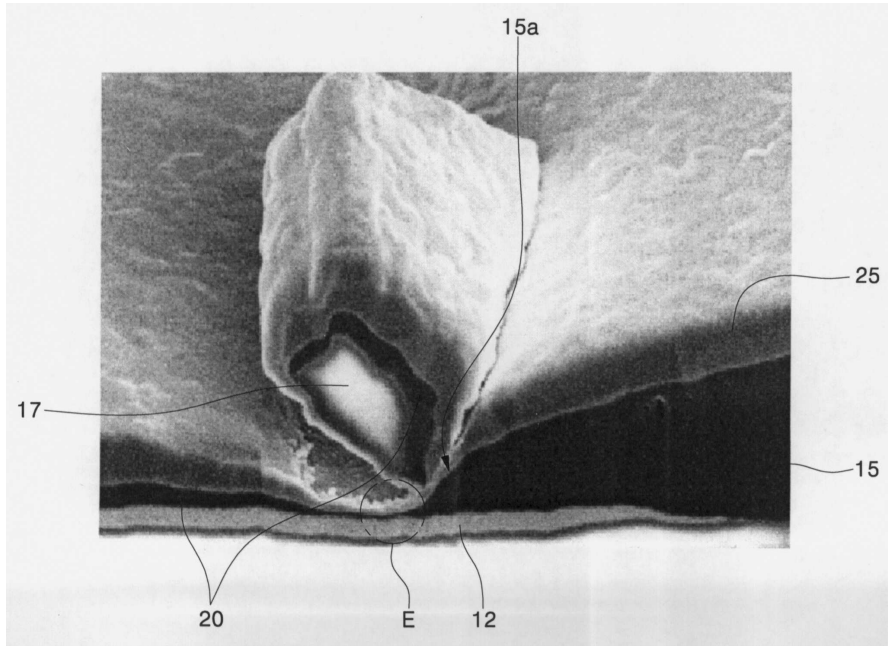
도면2



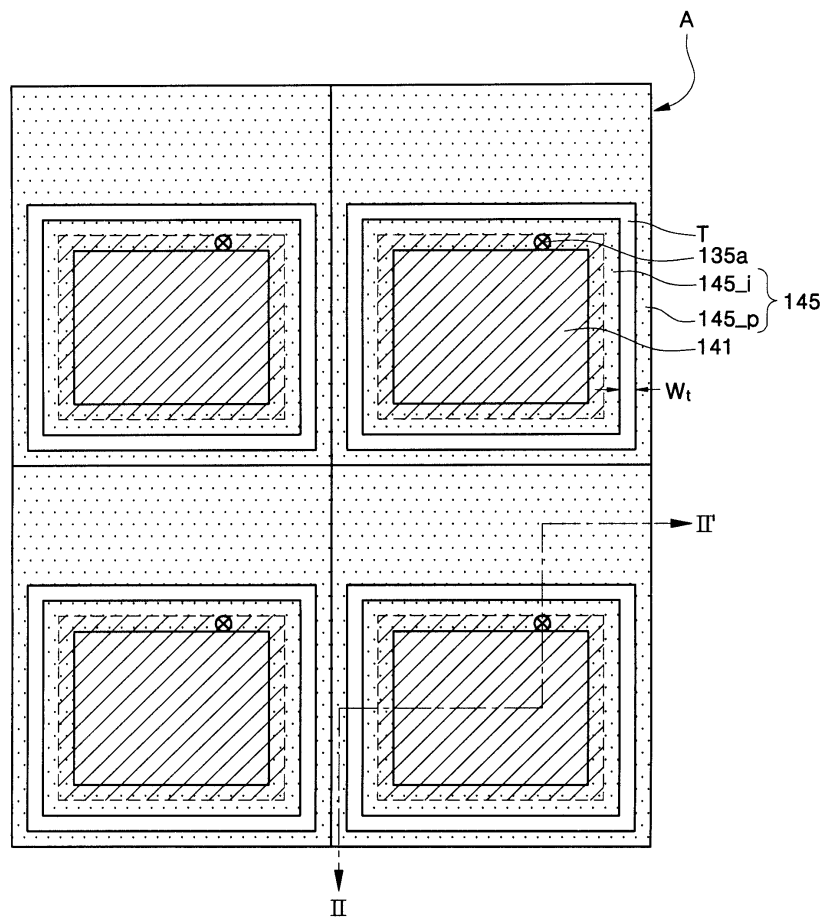
도면3a



도면3b

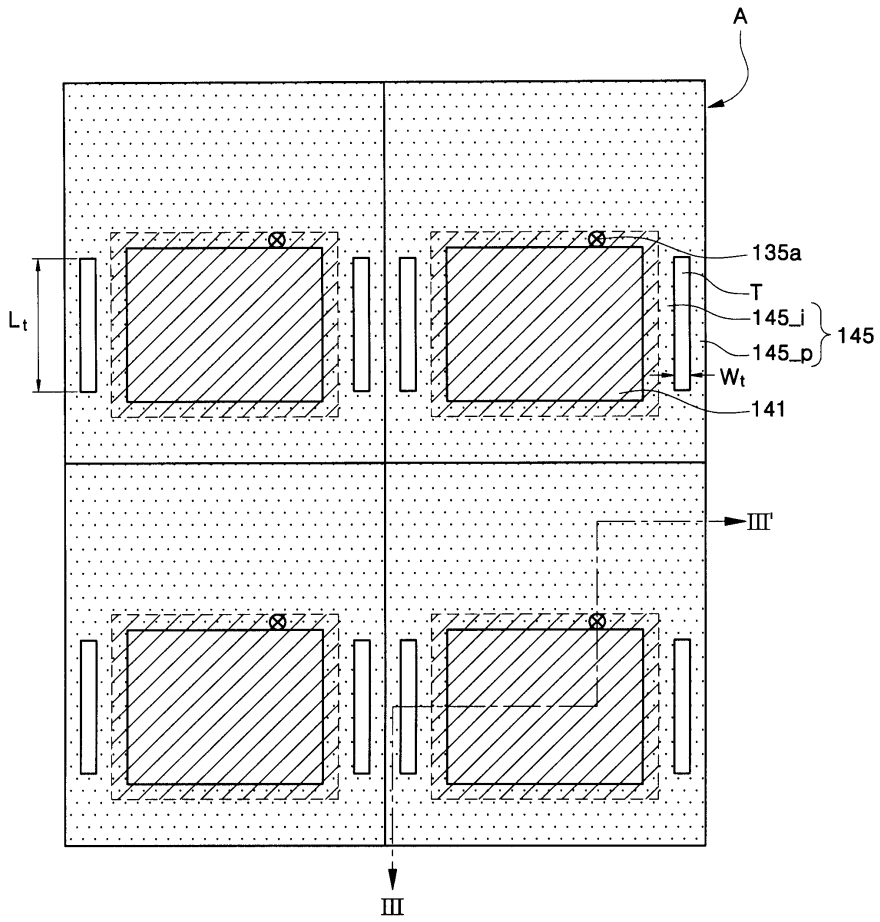


도면4

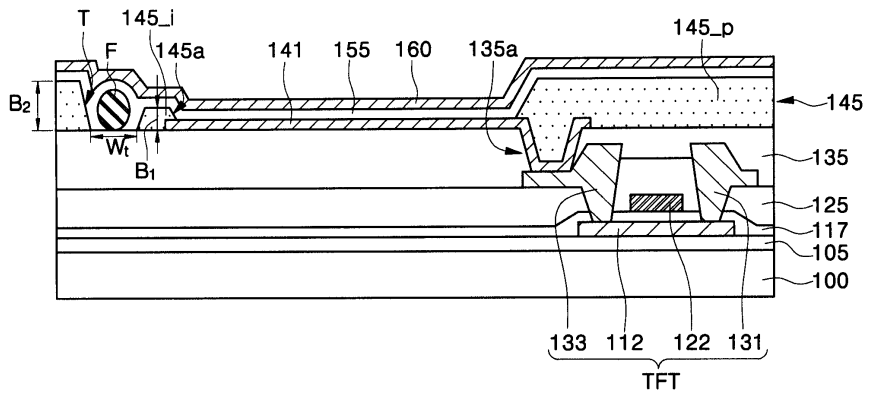




도면6



도면7



专利名称(译)	具有异物捕获结构的有机发光显示装置及其制造方法		
公开(公告)号	<a href="#">KR100721951B1</a>	公开(公告)日	2007-05-25
申请号	KR1020050109865	申请日	2005-11-16
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	KIM EUN AH		
发明人	KIM EUN AH		
IPC分类号	H05B33/22 H05B33/10		
CPC分类号	H01L2251/568 H01L27/3244 H01L27/3295 H01L51/5206 H01L27/3246 H01L2251/5392 H01L2251/558		
代理人(译)	PARK, 常树		
其他公开文献	KR1020070052151A		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

提供了一种有机发光显示装置及其制造方法，其配备有异物捕获结构。有机电致发光显示装置包括基板和位于基板上的像素电极。像素限定层位于像素电极上。像素限定层包括暴露部分像素电极的开口部分和位于像素电极的外围单元中的像素电极的至少一侧部分中的陷阱。如上所述，配备有至少一个发光层的有机功能膜位于暴露的像素电极上。相对电极位于有机功能膜上。有机电致发光显示装置，异物，陷阱，暗点。

