

**(19) 대한민국특허청(KR)**  
**(12) 등록특허공보(B1)**

(51) Int. Cl.	(45) 공고일자	2006년10월25일
H05B 33/24 (2006.01)	(11) 등록번호	10-0639015
H05B 33/10 (2006.01)	(24) 등록일자	2006년10월19일

(21) 출원번호	10-2005-0069174	(65) 공개번호
(22) 출원일자	2005년07월28일	(43) 공개일자

(73) 특허권자  
 삼성에스디아이 주식회사  
 경기 수원시 영통구 신동 575

(72) 발명자  
 김민규  
 경기 용인시 기흥읍 공세리 428-5 삼성SDI 중앙연구소

안태경  
 경기 용인시 기흥읍 공세리 428-5 삼성SDI 중앙연구소

모연곤  
 경기 용인시 기흥읍 공세리 428-5 삼성SDI 중앙연구소

(74) 대리인  
 신영무

**심사관 : 안준형**

---

**(54) 유기 발광표시장치 및 그 제조방법**

---

**요약**

본 발명은 유기 발광표시장치 및 그 제조방법에 관한 것으로, 본 발명의 유기 발광표시장치는 금속기판과, 상기 금속기판 상에 형성되는 베퍼층과, 상기 베퍼층 상에 형성되는 적어도 하나의 박막트랜지스터와, 상기 금속기판과 박막트랜지스터 사이에 형성되는 적어도 1층 이상의 난반사 방지막과, 상기 박막트랜지스터의 소스 및 드레인 전극 중 어느 하나와 연결되는 제1 전극층과, 상기 제1 전극층의 상부에 형성되는 유기층과, 상기 유기층의 상부에 형성되는 제2 전극층을 포함하여 구성된다.

이와 같은 본 발명에 의하면 금속기판의 평탄도를 향상시키면서도 난반사 및 콘트라스트를 개선하는 효과가 있다.

**대표도**

도 3

**색인어**

금속기판, 평탄도, Ti, 증착, 난반사, 콘트라스트

**명세서**

## 도면의 간단한 설명

도 1은 금속기판을 포함한 능동 구동형(Active Matrix;AM) 유기 발광표시장치의 일예를 도시한 단면도,

도 2a 내지 도 2c는 본 발명에 따른 유기 발광표시장치의 제조방법을 단계적으로 나타낸 단면도,

도 3은 본 발명에 따른 유기 발광표시장치의 제1 실시예를 도시한 단면도,

도 4는 본 발명에 따른 유기 발광표시장치의 제2 실시예의 요부를 도시한 단면도,

도 5는 본 발명에 따른 유기 발광표시장치의 제2 실시예를 도시한 단면도.

### ♣ 도면의 주요 부분에 대한 부호의 설명 ♣

1 : 금속기판 11 : 버퍼층

100 : 난반사 방지막

## 발명의 상세한 설명

### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 유기 발광표시장치 및 그 제조방법에 관한 것으로, 보다 구체적으로는 금속기판의 평탄도를 향상시키면서도 난반사 및 콘트라스트를 개선하고, 제조원가를 절감할 수 있도록 한 유기 발광표시장치 및 그 제조방법에 관한 것이다.

일반적으로, 유기 발광표시장치, TFT-LCD 등과 같은 평판형 표시장치는 구동특성상 초박형화 및 플렉시블화가 가능하며, 이를 위해서는 플렉시블한 기판을 사용하게 되는데, 이러한 플렉시블한 기판으로는 일반적으로 합성수지재로 이루어진 기판이 사용된다. 그러나 평판형 표시장치들은 그 특성에 따라 유기막, 구동을 위한 박막 트랜지스터층, 전극층 등 까다로운 공정조건을 거치게 되므로, 합성수지재의 기판을 이용하는 경우 공정조건에 의해 기판이 변형되거나 기판 상에 형성되는 박막층 들이 변형되는 문제점이 있다.

유기 발광표시장치의 경우, 기판 상에 박막 트랜지스터층의 형성이나, 유기막 증착 등의 복잡한 공정을 거쳐야 하기 때문에 기판이 소정의 강도를 유지할 수 있어야 하고, 고온에서 견딜 수 있어야 한다. 따라서, 상기와 같은 종래의 유기 발광표시장치의 경우에도 기판으로서 클래스재를 주로 사용하였다.

그러나 유리 또는 석영 등의 클래스재는 깨지기 쉽고 상대적으로 두껍고 무거운 단점이 있다. 특히, 모바일 디스플레이 시장에서 가볍고 얇으면서 깨지지 않는 디스플레이에 대한 요구는 매우 높은 상태이다.

종래의 유리기판을 사용함으로써 발생하는 이러한 문제점을 해소하기 위해, 상대적으로 두께가 얇으면서도 깨지지 않는 재료, 특히 금속기판(Metal foil) 상에 박막트랜지스터를 형성하는 것이 제안되고 있으며, 이를 이용한 평판표시장치의 스위칭소자나 드라이버 회로로서 개발이 행해지고 있다.

이하에서는 도면을 참조하여 금속기판을 포함하는 종래 유기 발광표시장치를 설명한다.

도 1은 금속기판을 포함한 일반적인 능동 구동형(Active Matrix;AM) 유기 발광표시장치의 일예를 도시한 단면도로서, 금속기판(1) 상에 버퍼층(11)이 형성되어 있고, 이 버퍼층(11) 상부로 TFT가 구비된다. 여기서, TFT는 반드시 도 1에 도시된 구조로만 가능한 것은 아니며, 그 수와 구조는 다양하게 변형 가능하다.

상기 TFT는 버퍼층(11) 상에 형성된 활성층(12)과, 이 활성층(12)의 상부에 형성된 게이트 절연막(13)과, 게이트 절연막(13) 상부의 게이트 전극(14)을 갖는다. 상기 활성층(12)은 비정질 실리콘 박막 또는 다결정질 실리콘 박막으로 형성될 수 있다. 이 반도체 활성층은 N형 또는 P형 불순물이 고농도로 도핑된 소스 및 드레인 영역을 갖는다.

상기 활성층(12)의 상부에는  $\text{SiO}_2$  등에 의해 게이트 절연막(13)이 구비되고, 게이트 절연막(13) 상부의 소정 영역에는 도전막으로 게이트 전극(14)이 형성된다. 상기 게이트 전극(14)은 TFT 온/오프 신호를 인가하는 게이트 라인과 연결되어 있다. 그리고, 상기 게이트 전극(14)이 형성되는 영역은 활성층(12)의 채널 영역에 대응된다.

상기 게이트 전극(14)의 상부로는 층간 절연막(inter-insulator:15)이 형성되고, 컨택 홀을 통해 소스 전극(16)과 드레인 전극(17)이 각각 활성층(12)의 소스 영역 및 드레인 영역에 접하도록 형성된다. 소스 및 드레인 전극(16)(17) 상부로는  $\text{SiO}_2$  등으로 이루어진 패시베이션막(18)이 형성되고, 이 패시베이션 막(18)의 상부에는 아크릴, 폴리 이미드 등에 의한 평탄화층(19)이 형성되어 있다.

비록 도면으로 도시하지는 않았지만, 상기 TFT에는 적어도 하나의 캐패시터가 연결된다.

한편, 상기 드레인 전극(17)에 유기 발광소자(OLED)가 연결되는 데, 상기 유기 발광소자(OLED)의 애노우드 전극이 되는 제1 전극층(21)에 연결된다. 상기 제1 전극층(21)은 패시베이션 막(18)의 상부에 형성되어 있고, 그 상부로는 절연성 평탄화층(19)이 형성되어 있으며, 이 평탄화층(19)에 소정의 개구부를 형성한 후, 유기 발광소자(OLED)를 형성한다.

상기 유기 발광소자는 전류의 흐름에 따라 적, 녹, 청색의 빛을 발광하여 소정의 화상 정보를 표시하는 것으로, TFT의 드레인 전극(17)에 연결되어 이로부터 플러스 전원을 공급받는 제1 전극층(21)과, 전체 화소를 덮도록 구비되어 마이너스 전원을 공급하는 제2 전극층(24), 및 이들 제1 전극층(21)과 제2 전극층(24)의 사이에 배치되어 발광하는 유기층(23)으로 구성된다.

배면 발광형일 경우 상기 제1 전극층(21)은 ITO 등의 투명 전극으로 형성될 수 있고, 전면 발광형인 경우에는 제2 전극층(24)이 투명 전극으로 구비될 수 있다. 이때 제2 전극층(24)은 Mg-Ag 등의 금속에 의해 얇은 반투과성 박막을 형성한 후, 그 위로 투명한 ITO를 증착하여 형성할 수 있다. 상기 제2 전극층(24)은 반드시 전면 증착될 필요는 없으며, 다양한 패턴으로 형성될 수 있음을 물론이다.

상기 제2 전극층(24)의 상부에는 밀봉부(3)가 형성된다.

여기서, 상기 금속기판(1)으로는 스테인레스 스틸(SUS: stainless use steel), Ti(티타늄), Mo(몰리브덴), Fe(철), Co(코발트) 등이 사용될 수 있으며, 이중에서도 스테인레스 스틸이 가장 널리 사용된다.

이와 같이 금속기판(1)을 이용한 유기 발광표시장치의 제조 시, 상기 금속기판(1)의 평탄도가 매우 중요하기 때문에 상기 금속기판(1)의 표면을 연마하는 평탄화 공정을 거치게 된다. 즉, 원 상태의 금속기판(1)에는 자체의 물결무늬가 있고 표면이 매끄럽지 못하기 때문에 평탄도를 개선하기 위해서 별도의 평탄화 공정을 거친 후 사용되는 것이다.

종래의 평탄도 개선방법으로는 CMP(Chemical Mechanical Polishing) 가공을 하는 것이 일반적인데, 금속기판(1)을 CMP 가공하는 경우 금속기판(1)의 평탄도는 향상되지만 금속기판(1)의 표면이 거울면과 유사하게 광택을 발하여 난반사가 발생하는 문제점이 있었다.

또한, CMP 가공시 소용되는 시간 및 비용의 증가로 인해 제조원가를 상승시키는 문제점이 있었다.

### 발명이 이루고자 하는 기술적 과제

따라서, 본 발명은 전술한 종래의 문제점들을 해결하기 위해 안출된 것으로, 본 발명의 목적은 금속기판의 평탄도를 증가시킴과 동시에 난반사를 방지하고, 구동시에 콘트라스트(contrast)를 향상시킬 수 있는 유기 발광표시장치 및 그 제조방법을 제공하는 데 있다.

### 발명의 구성 및 작용

상술한 목적을 달성하기 위하여, 본 발명에서는 금속기판과, 상기 금속기판 상에 형성되는 버퍼층과, 상기 버퍼층 상에 형성되는 적어도 하나의 박막트랜지스터와, 상기 금속기판과 박막트랜지스터 사이에 형성되는 적어도 1층 이상의 난반사 방지막과, 상기 박막트랜지스터의 소스 및 드레인 전극 중 어느 하나와 연결되는 제1 전극층과, 상기 제1 전극층의 상부에 형성되는 유기층과, 상기 유기층의 상부에 형성되는 제2 전극층을 포함하는 유기 발광표시장치가 제공된다.

여기서, 상기 난반사 방지막은 상기 금속기판과 버퍼층 사이에 형성될 수 있으며, 상기 버퍼층 상에 형성되는 것도 가능하다.

또한, 상기 난반사 방지막은 Ti 또는 Zr을 증착하여 형성하며, 2000Å 내지 3000Å 범위의 두께로 형성하는 것이 바람직하다.

본 발명에 따른 유기 발광표시장치의 제조방법은 금속기판 상에 난반사 방지막을 형성하는 단계와, 상기 난반사 방지막 상에 버퍼층을 형성하는 단계와, 상기 버퍼층 상에 적어도 하나의 박막트랜지스터를 형성하는 단계와, 상기 박막트랜지스터의 소스 및 드레인 전극 중 어느 하나와 연결되는 제1 전극층을 형성하는 단계와, 상기 제1 전극층의 상부에 유기층을 형성하는 단계 및 상기 유기층의 상부에 제2 전극층을 형성하는 단계를 포함한다.

여기서, 상기 금속기판 상에 난반사 방지막을 형성하는 단계는 금속기판을 CMP 가공하는 단계와, CMP 가공된 금속기판 상에 난반사 방지막을 형성하는 단계로 이루어질 수 있다.

이하에서는 본 발명의 실시예를 도시한 도면들을 참조하여 본 발명에 따른 유기 발광표시장치 및 제조방법을 구체적으로 설명한다.

첨부한 도 2a 내지 도 2c는 본 발명에 따른 유기 발광표시장치의 제조방법을 단계적으로 나타낸 단면도로서, 본 발명은 금속기판(1) 상에 소정 두께의 난반사 방지막(100)을 형성하고(도 2b), 상기 난반사 방지막(100) 상에 버퍼층(11)을 형성하여 이루어진다.

상기 난반사 방지막(100)은 금속기판(1) 표면의 평탄도를 향상시키고 외광의 입사시 난반사를 개선하기 위한 것으로, Ti 또는 Zr을 증착함으로써 형성할 수 있으며, 본 발명은 이에 한정하지 않는다.

이 경우 Ti 또는 Zr의 증착두께는 2000~3000Å의 범위로 하는 것이 바람직하다.

여기서, 상기 금속기판(1)의 평탄도를 더욱 개선하기 위해서 상기 난반사 방지막(100)을 형성하기 전에 상기 금속기판(1)의 표면에 적당한 수준의 평탄화 공정을 진행한 후 난반사 방지막(100)을 증착하는 것도 가능한데, 이때 상기 평탄화 공정은 일반적으로 사용되는 CMP나 SOG coating 등을 적용할 수 있다.

이와 같이, CMP나 SOG coating 등의 평탄화 공정 후에 Ti, Zr 등을 증착하여 난반사 방지막(100)을 형성하면, 상기 금속기판(1)의 평탄도를 향상시킴과 동시에 상기 난반사 방지막(100)으로 인해 굴절률 변화로 인한 색을 가지게 되어 난반사 및 구동시에 콘트라스트 개선 효과를 얻을 수 있다.

첨부한 도 3은 본 발명에 따른 유기 발광표시장치의 제1 실시예를 도시한 단면도로서, 금속기판(1) 상에 소정의 두께를 가지는 난반사 방지막(100)을 형성한 유기 발광표시장치의 일실시예를 도시한 단면도이다.

이와 같은 유기 발광표시장치는 상기 금속기판(1) 상에 상기 난반사 방지막(100)이 형성되고, 상기 난반사 방지막(100) 상에 버퍼층(11)이 형성되고, 이 버퍼층(11) 상부로 TFT가 구비된다. 여기서, TFT는 반드시 도 3에 도시된 구조로만 가능한 것은 아니며, 그 수와 구조는 다양하게 변형 가능하다.

상기 TFT는 버퍼층(11) 상에 형성된 활성층(12)과, 이 활성층(12)의 상부에 형성된 게이트 절연막(13)과, 게이트 절연막(13) 상부의 게이트 전극(14)을 갖는다. 상기 활성층(12)은 비정질 실리콘 박막 또는 다결정질 실리콘 박막으로 형성될 수 있다. 이 반도체 활성층은 N형 또는 P형 불순물이 고농도로 도핑된 소스 및 드레인 영역을 갖는다.

상기 활성층(12)의 상부에는  $\text{SiO}_2$  등에 의해 게이트 절연막(13)이 구비되고, 게이트 절연막(13) 상부의 소정 영역에는 도전막으로 게이트 전극(14)이 형성된다. 상기 게이트 전극(14)은 TFT 온/오프 신호를 인가하는 게이트 라인과 연결되어 있다. 그리고, 상기 게이트 전극(14)이 형성되는 영역은 활성층(12)의 채널 영역에 대응된다.

상기 게이트 전극(14)의 상부로는 충간 절연막(inter-insulator:15)이 형성되고, 컨택 홀을 통해 소스 전극(16)과 드레인 전극(17)이 각각 활성층(12)의 소스 영역 및 드레인 영역에 접하도록 형성된다. 소스 및 드레인 전극(16)(17) 상부로는  $\text{SiO}_2$  등으로 이루어진 패시베이션막(18)이 형성되고, 이 패시베이션 막(18)의 상부에는 아크릴, 폴리 이미드 등에 의한 평탄화층(19)이 형성되어 있다.

비록 도면으로 도시하지는 않았지만, 상기 TFT에는 적어도 하나의 캐패시터가 연결된다.

한편, 상기 드레인 전극(17)에 유기 발광소자(OLED)가 연결되는 데, 상기 유기 발광소자(OLED)의 애노우드 전극이 되는 제1 전극층(21)에 연결된다. 상기 제1 전극층(21)은 패시베이션 막(18)의 상부에 형성되어 있고, 그 상부로는 절연성 평탄화층(19)이 형성되어 있으며, 이 평탄화층(19)에 소정의 개구부를 형성한 후, 유기 발광소자(OLED)를 형성한다.

상기 유기 발광소자는 전류의 흐름에 따라 적, 녹, 청색의 빛을 발광하여 소정의 화상 정보를 표시하는 것으로, TFT의 드레인 전극(17)에 연결되어 이로부터 플러스 전원을 공급받는 제1 전극층(21)과, 전체 화소를 덮도록 구비되어 마이너스 전원을 공급하는 제2 전극층(24), 및 이들 제1 전극층(21)과 제2 전극층(24)의 사이에 배치되어 발광하는 유기층(23)으로 구성된다.

상기 제2 전극층(24)의 상부에는 밀봉부(3)가 형성된다.

이와 같이 구성되는 본 발명의 제1 실시예는 상기 금속기판(1) 표면에 Ti 또는 Zr를 2000~3000Å 두께로 증착함으로써, 금속기판(1)의 평탄도를 증가시킴과 동시에 증착물질의 두께에 따라 금속기판(1)의 색이 달라지게 되어 색가공 효과를 냄으로써, 난반사를 방지하고 콘트라스트를 향상시킬 수 있다.

도 4는 본 발명에 따른 유기 발광표시장치의 제2 실시예의 요부를 도시한 단면도로서, 금속기판(1) 상에 베피층(11)을 형성하고, 이 베피층(11) 상에 난반사 방지막(100)을 형성하여 이루어진다.

상기 난반사 방지막(100) 역시 Ti 또는 Zr을 증착함으로써 형성되며, 이 경우 Ti 또는 Zr의 증착두께는 2000~3000Å의 범위로 하는 것이 바람직하다.

이와 같이 베피층(11)의 상면에 난반사 방지막(100)을 형성하면 색가공 효과를 냄으로써, 난반사를 방지하여 콘트라스트를 향상시킬 수 있다.

또한, 상기 금속기판(1) 표면의 평탄도를 향상시키기 위해 상기 금속기판(1)의 표면에 적당한 수준의 평탄화 공정을 진행한 후 베피층(11)을 형성하고, 이에 난반사 방지막(100)을 증착하는 것도 가능한데, 이때 상기 평탄화 공정은 일반적으로 사용되는 CMP나 SOG coating 등을 적용할 수 있다.

이와 같이, CMP나 SOG coating 등의 평탄화 공정 후에 베피층(11)을 형성하고, 이 베피층(11) 상에 Ti, Zr 등을 증착하여 난반사 방지막(100)을 형성하면, 상기 금속기판(1)의 평탄도를 향상시킴과 동시에 상기 난반사 방지막(100)으로 인해 굴절률 변화로 인한 색을 가지게 되어 난반사 및 구동시에 콘트라스트 개선 효과를 얻을 수 있다.

첨부한 도 5는 본 발명에 따른 유기 발광표시장치의 제2 실시예를 도시한 단면도로서, 베피층(11) 상에 소정의 두께를 가지는 난반사 방지막(100)을 형성한 유기 발광표시장치의 일실시예를 도시한 단면도이다.

설명의 편의상, 전술한 제1 실시예와 동일한 구성요소에 대한 구체적인 설명은 생략한다.

본 발명의 제2 실시예는 금속기판(1) 상에 베피층(11)이 형성되고, 이 베피층(11) 상에 난반사 방지막(100)이 형성되고, 상기 난반사 방지막(100) 상부로 TFT가 구비되는 것이다. 여기서, TFT는 반드시 도 3에 도시된 구조로만 가능한 것은 아니며, 그 수와 구조는 다양하게 변형 가능하다.

상기 TFT의 드레인 전극(17)에 유기 발광소자(OLED)가 연결되는 데, 상기 유기 발광소자(OLED)는 TFT의 드레인 전극(17)에 연결되어 이로부터 플러스 전원을 공급받는 제1 전극층(21)과, 전체 화소를 덮도록 구비되어 마이너스 전원을 공급하는 제2 전극층(24), 및 이들 제1 전극층(21)과 제2 전극층(24)의 사이에 배치되어 발광하는 유기층(23)으로 구성된다.

상기 제2 전극층(24)의 상부에는 밀봉부(3)가 형성된다.

이와 같이 구성되는 본 발명의 제2 실시예에는 상기 벼파층(11) 상에 Ti 또는 Zr를 2000~3000Å 두께로 증착함으로써, 난반사를 방지하여 콘트라스트를 향상시킬 수 있다.

본 발명의 기술사상은 상기 바람직한 실시예들에 따라 구체적으로 기술되었으나, 상기한 실시예는 그 설명을 위한 것이며, 그 제한을 위한 것이 아님을 주지해야 한다. 또한, 본 발명의 기술분야에서 당업자는 본 발명의 기술 사상의 범위 내에서 다양한 실시예가 가능함을 이해할 수 있을 것이다.

### 발명의 효과

이상에서 설명한 바와 같이, 본 발명에 의하면, 금속기판과 벼파층 사이에 난반사 방지막을 증착함으로써 금속기판의 평탄화를 개선시킴과 동시에 굴절률 변화로 인한 색을 가지게 되어 외광의 입사시 난반사를 방지하고, 구동시에 콘트라스트 개선 효과를 얻을 수 있으므로 콘트라스트가 더 높은 유기 발광표시장치를 제공할 수 있다.

또한, 벼파층 상에 난반사 방지막을 형성하는 경우, 외광의 입사시 난반사를 방지하고, 콘트라스트 개선 효과를 얻을 수 있으므로 콘트라스트가 더 높은 유기 발광표시장치를 제공할 수 있다.

### (57) 청구의 범위

#### 청구항 1.

금속기판;

상기 금속기판 상에 형성되는 벼파층;

상기 벼파층 상에 형성되는 적어도 하나의 박막트랜지스터;

상기 금속기판과 박막트랜지스터 사이에 형성되는 적어도 1층 이상의 난반사 방지막;

상기 박막트랜지스터의 소스 및 드레인 전극 중 어느 하나와 연결되는 제1 전극층;

상기 제1 전극층의 상부에 형성되는 유기층;

상기 유기층의 상부에 형성되는 제2 전극층을 포함하는 유기 발광표시장치.

#### 청구항 2.

제1항에 있어서,

상기 난반사 방지막은 상기 금속기판과 벼파층 사이에 형성되는 것을 특징으로 하는 유기 발광표시장치.

#### 청구항 3.

제1항에 있어서,

상기 난반사 방지막은 상기 벼파층 상에 형성되는 것을 특징으로 하는 유기 발광표시장치.

#### 청구항 4.

제1항에 있어서,

상기 난반사 방지막은 Ti 또는 Zr을 증착하여 형성하는 것을 특징으로 하는 유기 발광표시장치.

#### 청구항 5.

제4항에 있어서,

상기 난반사 방지막은 2000Å 내지 3000Å 범위의 두께로 형성되는 유기 발광표시장치.

#### 청구항 6.

금속기판 상에 난반사 방지막을 형성하는 단계;

상기 난반사 방지막 상에 베퍼층을 형성하는 단계;

상기 베퍼층 상에 적어도 하나의 박막트랜지스터를 형성하는 단계;

상기 박막트랜지스터의 소스 및 드레인 전극 중 어느 하나와 연결되는 제1 전극층을 형성하는 단계;

상기 제1 전극층의 상부에 유기층을 형성하는 단계; 및

상기 유기층의 상부에 제2 전극층을 형성하는 단계;

를 포함하는 유기 발광표시장치의 제조방법.

#### 청구항 7.

제6항에 있어서,

상기 금속기판 상에 난반사 방지막을 형성하는 단계는 금속기판을 CMP 가공하는 단계와, CMP 가공된 금속기판 상에 난반사 방지막을 형성하는 단계로 이루어지는 것을 특징으로 하는 유기 발광표시장치의 제조방법.

#### 청구항 8.

제6항에 있어서,

상기 난반사 방지막은 Ti 또는 Zr을 증착하여 형성하는 것을 특징으로 하는 유기 발광표시장치의 제조방법.

#### 청구항 9.

제8항에 있어서,

상기 난반사 방지막은 2000Å 내지 3000Å 범위의 두께로 형성되는 유기 발광표시장치의 제조방법.

## 청구항 10.

금속기판 상에 베퍼층을 형성하는 단계;

상기 베퍼층 상에 난반사 방지막을 형성하는 단계;

상기 난반사 방지막 상에 적어도 하나의 박막트랜지스터를 형성하는 단계;

상기 박막트랜지스터의 소스 및 드레인 전극 중 어느 하나와 연결되는 제1 전극층을 형성하는 단계;

상기 제1 전극층의 상부에 유기층을 형성하는 단계; 및

상기 유기층의 상부에 제2 전극층을 형성하는 단계;

를 포함하는 유기 발광표시장치의 제조방법.

## 청구항 11.

제10항에 있어서,

상기 금속기판 상에 베퍼층을 형성하는 단계는 금속기판을 CMP 가공하는 단계와, CMP 가공된 금속기판 상에 베퍼층을 형성하는 단계로 이루어지는 것을 특징으로 하는 유기 발광표시장치의 제조방법.

## 청구항 12.

제10항에 있어서,

상기 난반사 방지막은 Ti 또는 Zr을 증착하여 형성하는 것을 특징으로 하는 유기 발광표시장치의 제조방법.

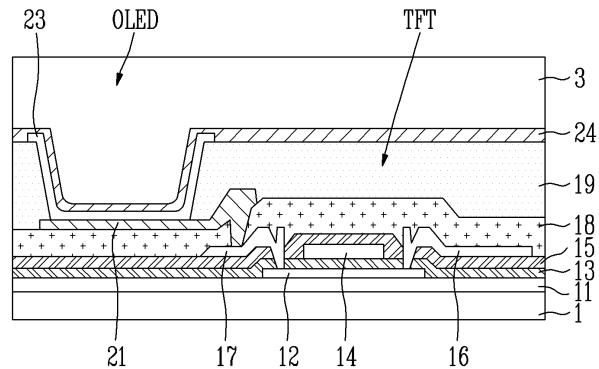
## 청구항 13.

제12항에 있어서,

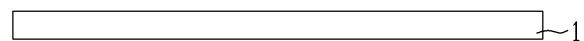
상기 난반사 방지막은 2000Å 내지 3000Å 범위의 두께로 형성되는 유기 발광표시장치의 제조방법.

도면

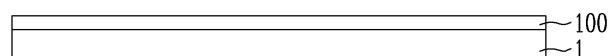
도면1



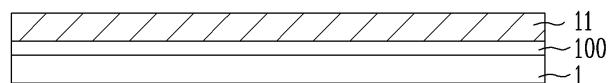
도면2a



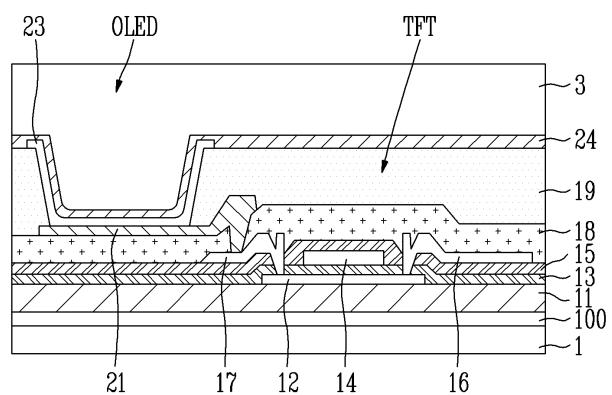
도면2b



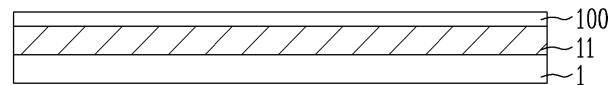
도면2c



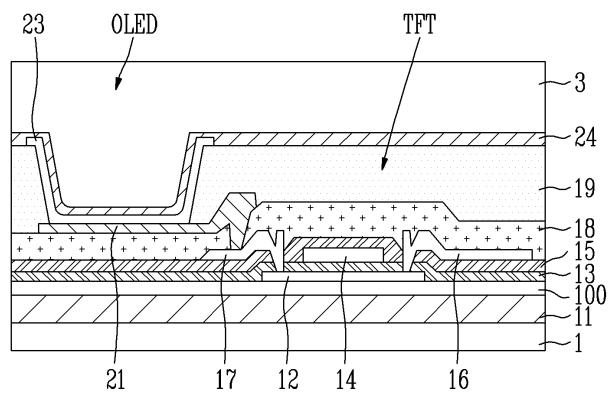
도면3



도면4



도면5



专利名称(译)	有机发光显示器及其制造方法		
公开(公告)号	<a href="#">KR100639015B1</a>	公开(公告)日	2006-10-25
申请号	KR1020050069174	申请日	2005-07-28
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	MINKYU KIM 김민규 TAEKYUNG AHN 안태경 YEONGON MO 모연곤		
发明人	김민규 안태경 모연곤		
IPC分类号	H05B33/24 H05B33/10		
CPC分类号	H01L27/1214 H01L27/3244 H01L51/0096 H01L51/5281 H01L51/56 H01L2251/301 H01L2924/12044		
代理人(译)	SHIN , YOUNG MOO		
外部链接	<a href="#">Espacenet</a>		

### 摘要(译)

提供一种有机发光显示装置及其制造方法，以通过防止入射光的漫反射来改善有机发光显示装置的对比度。一种有机发光显示装置，包括金属基板(1)，缓冲层(11)，至少一个TFT(薄膜晶体管)(TFT)，至少一个抗漫反射膜(100)，第一电极层(21)，有机层(23)和第二电极层(24)。TFT形成在缓冲层上。抗扩散反射膜在金属基板和TFT之间形成在多于一层中。第一电极层连接到TFT的源极和漏极之一。在第一电极层上形成有机层。第二电极层形成在有机层上。

