



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2011-0067404
(43) 공개일자 2011년06월22일

(51) Int. Cl.

H01L 51/50 (2006.01) H05B 33/06 (2006.01)

(21) 출원번호 10-2009-0123982

(22) 출원일자 2009년12월14일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 용산구 한강로3가 65-228

(72) 발명자

박동식

경기도 파주시 검산동 성원아파트 130동 1202호

(74) 대리인

박영복, 김용인

전체 청구항 수 : 총 10 항

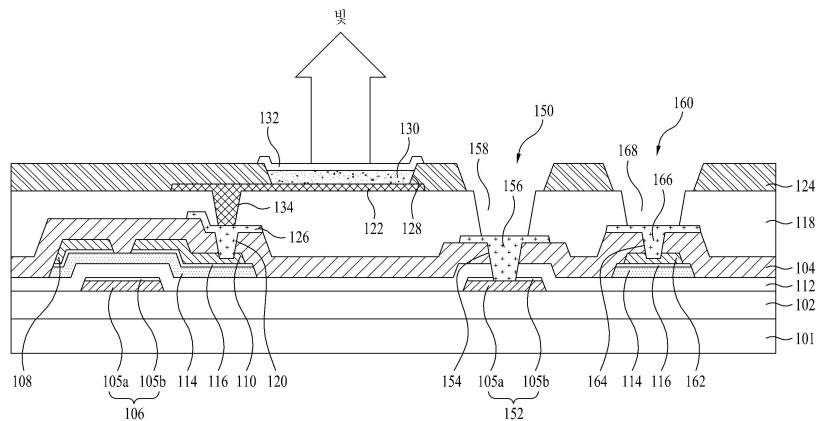
(54) 발광 표시 장치 및 그 제조 방법

(57) 요약

본 발명은 개구율 저하를 방지할 수 있는 발광 표시 장치 및 그 제조 방법을 제공하는 것이다.

본 발명에 따른 발광 표시 장치는 게이트 라인 및 데이터 라인의 교차로 마련된 화소 영역에 형성되며 불투명 재질로 형성되는 캐소드 전극, 유기층 및 투명 재질로 형성되는 애노드 전극이 순차적으로 적층되어 형성된 발광셀과; 상기 게이트 라인과 접속된 게이트 패드와; 상기 데이터 라인과 접속된 데이터 패드를 구비하며, 상기 게이트 패드 및 데이터패드 중 적어도 어느 하나의 최상층은 상기 캐소드 전극 패터닝시 이용되는 식각액에 내산성을 가지는 금속을 이용하여 단층 구조로 형성되는 것을 특징으로 한다.

대표도 - 도2



특허청구의 범위

청구항 1

게이트 라인 및 데이터 라인의 교차로 마련된 화소 영역에 형성되며 불투명 재질로 형성되는 캐소드 전극, 유기층 및 투명 재질로 형성되는 애노드 전극이 순차적으로 적층되어 형성된 발광셀과;

상기 게이트 라인과 접속된 게이트 패드와;

상기 데이터 라인과 접속된 데이터 패드를 구비하며,

상기 게이트 패드 및 데이터패드 중 적어도 어느 하나의 최상층은 상기 캐소드 전극 패터닝시 이용되는 식각액에 내산성을 가지는 금속을 이용하여 단층 구조로 형성되는 것을 특징으로 하는 발광 표시 장치.

청구항 2

제 1 항에 있어서,

상기 캐소드 전극은 알루미늄-네오듐으로 형성되며,

상기 게이트 패드 및 데이터 패드 중 적어도 어느 하나의 최상층은 몰리브덴-티타늄으로 형성되는 단층 구조인 것을 특징으로 하는 발광 표시 장치.

청구항 3

제 1 항에 있어서,

상기 발광셀과 접속되는 구동 박막트랜지스터와;

상기 구동 박막 트랜지스터의 드레인 전극과 상기 캐소드 전극을 연결하는 컨택 전극을 추가로 구비하는 것을 특징으로 하는 발광 표시 장치.

청구항 4

제 3 항에 있어서,

상기 게이트 패드는

상기 게이트 라인과 접속된 게이트 패드 하부 전극과; 상기 게이트 패드 하부 전극과 접속되며 상기 몰리브덴-티타늄으로 형성된 단층 구조인 게이트 패드 상부 전극을 구비하며,

상기 데이터 패드는 상기 데이터 라인과 접속된 데이터 패드 하부 전극과; 상기 데이터 패드 하부 전극과 접속되며 상기 몰리브덴-티타늄으로 형성된 단층 구조인 데이터 패드 상부 전극을 구비하는 것을 특징으로 하는 발광 표시 장치.

청구항 5

제 4 항에 있어서,

상기 컨택 전극은 상기 게이트 패드 상부 전극 및 상기 데이터 패드 상부 전극과 동일한 금속으로 동일층에 형성되는 것을 특징으로 하는 발광 표시 장치.

청구항 6

기관 상에 스위치 박막 트랜지스터, 구동 박막 트랜지스터, 게이트 라인과 접속된 게이트 패드 및 데이터 라인과 접속된 데이터 패드를 형성하는 단계와;

상기 구동 박막 트랜지스터와 접속되며, 불투명 재질로 형성되는 캐소드 전극, 유기층 및 투명 재질로 형성되는 애노드 전극이 순차적으로 적층된 발광셀을 형성하는 단계를 포함하며,

상기 게이트 패드 및 데이터패드 중 적어도 어느 하나의 최상층은 상기 캐소드 전극 패터닝시 이용되는 식각액에 내산성을 가지는 금속을 이용하여 단층 구조로 형성되는 것을 특징으로 하는 발광 표시 장치의 제조 방법.

청구항 7

제 6 항에 있어서,

상기 캐소드 전극은 알루미늄-네오듐으로 형성되며,

상기 게이트 패드 및 데이터 패드 중 적어도 어느 하나의 최상층은 몰리브덴-티타늄으로 형성되는 단층 구조인 것을 특징으로 하는 발광 표시 장치의 제조 방법.

청구항 8

제 7 항에 있어서,

상기 기관 상에 상기 게이트 패드 및 상기 데이터 패드를 형성하는 단계는

상기 기관 상에 상기 게이트 라인과 접속된 게이트 패드 하부 전극을 형성하는 단계와;

상기 기관 상에 상기 데이터 라인과 접속된 데이터 패드 하부 전극을 형성하는 단계와;

상기 게이트 패드 하부 전극을 노출시키는 제1 게이트 컨택홀과, 상기 데이터 패드 하부 전극을 노출시키는 제1 데이터 컨택홀을 형성하는 단계와;

상기 제1 게이트 컨택홀을 통해 노출된 상기 게이트 패드 하부 전극과 접속되며 상기 몰리브덴-티타늄으로 형성된 단층 구조인 게이트 패드 상부 전극과, 상기 제1 데이터 컨택홀을 통해 노출된 상기 데이터 패드 하부 전극과 접속되며 상기 몰리브덴-티타늄으로 형성된 단층 구조인 데이터 패드 상부 전극을 형성하는 단계를 포함하는 것을 특징으로 하는 발광 표시 장치의 제조 방법.

청구항 9

제 8 항에 있어서,

상기 구동 박막 트랜지스터의 드레인 전극과 상기 캐소드 전극을 연결하는 컨택 전극을 추가로 형성하는 단계를 포함하는 것을 특징으로 하는 발광 표시 장치의 제조 방법.

청구항 10

제 9 항에 있어서,

상기 컨택 전극은 상기 게이트 패드 상부 전극 및 상기 데이터 패드 상부 전극과 동일한 금속으로 동일층에 형성되는 것을 특징으로 하는 발광 표시 장치의 제조 방법.

명세서

발명의 상세한 설명

기술분야

[0001] 본 발명은 개구율 저하를 방지할 수 있는 발광 표시 장치 및 그 제조 방법에 관한 것이다.

배경기술

[0002] 최근, 음극선관(Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 평판표시장치들이 개발되고 있다. 이러한 평판표시장치는 액정표시장치(Liquid Crystal Display), 전계 방출 표시장치(Field Emission Display), 플라즈마 디스플레이 패널(Plasma Display Panel) 및 전계발광(Electro-Luminescence)표시장치 등이 있다.

[0003] 이들 중 전계발광표시장치는 스스로 발광하는 자발광 소자로서 백라이트가 불필요하므로 경량박형이 가능할 뿐만 아니라 공정이 단순하며, 넓은 시야각, 고속 응답성, 고 콘트라스트비(contrast ratio) 등의 뛰어난 특징이 있어 차세대 평면 디스플레이로서 적합하다.

[0004] 특히, 전계 발광 표시 장치는 애노드 전극으로부터의 정공과 캐소드 전극으로부터의 전자가 유기 발광층 내에서 결합하여 정공-전쌍인 여기자를 형성하고, 그 여기자가 다시 바닥상태로 돌아오면서 발생하는 에너지에 의해 발

광하게 된다.

- [0005] 이 전계 발광 표시 장치는 광을 발생하는 발광 다이오드인 발광셀과, 발광셀을 구동하기 위해 다수의 트랜지스터로 이루어진 셀 구동부로 이루어진다.
- [0006] 한편, 종래 발광셀에서 생성된 광이 기관쪽으로 방출되는 하부 발광형 표시 장치인 경우, 셀 구동부가 발광셀과 동일 기관 상에 형성되므로 셀 구동부에 의해 개구율이 저하되는 문제점이 발생된다.

발명의 내용

해결 하고자하는 과제

- [0007] 상기와 같은 문제점을 해결하기 위하여, 본 발명은 개구율 저하를 방지할 수 있는 발광 표시 장치 및 그 제조 방법을 제공하는 것이다.

과제 해결수단

- [0008] 상기 기술적 과제를 달성하기 위하여, 본 발명에 따른 발광 표시 장치는 게이트 라인 및 데이터 라인의 교차로 마련된 화소 영역에 형성되며 불투명 재질로 형성되는 캐소드 전극, 유기층 및 투명 재질로 형성되는 애노드 전극이 순차적으로 적층되어 형성된 발광셀과; 상기 게이트 라인과 접속된 게이트 패드와; 상기 데이터 라인과 접속된 데이터 패드를 구비하며, 상기 게이트 패드 및 데이터패드 중 적어도 어느 하나의 최상층은 상기 캐소드 전극 패터닝시 이용되는 식각액에 내산성을 가지는 금속을 이용하여 단층 구조로 형성되는 것을 특징으로 한다.
- [0009] 상기 캐소드 전극은 알루미늄-네오듐으로 형성되며, 상기 게이트 패드 및 데이터 패드 중 적어도 어느 하나의 최상층은 몰리브덴-티타늄으로 형성되는 단층 구조인 것을 특징으로 한다.
- [0010] 상기 게이트 패드는 상기 게이트 라인과 접속된 게이트 패드 하부 전극과; 상기 게이트 패드 하부 전극을 노출시키는 제1 게이트 콘택홀과; 상기 제1 게이트 콘택홀을 통해 노출된 상기 게이트 패드 하부 전극과 접속되며 상기 몰리브덴-티타늄으로 형성된 단층 구조인 게이트 패드 상부 전극을 구비하며, 상기 데이터 패드는 상기 데이터 라인과 접속된 게이트 패드 하부 전극과; 상기 데이터 패드 하부 전극을 노출시키는 제1 데이터 콘택홀과; 상기 제1 데이터 콘택홀을 통해 노출된 상기 데이터 패드 하부 전극과 접속되며 상기 몰리브덴-티타늄으로 형성된 단층 구조인 데이터 패드 상부 전극을 구비하는 것을 특징으로 한다.
- [0011] 상기 발광셀과 접속되는 구동 박막트랜지스터와; 상기 구동 박막 트랜지스터의 드레인 전극과 상기 캐소드 전극을 연결하는 콘택 전극을 추가로 구비하는 것을 특징으로 한다.
- [0012] 상기 콘택 전극은 상기 게이트 패드 상부 전극 및 상기 데이터 패드 상부 전극과 동일한 금속으로 동일층에 형성되는 것을 특징으로 한다.
- [0013] 상기 기술적 과제를 달성하기 위하여, 본 발명에 따른 발광 표시 장치의 제조 방법은 기관 상에 스위치 박막 트랜지스터, 구동 박막 트랜지스터, 게이트 라인과 접속된 게이트 패드 및 데이터 라인과 접속된 데이터 패드를 형성하는 단계와; 상기 구동 박막 트랜지스터와 접속되며, 불투명 재질로 형성되는 캐소드 전극, 유기층 및 투명 재질로 형성되는 애노드 전극이 순차적으로 적층된 발광셀을 형성하는 단계를 포함하며, 상기 게이트 패드 및 데이터패드 중 적어도 어느 하나의 최상층은 상기 캐소드 전극 패터닝시 이용되는 식각액에 내산성을 가지는 금속을 이용하여 단층 구조로 형성되는 것을 특징으로 한다.
- [0014] 상기 기관 상에 상기 게이트 패드 및 상기 데이터 패드를 형성하는 단계는 상기 기관 상에 상기 게이트 라인과 접속된 게이트 패드 하부 전극을 형성하는 단계와; 상기 기관 상에 상기 데이터 라인과 접속된 데이터 패드 하부 전극을 형성하는 단계와; 상기 게이트 패드 하부 전극을 노출시키는 제1 게이트 콘택홀과, 상기 데이터 패드 하부 전극을 노출시키는 제1 데이터 콘택홀을 형성하는 단계와; 상기 제1 게이트 콘택홀을 통해 노출된 상기 게이트 패드 하부 전극과 접속되며 상기 몰리브덴-티타늄으로 형성된 단층 구조인 게이트 패드 상부 전극과, 상기 제1 데이터 콘택홀을 통해 노출된 상기 데이터 패드 하부 전극과 접속되며 상기 몰리브덴-티타늄으로 형성된 단층 구조인 데이터 패드 상부 전극을 형성하는 단계를 포함하는 것을 특징으로 한다.

효과

- [0015] 본 발명에 따른 발광 표시 장치 및 방법은 게이트 패드 상부 전극 및 데이터 패드 상부 전극과 콘택 전극을 몰리브덴-티타늄 등과 같은 전기전도성이 좋은 콘택 금속층을 이용해 단층 구조로 형성하므로 콘택 저항을 줄일

수 있어 무라(Mura) 등과 같은 화질 불량을 방지할 수 있다. 또한, 본 발명은 게이트 패드 상부 전극 및 데이터 패드 상부 전극과 콘택 전극이 몰리브덴-티타늄 등과 같은 콘택 금속층을 이용하여 단층 구조로 형성되므로 한번의 증착 공정과, 한번의 식각 공정이 필요하므로 공정수를 줄일 수 있어 비용이 절감된다. 뿐만 아니라, 본원 발명은 게이트 패드 상부 전극 및 데이터 패드 상부 전극과 콘택 전극이 몰리브덴-티타늄으로 형성되는 경우, 몰리브덴-티타늄은 캐소드 전극 패터닝시 이용되는 식각액에 내산성을 가지고 있으므로 게이트 패드 상부 전극 및 데이터 패드 상부 전극과 콘택 전극이 캐소드 전극 형성시 그 캐소드 전극의 식각액에 의한 손상을 방지할 수 있다.

발명의 실시를 위한 구체적인 내용

- [0016] 이하, 첨부된 도면 및 실시 예를 통해 본 발명의 실시 예를 구체적으로 살펴보면 다음과 같다.
- [0017] 도 1은 본 발명에 따른 유기 전계 발광 표시 장치를 나타내는 회로도이다.
- [0018] 도 1에 도시된 유기 전계 발광 표시 장치는 스캔 신호를 공급하는 게이트 라인(GL)과, 데이터 신호를 공급하는 데이터 라인(DL)과, 전원 신호를 공급하는 전원 라인(PL)과, 게이트 라인(GL), 데이터 라인(DL) 및 전원 라인(PL)과 접속된 셀 구동부(10)와, 셀 구동부(10)와 전원 라인(PL)과 접속된 발광셀(OEL)을 포함한다.
- [0019] 게이트 라인(GL)은 게이트 패드와 접속되어 스위치 박막 트랜지스터(T1)에 스캔 신호를 공급하며, 데이터 라인(DL)은 데이터 패드와 접속되어 스위치 박막 트랜지스터(T1)에 데이터 신호를 공급하며, 전원 라인(PL)은 구동 박막 트랜지스터(T2)에 전원 신호를 공급한다.
- [0020] 셀 구동부는 게이트 라인(GL) 및 데이터 라인(DL)과 접속된 스위치 트랜지스터(T1)과, 스위치 트랜지스터(T1) 및 발광셀(OEL)의 캐소드 전극 및 기저 전압원 사이에 접속된 구동 트랜지스터(T2)와, 기저 전압원과 스위치 트랜지스터(T1)의 드레인 전극 사이에 접속된 스토리지 캐패시터(C)를 구비한다.
- [0021] 스위치 박막 트랜지스터(T1)는 게이트 라인(GL)에 스캔 펄스가 공급되면 턴-온되어 데이터 라인(DL)에 공급된 데이터 신호를 스토리지 캐패시터(C) 및 구동 박막 트랜지스터(T2)의 게이트 전극(106)으로 공급한다.
- [0022] 구동 박막 트랜지스터(T2)는 게이트 전극으로 공급되는 데이터 신호에 응답하여 전원 라인(PL)으로부터 발광셀(OEL)로 공급되는 전류를 제어함으로써 발광셀(OEL)의 발광량을 조절하게 된다.
- [0023] 이를 위해, 구동 박막 트랜지스터(T2)는 도 2에 도시된 바와 같이 스위치 박막트랜지스터(T1)와 전기적으로 접속된 게이트 전극(106), 발광셀(OEL)의 캐소드전극(122)과 접속된 드레인 전극(110), 드레인 전극(110)과 마주하는 소스 전극(108), 게이트 절연막(112)을 사이에 두고 게이트 전극(106)과 중첩되게 형성되어 소스 전극(108)과 드레인 전극(110) 사이에 채널을 형성하는 활성층(114), 소스 전극(108) 및 드레인 전극(110)과의 오믹 접촉을 위하여 채널부를 제외한 활성층(114) 사에 형성된 오믹접촉층을 구비한다. 그리고, 활성층(114) 및 오믹접촉층(116)은 데이터 패드 하부 전극(164)과 중첩되게 형성된다.
- [0024] 발광셀(OEL)은 평탄화층(118) 위에 형성된 불투명 도전 물질의 캐소드 전극(122)과, बैं크 절연막(124)을 관통하는 화소홀(128)을 통해 노출된 캐소드 전극(122)과 बैं크 절연막(124) 위에 형성된 발광층을 포함하는 유기층(130)과, 유기층(130) 위에 형성된 애노드 전극(132)으로 구성된다. 유기층(130)은 캐소드 전극(122) 및 बैं크 절연막(124) 위에 적층된 정공 주입층, 정공 수송층, 발광층, 전자 수송층, 전자 주입층으로 구성된다. 캐소드 전극(122)은 콘택 전극(126)을 통해 구동 박막트랜지스터(T2)의 드레인 전극(110)과 전기적으로 접속된다. 애노드 전극(132)은 유기층(130) 상에 형성되고, 캐소드 전극(122)은 유기층(130) 하부에 형성되어 반사 전극으로 이용된다. 이에 따라, 유기층(130)에서 생성된 광이 애노드 전극(132)을 통해 상부로 방출되므로 스위치 트랜지스터(T1) 및 구동 트랜지스터(T2)에 의한 개구율 저하를 방지할 수 있다.
- [0025] 게이트 패드(150)는 게이트 구동 집적 회로(도시하지 않음)와 접속되어 게이트 라인(GL)에 스캔 신호를 공급한다. 이를 위해, 게이트 패드(150)는 게이트 라인(GL)으로부터 연장되는 게이트 패드 하부 전극(152)과, 게이트 패드 하부 전극(152) 위에 접속된 게이트 패드 상부전극(156)으로 구성된다. 여기서, 게이트 패드 상부 전극(156)은 게이트 절연막(112) 및 보호막(104)을 관통하는 제1 게이트 콘택홀(156)을 통해 게이트 패드 하부 전극(152)과 접속된다. 또한, 게이트 패드 상부 전극(156)은 평탄화층(118)을 관통하는 제2 게이트 콘택홀(158)을 통해 외부로 노출되어 게이트 구동 집적 회로가 실장된 전송 필름과 접속된다.
- [0026] 데이터 패드(160)는 데이터 구동 집적 회로(도시하지 않음)와 접속되어 데이터 라인(DL)에 데이터 신호를 공급한다. 이를 위해, 데이터 패드(160)는 데이터 라인(DL)으로부터 연장되는 데이터 패드 하부 전극(162)과, 데이

터 패드 하부 전극(162)과 접속된 데이터 패드 상부 전극(166)으로 구성된다. 여기서, 데이터 패드 상부 전극(164)은 보호막(104)을 관통하는 제1 데이터 컨택홀(164)을 통해 노출된 데이터 패드 하부 전극(162)과 접속된다. 또한, 데이터 패드 상부 전극(166)은 평탄화층(118)을 관통하는 제2 데이터 컨택홀(168)을 통해 외부로 노출되어 데이터 구동 집적 회로가 실장된 전송 필름과 접속된다.

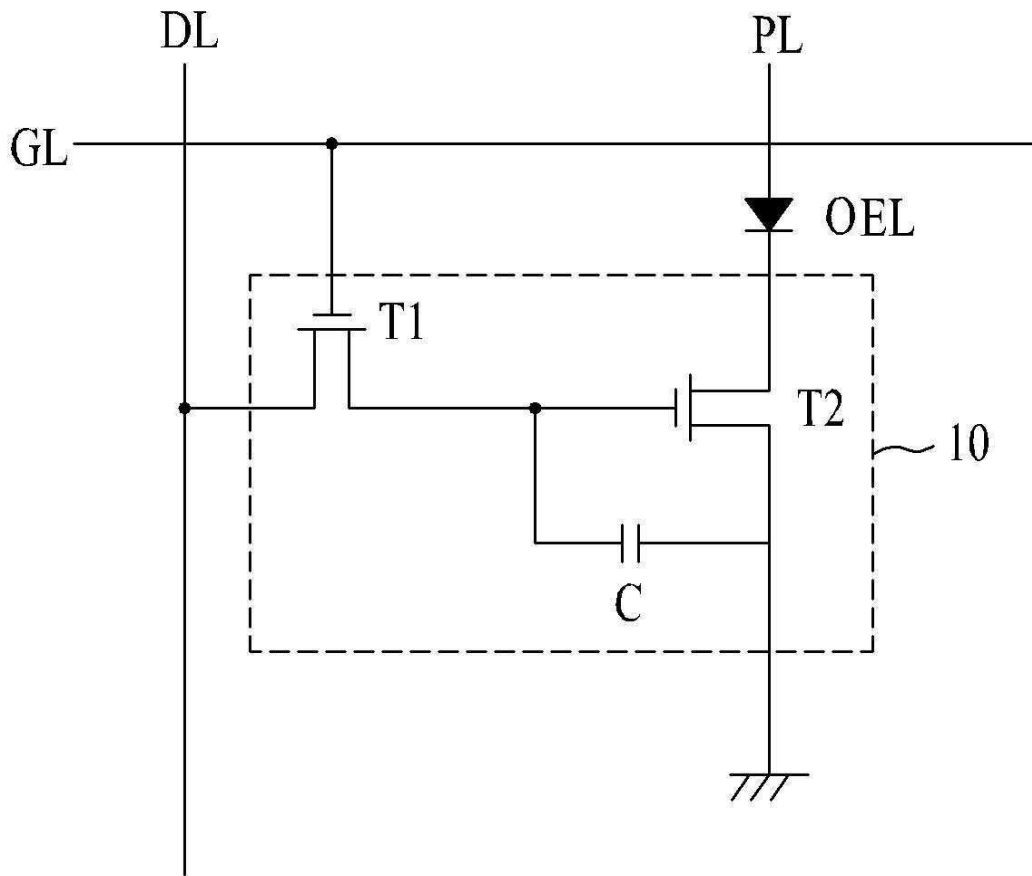
- [0027] 이러한 게이트 패드 상부 전극(156) 및 데이터 패드 상부 전극(166)과 컨택 전극(126)은 동일한 컨택 금속층으로 동일한 마스크를 이용한 패터닝공정을 통해 동시에 형성된다. 여기서, 컨택 금속층은 대기 층으로 노출되는 게이트 패드 상부 전극(156) 및 데이터 패드 상부 전극(166)이 부식되는 것을 방지하기 위해 내식이 강하고 비저항이 낮은 몰리브덴-티타늄(MoTi) 또는 몰리브덴-탄탈(MoTa) 등으로 형성된다.
- [0028] 이와 같이, 본원 발명은 게이트 패드 상부 전극(156) 및 데이터 패드 상부 전극(166)과 컨택 전극(126)이 몰리브덴 및 ITO등과 같은 투명 도전막을 이용하여 다층 구조로 형성되는 경우보다 몰리브덴-티타늄 등과 같은 전기 전도성이 좋은 컨택 금속층을 이용해 단층 구조로 형성되는 경우, 컨택 저항을 줄일 수 있어 무라(Mura) 등과 같은 화질 불량을 방지할 수 있다.
- [0029] 또한, 게이트 패드 상부 전극(156) 및 데이터 패드 상부 전극(166)과 컨택 전극(126)이 다층 구조로 형성되는 경우 다수번의 증착공정과, 다수번의 식각 공정이 필요한 반면에 게이트 패드 상부 전극(156) 및 데이터 패드 상부 전극(166)과 컨택 전극(126)이 몰리브덴-티타늄 등과 같은 컨택 금속층을 이용하여 단층 구조로 형성하는 경우 한번의 증착 공정과, 한번의 식각 공정이 필요하므로 공정수를 줄일 수 있어 비용이 절감된다.
- [0030] 뿐만 아니라, 게이트 패드 상부 전극(156) 및 데이터 패드 상부 전극(166)과 컨택 전극(126)이 몰리브덴 및 ITO 등과 같은 투명 도전막을 이용하여 다층 구조로 형성되는 경우, 컨택 전극(126)과 접속되는 캐소드 전극(122) 패터닝시 이용되는 식각액이 투명 도전막의 그레이인 사이로 침투하게 되어 투명도전막이 손상된다. 손상된 투명도전막으로 외부의 수분이 침투하게 되면 게이트 패드 상부 전극(156) 및 데이터 패드 상부 전극(166)과 컨택 전극(126)은 부식된다.
- [0031] 반면에 본원 발명은 게이트 패드 상부 전극(156) 및 데이터 패드 상부 전극(166)과 컨택 전극(126)이 몰리브덴-티타늄으로 형성되는 경우, 몰리브덴-티타늄은 캐소드 전극(122) 패터닝시 이용되는 식각액에 내산성을 가지고 있으므로 게이트 패드 상부 전극(156) 및 데이터 패드 상부 전극(166)과 컨택 전극(126)이 캐소드 전극(122) 형성시 그 캐소드 전극(122)의 식각액에 의한 부식을 방지할 수 있다.
- [0032] 도 3a 내지 도 3h는 도 2에 도시된 OELD의 제조 방법을 설명하기 위한 단면도들이다.
- [0033] 도 3a를 참조하면, 기관(101) 상에 버퍼층(102)과; 게이트 전극(106) 및 게이트 패드 하부 전극(152)을 포함하는 제1 도전 패턴군이 형성된다.
- [0034] 구체적으로, 기관(101) 상에 PECVD 등의 증착 방법 또는 스펀코팅 등의 코팅 방법을 통해 버퍼층(102)과, 스퍼터링 방법 등의 증착 방법을 통해 제1 및 제2 게이트 금속층(105a, 105b)이 순차적으로 형성된다. 여기서, 버퍼층(102)은 산화 실리콘(SiO_x) 또는 질화 실리콘(SiN_x) 등의 무기 절연 물질 또는 폴리이미드(PI)와 같은 유기 절연물질로 형성되고, 제1 및 제2 게이트 금속층(105a, 105b) 중 어느 하나의 게이트 금속층은 티타늄(Ti), 몰리브덴(Mo), 텅스텐(W)등과 같이 강도 및 내식성이 상대적으로 큰 금속으로 형성되고, 나머지 하나의 게이트 금속층은 알루미늄계 금속(Al, AlNd), 구리(Cu)등과 같은 금속으로 형성된다. 이어서, 제1 마스크를 이용한 포토리소그래피 공정 및 식각 공정으로 제1 및 제2 게이트 금속층(105a, 105b)이 패터닝됨으로써 게이트 전극(106) 및 게이트 패드 하부 전극(152)을 포함하는 제1 도전 패턴군이 형성된다.
- [0035] 도 3b를 참조하면, 제1 도전 패턴군이 형성된 기관(101) 상에 게이트 절연막(112)이 형성되고, 그 위에 소스 전극(108), 드레인 전극(110) 및 데이터 패드 하부 전극(162)을 포함하는 제2 도전 패턴군과, 제2 도전 패턴군을 따라 그 아래에 증착된 활성층(114) 및 오믹 접촉층(116)을 포함하는 반도체 패턴이 형성된다. 이러한 반도체 패턴(115)과 제2 도전 패턴군은 슬릿 마스크 또는 하프 톤(Half Tone)를 이용한 하나의 마스크 공정으로 형성된다.
- [0036] 구체적으로 설명하면, 게이트 금속 패턴이 형성된 기관(101) 상에 게이트 절연막(112), 비정질 실리콘층, 불순물(n+ 또는 p+)이 도핑된 비정질 실리콘층, 데이터 금속층이 순차적으로 형성된다. 여기서, 게이트 절연막(112)으로는 산화 실리콘(SiO_x) 또는 질화 실리콘(SiN_x) 등의 무기 절연 물질이 이용되며, 데이터 금속층으로는 티타늄(Ti), 텅스텐(W), 알루미늄계 금속, 몰리브덴(Mo), 구리(Cu) 등과 같은 금속이 이용된다.
- [0037] 그리고, 데이터 금속층 위에 포토레지스트가 도포된 다음, 제2 마스크인 슬릿 마스크를 이용한 포토리소그래피

공정으로 포토레지스트가 노광 및 현상됨으로써 단차를 갖는 포토레지스트 패턴이 형성된다.

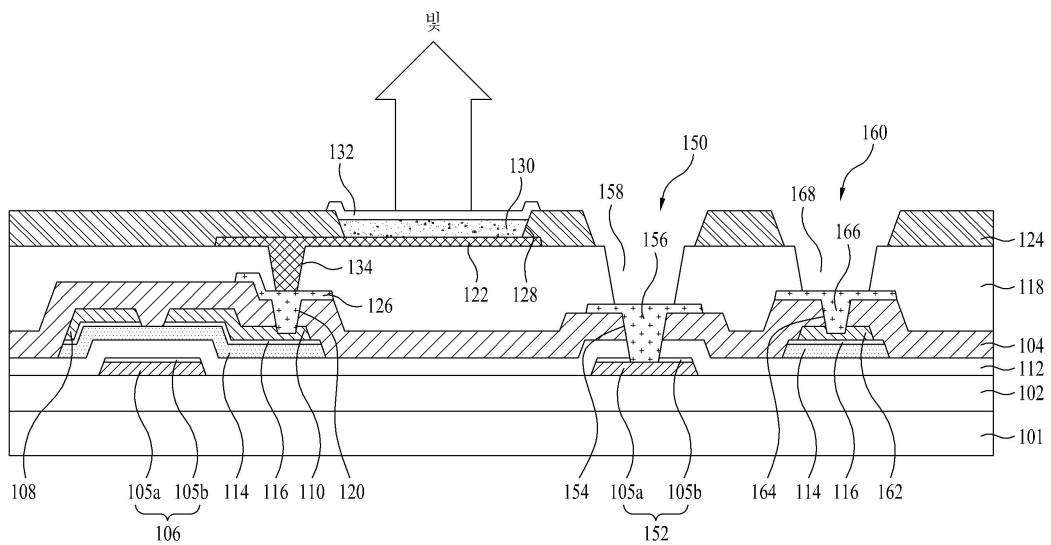
- [0038] 단차를 갖는 포토레지스트 패턴을 이용한 식각 공정으로 데이터 금속층이 패터닝됨으로써 제2 도전 패턴군과, 그 아래의 반도체 패턴이 형성된다.
- [0039] 이어서, 산소(O₂) 플라즈마를 이용한 애싱 공정으로 포토레지스트 패턴을 애싱한다. 애싱된 포토레지스트 패턴을 이용한 식각 공정으로 노출된 데이터 금속 패턴과, 그 아래의 오믹 접촉층(116)이 제거됨으로써 소스 전극(108)과 드레인 전극(110)은 분리되고 활성층(114)이 노출된다. 그런 다음, 제2 도전 패턴군 위에 잔존하던 포토레지스트 패턴은 스트립 공정으로 제거된다.
- [0040] 한편, 반도체 패턴(114,116)과 제2 도전 패턴군은 슬릿 마스크 또는 하프 톤(Half Tone)를 이용한 하나의 마스크 공정으로 형성되는 것을 예로 들어 설명하였지만 이외에도 반도체 패턴과 제2 도전 패턴군 각각이 개별적인 마스크를 이용하여 개별적으로 마스크 공정으로 형성될 수도 있다.
- [0041] 도 3c를 참조하면, 제2 도전 패턴군이 형성된 기판(101) 상에 제1 게이트 컨택홀(154), 제1 데이터 컨택홀(164) 및 제1 화소 컨택홀(120)을 가지는 보호막(104)이 형성된다.
- [0042] 구체적으로, 제2 도전 패턴군이 형성된 게이트 절연막(112) 상에 CVD, PECVD 등의 방법으로 보호막(104)이 형성된다. 보호막(104)은 산화 실리콘(SiO_x) 또는 질화 실리콘(SiN_x) 등과 같은 무기 절연 물질 또는 아크릴 수지 등과 같은 유기 절연 물질로 형성된다.
- [0043] 이어서, 제3 마스크를 이용한 포토리소그래피 공정과 식각 공정을 통해 보호막(104)이 패터닝됨으로써 제1 게이트 컨택홀(154), 제1 데이터 컨택홀(164) 및 제1 화소 컨택홀(120)이 형성된다. 여기서, 제1 화소 컨택홀(120)은 보호막(104)을 관통하여 구동 박막트랜지스터(T2)의 드레인 전극(110)을 노출시키며, 제1 게이트 컨택홀(154)은 보호막(104) 및 게이트 절연막(112)을 관통하여 게이트 패드 하부 전극(152)을 노출시키며, 제1 데이터 컨택홀(164)은 보호막(104)을 관통하여 데이터 패드 하부 전극(162)을 노출시킨다.
- [0044] 한편, 제1 게이트 컨택홀(154), 제1 데이터 컨택홀(164) 및 제1 화소 컨택홀(120) 형성을 위한 식각공정에서 폴리브덴으로 형성된 드레인 전극(110) 및 데이터 패드 하부 전극(162)과, 게이트 패드 하부 전극(152)의 제2 게이트 금속층(105b)은 일부 제거될 수도 있다.
- [0045] 도 3d를 참조하면, 보호막(104)이 형성된 기판(101) 상에 컨택 전극(126), 게이트 상부 전극(156), 데이터 상부 전극(166)을 포함하는 제3 도전 패턴군이 형성된다.
- [0046] 구체적으로, 보호막(104)이 형성된 기판(101) 상에 스퍼터링 방법 등의 증착 방법을 통해 컨택 도전층이 형성된다. 컨택 도전층으로는 몰리브덴-티타늄(MoTi) 또는 몰리브덴-탄탈(MoTa) 등이 이용된다.
- [0047] 이어서, 제4 마스크를 이용한 포토리소그래피 공정 및 식각 공정으로 컨택 도전층이 패터닝됨으로써 컨택 전극(126), 게이트 상부 전극(156), 데이터 상부 전극(166)을 포함하는 제3 도전 패턴군이 형성된다.
- [0048] 도 3e를 참조하면, 제3 도전 패턴군이 형성된 기판(101) 상에 제2 게이트 컨택홀(158), 제2 데이터 컨택홀(168) 및 제2 화소 컨택홀(134)을 가지는 평탄화층(118)이 형성된다.
- [0049] 구체적으로, 제3 도전 패턴군이 형성된 보호막(104) 상에 스핀코팅 또는 스핀리스 코팅 방법으로 평탄화층(118)이 형성된다. 평탄화층(118)은 아크릴 수지 또는 폴리이미드(PI) 등과 같은 유기 절연 물질로 형성된다.
- [0050] 이어서, 제5 마스크를 이용한 포토리소그래피 공정과 식각 공정을 통해 평탄화층(118)이 패터닝됨으로써 제2 게이트 컨택홀(158), 제2 데이터 컨택홀(168) 및 제2 화소 컨택홀(134)이 형성된다. 여기서, 제2 화소 컨택홀(134)은 평탄화층(118)을 관통하여 컨택전극(126)을 노출시키며, 제2 게이트 컨택홀(158)은 평탄화층(118)을 관통하여 게이트 패드 상부 전극(156)을 노출시키며, 제2 데이터 컨택홀(168)은 평탄화층(118)을 관통하여 데이터 패드 상부 전극(166)을 노출시킨다.
- [0051] 도 3f를 참조하면, 평탄화층(118)이 형성된 기판(101) 상에 캐소드 전극(122)이 형성된다.
- [0052] 구체적으로, 평탄화층(118) 상에 알루미늄(Al) 또는 알루미늄네오듐(AlNd)과 같은 불투명한 도전 물질이 스퍼터링 등과 같은 증착 방법으로 증착된 후 제5 마스크를 이용한 포토리소그래피 공정과 식각 공정을 통해 패터닝됨으로써 캐소드 전극(122)이 형성된다. 캐소드 전극(122)은 제1 및 제2 화소 컨택홀(120,134)과, 컨택 전극(126)을 통해 드레인 전극(110)과 전기적으로 접속된다.
- [0053] 도 3g를 참조하면, 캐소드 전극(122)이 형성된 기판(101) 상에 화소홀(128)이 포함된 बैं크 절연막(124)이 형성

도면

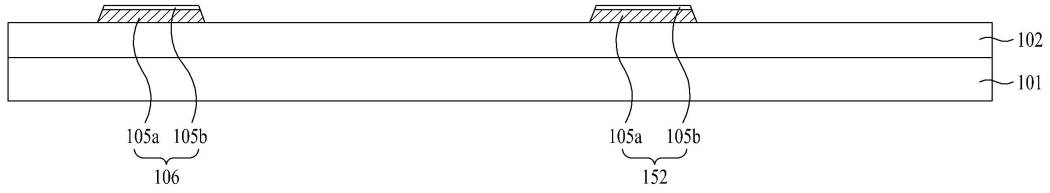
도면1



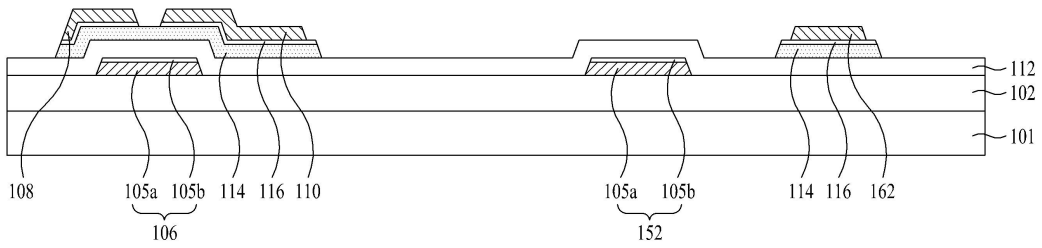
도면2



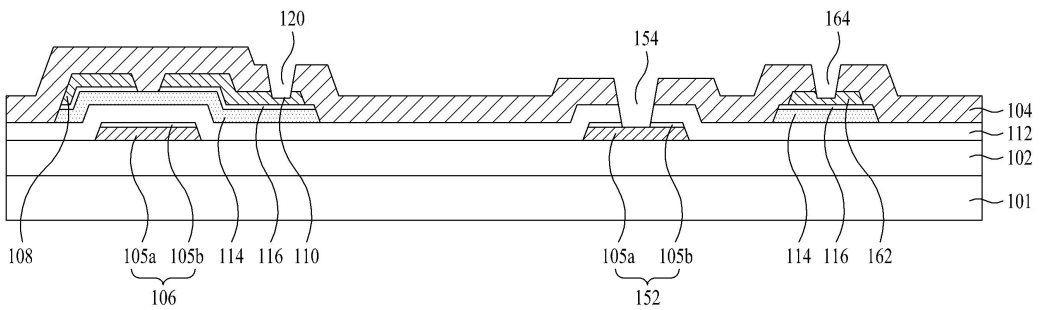
도면3a



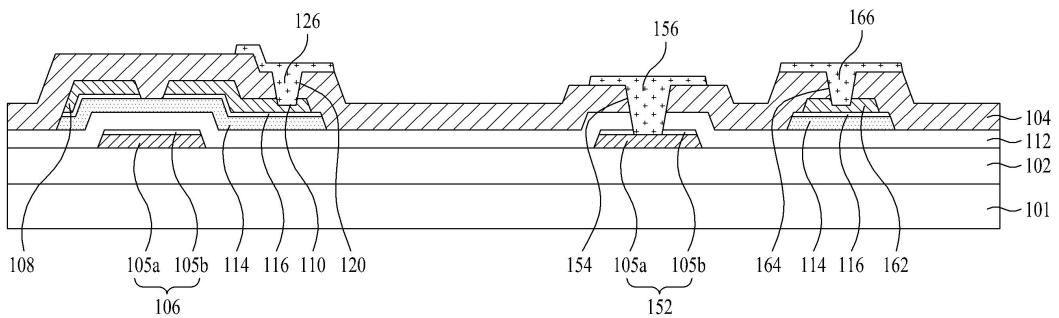
도면3b



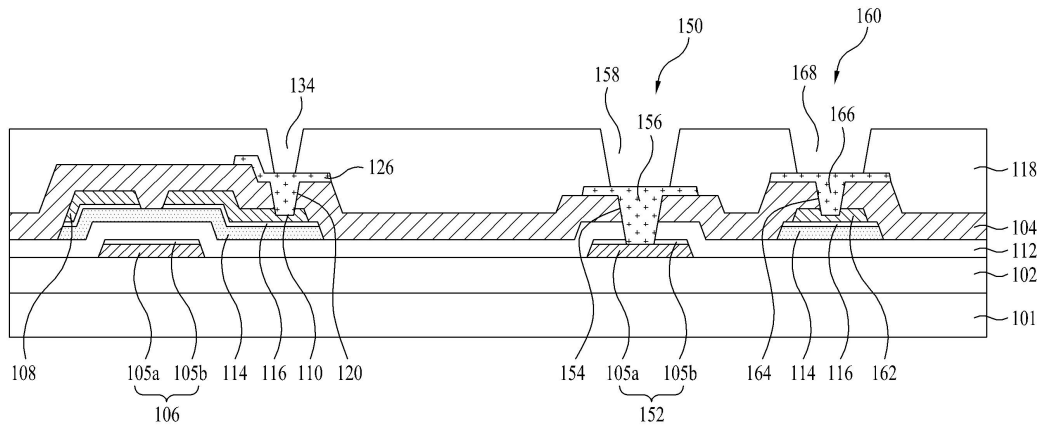
도면3c



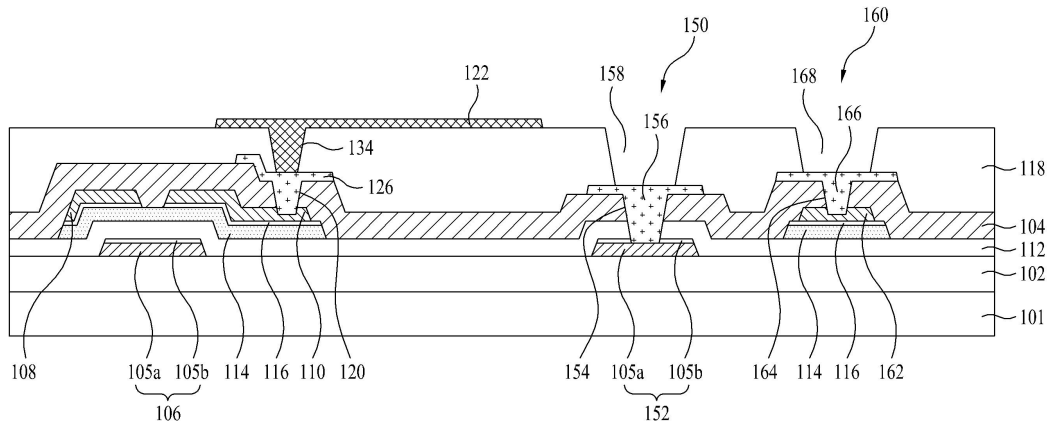
도면3d



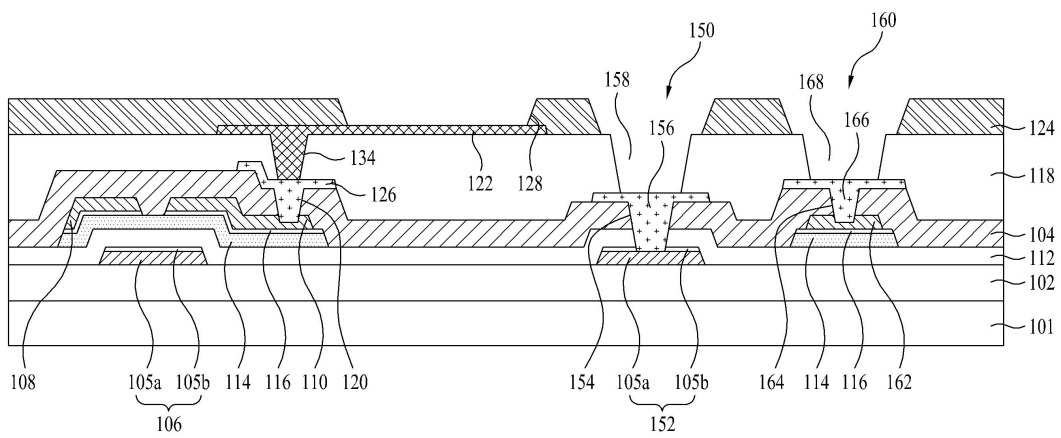
도면3e



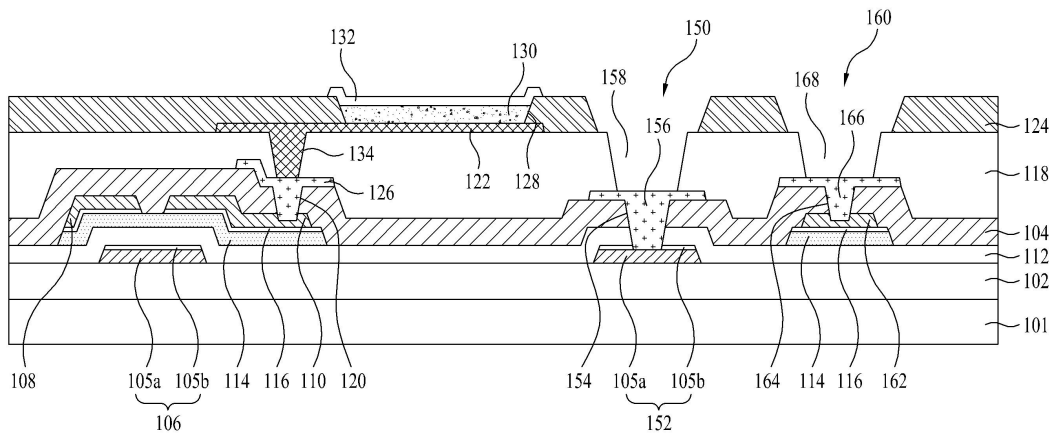
도면3f



도면3g



도면3h



专利名称(译)	发光显示装置及其制造方法		
公开(公告)号	KR1020110067404A	公开(公告)日	2011-06-22
申请号	KR1020090123982	申请日	2009-12-14
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	PARK DONG SIK		
发明人	PARK, DONG, SIK		
IPC分类号	H01L51/50 H05B33/06		
CPC分类号	H01L27/3248 H01L27/1214 H01L27/124 H01L27/3276 H01L2251/5353 H01L2924/01013 H01L2924/01022 H01L2924/01042 H01L2924/0106		
其他公开文献	KR101309863B1		
外部链接	Espacenet		

摘要(译)

本发明提供一种发光显示装置及其制造方法，其能够防止开口率的降低。根据本发明的发光显示器包括形成在像素区域中的发光单元，该像素区域设置在栅极线和数据线的交叉处，并且通过顺序地层叠由不透明材料形成的阴极电极，有机层和由透明材料形成的阳极电极形成；栅极焊盘连接到栅极线；数据焊盘连接到数据线。栅极焊盘和数据焊盘中的至少一个的最上层使用对用于图案化阴极电极的蚀刻剂具有耐酸性的金属形成单层结构。

