



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2010-0097873
(43) 공개일자 2010년09월06일

(51) Int. Cl.

G09G 3/30 (2006.01) G09G 3/20 (2006.01)

(21) 출원번호 10-2009-0016732

(22) 출원일자 2009년02월27일

심사청구일자 2009년02월27일

(71) 출원인

삼성모바일디스플레이주식회사

경기도 용인시 기흥구 농서동 산24번지

(72) 발명자

정보용

경기도 용인시 기흥구 농서동 산24번지 LCD기술동 2층

김금남

경기도 용인시 기흥구 농서동 산24번지 LCD기술동 2층

(74) 대리인

신영무

전체 청구항 수 : 총 12 항

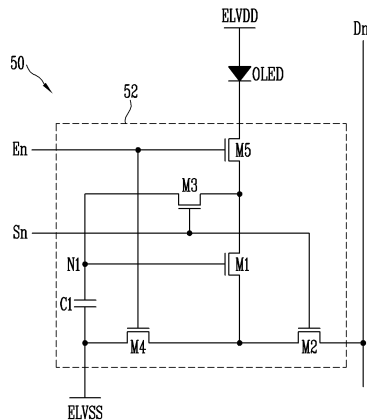
(54) 화소 및 이를 이용한 유기전계발광 표시장치

(57) 요약

본 발명은, 구동 트랜지스터의 문턱전압을 보상할 수 있도록 한 화소에 관한 것이다.

본 발명의 화소는, 고전위 화소전원인 제1 전원과 저전위 화소전원인 제2 전원 사이에 접속된 유기 발광 다이오드와, 상기 유기 발광 다이오드와 상기 제2 전원 사이에 접속되며 게이트 전극이 제1 노드에 접속되는 제1 트랜지스터와, 상기 제1 트랜지스터의 일 전극과 데이터선 사이에 접속되며 게이트 전극이 주사선에 접속되는 제2 트랜지스터와, 상기 제1 트랜지스터의 다른 전극과 상기 제1 노드 사이에 접속되며 게이트 전극이 상기 주사선에 접속되는 제3 트랜지스터와, 상기 제1 트랜지스터와 상기 제2 전원 사이에 접속되며 게이트 전극이 발광 제어선에 접속되는 제4 트랜지스터와, 상기 유기 발광 다이오드와 상기 제1 트랜지스터 사이에 접속되며 게이트 전극이 상기 발광 제어선에 접속되는 제5 트랜지스터와, 상기 제1 노드와 상기 제2 전원 사이에 접속된 커패시터를 포함하며, 상기 제1 내지 제5 트랜지스터는 N형 트랜지스터로 구현됨을 특징으로 한다.

대표도 - 도2



특허청구의 범위

청구항 1

고전위 화소전원인 제1 전원과 저전위 화소전원인 제2 전원 사이에 접속된 유기 발광 다이오드와,
 상기 유기 발광 다이오드와 상기 제2 전원 사이에 접속되며, 게이트 전극이 제1 노드에 접속되는 제1 트랜지스터와,
 상기 제1 트랜지스터의 일 전극과 데이터선 사이에 접속되며, 게이트 전극이 주사선에 접속되는 제2 트랜지스터와,
 상기 제1 트랜지스터의 다른 전극과 상기 제1 노드 사이에 접속되며, 게이트 전극이 상기 주사선에 접속되는 제3 트랜지스터와,
 상기 제1 트랜지스터와 상기 제2 전원 사이에 접속되며, 게이트 전극이 발광 제어선에 접속되는 제4 트랜지스터와,
 상기 유기 발광 다이오드와 상기 제1 트랜지스터 사이에 접속되며, 게이트 전극이 상기 발광 제어선에 접속되는 제5 트랜지스터와,
 상기 제1 노드와 상기 제2 전원 사이에 접속된 커패시터를 포함하며,
 상기 제1 내지 제5 트랜지스터는 N형 트랜지스터로 구현됨을 특징으로 하는 화소.

청구항 2

제1항에 있어서,
 상기 화소가 선택되는 수평기간의 제1 기간 동안 상기 주사선 및 상기 발광 제어선으로 각각 하이레벨의 주사신호 및 하이레벨의 발광 제어신호가 공급되고,
 상기 제1 기간에 후속되는 제2 기간 동안 상기 주사선 및 상기 발광 제어선으로 각각 하이레벨의 주사신호 및 로우레벨의 발광 제어신호가 공급되며,
 상기 제2 기간에 후속되는 제3 기간 동안 상기 하이레벨의 주사신호의 공급이 중단되고 상기 발광 제어신호의 전압레벨이 하이레벨로 천이되는 화소.

청구항 3

제2항에 있어서,
 상기 제1 기간 동안 상기 제1 전원으로부터 상기 제5 트랜지스터 및 상기 제3 트랜지스터를 경유하여 상기 제1 노드로 전달되는 전압에 의해 상기 제1 노드가 초기화되는 화소.

청구항 4

제2항에 있어서,
 상기 제2 기간 동안 상기 데이터선으로부터 공급되는 데이터신호가 상기 제1 내지 제3 트랜지스터를 통해 상기 제1 노드에 전달되는 화소.

청구항 5

제4항에 있어서,
 상기 제2 기간 동안 상기 제3 트랜지스터의 턴-온에 의해 상기 제1 트랜지스터가 다이오드 연결 상태를 유지하는 화소.

청구항 6

제2항에 있어서,
 상기 제3 기간 동안 상기 제4 트랜지스터와 상기 제5 트랜지스터의 턴-온에 의해 상기 제1 전원으로부터 상기

유기 발광 다이오드를 경유하여 상기 제2 전원으로 향하는 전류패스가 형성되는 화소.

청구항 7

제1항에 있어서,

상기 제1 트랜지스터의 일 전극은 소스 전극이고, 상기 제1 트랜지스터의 다른 전극은 드레인 전극인 화소.

청구항 8

다수의 화소들이 구비된 표시부를 포함하며, 상기 화소들 각각은,

고전위 화소전원인 제1 전원과 저전위 화소전원인 제2 전원 사이에 접속된 유기 발광 다이오드와,

상기 유기 발광 다이오드와 상기 제2 전원 사이에 접속되며, 게이트 전극이 제1 노드에 접속되는 제1 트랜지스터와,

상기 제1 트랜지스터의 일 전극과 상기 데이터선 사이에 접속되며, 게이트 전극이 상기 주사선에 접속되는 제2 트랜지스터와,

상기 제1 트랜지스터의 다른 전극과 상기 제1 노드 사이에 접속되며, 게이트 전극이 상기 주사선에 접속되는 제3 트랜지스터와,

상기 제1 트랜지스터와 상기 제2 전원 사이에 접속되며, 게이트 전극이 발광 제어선에 접속되는 제4 트랜지스터와,

상기 유기 발광 다이오드와 상기 제1 트랜지스터 사이에 접속되며, 게이트 전극이 상기 발광 제어선에 접속되는 제5 트랜지스터와,

상기 제1 노드와 상기 제2 전원 사이에 접속된 커패시터를 포함하는 유기전계발광 표시장치.

청구항 9

제8항에 있어서,

상기 제1 내지 제5 트랜지스터는 N형 트랜지스터로 구현됨을 특징으로 하는 유기전계발광 표시장치.

청구항 10

제8항에 있어서,

상기 화소들 각각은, 상기 주사선 및 상기 발광 제어선으로부터 각각,

상기 화소들이 선택되는 수평기간의 제1 기간 동안 하이레벨의 주사신호 및 하이레벨의 발광 제어신호를 공급받고,

상기 제1 기간에 후속되는 제2 기간 동안 하이레벨의 주사신호 및 로우레벨의 발광 제어신호를 공급받으며,

상기 제2 기간에 후속되는 제3 기간 동안 상기 하이레벨의 주사신호의 공급이 중단되고 전압레벨이 하이레벨로 천이된 상기 발광 제어신호를 공급받는 유기전계발광 표시장치.

청구항 11

제8항에 있어서,

상기 제1 트랜지스터의 일 전극은 소스 전극이고, 상기 제1 트랜지스터의 다른 전극은 드레인 전극인 유기전계발광 표시장치.

청구항 12

제8항에 있어서,

상기 표시부에는 상기 제2 전원을 공급하는 전원공급선이 메쉬형태로 배치된 유기전계발광 표시장치.

명세서

발명의 상세한 설명

기술분야

[0001] 본 발명은 구동 트랜지스터의 문턱전압을 보상할 수 있도록 한 화소 및 이를 이용한 유기전계발광 표시장치에 관한 것이다.

배경기술

[0002] 최근, 음극선관(Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 평판 표시장치들이 개발되고 있다. 평판 표시장치로는 액정 표시장치(Liquid Crystal Display Device), 전계방출 표시장치(Field Emission Display Device), 플라즈마 표시패널(Plasma Display Panel) 및 유기전계발광 표시장치(Organic Light Emitting Display Device) 등이 있다.

[0003] 평판표시장치 중 유기전계발광 표시장치는 전자와 정공의 재결합에 의하여 빛을 발생하는 유기 발광 다이오드(Organic Light Emitting Diode : OLED)들을 이용하여 화상을 표시한다. 이러한 유기전계발광 표시장치는 빠른 응답속도를 가짐과 동시에 낮은 소비전력으로 구동된다.

[0004] 일반적으로, 유기전계발광 표시장치는 화소들 각각에 포함되는 구동 트랜지스터를 이용하여 유기 발광 다이오드로 흐르는 전류량을 제어하면서 계조를 표현한다. 이 경우, 화소들 각각에 포함된 구동 트랜지스터의 문턱전압 편차에 의하여 불균일한 휘도의 영상이 표시되는 문제점이 있다.

발명의 내용

해결 하고자하는 과제

[0005] 따라서, 본 발명의 목적은 구동 트랜지스터의 문턱전압을 보상할 수 있도록 한 화소 및 이를 이용한 유기전계발광 표시장치를 제공하는 것이다.

과제 해결수단

[0006] 이와 같은 목적을 달성하기 위하여 본 발명의 제1 측면은 고전위 화소전원인 제1 전원과 저전위 화소전원인 제2 전원 사이에 접속된 유기 발광 다이오드와, 상기 유기 발광 다이오드와 상기 제2 전원 사이에 접속되며 게이트 전극이 제1 노드에 접속되는 제1 트랜지스터와, 상기 제1 트랜지스터의 일 전극과 데이터선 사이에 접속되며 게이트 전극이 주사선에 접속되는 제2 트랜지스터와, 상기 제1 트랜지스터의 다른 전극과 상기 제1 노드 사이에 접속되며 게이트 전극이 상기 주사선에 접속되는 제3 트랜지스터와, 상기 제1 트랜지스터와 상기 제2 전원 사이에 접속되며 게이트 전극이 발광 제어선에 접속되는 제4 트랜지스터와, 상기 유기 발광 다이오드와 상기 제1 트랜지스터 사이에 접속되며 게이트 전극이 상기 발광 제어선에 접속되는 제5 트랜지스터와, 상기 제1 노드와 상기 제2 전원 사이에 접속된 커패시터를 포함하며, 상기 제1 내지 제5 트랜지스터는 N형 트랜지스터로 구현됨을 특징으로 하는 화소를 제공한다.

[0007] 여기서, 상기 화소가 선택되는 수평기간의 제1 기간 동안 상기 주사선 및 상기 발광 제어선으로 각각 하이레벨의 주사신호 및 하이레벨의 발광 제어신호가 공급되고, 상기 제1 기간에 후속되는 제2 기간 동안 상기 주사선 및 상기 발광 제어선으로 각각 하이레벨의 주사신호 및 로우레벨의 발광 제어신호가 공급되며, 상기 제2 기간에 후속되는 제3 기간 동안 상기 하이레벨의 주사신호의 공급이 중단되고 상기 발광 제어신호의 전압레벨이 하이레벨로 천이될 수 있다.

[0008] 본 발명의 제2 측면은, 다수의 화소들이 구비된 표시부를 포함하며, 상기 화소들 각각은, 고전위 화소전원인 제1 전원과 저전위 화소전원인 제2 전원 사이에 접속된 유기 발광 다이오드와, 상기 유기 발광 다이오드와 상기 제2 전원 사이에 접속되며 게이트 전극이 제1 노드에 접속되는 제1 트랜지스터와, 상기 제1 트랜지스터의 일 전

극과 상기 데이터선 사이에 접속되며 게이트 전극이 상기 주사선에 접속되는 제2 트랜지스터와, 상기 제1 트랜지스터의 다른 전극과 상기 제1 노드 사이에 접속되며 게이트 전극이 상기 주사선에 접속되는 제3 트랜지스터와, 상기 제1 트랜지스터와 상기 제2 전원 사이에 접속되며 게이트 전극이 발광 제어선에 접속되는 제4 트랜지스터와, 상기 유기 발광 다이오드와 상기 제1 트랜지스터 사이에 접속되며 게이트 전극이 상기 발광 제어선에 접속되는 제5 트랜지스터와, 상기 제1 노드와 상기 제2 전원 사이에 접속된 커패시터를 포함하는 유기 전계발광 표시장치를 제공한다.

[0009] 여기서, 상기 제1 내지 제5 트랜지스터는 N형 트랜지스터로 구현될 수 있다.

[0010] 또한, 상기 표시부에는 상기 제2 전원을 공급하는 전원공급선이 메쉬형태로 배치될 수 있다.

효과

[0011] 이와 같은 본 발명의 화소 및 이를 이용한 유기전계발광 표시장치에 따르면, 비교적 적은 수의 트랜지스터로 화소회로를 구성하면서, 구동 트랜지스터의 문턱전압을 보상함과 아울러 화질 및 소비전력 특성을 향상시킬 수 있다.

발명의 실시를 위한 구체적인 내용

[0012] 이하, 첨부된 도면을 참조하여 본 발명의 실시예를 보다 상세히 설명하기로 한다.

[0013] 도 1은 본 발명의 실시예에 의한 유기전계발광 표시장치를 개략적으로 도시한 블럭도이다.

[0014] 도 1을 참조하면, 본 발명의 실시예에 의한 유기전계발광 표시장치는 타이밍 제어부(10), 주사 구동부(20), 데이터 구동부(30) 및 표시부(40)를 포함한다.

[0015] 타이밍 제어부(10)는 외부로부터 공급되는 동기신호들에 대응하여 주사 구동제어신호(SCS) 및 데이터 구동제어신호(DCS)를 생성한다. 타이밍 제어부(10)에서 생성된 주사 구동제어신호(SCS)는 주사 구동부(20)로 공급되고, 데이터 구동제어신호(DCS)는 데이터 구동부(30)로 공급된다. 또한, 타이밍 제어부(10)는 외부로부터 공급되는 데이터(Data)를 데이터 구동부(30)로 공급한다.

[0016] 주사 구동부(20)는 타이밍 제어부(10)로부터 공급되는 주사 구동제어신호(SCS)에 대응하여 주사신호 및 발광 제어신호를 생성하고, 이를 주사선들(S1 내지 Sn) 및 발광 제어선들(E1 내지 En)로 순차적으로 공급한다. 주사선들(S1 내지 Sn)로 주사신호가 공급되면 행 단위로 화소들(50)이 순차적으로 선택된다. 그리고, 발광 제어선들(E1 내지 En)로 발광 제어신호가 공급되면 화소들(50)의 발광이 제어된다.

[0017] 데이터 구동부(30)는 타이밍 제어부(10)로부터 공급되는 데이터 구동제어신호(DCS) 및 데이터(Data)에 대응하여 데이터신호를 생성하고, 이를 데이터선들(D1 내지 Dm)로 공급한다. 데이터선들(D1 내지 Dm)로 공급된 데이터신호는 주사신호에 의해 선택된 화소들(50)로 전달된다.

[0018] 표시부(40)는 주사선들(S1 내지 Sn), 발광 제어선들(E1 내지 En) 및 데이터선들(D1 내지 Dm)의 교차부에 위치되며, 각각 유기 발광 다이오드(미도시)를 구비하는 다수의 화소들(50)을 포함한다.

[0019] 화소들(50) 각각은 자신이 위치된 수평라인 및 수직라인에 위치된 주사선(S), 발광제어선(E) 및 데이터선(D)과 접속되어 이들로부터 각각 주사신호, 발광 제어신호 및 데이터신호를 공급받는다. 이와 같은 화소들(50)은 데이터신호에 대응하는 휘도로 발광한다.

[0020] 또한, 화소들(50)은 전원공급부(미도시) 등으로부터 고전위 화소전원(ELVDD, 이하, 제1 전원) 및 저전위 화소전원(ELVSS, 이하, 제2 전원)을 공급받아 구동된다.

[0021] 단, 본 발명에서 화소들(50)은 유기 발광 다이오드의 캐소드 전극과 제2 전원(ELVSS) 사이에 접속되며, N형 트랜지스터들 및 커패시터로 구성된 화소회로를 포함한다.

[0022] 화소회로가 전술한 바와 같이 유기 발광 다이오드의 캐소드 전극과 제2 전원(ELVSS) 사이에 접속되며 N형 트랜지스터들 및 커패시터로 구성되는 경우, 제1 전원(ELVDD)은 표시부(40)에 전면적으로 공급되고, 제2 전원

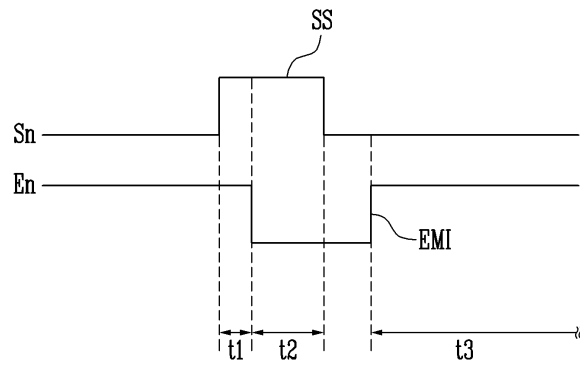
(ELVSS)은 표시부(40) 내에 라인형태로 형성된 전원공급선(PL)에 의해 각 화소들(50)로 공급될 수 있다. 특히, 제2 전원(ELVSS)의 전압이 화소(50)의 발광 휘도에 영향을 미치는 경우, 전원공급선(PL)이 표시부(40)에 메쉬형태로 배치됨으로써, 제2 전원(ELVSS)의 전압강하가 최소화되도록 할 수 있다.

- [0023] 이와 같은 화소들(50)의 구성 및 동작에 대한 상세한 설명은 후술하기로 한다.
- [0024] 도 2는 도 1에 도시된 화소의 일례를 도시한 회로도이다.
- [0025] 도 2를 참조하면, 본 발명의 일 실시예에 의한 화소(50)는 구동전류에 대응하는 휘도의 빛을 생성하기 위한 유기 발광 다이오드(OLED)와, 유기 발광 다이오드(OLED)에 흐르는 구동전류를 제어하기 위한 화소회로(52)를 포함한다.
- [0026] 유기 발광 다이오드(OLED)는 제1 전원(ELVDD)과 제2 전원(ELVSS) 사이에 접속되어 화소회로(52)에 의해 제어되는 구동전류에 대응하는 휘도로 발광한다.
- [0027] 이를 위해, 유기 발광 다이오드(OLED)의 애노드 전극은 제1 전원(ELVDD)에 접속되고, 캐소드 전극은 화소회로(52)를 경유하여 제2 전원(ELVSS)에 접속된다.
- [0028] 화소회로(52)는 유기 발광 다이오드(OLED)와 제2 전원(ELVSS) 사이에 접속되어 화소(50)의 발광기간 동안 데이터 신호에 대응하는 구동전류가 유기 발광 다이오드(OLED)에 흐르도록 제어한다.
- [0029] 이를 위해, 화소회로(52)는 N형 트랜지스터로 구현된 제1 내지 제5 트랜지스터(M1 내지 M5)와, 커패시터(C1)를 구비한다.
- [0030] 제1 트랜지스터(M1)는 유기 발광 다이오드(OLED)와 제2 전원(ELVSS) 사이에 접속되어, 발광기간 동안 흐르는 구동전류의 양을 제어한다.
- [0031] 이를 위해, 제1 트랜지스터(M1)의 드레인 전극은 제5 트랜지스터(M5)를 경유하여 유기 발광 다이오드(OLED)에 접속되고, 소스 전극은 제4 트랜지스터(M4)를 경유하여 제2 전원(ELVSS)에 접속된다. 그리고, 제1 트랜지스터(M1)의 게이트 전극은 제1 노드(N1)에 접속된다.
- [0032] 이와 같은 제1 트랜지스터(M1)는 제1 노드(N1)의 전압에 대응하여 구동전류의 양을 제어한다.
- [0033] 제2 트랜지스터(M2)는 데이터선(Dm)과 제1 트랜지스터(M1)의 일 전극 사이에 접속되어, 화소(50)로 데이터신호가 인가되는 데이터 프로그래밍 기간 동안 데이터신호를 화소(50) 내로 전달한다.
- [0034] 이를 위해, 제2 트랜지스터(M2)의 드레인 전극은 제1 트랜지스터(M1)의 소스 전극에 접속되고, 소스 전극은 데이터선(Dm)에 접속된다. 그리고, 제2 트랜지스터(M2)의 게이트 전극은 주사선(Sn)에 접속된다.
- [0035] 이와 같은 제2 트랜지스터(M2)는 주사선(Sn)으로부터 하이레벨의 주사신호가 공급되는 주사기간 동안 턴-온되어, 주사기간 내의 적어도 데이터 프로그래밍 기간 동안 데이터선(Dm)으로부터 공급되는 데이터신호를 제1 트랜지스터(M1)의 소스 전극에 전달한다. 이때, 제1 트랜지스터(M1)의 소스 전극에 전달된 데이터신호는 제1 트랜지스터(M1)와 제3 트랜지스터(M3)를 통해 제1 노드(N1)로 전달된다.
- [0036] 제3 트랜지스터(M3)는 제1 트랜지스터(M1)의 다른 전극(제2 트랜지스터(M2)가 접속된 전극의 반대편 전극)과 제1 노드(N1) 사이에 접속되어, 데이터 프로그래밍 기간 동안 제1 트랜지스터(M1)를 다이오드 연결시킨다.
- [0037] 이를 위해, 제3 트랜지스터(M3)의 드레인 전극은 제1 트랜지스터(M1)의 드레인 전극에 접속되고, 소스 전극은 제1 트랜지스터(M1)의 게이트 전극이 접속되는 제1 노드(N1)에 접속된다. 여기서, 드레인 전극과 소스 전극은 두 전극에 인가되는 전압의 상대적 크기에 의해 바뀔 수 있음은 물론이다. 그리고, 제3 트랜지스터(M3)의 게이트 전극은 주사선(Sn)에 접속된다.
- [0038] 이와 같은 제3 트랜지스터(M3)는 주사기간 동안 턴-온되어, 제1 트랜지스터(M1)를 다이오드 연결시킨다. 한편, 제3 트랜지스터(M3)는 주사기간 중 데이터 프로그래밍 기간에 앞서, 제5 트랜지스터(M5)와 함께 턴-온되는 초기화 기간 동안에는 제1 노드(N1)를 초기화시키는 전압을 제1 노드(N1)로 전달한다.
- [0039] 제4 트랜지스터(M4)는 제1 트랜지스터(M1)와 제2 전원(ELVSS) 사이에 접속되어, 발광기간 동안 제1 트랜지스터(M1)에 의해 제어되는 구동전류가 제2 전원(ELVSS)으로 흐를 수 있도록 한다.
- [0040] 이를 위해, 제4 트랜지스터(M4)의 드레인 전극은 제1 트랜지스터(M1)의 소스 전극에 접속되고, 소스 전극은 제2

전원(ELVSS)에 접속된다. 그리고, 제4 트랜지스터(M4)의 게이트 전극은 발광 제어선(En)에 접속된다.

- [0041] 이와 같은 제4 트랜지스터(M4)는 발광 제어선(En)으로 로우레벨의 발광 제어신호가 공급되는 동안 턴-오프 상태를 유지하고, 발광 제어신호의 전압레벨이 하이레벨로 천이되는 발광기간 동안 턴-온되어 구동전류가 흐르는 전류패스가 형성되도록 한다.
- [0042] 제5 트랜지스터(M5)는 유기 발광 다이오드(OLED)와 제1 트랜지스터(M1) 사이에 접속되어, 발광기간 동안 구동전류가 흐르는 전류패스가 형성되도록 한다.
- [0043] 이를 위해, 제5 트랜지스터(M5)의 드레인 전극은 유기 발광 다이오드(OLED)의 캐소드 전극에 접속되고, 소스 전극은 제1 트랜지스터(M1)의 드레인 전극에 접속된다. 그리고, 제5 트랜지스터(M5)의 게이트 전극은 발광 제어선(En)에 접속된다.
- [0044] 이와 같은 제5 트랜지스터(M5)는 발광 제어선(En)으로 로우레벨의 발광 제어신호가 공급되는 동안 턴-오프 상태를 유지하고, 발광 제어신호의 전압레벨이 하이레벨로 천이되는 발광기간 동안 턴-온되어 구동전류가 흐르는 전류패스가 형성되도록 한다. 한편, 제5 트랜지스터(M5)는 주사기간 중 데이터 프로그래밍 기간에 앞선 초기화 기간 동안에는 제1 노드(N1)를 초기화시키는 전압이 제1 전원(ELVDD)으로부터 제1 노드(N1)로 전달되도록 턴-온된다. 이에 대한 상세한 설명은 후술하기로 한다.
- [0045] 커패시터(C1)는 제1 노드(N1)와 제2 전원(ELVSS) 사이에 접속되어, 데이터 프로그래밍 기간 동안 공급되는 데이터신호 및 제1 트랜지스터(M1)의 문턱전압에 대응되는 전압을 충전한다.
- [0046] 이하에서는, 도 2에 도시된 화소로 입력되는 입력신호의 파형을 도시한 도 3의 파형도를 도 2와 결부하여, 도 2에 도시된 화소의 동작을 상세히 설명하기로 한다. 편의상, 도 3에서는 화소가 선택되는 한 수평기간 동안 화소로 입력되는 주사신호 및 발광 제어신호의 파형을 도시하기로 한다.
- [0047] 도 2 및 도 3을 참조하면, 화소(50)는, 하이레벨의 주사신호(SS)가 공급되는 주사기간 중 발광 제어신호(EMI)가 하이레벨을 유지하는 제1 기간(t1) 동안 초기화되고, 주사기간 중 로우레벨의 발광 제어신호(EMI)가 공급되는 제2 기간(t2) 동안 데이터신호를 프로그래밍하며, 주사신호(SS)의 공급이 중단된 이후 발광 제어신호(EMI)가 하이레벨로 천이되어 이를 유지하는 제3 기간(t3) 동안 발광한다.
- [0048] 보다 구체적으로, 화소(50)가 선택되는 수평기간의 제1 기간(t1) 동안 주사선(Sn) 및 발광 제어선(En)으로부터 각각 하이레벨의 주사신호(SS) 및 하이레벨의 발광 제어신호(EMI)가 공급된다.
- [0049] 이와 같은 제1 기간(t1) 동안에는 제1 전원(ELVDD)으로부터 각각 발광 제어신호(EMI) 및 주사신호(SS)에 의해 턴-온된 제5 트랜지스터(M5) 및 제3 트랜지스터(M3)를 경유하여 제1 노드(N1)로 전달되는 전압에 의해 제1 노드(N1)가 초기화된다. 이때, 제1 노드(N1)로 전달되는 전압은 데이터신호의 게조전압 중 최고전압보다 제1 트랜지스터(M1)의 문턱전압 이상 높은 전압이 되도록 설계될 수 있다.
- [0050] 이후, 제1 기간(t1)에 후속되는 제2 기간(t2) 동안 주사선(Sn) 및 발광 제어선(En)으로부터 각각 하이레벨의 주사신호(SS) 및 로우레벨의 발광 제어신호(EMI)가 공급된다.
- [0051] 이와 같은 제2 기간(t2) 동안 로우레벨의 발광 제어신호(EMI)에 의해 제4 트랜지스터(M4) 및 제5 트랜지스터(M5)는 턴-오프 상태를 유지한다. 그리고, 하이레벨의 주사신호(SS)에 의해 제2 트랜지스터(M2) 및 제3 트랜지스터(M3)는 턴-온 상태를 유지한다.
- [0052] 제2 트랜지스터(M2)가 턴-온 상태를 유지하면, 주사기간 중 적어도 제2 기간(t2) 동안 데이터선(Dm)으로 공급되는 데이터신호가 제1 내지 제3 트랜지스터(M1 내지 M3)를 통해 제1 노드(N1)로 전달된다.
- [0053] 이때, 제3 트랜지스터(M3)의 턴-온에 의해 제1 트랜지스터(M1)가 다이오드 연결 상태를 유지하므로, 제1 노드(N1)에는 데이터신호의 전압과 함께 제1 트랜지스터(M1)의 문턱전압이 전달된다. 즉, 제2 기간(t2) 동안 제1 노드(N1)에는 데이터신호의 전압(이하, Vdata)과 제1 트랜지스터(M1)의 문턱전압(이하, Vth)의 합전압인 Vdata+Vth가 전달된다.
- [0054] 따라서, 제2 기간(t2) 동안 커패시터(C1)에는 Vdata+Vth-ELVSS(ELVSS는 제2 전원의 전압) 만큼의 전압이 충전되고, 이는 이후의 발광기간(즉, 제3 기간(t3)) 동안 유지된다.
- [0055] 이후, 제2 기간(t2)에 후속되는 제3 기간(t3) 동안 하이레벨의 주사신호(SS)의 공급이 중단되고, 발광 제어신호

도면3



专利名称(译)	使用相同的像素和有机电致发光显示器		
公开(公告)号	KR1020100097873A	公开(公告)日	2010-09-06
申请号	KR1020090016732	申请日	2009-02-27
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三圣母工作显示有限公司		
当前申请(专利权)人(译)	三圣母工作显示有限公司		
[标]发明人	BOYONG CHUNG 정보용 KEUMNAM KIM 김금남		
发明人	정보용 김금남		
IPC分类号	G09G3/30 G09G3/20		
CPC分类号	G09G3/3233 G06F3/038 G09G2300/0819 G09G2300/0842 G09G2300/0861 G09G2320/043		
代理人(译)	SHIN, YOUNG MOO		
其他公开文献	KR101040816B1		
外部链接	Espacenet		

摘要(译)

本发明涉及补偿驱动晶体管的阈值电压的像素。本发明的像素包括连接到有机发光二极管的电容器，连接到作为第一电源的电源和作为高电位像素电源和第二晶体管的低电位像素电源之间的第二电容器，其中栅电极连接到扫描线，同时它连接在第一晶体管的工作电极之间，其中栅电极连接到第一节点，第一晶体管连接到第二电源和数据线，同时连接到有机发光二极管和第二晶体管之间的电源和第五晶体管，其中栅电极连接到发光控制线，同时连接在第三晶体管之间，其中栅电极连接到扫描线，同时连接在另一个电极和第一晶体管和第四晶体管的第一节点之间，其中栅极电路连接在第一晶体管和第四晶体管之间在连接到工作电极的同时连接到发光控制线，并且第二晶体管连接到第一晶体管和有机发光二极管以及第一晶体管和第一节点以及第二电源之间的第二电源。并且第一至第五晶体管实现为N型晶体管。

