

(72) 발명자

임호민

경기도 용인시 기흥구 영덕동 대명아파트

하원규

경상북도 구미시 구평동 부영아파트 606동 1504호

김학수

서울특별시 성북구 길음동 삼성래미안 509동 501호

특허청구의 범위

청구항 1

구동전압 또는 기저전압이 인가되는 유기전계 발광소자와;

상기 구동전압 또는 상기 기저전압이 입력되며, 상기 유기전계 발광소자에 구동전류를 공급하기 위한 제1구동 박막트랜지스터 및 제2구동 박막트랜지스터와;

데이터전압이 입력되며, a 번째(a:임의의 자연수) 스캔신호에 의해 스위칭 제어되어 상기 데이터전압을 출력하는 제1스위칭 박막트랜지스터와;

전류공급신호에 의해 스위칭 제어되어 상기 제2구동 박막트랜지스터로 상기 구동전압 또는 상기 기저전압의 공급을 제어하는 제2스위칭 박막트랜지스터와;

접지전압을 입력받으며, 선택신호에 의해 스위칭 제어되어 상기 제1스위칭 박막트랜지스터의 출력단으로 상기 접지전압을 출력하는 제3스위칭 박막트랜지스터와;

상기 제2스위칭 박막트랜지스터의 출력단과 상기 제1구동 박막트랜지스터 및 제2구동 박막트랜지스터의 게이트단 사이에 구성되며, 상기 선택신호에 의해 스위칭 제어되는 제4스위칭 박막트랜지스터와;

상기 제1스위칭 박막트랜지스터의 출력단과 상기 제1구동 박막트랜지스터 및 제2구동 박막트랜지스터의 게이트단 사이에 구성되는 제1커패시터

를 포함하는 유기전계 발광 디스플레이 장치

청구항 2

청구항 제 1 항에 있어서,

상기 제2구동 박막트랜지스터의 소스단과 게이트단 사이에 구성되는 제2커패시터를 더욱 포함하는 유기전계 발광 디스플레이 장치

청구항 3

청구항 제 1 항에 있어서,

상기 제1구동 박막트랜지스터와 상기 제2구동 박막트랜지스터는 서로 병렬 연결되며, 동일 신호에 의해 스위칭 제어되는 것을 특징으로 하는 유기전계 발광 디스플레이 장치

청구항 4

청구항 제 1 항에 있어서,

상기 선택신호는 a-1 번째 스캔신호인 것을 특징으로 하는 유기전계 발광 디스플레이 장치

청구항 5

청구항 제 1 항에 있어서,

상기 제2스위칭 박막트랜지스터는 상기 제1구동 박막트랜지스터의 드레인단과 상기 제2구동 박막트랜지스터의 드레인단 사이에 구성되는 것을 특징으로 하는 유기전계 발광 디스플레이 장치

청구항 6

청구항 제 1 항에 있어서,

상기 제3스위칭 박막트랜지스터의 소스단 및 드레인단 사이에 구성되는 제2커패시터를 더욱 포함하는 하는 유기전계 발광 디스플레이 장치

청구항 7

청구항 제 6 항에 있어서,

초기화전압을 입력받으며, 초기화신호에 의해 스위칭 제어되어 상기 초기화전압을 상기 제1구동 박막트랜지스터 및 제2구동 박막트랜지스터의 게이트단으로 출력하는 제5스위칭 박막트랜지스터

를 더욱 포함하는 유기전계 발광 디스플레이 장치

청구항 8

청구항 제 7 항에 있어서,

상기 제1스위칭 박막트랜지스터 내지 제5스위칭 박막트랜지스터와 상기 제1구동 박막트랜지스터 내지 제2구동 박막트랜지스터는 모두 NMOS-타입이거나 또는 모두 PMOS-타입인 것을 특징으로 하는 유기전계 발광 디스플레이 장치

청구항 9

청구항 제 8 항에 있어서,

상기 초기화전압은 상기 각 박막트랜지스터가 모두 NMOS-타입일 경우 상기 제1, 제2구동 박막트랜지스터의 소스단 전압보다 낮거나 같은 전압이고, 상기 각 박막트랜지스터가 모두 PMOS-타입의 경우에는 상기 소스단 전압보다 높거나 같은 전압인 것을 특징으로 하는 유기전계 발광 디스플레이 장치

청구항 10

구동전압 또는 기저전압이 인가되는 유기전계 발광소자와; 상기 구동전압 또는 상기 기저전압이 입력되며, 상기 유기전계 발광소자에 구동전류를 공급하기 위한 제1구동 박막트랜지스터 및 제2구동 박막트랜지스터와; 데이터 전압이 입력되며, a 번째(a:임의의 자연수) 스캔신호에 의해 스위칭 제어되어 상기 데이터전압을 출력하는 제1스위칭 박막트랜지스터와; 전류공급신호에 의해 스위칭 제어되어 상기 제2구동 박막트랜지스터로 상기 구동전압 또는 상기 기저전압의 공급을 제어하는 제2스위칭 박막트랜지스터와; 접지전압을 입력받으며, 선택신호에 의해 스위칭 제어되어 상기 제1스위칭 박막트랜지스터의 출력단으로 상기 접지전압을 출력하는 제3스위칭 박막트랜지스터와; 상기 제2스위칭 박막트랜지스터의 출력단과 상기 제1구동 박막트랜지스터 및 제2구동 박막트랜지스터의 게이트단 사이에 구성되며, 상기 선택신호에 의해 스위칭 제어되는 제4스위칭 박막트랜지스터와; 상기 제1스위칭 박막트랜지스터의 출력단과 상기 제1구동 박막트랜지스터 및 제2구동 박막트랜지스터의 게이트단 사이에 구성되는 제1커패시터와; 상기 제2구동 박막트랜지스터의 소스단과 게이트단 사이에 구성되는 제2커패시터를 포함하는 유기전계 발광 디스플레이 장치의 구동방법으로서,

- (1) 상기 제2, 제3, 제4스위칭 박막트랜지스터를 온-스위칭 상태로 전환하며 상기 제1스위칭 박막트랜지스터를 오프-스위칭 상태로 전환하는 단계와;
- (2) 상기 제3, 제4스위칭 박막트랜지스터를 온-스위칭 상태로 전환하며 상기 제1, 제2스위칭 박막트랜지스터를 오프-스위칭 상태로 전환하는 단계와;
- (3) 상기 데이터전압을 제공하고 상기 제1스위칭 박막트랜지스터를 온-스위칭 상태로 전환하고 상기 제3, 제4스위칭 박막트랜지스터를 오프-스위칭 상태로 전환하는 단계와;
- (4) 상기 제2스위칭 박막트랜지스터를 온-스위칭 상태로 전환하고 상기 제1스위칭 박막트랜지스터를 오프-스위칭 상태로 전환하여 상기 유기전계 발광소자를 발광 구동시키는 단계

를 포함하는 유기전계 발광 디스플레이 장치의 구동방법

청구항 11

구동전압 또는 기저전압이 인가되는 유기전계 발광소자와; 상기 구동전압 또는 상기 기저전압이 입력되며, 상기 유기전계 발광소자에 구동전류를 공급하기 위한 제1구동 박막트랜지스터 및 제2구동 박막트랜지스터와; 데이터 전압이 입력되며, a 번째(a:임의의 자연수) 스캔신호에 의해 스위칭 제어되어 상기 데이터전압을 출력하는 제1스위칭 박막트랜지스터와; 전류공급신호에 의해 스위칭 제어되어 상기 제2구동 박막트랜지스터로 상기 구동전압 또는 상기 기저전압의 공급을 제어하는 제2스위칭 박막트랜지스터와; 접지전압을 입력받으며, 선택신호에 의해 스위칭 제어되어 상기 제1스위칭 박막트랜지스터의 출력단으로 상기 접지전압을 출력하는 제3스위칭 박막트랜지스터와; 상기 제2스위칭 박막트랜지스터의 출력단과 상기 제1구동 박막트랜지스터 및 제2구동 박막트랜지스터의 게이트단 사이에 구성되며, 상기 선택신호에 의해 스위칭 제어되는 제4스위칭 박막트랜지스터와; 상기 제1스위칭 박막트랜지스터의 출력단과 상기 제1구동 박막트랜지스터 및 제2구동 박막트랜지스터의 게이트단 사이에 구성되는 제1커패시터와; 상기 제3스위칭 박막트랜지스터의 소스단 및 드레인단 사이에 구성되는 제2커패시터를 포함하는 유기전계 발광 디스플레이 장치의 구동방법으로서,

- (1) 상기 제2, 제3, 제4스위칭 박막트랜지스터를 온-스위칭 상태로 전환하며 상기 제1스위칭 박막트랜지스터를 오프-스위칭 상태로 전환하는 단계와;
- (2) 상기 제3, 제4스위칭 박막트랜지스터를 온-스위칭 상태로 전환하며 상기 제1, 제2스위칭 박막트랜지스터를 오프-스위칭 상태로 전환하는 단계와;
- (3) 상기 데이터전압을 제공하고 상기 제1스위칭 박막트랜지스터를 온-스위칭 상태로 전환하고 상기 제3, 제4스위칭 박막트랜지스터를 오프-스위칭 상태로 전환하는 단계와;
- (4) 상기 제2스위칭 박막트랜지스터를 온-스위칭 상태로 전환하고 상기 제1스위칭 박막트랜지스터를 오프-스위칭 상태로 전환하여 상기 유기전계 발광소자를 발광 구동시키는 단계

를 포함하는 유기전계 발광 디스플레이 장치의 구동방법

청구항 12

구동전압 또는 기저전압이 인가되는 유기전계 발광소자와; 상기 구동전압 또는 상기 기저전압이 입력되며, 상기 유기전계 발광소자에 구동전류를 공급하기 위한 제1구동 박막트랜지스터 및 제2구동 박막트랜지스터와; 데이터 전압이 입력되며, a 번째(a:임의의 자연수) 스캔신호에 의해 스위칭 제어되어 상기 데이터전압을 출력하는 제1스위칭 박막트랜지스터와; 전류공급신호에 의해 스위칭 제어되어 상기 제2구동 박막트랜지스터로 상기 구동전압 또는 상기 기저전압의 공급을 제어하는 제2스위칭 박막트랜지스터와; 접지전압을 입력받으며, 선택신호에 의해 스위칭 제어되어 상기 제1스위칭 박막트랜지스터의 출력단으로 상기 접지전압을 출력하는 제3스위칭 박막트랜지스터와; 상기 제2스위칭 박막트랜지스터의 출력단과 상기 제1구동 박막트랜지스터 및 제2구동 박막트랜지스터의 게이트단 사이에 구성되며, 상기 선택신호에 의해 스위칭 제어되는 제4스위칭 박막트랜지스터와; 상기 제1스위칭 박막트랜지스터의 출력단과 상기 제1구동 박막트랜지스터 및 제2구동 박막트랜지스터의 게이트단 사이에 구성되는 제1커패시터와; 상기 제3스위칭 박막트랜지스터의 소스단 및 드레인단 사이에 구성되는 제2커패시터와; 초기화전압을 입력받으며, 초기화신호에 의해 스위칭 제어되어 상기 초기화전압을 상기 제1구동 박막트랜지스터 및 제2구동 박막트랜지스터의 게이트단으로 출력하는 제5스위칭 박막트랜지스터를 포함하는 유기전계 발광 디스플레이 장치의 구동방법으로서,

- (1) 상기 제5스위칭 박막트랜지스터를 온-스위칭 상태로 전환하여 상기 초기화전압의 로우레벨 전압을 출력하는 단계와;
- (2) 상기 제5스위칭 박막트랜지스터를 온-스위칭 상태로 유지하며, 상기 초기화전압의 하이레벨 전압을 출력하는 단계와;
- (3) 상기 제3, 제4스위칭 박막트랜지스터를 온-스위칭 상태로 전환하며 상기 제1, 제2스위칭 박막트랜지스터를 오프-스위칭 상태로 전환하는 단계와;
- (4) 상기 데이터전압을 제공하고 상기 제1스위칭 박막트랜지스터를 온-스위칭 상태로 전환하고 상기 제3, 제4스

위칭 박막트랜지스터를 오프-스위칭 상태로 전환하는 단계와;

(5) 상기 제2스위칭 박막트랜지스터를 온-스위칭 상태로 전환하고 상기 제1스위칭 박막트랜지스터를 오프-스위칭 상태로 전환하여 상기 유기전계 발광소자를 발광 구동시키는 단계

를 포함하는 제1구동방법과,

(1) 상기 제5스위칭 박막트랜지스터를 온-스위칭 상태로 전환하여 상기 초기화전압의 로우레벨 전압을 출력하는 단계와;

(2) 상기 제2, 제3, 제4스위칭 박막트랜지스터를 온-스위칭 상태로 전환하며 상기 제1, 제5스위칭 박막트랜지스터를 오프-스위칭 상태로 전환하는 단계와;

(3) 상기 제3, 제4스위칭 박막트랜지스터를 온-스위칭 상태로 전환하며 상기 제1, 제2, 제5스위칭 박막트랜지스터를 오프-스위칭 상태로 전환하는 단계와;

(4) 상기 데이터전압을 제공하고 상기 제1스위칭 박막트랜지스터를 온-스위칭 상태로 전환하고 상기 제3, 제4스위칭 박막트랜지스터를 오프-스위칭 상태로 전환하는 단계와;

(5) 상기 제2스위칭 박막트랜지스터를 온-스위칭 상태로 전환하고 상기 제1스위칭 박막트랜지스터를 오프-스위칭 상태로 전환하여 상기 유기전계 발광소자를 발광 구동시키는 단계

를 포함하는 제2구동방법 중 하나로 구동되는 것을 특징으로 하는 유기전계 발광 디스플레이 장치의 구동방법

명세서

발명의 상세한 설명

기술분야

[0001] 본 발명은 유기전계 발광 디스플레이 장치와 그 구동방법에 관한 것으로서, 특히 박막트랜지스터의 전기적 특성 편차로 인한 유기전계 발광소자(OLED) 구동전류의 균일성 저하 현상을 개선하며 특히 문턱전압(Vth)의 변화에 따른 유기전계 발광소자(OLED) 구동전류 변화를 보상한 유기전계 발광 디스플레이 장치 및 그 구동방법에 관한 것이다.

배경기술

[0002] 자체의 발광 특성이 없는 액티브 매트릭스 액정표시장치(AMLCD)의 단점을 해소하기 위해 제안된 디스플레이 장치가 액티브 매트릭스 유기전계 발광 디스플레이 장치(AMOLED)인데, 유기전계 발광 디스플레이 장치는 형광성 유기 화합물을 전기적으로 여기시켜 발광시키는 자발광성 디스플레이 장치로서, 낮은 전압에서 구동이 가능하고, 박형 제조가 가능한 장점을 갖는다.

[0003] 도 1은 종래기술에 따른 액티브 매트릭스 유기전계 발광 디스플레이 장치의 화소구조를 나타내는 것으로, 2-트랜지스터 1-커패시터(2T-1C)의 화소 구조를 도시하고 있다.

[0004] 기관 상에 스캔라인(S)과 데이터라인(D) 및 스위칭 박막트랜지스터(SW), 커패시터(C), 구동 박막트랜지스터(DR) 및 유기전계 발광소자(OLED)를 구비하여 구성된다. 여기서 상기 각 박막트랜지스터(SW, DR)는 NMOS 채널타입의 박막트랜지스터(TFT)이다.

[0005] 상기 스위칭 박막트랜지스터(SW)의 게이트는 스캔라인(S)에 연결되고, 소스는 데이터라인(D)에 연결되어 있다. 커패시터(C)의 일 측은 상기 스위칭 박막트랜지스터(SW)의 드레인에 연결되고 타 측은 기저전압(VSS)이 인가된다.

[0006] 구동 박막트랜지스터(DR)의 드레인은 구동전압(VDD)이 인가되는 유기전계발광소자(OLED)의 캐소드와 연결되고, 게이트는 상기 스위칭 박막트랜지스터(SW)의 드레인에 연결되며, 소스는 접지(Ground) 전위 등의 기저전압(VSS)이 인가된다.

[0007] 도 1에 나타난 화소의 구동방법을 도 2의 신호 타이밍도와 같이 설명하면 다음과 같다.

- [0008] 게이트구동IC(미도시함)로부터 스캔라인(S)으로 인가되는 포지티브 선택전압(Vgh)인 스캔신호(scan signal)에 의해서 스위칭 박막트랜지스터(SW)가 온(on)되면 데이터라인(D)으로 인가된 데이터전압(Vdata)에 의해서 커패시터(C)에 전하가 축적된다. 이때 상기 데이터전압(Vdata)은 상기 구동 박막트랜지스터(DR)의 채널타입이 NMOS-타입이므로 양극성 전압이다. 이후 상기 커패시터(C)에 충전된 전압과 상기 구동전압(VDD)과의 전위차에 따라 상기 구동 박막트랜지스터(DR)의 채널에 흐르는 전류의 양이 결정되며, 결정된 전류의 양에 의해서 발광량이 결정되어 상기 유기전계 발광소자(OLED)가 발광된다.
- [0009] 그런데 상기한 화소 구조의 유기전계 발광 디스플레이 장치는 일 패널을 구성하고 있는 각각의 화소에 구성된 구동 박막트랜지스터(DR)간의 전기적 특성 편차로 인해 동일 조건에서 각각의 화소들이 서로 다른 휘도를 나타내는 현상이 발생한다.
- [0010] 이러한 원인은 상기 패널의 백플레인(backplane)에 따라 그 원인이 상이하게 구분되는데, 저온폴리실리콘(LTPS) 백플레인을 사용하는 패널에서는 액시머 레이저 어닐링(ELA) 공정에 의한 상기 구동 박막트랜지스터(DR)의 특성 변화로 인해 각 화소의 구동 박막트랜지스터(DR)에 동일한 전압을 인가하더라도 그 채널마다 서로 다른 전류가 흐르게 되어 휘도 균일성이 떨어지게 된다.
- [0011] 또한 비정질 실리콘(a-Si) 백플레인을 사용하는 패널에서는 제조공정에 의한 영향은 거의 없으나 구동에 의한 열화에 의해 상기 구동 박막트랜지스터(DR)의 특성변화가 발생되며 이에 각각의 구동 박막트랜지스터(TFT)간 상이한 열화 정도에 의해 휘도 균일성이 떨어지는 문제점이 발생하게 된다.
- [0012] 이에 도 3과 같이, 상기 구동 박막트랜지스터(DR)의 전기적 특성 편차는 각 화소마다 상기 유기전계 발광소자(OLED)에 흐르는 전류를 상이하게 하며, 이에 동일 조건의 화소라 하더라도 서로 다른 휘도를 나타내기 때문에 패널 전체의 휘도 균일성이 떨어지는 것은 당연하며, 이는 결국 패널 상에 잔상 또는 무라(mura) 등의 영상 왜곡으로 인식된다.

발명의 내용

해결 하고자하는 과제

[0013] 이에 본 발명은 유기전계 발광 디스플레이 장치의 화소마다 구성되는 구동 박막트랜지스터(도 1의 DR)의 전기적 특성 편차에 따른 패널 휘도 균일성 저하 현상을 개선하기 위해, 아래 수식(1)을 참조하면, 자승(square) 관계를 통해 상기 유기전계 발광소자(OLED)에 제공되는 구동전류(I_{OLED})의 변화에 가장 큰 영향을 주는 박막트랜지스터의 문턱전압(V_{th}) 변동에 의한 특성 편차를 개선함으로써 제조공정 또는 구동중 열화에 의해 발생할 수 있는 상기 구동 박막트랜지스터(DR)의 전기적 특성 편차를 최소화하여 균일한 휘도를 나타내는 고품위의 유기전계 발광 디스플레이 장치를 제공하는 것을 목적으로 한다.

[0014] 식(1) $I_{OLED} = 1/2 * \mu * C_{OX} * (W/L) * (V_{gs} - V_{th})^2$

[0015] 상기 식(1)에서, μ : 이동도(mobility), C_{OX} : 커패시턴스, W/L: 채널비(폭/길이), V_{gs} : 게이트-소스간 전압, V_{th} : 문턱전압

과제 해결수단

[0016] 상기와 같은 목적을 달성하기 위해 본 발명은, 구동전압 또는 기저전압이 인가되는 유기전계 발광소자와; 상기 구동전압 또는 상기 기저전압이 입력되며, 상기 유기전계 발광소자에 구동전류를 공급하기 위한 제1구동 박막트랜지스터 및 제2구동 박막트랜지스터와; 데이터전압이 입력되며, a 번째(a:임의의 자연수) 스캔신호에 의해 스위칭 제어되어 상기 데이터전압을 출력하는 제1스위칭 박막트랜지스터와; 전류공급신호에 의해 스위칭 제어되어 상기 제2구동 박막트랜지스터로 상기 구동전압 또는 상기 기저전압의 공급을 제어하는 제2스위칭 박막트랜지스터와; 접지전압을 입력받으며, 선택신호에 의해 스위칭 제어되어 상기 제1스위칭 박막트랜지스터의 출력단으로 상기 접지전압을 출력하는 제3스위칭 박막트랜지스터와; 상기 제2스위칭 박막트랜지스터의 출력단과 상기 제1구동 박막트랜지스터 및 제2구동 박막트랜지스터의 게이트단 사이에 구성되며, 상기 선택신호에 의해 스위칭 제어되는 제4스위칭 박막트랜지스터와; 상기 제1스위칭 박막트랜지스터의 출력단과 상기 제1구동 박막트랜지스터 및

제2구동 박막트랜지스터의 게이트단 사이에 구성되는 제1커패시터를 포함하는 유기전계 발광 디스플레이 장치를 제안한다.

- [0017] 상기 유기전계 발광 디스플레이 장치에서, 상기 제2구동 박막트랜지스터의 소스단과 게이트단 사이에 구성되는 제2커패시터를 더욱 포함한다.
- [0018] 상기 유기전계 발광 디스플레이 장치에서, 상기 제1구동 박막트랜지스터와 상기 제2구동 박막트랜지스터는 서로 병렬 연결되며 동일 신호에 의해 스위칭 제어되는 것을 특징으로 한다.
- [0019] 상기 유기전계 발광 디스플레이 장치에서, 상기 선택신호는 a-1 번째 스캔신호인 것을 특징으로 한다.
- [0020] 상기 유기전계 발광 디스플레이 장치에서, 상기 제2스위칭 박막트랜지스터는 상기 제1구동 박막트랜지스터의 드레인단과 상기 제2구동 박막트랜지스터의 드레인단 사이에 구성되는 것을 특징으로 한다.
- [0021] 상기 유기전계 발광 디스플레이 장치에서, 상기 제3스위칭 박막트랜지스터의 소스단 및 드레인단 사이에 구성되는 제2커패시터를 더욱 포함한다.
- [0022] 상기 유기전계 발광 디스플레이 장치에서, 초기화전압을 입력받으며, 초기화신호에 의해 스위칭 제어되어 상기 초기화전압을 상기 제1구동 박막트랜지스터 및 제2구동 박막트랜지스터의 게이트단으로 출력하는 제5스위칭 박막트랜지스터를 더욱 포함한다.
- [0023] 상기 유기전계 발광 디스플레이 장치에서, 상기 제1스위칭 박막트랜지스터 내지 제5스위칭 박막트랜지스터와 상기 제1구동 박막트랜지스터 내지 제2구동 박막트랜지스터는 모두 NMOS-타입이거나 또는 모두 PMOS-타입인 것을 특징으로 한다.
- [0024] 상기 유기전계 발광 디스플레이 장치에서, 상기 초기화전압은 상기 각 박막트랜지스터가 모두 NMOS-타입일 경우 상기 제1, 제2구동 박막트랜지스터의 소스단 전압보다 낮거나 같은 전압이고, 상기 각 박막트랜지스터가 모두 PMOS-타입의 경우에는 상기 소스단 전압보다 높거나 같은 전압인 것을 특징으로 한다.
- [0025] 또한 본 발명은, 구동전압 또는 기저전압이 인가되는 유기전계 발광소자와; 상기 구동전압 또는 상기 기저전압이 입력되며, 상기 유기전계 발광소자에 구동전류를 공급하기 위한 제1구동 박막트랜지스터 및 제2구동 박막트랜지스터와; 데이터전압이 입력되며, a 번째(a:임의의 자연수) 스캔신호에 의해 스위칭 제어되어 상기 데이터전압을 출력하는 제1스위칭 박막트랜지스터와; 전류공급신호에 의해 스위칭 제어되어 상기 제2구동 박막트랜지스터로 상기 구동전압 또는 상기 기저전압의 공급을 제어하는 제2스위칭 박막트랜지스터와; 접지전압을 입력받으며, 선택신호에 의해 스위칭 제어되어 상기 제1스위칭 박막트랜지스터의 출력단으로 상기 접지전압을 출력하는 제3스위칭 박막트랜지스터와; 상기 제2스위칭 박막트랜지스터의 출력단과 상기 제1구동 박막트랜지스터 및 제2구동 박막트랜지스터의 게이트단 사이에 구성되며, 상기 선택신호에 의해 스위칭 제어되는 제4스위칭 박막트랜지스터와; 상기 제1스위칭 박막트랜지스터의 출력단과 상기 제1구동 박막트랜지스터 및 제2구동 박막트랜지스터의 게이트단 사이에 구성되는 제1커패시터와; 상기 제2구동 박막트랜지스터의 소스단과 게이트단 사이에 구성되는 제2커패시터를 포함하는 유기전계 발광 디스플레이 장치의 구동방법으로서,
- [0026] (1) 상기 제2, 제3, 제4스위칭 박막트랜지스터를 온-스위칭 상태로 전환하며 상기 제1스위칭 박막트랜지스터를 오프-스위칭 상태로 전환하는 단계와; (2) 상기 제3, 제4스위칭 박막트랜지스터를 온-스위칭 상태로 전환하며 상기 제1, 제2스위칭 박막트랜지스터를 오프-스위칭 상태로 전환하는 단계와; (3) 상기 데이터전압을 제공하고 상기 제1스위칭 박막트랜지스터를 온-스위칭 상태로 전환하고 상기 제3, 제4스위칭 박막트랜지스터를 오프-스위칭 상태로 전환하는 단계와; (4) 상기 제2스위칭 박막트랜지스터를 온-스위칭 상태로 전환하고 상기 제1스위칭 박막트랜지스터를 오프-스위칭 상태로 전환하여 상기 유기전계 발광소자를 발광 구동시키는 단계를 포함하는 유기전계 발광 디스플레이 장치의 구동방법을 제안한다.
- [0027] 또한, 구동전압 또는 기저전압이 인가되는 유기전계 발광소자와; 상기 구동전압 또는 상기 기저전압이 입력되며, 상기 유기전계 발광소자에 구동전류를 공급하기 위한 제1구동 박막트랜지스터 및 제2구동 박막트랜지스터와; 데이터전압이 입력되며, a 번째(a:임의의 자연수) 스캔신호에 의해 스위칭 제어되어 상기 데이터전압을 출력하는 제1스위칭 박막트랜지스터와; 전류공급신호에 의해 스위칭 제어되어 상기 제2구동 박막트랜지스터로 상기 구동전압 또는 상기 기저전압의 공급을 제어하는 제2스위칭 박막트랜지스터와; 접지전압을 입력받으며, 선택신호에 의해 스위칭 제어되어 상기 제1스위칭 박막트랜지스터의 출력단으로 상기 접지전압을 출력하는 제3스위칭 박막트랜지스터와; 상기 제2스위칭 박막트랜지스터의 출력단과 상기 제1구동 박막트랜지스터 및 제2구동 박막트랜지스터의 게이트단 사이에 구성되며, 상기 선택신호에 의해 스위칭 제어되는 제4스위칭 박

막트랜지스터와; 상기 제1스위칭 박막트랜지스터의 출력단과 상기 제1구동 박막트랜지스터 및 제2구동 박막트랜지스터의 게이트단 사이에 구성되는 제1커패시터와; 상기 제3스위칭 박막트랜지스터의 소스단 및 드레인단 사이에 구성되는 제2커패시터를 포함하는 유기전계 발광 디스플레이 장치의 구동방법으로서,

[0028] (1) 상기 제2, 제3, 제4스위칭 박막트랜지스터를 온-스위칭 상태로 전환하며 상기 제1스위칭 박막트랜지스터를 오프-스위칭 상태로 전환하는 단계와; (2) 상기 제3, 제4스위칭 박막트랜지스터를 온-스위칭 상태로 전환하며 상기 제1, 제2스위칭 박막트랜지스터를 오프-스위칭 상태로 전환하는 단계와; (3) 상기 데이터전압을 제공하고 상기 제1스위칭 박막트랜지스터를 온-스위칭 상태로 전환하고 상기 제3, 제4스위칭 박막트랜지스터를 오프-스위칭 상태로 전환하는 단계와; (4) 상기 제2스위칭 박막트랜지스터를 온-스위칭 상태로 전환하고 상기 제1스위칭 박막트랜지스터를 오프-스위칭 상태로 전환하여 상기 유기전계 발광소자를 발광 구동시키는 단계를 포함하는 유기전계 발광 디스플레이 장치의 구동방법을 제안한다.

[0029] 아울러 본 발명은, 구동전압 또는 기저전압이 인가되는 유기전계 발광소자와; 상기 구동전압 또는 상기 기저전압이 입력되며, 상기 유기전계 발광소자에 구동전류를 공급하기 위한 제1구동 박막트랜지스터 및 제2구동 박막트랜지스터와; 데이터전압이 입력되며, a 번째(a: 임의의 자연수) 스캔신호에 의해 스위칭 제어되어 상기 데이터전압을 출력하는 제1스위칭 박막트랜지스터와; 전류공급신호에 의해 스위칭 제어되어 상기 제2구동 박막트랜지스터로 상기 구동전압 또는 상기 기저전압의 공급을 제어하는 제2스위칭 박막트랜지스터와; 접지전압을 입력받으며, 선택신호에 의해 스위칭 제어되어 상기 제1스위칭 박막트랜지스터의 출력단으로 상기 접지전압을 출력하는 제3스위칭 박막트랜지스터와; 상기 제2스위칭 박막트랜지스터의 출력단과 상기 제1구동 박막트랜지스터 및 제2구동 박막트랜지스터의 게이트단 사이에 구성되며, 상기 선택신호에 의해 스위칭 제어되는 제4스위칭 박막트랜지스터와; 상기 제1스위칭 박막트랜지스터의 출력단과 상기 제1구동 박막트랜지스터 및 제2구동 박막트랜지스터의 게이트단 사이에 구성되는 제1커패시터와; 상기 제3스위칭 박막트랜지스터의 소스단 및 드레인단 사이에 구성되는 제2커패시터와; 초기화전압을 입력받으며, 초기화신호에 의해 스위칭 제어되어 상기 초기화전압을 상기 제1구동 박막트랜지스터 및 제2구동 박막트랜지스터의 게이트단으로 출력하는 제5스위칭 박막트랜지스터를 포함하는 유기전계 발광 디스플레이 장치의 구동방법으로서,

[0030] (1) 상기 제5스위칭 박막트랜지스터를 온-스위칭 상태로 전환하여 상기 초기화전압의 로우레벨 전압을 출력하는 단계와; (2) 상기 제5스위칭 박막트랜지스터를 온-스위칭 상태로 유지하며, 상기 초기화전압의 하이레벨 전압을 출력하는 단계와; (3) 상기 제3, 제4스위칭 박막트랜지스터를 온-스위칭 상태로 전환하며 상기 제1, 제2스위칭 박막트랜지스터를 오프-스위칭 상태로 전환하는 단계와; (4) 상기 데이터전압을 제공하고 상기 제1스위칭 박막트랜지스터를 온-스위칭 상태로 전환하고 상기 제3, 제4스위칭 박막트랜지스터를 오프-스위칭 상태로 전환하는 단계와; (5) 상기 제2스위칭 박막트랜지스터를 온-스위칭 상태로 전환하고 상기 제1스위칭 박막트랜지스터를 오프-스위칭 상태로 전환하여 상기 유기전계 발광소자를 발광 구동시키는 단계를 포함하는 제1구동방법과,

[0031] (1) 상기 제5스위칭 박막트랜지스터를 온-스위칭 상태로 전환하여 상기 초기화전압의 로우레벨 전압을 출력하는 단계와; (2) 상기 제2, 제3, 제4스위칭 박막트랜지스터를 온-스위칭 상태로 전환하며 상기 제1, 제5스위칭 박막트랜지스터를 오프-스위칭 상태로 전환하는 단계와; (3) 상기 제3, 제4스위칭 박막트랜지스터를 온-스위칭 상태로 전환하며 상기 제1, 제2, 제5스위칭 박막트랜지스터를 오프-스위칭 상태로 전환하는 단계와; (4) 상기 데이터전압을 제공하고 상기 제1스위칭 박막트랜지스터를 온-스위칭 상태로 전환하고 상기 제3, 제4스위칭 박막트랜지스터를 오프-스위칭 상태로 전환하는 단계와; (5) 상기 제2스위칭 박막트랜지스터를 온-스위칭 상태로 전환하고 상기 제1스위칭 박막트랜지스터를 오프-스위칭 상태로 전환하여 상기 유기전계 발광소자를 발광 구동시키는 단계를 포함하는 제2구동방법 중 하나로 구동되는 것을 특징으로 하는 유기전계 발광 디스플레이 장치의 구동방법을 제공한다.

효과

[0032] 상기한 특징을 가지는 본 발명에 따르면, 유기전계 발광소자(OLED)에 제공되는 구동전류(I_{OLED})의 변화에 큰 영향을 주는 상기 구동 박막트랜지스터의 문턱전압(V_{th}) 성분을 제거하여, 제조공정 또는 구동중 열화에 의해 발생될 수 있는 상기 구동 박막트랜지스터의 전기적 특성 편차를 최소화시킴으로써 균일한 휘도를 나타내는 고품위의 유기전계 발광 디스플레이 장치를 제공하는 장점이 있다.

발명의 실시를 위한 구체적인 내용

- [0033] 이하 첨부된 도면을 참조하여 본 발명에 대해 상세하게 설명한다.
- [0034] 도 4는 본 발명 제1실시예에 따른 유기전계 발광 디스플레이 장치의 화소구조도이다.
- [0035] 도시된 화소의 구성을 보면, 유기전계 발광소자(OLED)와 제1스위칭 박막트랜지스터 내지 제4스위칭 박막트랜지스터(S1 내지 S4)와 제1구동 박막트랜지스터 내지 제2구동 박막트랜지스터(D1, D2)와 제1커패시터(Cst1) 및 제2커패시터(Cst2)로 구성된다.
- [0036] 상기 유기전계 발광소자(OLED)는 상기 제1구동 박막트랜지스터(D1)와 상기 제2구동 박막트랜지스터(D2)의 소스단에 연결되어 구동전류(I_{OLED})가 인가되는데, 이때 상기 제1구동 박막트랜지스터(D1)와 상기 제2구동 박막트랜지스터(D2)는 서로 동일한 박막트랜지스터로서 게이트단과 소스단끼리 각각 서로 연결된 병렬연결 형태이며 드레인단을 통해 구동전압(VDD)이 인가된다.
- [0037] 상기 제1스위칭 박막트랜지스터(S1)는 데이터라인과 스캔라인을 통해 각각 영상표시를 위한 데이터전압(Vdata)과 임의의 a 번째(a:자연수) 스캔신호{scan(a)}를 인가받으며, 상기 스캔신호{scan(a)}에 의해 스위칭 제어되어 영상의 표시를 위한 상기 데이터전압(Vdata)을 출력한다.
- [0038] 상기 제2스위칭 박막트랜지스터(S2)는 상기 제1구동 박막트랜지스터(D1)의 드레인단과 상기 제2구동 박막트랜지스터(D2)의 드레인단 사이에 구성되며, 전류공급신호(cs)에 의해 스위칭 제어되어 상기 제2구동 박막트랜지스터(D2)로 상기 구동전압(VDD)을 공급한다.
- [0039] 상기 제3스위칭 박막트랜지스터(S3)는 접지(Ground) 전위의 접지전압(GND)을 입력받으며, 선택신호(sel)에 의해 스위칭 제어되어 상기 제1스위칭 박막트랜지스터(S1)의 출력단으로 상기 접지전압(GND)을 제공한다.
- [0040] 이때 신호 개수의 저감을 위해 상기 선택신호(sel)는 선출력된 스캔신호, 즉 a-1 번째 스캔신호를 이용할 수도 있다.
- [0041] 상기 제4스위칭 박막트랜지스터(S4)는 상기 제2스위칭 박막트랜지스터(S2)의 출력단과 상기 제1구동 박막트랜지스터(D1) 및 제2구동 박막트랜지스터(D2)의 게이트단 사이에 구성되며, 상기 선택신호(sel)에 의해 스위칭 제어된다.
- [0042] 상기 제1커패시터(Cst1)는 상기 제1스위칭 박막트랜지스터(S1)의 출력단과 상기 제1구동 박막트랜지스터(D1) 및 제2구동 박막트랜지스터(D2)의 게이트단 사이에 구성되며, 또한 상기 제2커패시터(Cst2)는 상기 제2구동 박막트랜지스터(D2)의 소스단과 게이트단 사이에 구성된다. 이때 상기 제2커패시터(Cst2)는 별도의 커패시터 소자를 구성하지 않고 상기 제1구동 박막트랜지스터 내지 제2구동 박막트랜지스터(D1, D2)의 게이트단과 소스단 사이에 발생하는 기생 커패시턴스(parasitic capacitance) 성분으로 대체하여도 무방하다.
- [0043] 또한 상기 기저전압(VSS)은 상기 접지전압(GND)을 공용하여 사용하도록 구성하여도 무방하다.
- [0044] 아울러 상기 제1스위칭 박막트랜지스터 내지 제4스위칭 박막트랜지스터(S1 내지 S4)와 상기 제1구동 박막트랜지스터 내지 제2구동 박막트랜지스터(D1 내지 D2)는 모두 그 채널 타입이 NMOS-타입이나, 필요에 따라 모두 PMOS-타입으로 구성할 수도 있을 것이다.
- [0045] 도 5는 상기 도 4에 도시한 본 발명 제1실시예에 따른 유기전계 발광 디스플레이 장치의 동작을 설명하기 위한 신호타이밍도로서, 상기 전류공급신호(cs), 상기 선택신호(sel), 상기 스캔신호{scan(a)}, 상기 데이터전압(Vdata), 상기 제2구동 박막트랜지스터(D2)의 게이트-소스간 전압(Vgs)을 도시하였다.
- [0046] 먼저, 이전 프레임에서의 발광구간인 제1구간(①)의 후반부에서, 상기 전류공급신호(cs)와 더불어 상기 선택신호(sel)가 모두 하이레벨로 전환되는 초기화(initializing) 시간(Tc)이 설정되며, 이때에는 상기 제2, 제3, 제4스위칭 박막트랜지스터(S2, S3, S4)가 온-스위칭 상태로 전환되고 이에 상기 제1커패시터(Cst1)와 제2커패시터(Cst2)에 상기 구동전압(VDD)이 인가되며 이는 상기 제2구동 박막트랜지스터(D2)의 문턱전압(Vth) 측정을 위해 인가되는 전압이다.
- [0047] 이후 문턱전압(Vth) 센싱구간인 제2구간(②)에서, 상기 전류공급신호(cs)는 로우레벨로 전환되고 상기 선택신호(sel)만 하이레벨로 유지되며, 이에 상기 제3, 제4스위칭 박막트랜지스터(S3, S4)만 온-스위칭 상태를 유지하게 된다. 이때에 상기 제1커패시터(Cst1)와 제2커패시터(Cst2)에는 각각 상기 제2구동 박막트랜지스터(D2)의 문턱

전압(Vth)이 저장된다.

- [0048] 다음으로 영상데이터 기입을 위한 프로그래밍 구간인 제3구간(③)에서, 상기 데이터전압(Vdata)이 제공되며 상기 선택신호(sel)는 로우레벨로 전환되고 또한 상기 스캔신호{scan(a)}가 하이레벨로 인가된다. 이에 상기 제1스위칭 박막트랜지스터(S1)만 온-스위칭 상태로 전환하며 나머지 제2, 제3, 제4스위칭 박막트랜지스터(S2, S3, S4)는 모두 오프-스위칭 상태로 전환된다.
- [0049] 이에 상기 데이터전압(Vdata)이 상기 제1커패시터(Cst1)를 통해 상기 제2커패시터(Cst2)에 저장되어 상기 제2커패시터(Cst2)는 (Vdata - GND + Vth)의 상태이며, 이때 상기 제2구동 박막트랜지스터(D2)의 게이트단과 소스단 사이에 인가되는 전압, 즉 Vgs 는 다음과 같이 나타낼 수 있다.
- [0050] 전하량(Q)을 계산하는 수식은 $Q=C*V$ 이므로 전체 전하량{Q(total)}은,
- [0051] $Q(\text{제1커패시터}) + Q(\text{제2커패시터}) = Q(\text{total})$ 이며,
- [0052] $C(\text{제1커패시터})*V_{th} + C(\text{제2커패시터})*(V_{data} - GND + V_{th}) = (C_{st1} + C_{st2})*V_{gs}$ 이다. 결국,
- [0053] 식 (2) $V_{gs} = \{C_{st2}/(C_{st1}+C_{st2})\}*(V_{data} - GND)+V_{th}$ 과 같이 표현된다.
- [0054] 이에 상기 식 (2)에 따른 Vgs 를 상기 식 (1)에 대입하면,
- [0055] $I_{OLED} = 1/2 * \mu * C_{ox} * (W/L) * (V_{gs}-V_{th})^2$ 에서,
- [0056] 식 (3) $I_{OLED} = 1/2 * \mu * C_{ox} * (W/L) * [\{C_{st2}/(C_{st1}+C_{st2})\}*(V_{data}-GND)]^2$
- [0057] 과 같이 최종적으로 변환된 식 (3)을 도출할 수 있다.
- [0058] 즉, 상기 식 (3)에서 알 수 있듯이, 상기 유기전계 발광소자(OLED)의 발광을 위한 구동전류(I_{OLED})를 결정하는 요소 중 상기 구동 박막트랜지스터에서의 문턱전압(Vth) 성분이 사라진 것을 알 수 있다.
- [0059] 이는 곧, 상기 유기전계 발광소자(OLED)에 제공되는 구동전류(I_{OLED})의 변화에 큰 영향을 주는 상기 제1, 제2구동 박막트랜지스터(D1, D2)의 문턱전압(Vth) 변동에 의한 특성 편차를 개선한 것으로 볼 수 있으며, 제조공정 또는 구동중 열화에 의해 발생될 수 있는 상기 제1, 제2구동 박막트랜지스터(D1, D2)의 전기적 특성 편차를 최소화할 수 있음을 나타낸다.
- [0060] 또한 상기 제3구간(③)에서는 상기 제1구동 박막트랜지스터(D1)만 상기 제2커패시터(Cst2)에 저장된 전압에 의해 상기 유기전계 발광소자(OLED)에 전류를 공급하는 상태인데, 이후 이번 프레임의 발광 구간인 제4구간(④)이 되면, 상기 전류공급신호(cs)만 하이레벨로 공급되어 상기 제2스위칭 박막트랜지스터(S2)만 온-스위칭 상태로 전환된다.
- [0061] 따라서 제4구간(④)에서의 상기 유기전계 발광소자(OLED)는, 상기 제1커패시터(Cst1)와 제2커패시터(Cst2) 각각에 저장된 전압에 의해 상기 제1구동 박막트랜지스터(D1) 및 제2구동 박막트랜지스터(D2) 모두를 통해 전류를 공급받는 상태로 발광 구동하게 된다.
- [0062] 도 6은 본 발명 제2실시예에 따른 유기전계 발광 디스플레이 장치의 화소구조도로서, 제2커패시터(Cst2)의 구성 위치를 제외하면 전술한 제1실시예의 화소 구조 및 특징과 동일하며, 제1스위칭 박막트랜지스터(S1)와 제3스위칭 박막트랜지스터(S3)에서의 누설 전류에 의한 영향을 최소화하기 위해 제2커패시터(Cst2)의 구성 위치를 상기 제3스위칭 박막트랜지스터(S3)의 소스단과 드레인단 사이에 구성하였다.
- [0063] 이에 상기 제1실시예의 동작을 나타낸 상기 도 5를 통해 상기 제2실시예의 동작을 설명할 수 있으며, 단지 상기 제1실시예에 동작과 비교할 때 제2실시예에서는 문턱전압(Vth) 측정 구간인 제2구간(도 5의 ②구간 참조)에서 제1커패시터(Cst1)에만 상기 제2구동 박막트랜지스터(D2)의 문턱전압(Vth)이 저장되는 특징을 가지게 된다.
- [0064] 도 7은 본 발명 제3실시예에 따른 유기전계 발광 디스플레이 장치의 화소구조도로서, 전술한 제2실시예의 화소 구조에 추가하여 제5스위칭 박막트랜지스터(S5)가 구성된다.
- [0065] 상기 제5스위칭 박막트랜지스터(S5)는, 초기화전압(Vinit)을 입력받으며 초기화신호(init)에 의해 스위칭 제어되어 상기 초기화전압(Vinit)을 상기 제1구동 박막트랜지스터(D1) 및 제2구동 박막트랜지스터(D2)의 게이트단으로 출력한다.

- [0066] 이때 상기 초기화전압(Vinit)은, 화소의 구동에 기인한 상기 제1구동 박막트랜지스터(D1) 및 제2구동 박막트랜지스터(D2)의 특성 변화에 의해 발생된 문턱전압(Vth) 변동분을 보상하기 위해 인가하는 전압으로서, 문턱전압(Vth) 측정 이전에 인가하여 상기 제1구동 박막트랜지스터(D1) 및 제2구동 박막트랜지스터(D2)의 게이트-소스간 전압(즉, Vgs)이 0V 이하의 전압이 되도록, 즉 문턱전압(Vth)의 특성 곡선이 원위치로 이동될 수 있도록 하기 위한 전압이다.
- [0067] 도 8과 도 9는 각각 상기한 특징의 본 발명 제3실시예에 따른 유기전계 발광 디스플레이 장치의 제1동작예시와 제2동작예시를 설명하기 위한 제1신호타이밍도 및 제2신호타이밍도로서, 상기 전류공급신호(cs), 상기 선택신호(sel), 상기 스캔신호{scan(a)}, 상기 데이터전압(Vdata), 상기 초기화신호(init) 및 상기 초기화전압(Vinit)을 각각 도시하였다.
- [0068] 먼저 도 8을 참조하여 본 발명 제3실시예에 따른 제1동작예시를 설명하면, 이전 프레임에서의 발광구동이 제1구간(①)에서 끝난 뒤 제2구간(②)으로부터 시작되는 이번 프레임의 동작은 음전압 인가 구간(NDI)으로서, 상기 초기화신호(init)만 하이레벨로 인가하고 그 외 상기 전류공급신호(cs), 상기 선택신호(sel), 상기 스캔신호{scan(a)}를 모두 로우레벨로 인가한다.
- [0069] 이에 상기 제5스위칭 박막트랜지스터(S5)만 온-스위칭 상태로 전환되며, 이에 로우레벨로 공급되는 상기 초기화전압(Vinit)이 상기 제1구동 박막트랜지스터(D1) 및 제2구동 박막트랜지스터(D2)의 게이트단에 인가된다. 이때 로우레벨의 상기 초기화전압(Vinit)은 음전압(negative voltage)이며, 이에 이전 프레임에서의 구동에 의해 문턱전압(Vth)이 변화된 상태에서 상기 음전압인 초기화전압(Vinit)을 인가함으로써 상기 제1구동 박막트랜지스터(D1) 및 제2구동 박막트랜지스터(D2)의 문턱전압(Vth) 특성을 초기상태로 되돌려 주는 효과를 제공하게 된다.
- [0070] 이때 상기 각 실시예에서 제시된 초기화전압(Vinit)은 상기 제1, 제2구동 박막트랜지스터(D1, D2)의 문턱전압(Vth) 특성을 초기상태로 되돌려 주는 효과를 도출하기 위해 인가되는 전압으로, 상기 제1, 제2구동 박막트랜지스터(D1, D2)가 NMOS-타입일 경우 상기 제1, 제2구동 박막트랜지스터(D1, D2)의 소스단 전압보다 낮거나 같은 전압을 인가하고 PMOS-타입의 경우에는 상기 소스단 전압보다 높거나 같은 전압을 인가하는 것이 바람직하다.
- [0071] 다음으로 초기화 구간인 제3구간(③)에서는 상기 제2구간(②)에서와 마찬가지로 상기 초기화신호(init)만 하이레벨로 인가되며 이에 상기 제5스위칭 박막트랜지스터(S5)만 온-스위칭 상태를 유지하며, 이때 상기 제5스위칭 박막트랜지스터(S5)를 통해 인가된 초기화전압(Vinit)이 하이레벨로 전환되어 상기 제1구동 박막트랜지스터(D1) 및 제2구동 박막트랜지스터(D2)의 게이트단에 인가된다. 이때 상기 하이레벨의 초기화전압(Vinit)은 상기 제2구동 박막트랜지스터(D2)의 문턱전압(Vth) 측정을 위해 인가되는 전압이다.
- [0072] 다음으로 상기 제1구동 박막트랜지스터(D1) 및 제2구동 박막트랜지스터(D2)의 문턱전압(Vth) 측정 구간인 제4구간(④)에서는, 상기 초기화신호(init)를 로우레벨로 전환하여 상기 제5스위칭 박막트랜지스터(S5)를 오프 스위칭 상태로 전환한다.
- [0073] 또한 상기 제4구간(④)부터 발광 구간인 제6구간(⑥)까지의 동작은 상기 본발명 제1실시예의 동작을 설명하는 도 5의 제2구간(②) 내지 제4구간(④)까지의 동작과 각각 대응되는 동작을 수행하기 때문에 그 자세한 설명은 생략하기로 한다.
- [0074] 도 9는 본 발명 제3실시예에 따른 제2동작예시를 설명하기 위한 신호타이밍도로서, 이전 프레임에서의 발광구동이 제1구간(①)에서 끝난 뒤 제2구간(②)으로부터 시작되는 이번 프레임의 동작은 음전압 인가 구간(NDI)으로서, 상기 초기화신호(init)만 하이레벨로 인가하고 그 외 상기 전류공급신호(cs), 상기 선택신호(sel), 상기 스캔신호{scan(a)}를 모두 로우레벨로 인가한다.
- [0075] 이에 상기 제5스위칭 박막트랜지스터(S5)만 온-스위칭 상태로 전환되며, 이에 로우레벨로 공급되는 상기 초기화전압(Vinit)이 상기 제1구동 박막트랜지스터(D1) 및 제2구동 박막트랜지스터(D2)의 게이트단에 인가된다. 이때 로우레벨의 상기 초기화전압(Vinit)은 음전압(negative voltage)이며, 이에 이전 프레임에서의 구동에 의해 문턱전압(Vth)이 변동된 상태에서 상기 음전압인 초기화전압(Vinit)을 인가함으로써 상기 제1구동 박막트랜지스터(D1) 및 제2구동 박막트랜지스터(D2)의 문턱전압(Vth) 특성을 초기상태로 되돌려 주는 효과를 제공하게 된다.
- [0076] 다음으로 초기화 구간인 제3구간(③)에서는 상기 전류공급신호(cs), 상기 선택신호(sel)가 하이레벨로 인가되며, 그 외 상기 스캔신호{scan(a)} 및 상기 초기화신호(init)가 로우레벨로 인가된다.
- [0077] 이에 상기 제2, 제3, 제4스위칭 박막트랜지스터(S2, S3, S4)가 온-스위칭 상태로 전환되고, 상기 제1, 제5스위칭 박막트랜지스터가 오프-스위칭 상태로 전환되며, 이에 상기 제1커패시터(Cst1)와 제2커패시터(Cst2)에 상기 구동

전압(VDD)이 인가되는데 이는 상기 제2구동 박막트랜지스터(D2)의 문턱전압(Vth) 측정을 위해 인가되는 전압이다.

[0078] 이후 상기 제4구간(④)부터 발광 구간인 제6구간(⑥)까지의 동작은 상기 본 발명 제3실시의 제1동작예시와 마찬가지로 상기 본 발명 제1실시예의 동작을 설명하는 도 5의 제2구간(②) 내지 제4구간(④)까지의 동작과 각각 대응되는 동작을 수행하기 때문에 그 자세한 설명은 생략하기로 한다.

[0079] 이상과 같은 구성 및 동작의 특징을 가지는 본 발명 제3실시예에는, 상기 유기전계 발광소자(OLED)의 발광을 위한 구동전류(I_{OLED})를 결정하는 요소 중 상기 구동 박막트랜지스터(DR)에서의 문턱전압(Vth) 성분의 제거를 통해 상기 제1, 제2구동 박막트랜지스터(D1, D2)의 문턱전압(Vth) 변동에 의한 특성 편차를 개선함은 물론이고, 상기 문턱전압(Vth) 측정 이전에 상기 초기화전압(Vinit)을 인가하여 상기 제1구동 박막트랜지스터(D1) 및 제2구동 박막트랜지스터(D2)의 게이트-소스간 전압(즉, Vgs)이 0V 이하의 전압(즉, 음전압)이 되도록 함으로써 이전 구동에 따른 상기 제1구동 박막트랜지스터(D1) 및 제2구동 박막트랜지스터(D2)의 문턱전압(Vth) 변동분을 먼저 보정하여 줌으로써 실제 구동에 있어서 발생할 수 있는 상기 제1, 제2구동 박막트랜지스터(D1, D2)의 전기적 특성 편차를 극소화하는 효과를 더욱 제공한다.

[0080] 도 10 내지 도 12는 각각 본 발명 제4실시예 내지 제6실시예에 따른 유기전계 발광 디스플레이 장치의 화소구조도로서, 각각의 실시예는 유기전계 발광소자(OLED)의 연결 위치를 제외하면 전술한 제1실시예 내지 제3실시예와 각각 대응되는 동일한 화소구조를 가진다.

[0081] 즉, 본 발명 제4실시예 내지 제6실시예에 따른 유기전계 발광 디스플레이 장치의 화소는 전술한 제1실시예 내지 제3실시예와 각각 비교할 때 유기전계 발광소자(OLED)의 애노드(anode)단으로 구동전압(VDD)이 인가되도록 상기 제1구동 박막트랜지스터(D1)의 드레인단에 연결되며, 그 구동방법 역시 전술한 제1실시예 내지 제3실시예에 대응하여 설명될 수 있는 바, 그 자세한 설명은 생략한다.

도면의 간단한 설명

[0082] 도 1은 종래기술에 따른 액티브 매트릭스 유기전계 발광 디스플레이 장치의 화소구조를 도시한 화소구조도

[0083] 도 2는 도 1의 화소 구동을 위한 신호 타이밍도

[0084] 도 3은 도 1에 도시된 구동 박막트랜지스터(DR)의 전기적 특성 편차에 따라 유기전계 발광소자(OLED)에 흐르는 구동전류(I_{OLED})의 차이를 설명하기 위한 전압-전류 그래프

[0085] 도 4는 본 발명 제1실시예에 따른 유기전계 발광 디스플레이 장치의 화소구조도

[0086] 도 5는 본 발명 제1실시예에 따른 유기전계 발광 디스플레이 장치의 동작을 설명하기 위한 신호타이밍도

[0087] 도 6은 본 발명 제2실시예에 따른 유기전계 발광 디스플레이 장치의 화소구조도

[0088] 도 7은 본 발명 제3실시예에 따른 유기전계 발광 디스플레이 장치의 화소구조도

[0089] 도 8과 도 9는 각각 상기한 특징의 본 발명 제3실시예에 따른 유기전계 발광 디스플레이 장치의 제1동작예시와 제2동작예시를 설명하기 위한 제1신호타이밍도 및 제2신호타이밍도

[0090] 도 10 내지 도 12는 각각 본 발명 제4실시예 내지 제6실시예에 따른 유기전계 발광 디스플레이 장치의 화소구조도

[0091] <도면의 주요부분에 대한 간단한 설명>

[0092] D1, D2 : 제1, 제2구동 박막트랜지스터

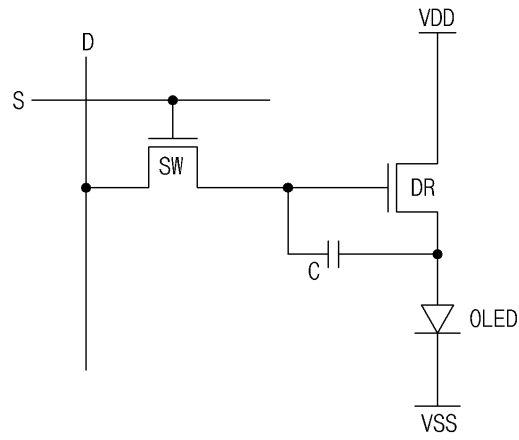
[0093] Cst1, Cst2 : 제1, 제2커패시터

[0094] OLED : 유기전계 발광소자

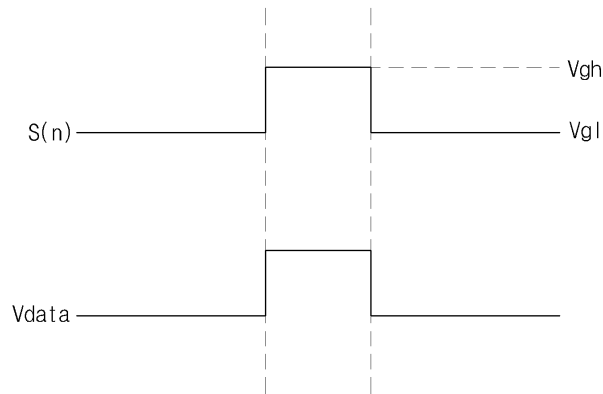
[0095] S1 내지 S5 : 제1 내지 제5스위칭 박막트랜지스터

도면

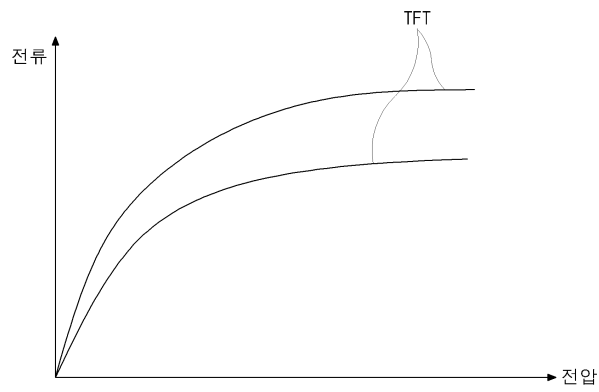
도면1



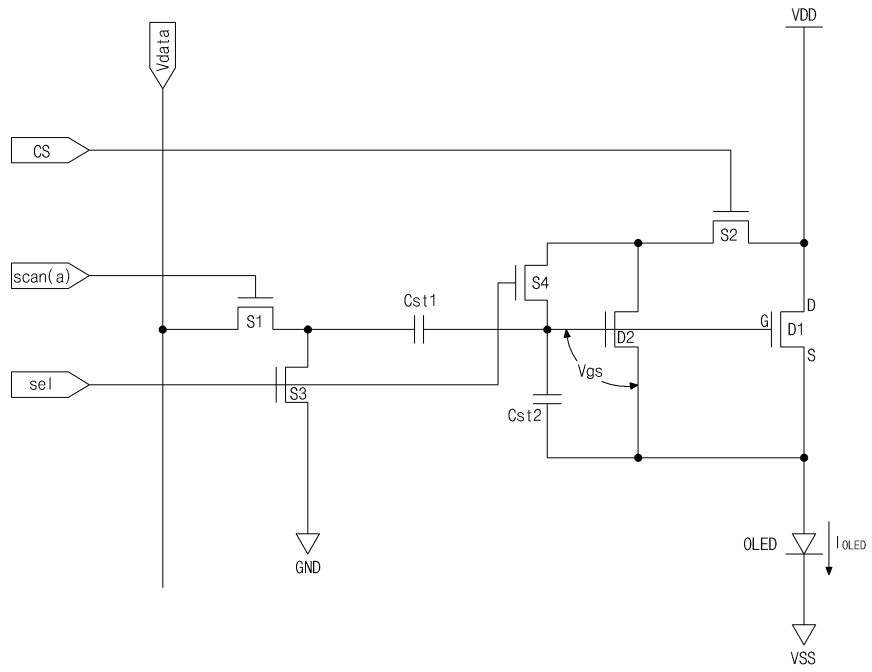
도면2



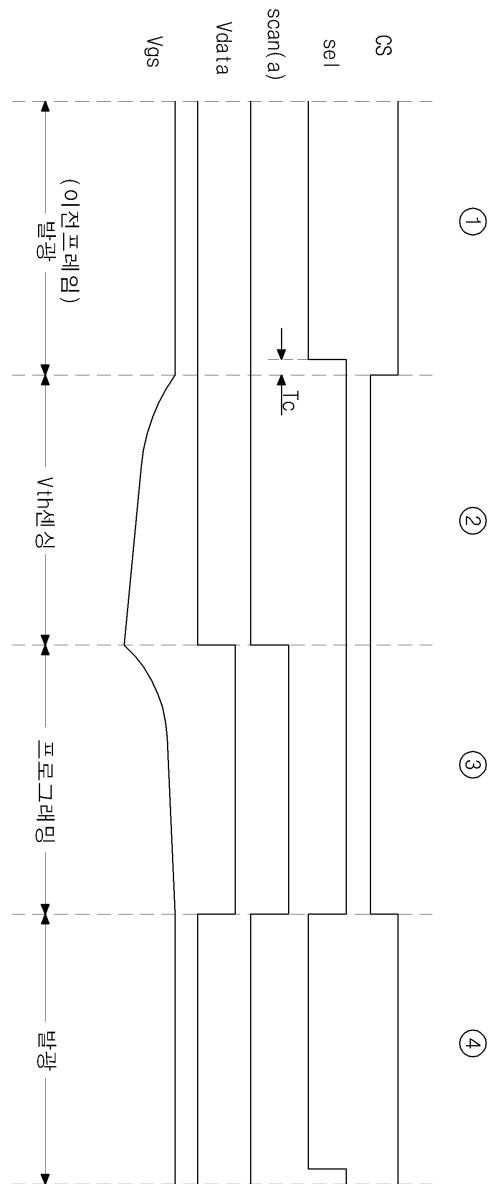
도면3



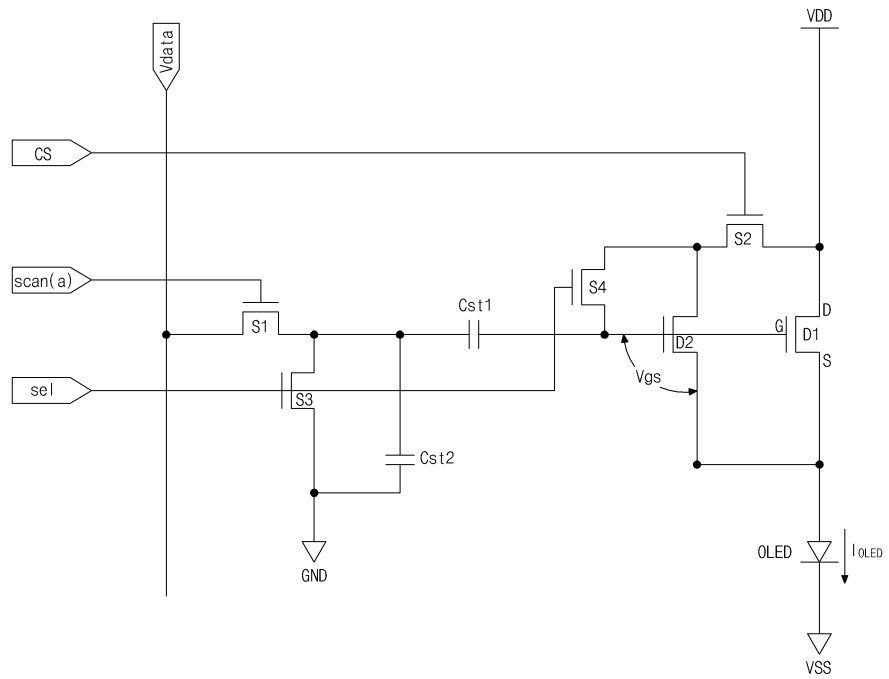
도면4



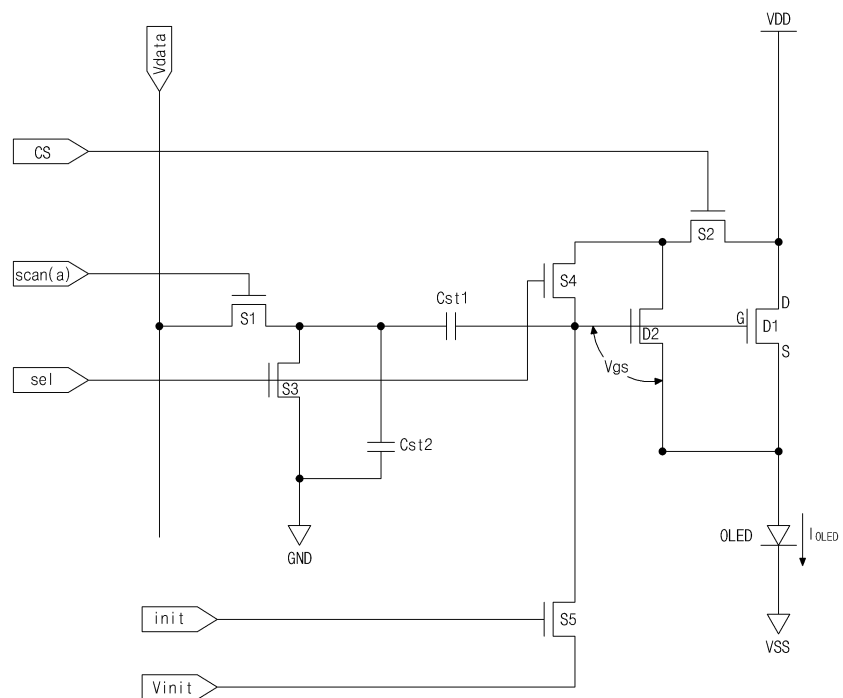
도면5



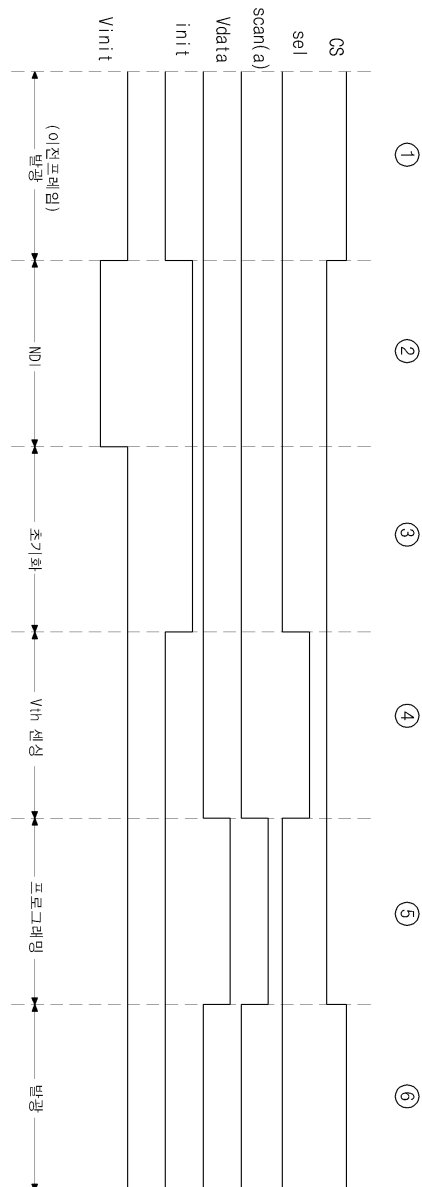
도면6



도면7



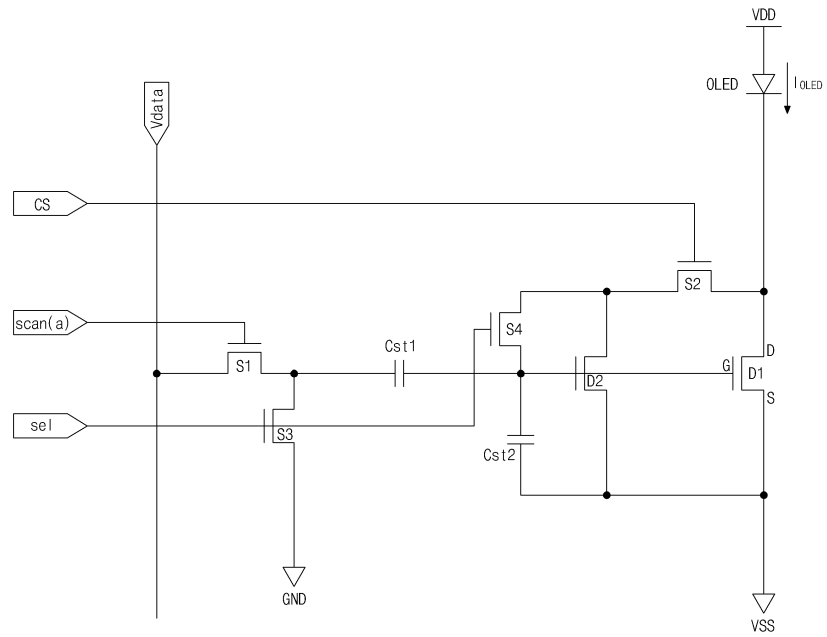
도면8



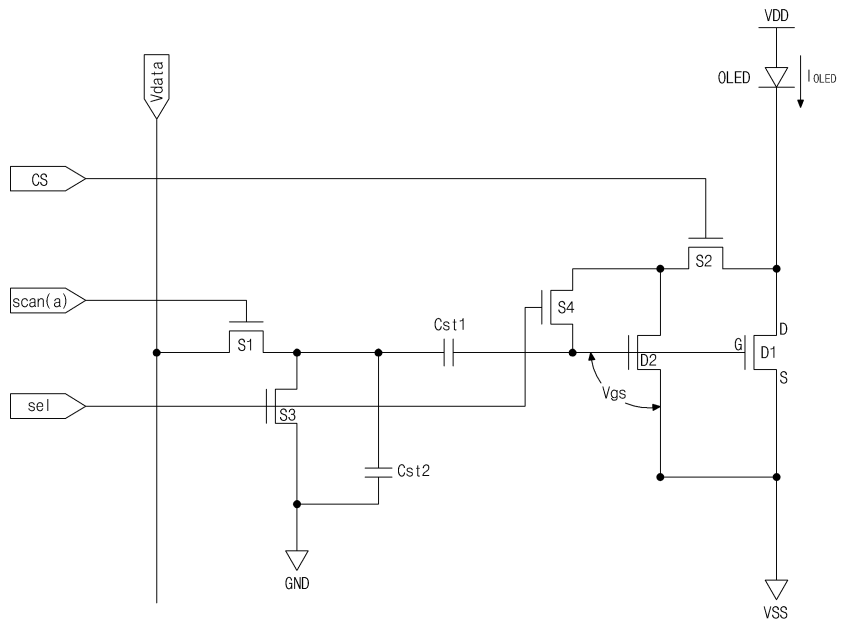
도면9



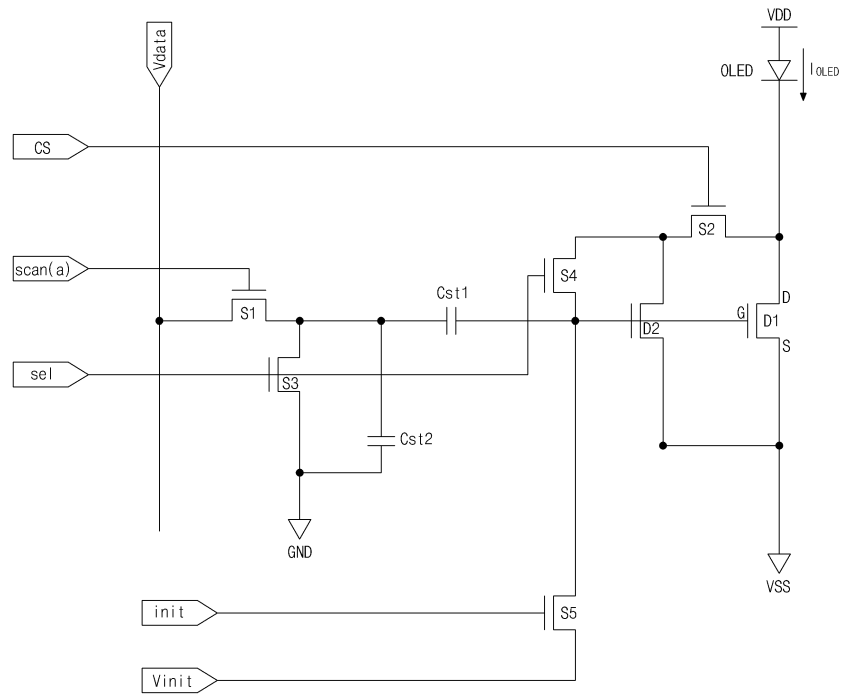
도면10



도면11



도면12



专利名称(译)	有机电致发光显示装置及其驱动方法		
公开(公告)号	KR1020100054894A	公开(公告)日	2010-05-26
申请号	KR1020080113712	申请日	2008-11-15
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM SEUNG TAE 김승태 BAE HAN JIN 배한진 LIM HO MIN 임호민 HA WON KYU 하원규 KIM HAK SU 김학수		
发明人	김승태 배한진 임호민 하원규 김학수		
IPC分类号	G09G3/30 G09G3/20 G09G3/32 H01L51/50		
CPC分类号	G09G3/3233 G09G3/3258 G09G2300/0819 G09G2300/0852 G09G2300/0866 G09G2300/0876 G09G2310/0251 G09G2310/0262 G09G2320/043 H01L2924/13069		
其他公开文献	KR101282996B1		
外部链接	Espacenet		

摘要(译)

有机电致发光显示装置及其驱动方法技术领域本发明涉及有机电致发光显示装置及其驱动方法，更具体地，涉及用于改善有机电致发光装置的驱动电流均匀性的有机电致发光装置(OLED)驱动薄膜晶体管DR的阈值电压 V_{th} 分量被去除并且驱动薄膜晶体管DR的驱动电流 I_{OLED} 的变化很大。本发明提供一种高质量的有机电致发光显示装置，其通过最小化有机电致发光显示装置的电特性偏差而表现出均匀的亮度。

