



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2007-0115261
(43) 공개일자 2007년12월06일

(51) Int. Cl.

G09G 3/30 (2006.01)

(21) 출원번호 10-2006-0049435

(22) 출원일자 2006년06월01일

심사청구일자 없음

(71) 출원인

엘지.필립스 엘시디 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

정명훈

서울 양천구 목4동 783-19

정훈주

경기 평택시 합정동 주공아파트 204-302

김오현

서울 강남구 압구정동 한양아파트 52동 606호

(74) 대리인

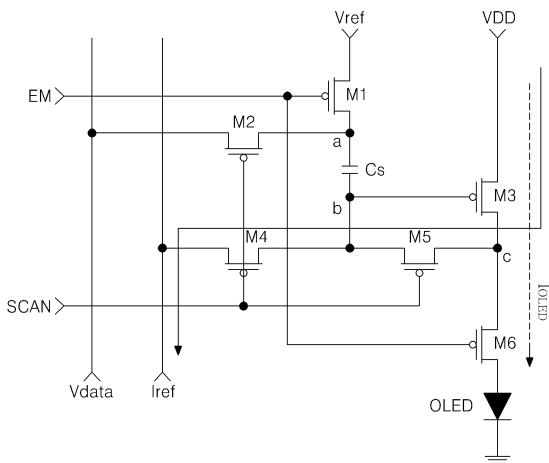
특허법인로얄

전체 청구항 수 : 총 8 항

(54) 유기발광다이오드 표시소자**(57) 요 약**

본 발명은 구동전압 공급배선으로 인한 전압강하와 박막트랜지스터의 문턱치 전압 변동으로 인한 악영향을 최소화하여 표시 휴도를 균일하게 하도록 한 유기발광다이오드 표시소자에 관한 것이다.

이 유기발광다이오드 표시소자는 구동전압을 발생하는 구동전압원; 기준전압을 발생하는 기준전압원; 기준전류를 발생하는 기준전류원; 제1 노드와 제2 노드 사이에 접속된 스토리지 커패시터; 제3 노드와 기저전압원 사이에 접속된 유기발광다이오드소자; 제1 스캔신호가 공급되는 제1 스캔라인; 상기 제1 스캔신호에 대하여 역위상으로 발생되는 제2 스캔신호가 공급되는 제2 스캔라인; 상기 스캔라인들과 교차하고 데이터전압이 공급되는 데이터라인; 제1 기간 동안 오프 상태를 유지한 후, 제2 기간 동안 상기 제1 스캔신호에 응답하여 상기 제1 노드에 상기 기준전압을 공급하는 제1 스위치소자; 상기 제1 기간 동안 상기 제2 스캔신호에 응답하여 상기 제1 노드에 상기 데이터전압을 공급한 후, 상기 제2 기간 동안 오프 상태를 유지하는 제2 스위치소자; 상기 제2 노드의 전압에 따라 상기 유기발광다이오드소자로 공급되는 전류를 조절하는 제3 스위치소자; 상기 제1 기간 동안 상기 제2 스캔신호에 응답하여 상기 기준전류를 상기 제2 노드에 공급한 후, 상기 제2 기간 동안 오프 상태를 유지하는 제4 스위치소자; 상기 제1 기간 동안 상기 제2 스캔신호에 응답하여 상기 제2 노드와 상기 제3 노드 사이의 전류패스를 형성한 후, 상기 제2 기간 동안 오프 상태를 유지하는 제5 스위치소자; 및 상기 제1 기간 동안 상기 제3 노드를 경유하여 상기 유기발광다이오드소자로 흐르는 전류를 차단한 후, 상기 제2 기간 동안 상기 제1 스캔신호와 상기 제2 노드의 전압 중 어느 하나에 응답하여 상기 제3 노드와 상기 유기발광다이오드소자 사이의 전류패스를 형성하는 제6 스위치소자를 구비한다.

대표도 - 도7

특허청구의 범위

청구항 1

구동전압을 발생하는 구동전압원;

기준전압을 발생하는 기준전압원;

기준전류를 발생하는 기준전류원;

제1 노드와 제2 노드 사이에 접속된 스토리지 커뮤니케이터;

제3 노드와 기저전압원 사이에 접속된 유기발광다이오드소자;

제1 스캔신호가 공급되는 제1 스캔라인;

상기 제1 스캔신호에 대하여 역위상으로 발생되는 제2 스캔신호가 공급되는 제2 스캔라인;

상기 스캔라인들과 교차하고 데이터전압이 공급되는 데이터라인;

제1 기간 동안 오프 상태를 유지한 후, 제2 기간 동안 상기 제1 스캔신호에 응답하여 상기 제1 노드에 상기 기준전압을 공급하는 제1 스위치소자;

상기 제1 기간 동안 상기 제2 스캔신호에 응답하여 상기 제1 노드에 상기 데이터전압을 공급한 후, 상기 제2 기간 동안 오프 상태를 유지하는 제2 스위치소자;

상기 제2 노드의 전압에 따라 상기 유기발광다이오드소자로 공급되는 전류를 조절하는 제3 스위치소자;

상기 제1 기간 동안 상기 제2 스캔신호에 응답하여 상기 기준전류를 상기 제2 노드에 공급한 후, 상기 제2 기간 동안 오프 상태를 유지하는 제4 스위치소자;

상기 제1 기간 동안 상기 제2 스캔신호에 응답하여 상기 제2 노드와 상기 제3 노드 사이의 전류패스를 형성한 후, 상기 제2 기간 동안 오프 상태를 유지하는 제5 스위치소자; 및

상기 제1 기간 동안 상기 제3 노드를 경유하여 상기 유기발광다이오드소자로 흐르는 전류를 차단한 후, 상기 제2 기간 동안 상기 제1 스캔신호와 상기 제2 노드의 전압 중 어느 하나에 응답하여 상기 제3 노드와 상기 유기발광다이오드소자 사이의 전류패스를 형성하는 제6 스위치소자를 구비하는 것을 특징으로 하는 유기발광다이오드 표시소자.

청구항 2

제 1 항에 있어서,

상기 스위치소자들은 비정질 실리콘 또는 폴리 실리콘을 주성분으로 하는 반도체층을 가지는 동일 타입의 박막 트랜지스터인 것을 특징으로 하는 유기발광다이오드 표시소자.

청구항 3

제 2 항에 있어서,

상기 제1 스위치소자는 상기 제1 스캔라인에 접속된 게이트전극, 상기 기준전압원에 접속된 소스전극, 및 상기 제1 노드에 접속된 드레인전극을 포함하고;

상기 제2 스위치소자는 상기 제2 스캔라인에 접속된 게이트전극, 상기 데이터라인에 접속된 소스전극, 및 상기 제1 노드에 접속된 드레인전극을 포함하고;

상기 제3 스위치소자는 상기 제2 노드에 접속된 게이트전극, 상기 구동전압원에 접속된 소스전극, 및 상기 제3 노드에 접속된 드레인전극을 포함하고;

상기 제4 스위치소자는 상기 제2 스캔라인에 접속된 게이트전극, 상기 제2 노드에 접속된 소스전극, 및 상기 기준전류원에 접속된 드레인전극을 포함하고;

상기 제5 스위치소자는 상기 제2 스캔라인에 접속된 게이트전극, 상기 제3 노드에 접속된 소스전극, 및 상기 제2 노드에 접속된 드레인전극을 포함하며;

상기 제6 스위치소자는 상기 제1 스캔라인에 접속된 게이트전극, 상기 제3 노드에 접속된 소스전극, 및 상기 유기발광다이오드소자의 애노드전극에 접속된 드레인전극을 포함하는 것을 특징으로 하는 유기발광다이오드 표시소자.

청구항 4

제 2 항에 있어서,

상기 제1 스위치소자는 상기 제1 스캔라인에 접속된 게이트전극, 상기 기준전압원에 접속된 소스전극, 및 상기 제1 노드에 접속된 드레인전극을 포함하고;

상기 제2 스위치소자는 상기 제2 스캔라인에 접속된 게이트전극, 상기 데이터라인에 접속된 소스전극, 및 상기 제1 노드에 접속된 드레인전극을 포함하고;

상기 제3 스위치소자는 상기 제2 노드에 접속된 게이트전극, 상기 구동전압원에 접속된 소스전극, 및 상기 제3 노드에 접속된 드레인전극을 포함하고;

상기 제4 스위치소자는 상기 제2 스캔라인에 접속된 게이트전극, 상기 제2 노드에 접속된 소스전극, 및 상기 기준전류원에 접속된 드레인전극을 포함하고;

상기 제5 스위치소자는 상기 제2 스캔라인에 접속된 게이트전극, 상기 제3 노드에 접속된 소스전극, 및 상기 제2 노드에 접속된 드레인전극을 포함하며;

상기 제6 스위치소자는 상기 제2 노드에 접속된 게이트전극, 상기 제3 노드에 접속된 소스전극, 및 상기 유기발광다이오드소자의 애노드전극에 접속된 드레인전극을 포함하는 것을 특징으로 하는 유기발광다이오드 표시소자.

청구항 5

구동전압을 발생하는 구동전압원;

기준전압을 발생하는 기준전압원;

기준전류를 발생하는 기준전류원;

제1 노드와 제2 노드 사이에 접속된 스토리지 커패시터;

제3 노드와 기저전압원 사이에 접속된 유기발광다이오드소자;

스캔신호가 공급되는 스캔라인;

상기 스캔라인과 교차하고 데이터전압이 공급되는 데이터라인;

제1 기간 동안 상기 스캔신호의 제1 전압에 응답하여 오프 상태를 유지한 후 제2 기간 동안 상기 스캔신호의 제2 전압에 응답하여 상기 제1 노드에 상기 기준전압을 공급하는 제1 스위치소자;

상기 제1 기간 동안 상기 스캔신호의 제1 전압에 응답하여 상기 제1 노드에 상기 데이터전압을 공급한 후, 상기 제2 기간 동안 오프 상태를 유지하는 제2 스위치소자;

상기 제2 노드의 전압에 따라 상기 유기발광다이오드소자로 공급되는 전류를 조절하는 제3 스위치소자;

상기 제1 기간 동안 상기 스캔신호의 제1 전압에 응답하여 상기 기준전류를 상기 제2 노드에 공급한 후, 상기 제2 기간 동안 오프 상태를 유지하는 제4 스위치소자;

상기 제1 기간 동안 상기 스캔신호의 제1 전압에 응답하여 상기 제2 노드와 상기 제3 노드 사이의 전류패스를 형성한 후, 상기 제2 기간 동안 오프 상태를 유지하는 제5 스위치소자; 및

상기 제1 기간 동안 상기 제3 노드를 경유하여 상기 유기발광다이오드소자로 흐르는 전류를 차단한 후, 상기 제2 기간 동안 상기 제2 노드의 전압과 상기 스캔신호의 제2 전압 중 어느 하나에 응답하여 상기 제3 노드와 상기 유기발광다이오드소자 사이의 전류패스를 형성하는 제6 스위치소자를 구비하는 것을 특징으로 하는 유기발광다이오드 표시소자.

청구항 6

제 5 항에 있어서,

상기 스위치소자들은 비정질 실리콘 또는 폴리 실리콘을 주성분으로 하는 반도체층을 가지며,

상기 제1 스위치소자와 상기 제6 스위치소자 중 적어도 어느 하나는 N 타입 MOS-FET이고, 상기 제2 내지 제5 스위치소자는 P 타입 MOS-FET인 것을 특징으로 하는 유기발광다이오드 표시소자.

청구항 7

제 6 항에 있어서,

상기 제1 스위치소자는 상기 스캔라인에 접속된 게이트전극, 상기 기준전압원에 접속된 드레인전극, 및 상기 제1 노드에 접속된 소스전극을 포함하고;

상기 제2 스위치소자는 상기 스캔라인에 접속된 게이트전극, 상기 데이터라인에 접속된 소스전극, 및 상기 제1 노드에 접속된 드레인전극을 포함하고;

상기 제3 스위치소자는 상기 제2 노드에 접속된 게이트전극, 상기 구동전압원에 접속된 소스전극, 및 상기 제3 노드에 접속된 드레인전극을 포함하고;

상기 제4 스위치소자는 상기 스캔라인에 접속된 게이트전극, 상기 제2 노드에 접속된 소스전극, 및 상기 기준전류원에 접속된 드레인전극을 포함하고;

상기 제5 스위치소자는 상기 스캔라인에 접속된 게이트전극, 상기 제3 노드에 접속된 소스전극, 및 상기 제2 노드에 접속된 드레인전극을 포함하며;

상기 제6 스위치소자는 상기 제2 노드에 접속된 게이트전극, 상기 제3 노드에 접속된 소스전극, 및 상기 유기발광다이오드소자의 애노드전극에 접속된 드레인전극을 포함하는 것을 특징으로 하는 유기발광다이오드 표시소자.

청구항 8

제 6 항에 있어서,

상기 제1 스위치소자는 상기 스캔라인에 접속된 게이트전극, 상기 기준전압원에 접속된 드레인전극, 및 상기 제1 노드에 접속된 소스전극을 포함하고;

상기 제2 스위치소자는 상기 스캔라인에 접속된 게이트전극, 상기 데이터라인에 접속된 소스전극, 및 상기 제1 노드에 접속된 드레인전극을 포함하고;

상기 제3 스위치소자는 상기 제2 노드에 접속된 게이트전극, 상기 구동전압원에 접속된 소스전극, 및 상기 제3 노드에 접속된 드레인전극을 포함하고;

상기 제4 스위치소자는 상기 스캔라인에 접속된 게이트전극, 상기 제2 노드에 접속된 소스전극, 및 상기 기준전류원에 접속된 드레인전극을 포함하고;

상기 제5 스위치소자는 상기 스캔라인에 접속된 게이트전극, 상기 제3 노드에 접속된 소스전극, 및 상기 제2 노드에 접속된 드레인전극을 포함하며;

상기 제6 스위치소자는 상기 스캔라인에 접속된 게이트전극, 상기 제3 노드에 접속된 드레인전극, 및 상기 유기발광다이오드소자의 애노드전극에 접속된 소스전극을 포함하는 것을 특징으로 하는 유기발광다이오드 표시소자.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

<19> 본 발명은 유기발광다이오드 표시소자에 관한 것으로 특히, 구동전압 공급배선으로 인한 전압강하와 박막트랜지스터의 문턱치 전압 변동으로 인한 악영향을 최소화하여 표시 흐도를 균일하게 하도록 한 유기발광다이오드 표시소자에 관한 것이다.

- <20> 최근, 음극선관(Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 평판 표시장치들이 개발되고 있다. 이러한 평판 표시장치는 액정 표시장치(Liquid Crystal Display : 이하 "LCD"라 한다), 전계 방출 표시장치(Field Emission Display : FED), 플라즈마 디스플레이 패널(Plasma Display Panel : 이하 "PDP"라 한다) 및 전계발광소자(Electroluminescence Device) 등이 있다.
- <21> 이들 중에 PDP는 구조와 제조공정이 단순하기 때문에 경박단소하면서도 대화면화에 가장 유리한 표시장치로 주목받고 있지만 발광효율과 휘도가 낮고 소비전력이 큰 단점이 있다. 스위칭 소자로 박막 트랜지스터(Thin Film Transistor : 이하 "TFT"라 한다)가 적용된 액티브 매트릭스 LCD는 반도체공정을 이용하기 때문에 대화면화에 어려움이 있지만 노트북 컴퓨터의 표시소자로 주로 이용되면서 수요가 늘고 있다. 이에 비하여, 전계발광소자는 발광층의 재료에 따라 무기 전계발광소자와 유기발광다이오드소자로 대별되며 스스로 발광하는 자발광소자로서 응답속도가 빠르고 발광효율, 휘도 및 시야각이 큰 장점이 있다.
- <22> 유기발광다이오드소자는 도 1과 같이 유리기판 상에 투명도전성물질로 이루어진 애노드전극을 형성하고, 유기화합물층 및 도전성 금속으로 된 캐소드전극이 적층된다.
- <23> 유기화합물층은 정공주입층(Hole Injection layer), 정공수송층(Hole transport layer, HTL), 발광층(Emission layer, EML), 전자수송층(Electron transport layer, ETL) 및 전자주입층(Electron Injection layer)을 포함한다.
- <24> 애노드전극과 캐소드전극에 구동전압이 인가되면 정공주입층 내의 정공과 전자주입층 내의 전자는 각각 발광층 쪽으로 진행하여 발광층을 여기시키고, 그 결과 발광층이 가시광을 발산하게 한다. 이렇게 발광층으로부터 발생되는 가시광으로 화상 또는 영상을 표시하게 된다.
- <25> 이와 같은 유기발광다이오드소자는 패씨브 매트릭스(passive matrix) 방식 또는, 스위칭소자로써 TFT를 이용하는 액티브 매트릭스(active matrix) 방식의 표시소자로 응용되고 있다. 패씨브 매트릭스 방식은 애노드전극과 캐소드전극을 직교하여 그 전극들에 인가되는 전류에 따라 발광셀을 선택하는데 비하여, 액티브 매트릭스 방식은 능동소자인 TFT를 선택적으로 텐-온시켜 발광셀을 선택하고 스토리지 커패시터(Storage Capacitor)에 유지되는 전압으로 발광셀의 발광을 유지한다.
- <26> 도 2는 액티브 매트릭스 방식의 유기발광다이오드 표시소자에 있어서 하나의 화소를 등가적으로 나타내는 회로도이다.
- <27> 도 2를 참조하면, 액티브 매트릭스 방식의 유기발광다이오드 표시소자는 유기발광다이오드소자(OLED), 서로 교차하는 데이터라인(DL) 및 게이트라인(GL), 스위치 TFT(T2), 구동 TFT(T1), 및 스토리지 커패시터(Cst)를 구비한다. 구동 TFT(T1)와 스위치 TFT(T2)는 P-타입 MOS-FET로 구현된다.
- <28> 스위치 TFT(T2)는 게이트라인(GL)으로부터의 게이트로우전압(또는 스캔전압)에 응답하여 텐-온됨으로써 자신의 소스전극과 드레인전극 사이의 전류패스를 도통시키고, 게이트라인(GL) 상의 전압이 자신의 문턱전압(Threshold Voltage : Vth) 이하인 게이트하이전압일 때 오프 상태를 유지하게 된다. 이 스위치 TFT(T2)의 온타임기간 동안 데이터라인(DL)으로부터의 데이터전압은 스위치 TFT(T2)의 소스전극과 드레인전극을 경유하여 구동 TFT(T1)의 게이트전극과 스토리지 커패시터(Cst)에 인가된다. 이와 반대로, 스위치 TFT(T2)의 오프타임 기간 동안 스위치 TFT(T2)의 소스전극과 드레인전극 사이의 전류패스가 개방되어 데이터전압(VDL)이 구동 TFT(T1)와 스토리지 커패시터(Cst)에 인가되지 않는다.
- <29> 구동 TFT(T1)의 소스 전극은 구동전압라인(VL) 및 스토리지 커패시터(Cst)의 일측 전극에 접속되고, 드레인 전극은 유기발광다이오드소자(OLED)의 애노드전극에 접속된다. 그리고 구동 TFT(T1)의 게이트전극은 스위치 TFT(T2)의 드레인전극에 접속된다. 이 구동 TFT(T1)는 게이트전극에 공급되는 게이트전압 즉, 데이터전압에 따라 소스전극과 드레인전극 사이의 전류양을 조절하여 데이터전압에 대응하는 밝기로 유기발광다이오드소자(OLED)를 발광시킨다.
- <30> 스토리지 커패시터(Cst)는 데이터전압과 고전위 구동전압(VDD) 사이의 차전압을 저장하여 구동 TFT(T1)의 게이트전극에 인가되는 전압을 한 프레임기간동안 일정하게 유지시킨다.
- <31> 유기발광다이오드소자(OLED)는 도 1과 같은 구조로 구현되고 구동 TFT(T1)의 드레인전극에 접속된 캐소드전극과 기저전압원(GND)이 공급되는 캐소드전극을 포함한다. 이 유기발광다이오드소자(OLED)는 구동 TFT(T1)의 게이트전압에 따라 결정되는 구동 TFT(T1)의 소스-드레인간 전류에 의해 발광한다.
- <32> 도 2와 같은 유기발광다이오드 표시소자는 구동 TFT(T1)의 특성에 따라 유기발광다이오드소자(OLED)에 흐르는

전류가 결정된다. 따라서, 구동 TFT(T1)의 특성이 각 화소들에서 균일하게 되어야만 균일한 휘도 특성으로 화상을 표시할 수 있지만, 실제로 제작되는 패널에서 구동 TFT(T1)의 특성 예컨대, 문턱전압 특성이 화면 위치에 따라 다르게 되고 구동전압라인(VL)으로 인한 고전위 구동전압(VDD)의 전압강하로 인하여 동일 데이터에서 화면 위치에 따라 휘도가 다르게 된다.

<33> 도 3은 액티브 매트릭스 방식의 유기발광다이오드 표시소자에서 TFT 특히, 구동 TFT(T1)의 문턱전압 편차와 구동전압라인(VL)으로 인한 전압 강하에 의해 동일 계조의 데이터에서 나타나는 실제 화면의 세로 줄무늬 현상을 보여 준다.

<34> 예를 들면, 도 4와 같은 데이터 결정화 공정에서 유기발광다이오드 표시소자의 TFT 기판에 형성된 비정질 실리콘(a-Si)이 폴리 실리콘(p-Si)으로 결정화될 때 데이터의 파워가 시간에 따라 불안정하게 되는 것과 또한, 기판 면에 대하여 일정 부분씩 스캔하면서 데이터를 조사할 때 시간차를 두고 데이터가 조사된 부분들 사이의 경계에서 나타나는 실리콘 박막의 막질이 불균일해지는 것에 의해 TFT 기판의 반도체 특성이 불균일해진다. 이렇게 TFT 기판의 반도체 특성이 위치에 따라 편차가 나타날 때 도 3의 줄무늬 현상과 같이 동일 계조의 데이터에서도 휘도가 불균일하게 나타난다.

발명이 이루고자 하는 기술적 과제

<35> 따라서, 본 발명의 목적은 구동전압 공급배선으로 인한 전압강하와 TFT의 문턱치 전압 변동으로 인한 악영향을 최소화하여 표시 휘도를 균일하게 하도록 한 유기발광다이오드 표시소자를 제공하는데 있다.

발명의 구성 및 작용

<36> 상기 목적을 달성하기 위하여, 본 발명의 제1 실시예에 따른 유기발광다이오드 표시소자는 구동전압을 발생하는 구동전압원; 기준전압을 발생하는 기준전압원; 기준전류를 발생하는 기준전류원; 제1 노드와 제2 노드 사이에 접속된 스토리지 커패시터; 제3 노드와 기저전압원 사이에 접속된 유기발광다이오드소자; 제1 스캔신호가 공급되는 제1 스캔라인; 상기 제1 스캔신호에 대하여 역위상으로 발생되는 제2 스캔신호가 공급되는 제2 스캔라인; 상기 스캔라인들과 교차하고 데이터전압이 공급되는 데이터라인; 제1 기간 동안 오프 상태를 유지한 후, 제2 기간 동안 상기 제1 스캔신호에 응답하여 상기 제1 노드에 상기 기준전압을 공급하는 제1 스위치소자; 상기 제1 기간 동안 상기 제2 스캔신호에 응답하여 상기 제1 노드에 상기 데이터전압을 공급한 후, 상기 제2 기간 동안 오프 상태를 유지하는 제2 스위치소자; 상기 제2 노드의 전압에 따라 상기 유기발광다이오드소자로 공급되는 전류를 조절하는 제3 스위치소자; 상기 제1 기간 동안 상기 제2 스캔신호에 응답하여 상기 기준전류를 상기 제2 노드에 공급한 후, 상기 제2 기간 동안 오프 상태를 유지하는 제4 스위치소자; 상기 제1 기간 동안 상기 제2 스캔신호에 응답하여 상기 제2 노드와 상기 제3 노드 사이의 전류패스를 형성한 후, 상기 제2 기간 동안 오프 상태를 유지하는 제5 스위치소자; 및 상기 제1 기간 동안 상기 제3 노드를 경유하여 상기 유기발광다이오드소자로 흐르는 전류를 차단한 후, 상기 제2 기간 동안 상기 제1 스캔신호와 상기 제2 노드의 전압 중 어느 하나에 응답하여 상기 제3 노드와 상기 유기발광다이오드소자 사이의 전류패스를 형성하는 제6 스위치소자를 구비한다.

<37> 본 발명의 제2 실시예에 따른 유기발광다이오드 표시소자는 구동전압을 발생하는 구동전압원; 기준전압을 발생하는 기준전압원; 기준전류를 발생하는 기준전류원; 제1 노드와 제2 노드 사이에 접속된 스토리지 커패시터; 제3 노드와 기저전압원 사이에 접속된 유기발광다이오드소자; 스캔신호가 공급되는 스캔라인; 상기 스캔라인과 교차하고 데이터전압이 공급되는 데이터라인; 제1 기간 동안 상기 스캔신호의 제1 전압에 응답하여 오프 상태를 유지한 후 제2 기간 동안 상기 스캔신호의 제2 전압에 응답하여 상기 제1 노드에 상기 기준전압을 공급하는 제1 스위치소자; 상기 제1 기간 동안 상기 스캔신호의 제1 전압에 응답하여 상기 제1 노드에 상기 데이터전압을 공급한 후, 상기 제2 기간 동안 오프 상태를 유지하는 제2 스위치소자; 상기 제2 노드의 전압에 따라 상기 유기발광다이오드소자로 공급되는 전류를 조절하는 제3 스위치소자; 상기 제1 기간 동안 상기 스캔신호의 제1 전압에 응답하여 상기 제2 노드와 상기 제3 노드 사이의 전류패스를 형성한 후, 상기 제2 기간 동안 오프 상태를 유지하는 제4 스위치소자; 상기 제1 기간 동안 상기 스캔신호의 제1 전압에 응답하여 상기 제2 노드와 상기 제3 노드 사이의 전류패스를 형성한 후, 상기 제2 기간 동안 오프 상태를 유지하는 제5 스위치소자; 및 상기 제1 기간 동안 상기 제3 노드를 경유하여 상기 유기발광다이오드소자로 흐르는 전류를 차단한 후, 상기 제2 기간 동안 상기 제2 노드의 전압과 상기 스캔신호의 제2 전압 중 어느 하나에 응답하여 상기 제3 노드와 상기 유기발광다이오드소자 사이의 전류패스를 형성하는 제6 스위치소자를 구비한다.

<38> 이하, 도 5 내지 도 12를 참조하여 본 발명의 바람직한 실시예들에 대하여 설명하기로 한다.

- <49> 도 5 내지 도 8을 참조하면, 본 발명의 제1 실시예에 따른 유기발광다이오드 표시소자는 $m \times n$ 개의 화소들(54)이 형성되는 표시패널(50)과, 데이터라인들(DL1 내지 DL m)에 데이터전압을 공급하기 위한 데이터 구동부(52)와, m 개의 스캔전극쌍(E1 내지 En, S1 내지 Sn)에 상호 역위상의 스캔펄스쌍을 순차적으로 공급하기 위한 스캔 구동부(53)와, 상기 구동부들(52, 53)을 제어하기 위한 타이밍 콘트롤러(51)를 구비한다.
- <50> 표시패널(50)에서, 각각 n 개의 제1 및 제2 스캔라인들(E1 내지 En, S1 내지 Sn)과, m 개의 데이터라인들(DL1 내지 DL m)의 교차로 정의된 화소 영역들에 화소들(54)이 형성된다. 이러한 표시패널(50)에는 정전압의 기준전압(Vref), 정전류의 기준전류(Iref), 및 고전위 구동전압(VDD)을 각각의 화소들(54)에 공급하기 위한 신호배선들이 형성된다.
- <51> 데이터 구동부(52)는 타이밍 콘트롤러(51)로부터의 디지털 비디오 데이터(RGB)를 아날로그 감마보상전압으로 변환한다. 그리고 데이터 구동부(52)는 각 화소(54)의 유기발광다이오드소자(OLED)가 발광되기 전에 할당된 프로그래밍기간(PP) 동안, 타이밍 콘트롤러(51)로부터의 제어신호(DDC)에 응답하여 아날로그 감마보상전압을 데이터전압(Vdata)으로써 데이터라인들(DL1 내지 DL m)에 공급한다.
- <52> 스캔 구동부(53)는 타이밍 콘트롤러(51)로부터의 제어신호(SDC)에 응답하여 도 6과 같이 하이전압의 제1 스캔펄스(EM1 내지 EM n)를 제1 스캔라인들(E1 내지 En)에 순차적으로 공급함과 동시에, 로우전압의 제2 스캔펄스(SCAN1 내지 SCAN n)를 제1 스캔펄스(EM1 내지 EM n)에 대하여 역위상으로 발생하고 그 제2 스캔펄스(SCAN1 내지 SCAN n)를 제1 스캔펄스(EM1 내지 EM n)와 동기되도록 제2 스캔라인들(S1 내지 Sn)에 순차적으로 공급한다.
- <53> 타이밍 콘트롤러(51)는 디지털 비디오 데이터(RGB)를 데이터 구동부(52)에 공급하고 수직/수평 동기신호와 클럭신호 등을 이용하여 스캔 구동부(53)와 데이터 구동부(52)의 동작 타이밍을 제어하기 위한 제어신호(DDC, SDC)를 발생한다.
- <54> 한편, 표시패널(50)에는 기준전압(Vref)과 고전위 구동전압(VDD)을 공급하기 위한 정전압원과, 기준전류(Iref)을 공급하기 위한 정전류원이 접속된다.
- <55> 화소들(54) 각각은 도 7 및 도 8과 같이 유기발광다이오드소자(OLED), 6 개의 TFT, 및 1 개의 스토리지 커페시터를 포함한다.
- <56> 도 7은 본 발명에 따른 유기발광다이오드 표시소자에서 화소들(54)의 제1 실시예를 나타낸다.
- <57> 도 7을 참조하면, 제1 TFT(M1)는 제1 스캔라인(E1 내지 En)으로부터 공급되는 제2 스캔펄스(EM1 내지 EM n)에 의해 프로그래밍기간(PP) 동안 오프 상태를 유지하는 반면, 빛방출기간(EP) 동안 기준전압원(Vref)과 a 노드 사이의 전류패스를 형성한다. 이 제1 TFT(M1)의 게이트전극은 제1 스캔라인(E1 내지 En)에 접속되고, 소스전극은 기준전압원(Vref)에 접속된다. 그리고 제1 TFT(M1)의 드레인전극은 a 노드에 접속된다.
- <58> 제2 TFT(M2)는 제2 스캔라인(S1 내지 Sn)으로부터 공급되는 제2 스캔펄스(SCAN1 내지 SCAN n)에 의해 턴-온되어 프로그래밍기간(PP) 동안, 데이터라인(DL1 내지 DL m)과 a 노드 사이의 전류패스를 연결하여 스토리지 커페시터(Cs)에 데이터전압(Vdata)을 충전시키는 반면, 빛방출기간(EP) 동안 데이터라인(DL1 내지 DL m)과 a 노드 사이의 전류패스를 차단한다. 이 제2 TFT(M2)의 게이트전극은 제2 스캔라인(SCAN1 내지 SCAN n)에 접속되고, 소스전극은 데이터라인(DL1 내지 DL m)에 접속된다. 그리고 제2 TFT(M2)의 드레인전극은 a 노드에 접속된다.
- <59> 제3 TFT(M3)는 구동 TFT로써 프로그래밍기간(PP)과 빛방출기간(EP) 동안, 게이트전압인 b 노드 전압에 응답하여 턴-온되어 고전위 구동전압원(VDD)과 c 노드 사이의 전류패스를 연결한다. 이 제3 TFT(M3)의 게이트전극은 b 노드에 접속되고, 소스전극은 고전위 구동전압원(VDD)에 접속된다. 그리고 제3 TFT(M3)의 드레인전극은 c 노드에 접속된다.
- <60> 제4 TFT(M4)는 제2 스캔라인(S1 내지 Sn)으로부터 공급되는 제2 스캔펄스(SCAN1 내지 SCAN n)에 의해 턴-온되어 프로그래밍기간(PP) 동안, b 노드와 정전류원(Iref) 사이의 전류패스를 연결하는 반면, 빛방출기간(EP) 동안 b 노드와 정전류원(Iref) 사이의 전류패스를 차단한다. 이 제4 TFT(M4)의 게이트전극은 제2 스캔라인(S1 내지 Sn)에 접속되고, 소스전극은 b 노드에 접속된다. 그리고 제4 TFT(M4)의 드레인전극은 정전류원(Iref)에 접속된다.
- <61> 제5 TFT(M5)는 제4 TFT(M4)와 유사하게, 제2 스캔라인(S1 내지 Sn)으로부터 공급되는 제2 스캔펄스(SCAN1 내지 SCAN n)에 의해 턴-온되어 프로그래밍기간(PP) 동안, b 노드와 c 노드 사이의 전류패스를 연결하는 반면, 빛방출기간(EP) 동안 b 노드와 c 노드 사이의 전류패스를 차단한다. 이 제5 TFT(M5)의 게이트전극은 제2 스캔라인(S1 내지 Sn)에 접속되고, 소스전극은 c 노드에 접속된다. 그리고 제5 TFT(M5)의 드레인전극은 b 노드에 접속된다.

- <52> 제6 TFT(M6)는 제1 스캔라인(E1 내지 En)으로부터 공급되는 제2 스캔펄스(EM1 내지 EMn)에 의해 프로그래밍기간(PP) 동안 오프 상태를 유지하는 반면, 빛방출기간(EP) 동안 c 노드와 유기발광다이오드소자(OLED) 사이의 전류패스를 형성한다. 이 제6 TFT(M6)의 게이트전극은 제1 스캔라인(E1 내지 En)에 접속되고, 소스전극은 c 노드에 접속된다. 그리고 제6 TFT(M6)의 드레인전극은 유기발광다이오드소자(OLED)의 애노드전극에 접속된다.
- <53> 스토리지 커패시터(Cs)는 프로그래밍기간 동안(PP) 문턱전압 성분과 구동전압(VDD) 성분을 충전한 후, 빛방출기간(EP) 동안 충전된 전압을 유지한다.
- <54> 유기발광다이오드소자(OLED)는 도 1과 같은 구조를 가지며, 빛방출기간(EP) 동안 도 7의 점선과 같이 제3 TFT(M3)와 제6 TFT(M6)를 경유하여 흐르는 전류(I_{LED})에 의해 발광한다.
- <55> 제1 TFT(M1)는 프로그래밍기간(PP) 동안 스토리지 커패시터(Cs)의 일측 전극에 기준 전압(Vdata)을 충전시키고, 기준전압(Vref)을 이용하여 스토리지 커패시터(Cs)의 타측 전극과 제3 TFT(M3)의 게이트전극에 제3 TFT(M3)의 문턱전압과 고전위 구동전압(VDD) 정보를 갖고 있는 구동전압을 충전시킨다.
- <56> 제2, 제4, 및 제5 TFT(M2, M4, M5)는 프로그래밍기간(PP) 동안 스토리지 커패시터(Cs)의 일측 전극에 데이터 전압(Vdata)을 충전시키고, 기준전류(Iref)를 이용하여 스토리지 커패시터(Cs)의 타측 전극에 제3 TFT(M3)의 문턱전압을 충전시켜 데이터 전압(Vdata)의 스캐닝과 문턱전압의 샘플링 동작을 수행한다.
- <57> 이러한 화소들(54)의 동작을 단계적으로 설명하면 다음과 같다.
- <58> 프로그래밍기간(PP) 동안, 제1 스캔펄스(EM1 내지 EMn)는 하이전압을 유지하여 제1 및 제6 TFT(M1, M6)를 턴-온시키고, 제2 스캔펄스(SCAN1 내지 SCANn)는 로우전압을 유지하여 제2, 제4 및 제5 TFT(M2, M4, M5)를 턴-온시킨다. 따라서, 데이터라인(DL1 내지 DLm)으로부터의 데이터전압(Vdata)은 제2 TFT(M2)를 경유하여 a 노드에 접속된 스토리지 커패시터(Cs)의 일측 전극에 충전된다. b 노드에 접속된 스토리지 커패시터(Cs)의 타측 전극에는 제3 TFT(M3)의 소스전압보다 문턱전압 이상으로 낮은 게이트전압으로 충전된다. 이와 동시에 제3 TFT(M3)는 턴-온된 제5 TFT(M5)를 통해 다이오드소자로 결선된다. 따라서, 프로그래밍기간(PP) 동안 다이오드로 동작하는 제3 TFT(M3)에 의해 기준전류(Iref)가 도 7의 실선과 같이 고전위 구동전압원(VDD) \rightarrow 제3 TFT(M3) \rightarrow 제5 TFT(M5) \rightarrow 제4 TFT(M4) \rightarrow 정전류원(Iref)으로 전류가 흐르게 된다. 이 프로그래밍 동안, 제1 TFT(M1)의 드레인전극과 스토리지 커패시터(Cs) 사이의 a 노드 전압(Va), 스토리지 커패시터(Cs)와 제3 TFT(M3)의 게이트전극 사이의 b 노드 전압(Vb)은 아래의 수학식 1, 2과 같다.

수학식 1

$$Va = Vdata$$

<59>

수학식 2

$$Vb = VDD - |V_T'|$$

<60>

<61> 수학식 1에서 'Vdata'는 데이터전압이고, 수학식 2에서 '|V'|는 아래의 수학식 3과 같다.

수학식 3

$$|V_T'| = |V_{th}| + \sqrt{\frac{2LI_{ref}}{k'W}}$$

<62>

<63> 수학식 3에서 'Vth'는 제3 TFT(M3)의 문턱전압, 'k'는 제3 TFT(M3)의 이동도 및 기생용량을 함수로 하는 상수값, 'L'은 제3 TFT(M3)의 채널길이, 'W'는 제3 TFT(M3)의 채널폭을 각각 나타낸다.

<64>

수학식 3에서 기준전류(Iref)는 아래의 수학식 4로 정의된다.

수학식 4

$$Iref = \frac{k'}{2} \frac{W}{L} (|V_{T'}| - |V_{th}|)^2$$

<65>

<66> 여기서, 기준전류(Iref)는 제3 TFT(M3)의 문턱전압(V_{th})을 감지하기 위한 전류로써 그 전류값이 높을수록 제3 TFT(M3)의 문턱전압을 감지하기 위한 프로그래밍기간을 줄일 수 있으나 그 만큼 소비전력이 증가될 수 있다. 따라서, 기준전류(Iref)는 패널 특성, 구동시간 및 소비전력을 고려하여 실험적으로 결정된다. 예컨대, 기준전류(Iref)는 패널에 형성된 TFT의 반도체특성, 구동주파수 규격 및 소비전력의 요구사항 등에 따라 달라질 수 있다.

<67>

<67> 빛방출기간(EP) 동안 제1 스캔필스(EM1 내지 EMn)는 로우전압으로 반전되어 제1 및 제6 TFT(M1, M6)를 턴-온시키고, 제2 스캔필스(SCAN1 내지 SCANn)는 하이전압으로 반전되어 제2, 제4 및 제5 TFT(M2, M4, M5)를 턴-오프시킨다. 따라서, 화소(54)로 공급되는 데이터전압(Vdata)과 기준전류(Iref)는 차단되고, 기준전압(Vref)은 제1 TFT(M1)를 경유하여 a 노드에 접속된 스토리지 커패시터(Cs)의 일측 전극에 충전된다. 이 때, b 노드에 접속된 스토리지 커패시터(Cs)의 타측 전극은 기준전압(Vref)에 의해 부트스트랩(bootstrap)되어 그 충전 전위가 변하게 된다. 따라서, 제3 TFT(M3)는 이렇게 변화된 b 노드의 전압에 따라서 빛을 발광하게 된다. 이 빛방출기간(EP) 동안 발광다이오드소자(OLED)는 도 7의 접선과 같이 고전위 구동전압원(VDD) → 제3 TFT(M3) → 제6 TFT(M6) → 발광다이오드소자(OLED) → 기저전압원(GND)으로 흐르는 전류(I_{OLED})에 의해 발광한다. 이 빛방출기간(EP) 동안, a 노드 전압(V_a)과 b 노드 전압(V_b)은 아래의 수학식 5, 6과 같고 유기발광다이오드소자(OLED)에 흐르는 전류(I_{OLED})는 수학식 7과 같다.

수학식 5

$$Va = Vref$$

<68>

수학식 6

$$Vb = VDD - |V_{T'}| + Vref - Vdata$$

<69>

<70> 기준전압(Vref)은 빛방출기간(EP) 동안 스토리지 커패시터(Cs)의 일측 전압을 유지시키는 전압으로써 데이터 전압과 기준전류(Iref)의 값으로부터 결정되는 임의의 정전압으로 결정된다.

수학식 7

$$\begin{aligned} I_{OLED} &= \frac{k'}{2} \frac{W}{L} (VDD - (VDD - |V_{T'}| + Vref - Vdata) - |V_{th}|)^2 \\ &= \frac{k'}{2} \frac{W}{L} (Vdata - Vref + \sqrt{\frac{2LIref}{k'W}})^2 \end{aligned}$$

<71>

<72> 수학식 7에서 알 수 있는 바, 본 발명에 따른 유기발광다이오드 표시소자에서 빛방출기간(EP) 동안 유기발광다이오드소자(OLED)에 흐르는 전류(I_{OLED})를 정의하는 수식에는 고전위 구동전압(VDD)과 제3 TFT(M3)의 문턱전압(V_{th})의 항이 없다. 즉, 빛방출기간(EP) 동안 유기발광다이오드소자(OLED)에 흐르는 전류(I_{OLED})는 고전위 구동전압(VDD)과 TFT의 문턱전압(V_{th})에 전혀 영향을 받지 않는다.

<73>

도 8은 본 발명에 따른 유기발광다이오드 표시소자에서 화소들(54)의 제2 실시예를 나타낸다.

<74>

도 8을 참조하면, 화소들(54) 각각은 제1 내지 제6 TFT(M1 내지 M6), 스토리지 커패시터(Cs), 및 유기발광다이-

오드소자(OLED)를 구비한다. TFT들(M1 내지 M6)은 P 타입 MOS-FET로 구현된다. 제1 내지 제5 TFT(M1 내지 M5), 스토리지 커패시터(Cs) 및 유기발광다이오드소자(OLED)는 전술한 도 6의 실시예에서 설명된 그 것들과 실질적으로 동일하므로 그에 대한 상세한 설명을 생략하기로 한다.

- <75> 제3 TFT(M3)는 전술한 실시예와 같이 프로그래밍기간(PP) 동안 다이오드로 동작하여 기준전류(I_{ref})를 흐르게 한다.
- <76> 제6 TFT(M6)는 프로그래밍기간(PP) 동안 턴-온된 제5 TFT(M5)에 의해 역방향 다이오드로 결선되어 유기발광다이오드소자(OLED)로 공급되는 전류(I_{LED})를 차단하는 반면, 빛방출기간(EP) 동안 c 노드와 유기발광다이오드소자(OLED) 사이의 전류패스를 형성하여 유기발광다이오드소자(OLED)에 전류(I_{LED})를 공급한다. 이 제6 TFT(M6)의 게이트전극은 전술한 제1 실시예와 달리 b 노드에 접속된다. 그리고 제6 TFT(M6)의 소스전극은 c 노드에 접속되며, 드레인전극은 유기발광다이오드소자(OLED)의 애노드전극에 접속된다.
- <77> 이러한 도 8의 화소(54)는 전술한 도 6의 실시예와 실질적으로 동일하게 동작한다.
- <78> 프로그래밍기간(PP) 동안, 제1 스캔펄스(EM1 내지 EMn)에 의해 제1 TFT(M1)는 턴오프되는 반면에, 제2 스캔펄스(SCAN1 내지 SCANn)에 의해 제2, 제4 및 제5 TFT(M2, M4, M5)는 턴-온된다. 이와 동시에, 제3 TFT(M3)는 턴-온된 제5 TFT(M5)에 의해 순방향 다이오드로 동작하여 기준전류(I_{ref})를 흐르게 하고 제6 TFT(M1, M6)는 역방향 다이오드로 동작하여 유기발광다이오드소자(OLED)에 공급되는 전류를 차단한다. 이 프로그래밍기간(PP) 동안 a 노드에는 데이터전압(Vdata)이 충전되고 b 노드에 제3 TFT(M3)의 문턱전압이 샘플링된다. 이어서, 빛방출기간(EP) 동안, 제1 스캔펄스(EM1 내지 EMn)의 전압이 반전되어 제2, 제4 및 제5 TFT(M2, M4, M5)는 턴-오프되고, 제1 TFT(M1)는 턴-온된다. 그리고 빛방출기간(EP) 동안 제3 및 제6 TFT(M3, M6)는 고전위 구동전압(VDD)과 문턱전압(V_{th})에 영향을 받지 않는 전류(I_{LED})를 유기발광다이오드소자(OLED)에 공급한다.
- <79> 도 9 내지 도 12는 N 타입 MOS-FET와 P 타입 MOS-FET를 동일 기판 상에 함께 형성하는 CMOS(Complementary Metal Oxide Semiconductor) 공정에서 적용 가능한 유기발광다이오드 표시소자의 실시예를 나타낸다.
- <80> 도 9 내지 도 12를 참조하면, 본 발명의 제1 실시예에 따른 유기발광다이오드 표시소자는 $m \times n$ 개의 화소들(94)이 형성되는 표시패널(90)과, 데이터라인들(DL1 내지 DLm)에 데이터전압을 공급하기 위한 데이터 구동부(92)와, n 개의 스캔전극(S1 내지 Sn)에 로우전압의 스캔펄스를 순차적으로 공급하기 위한 스캔 구동부(93)와, 상기 구동부들(92, 93)을 제어하기 위한 타이밍 콘트롤러(91)를 구비한다.
- <81> 표시패널(90)에서, 스캔라인들(S1 내지 Sn)과 데이터라인들(DL1 내지 DLm)의 교차로 정의된 화소 영역들에 화소들(94)이 형성된다. 이러한 표시패널(90)에는 정전압의 기준전압(V_{ref}), 정전류의 기준전류(I_{ref}), 및 고전위 구동전압(VDD)을 각각의 화소들(94)에 공급하기 위한 신호배선들이 형성된다. 도 5의 표시패널(50)과 대비할 때, 도 9의 표시패널(90)에는 하이전압의 스캔신호(EM1 내지 EMn)을 공급하기 위한 스캔라인들(E1 내지 En)이 제거되어 신호배선수가 줄어들고 패널 구조가 더 단순하게 된다. 또한, 도 5의 표시패널에는 화소어레이영역에 P-타입 MOS-FET들만으로 TFT들이 형성되지만, 도 9의 표시패널에는 화소어레이영역에 P-타입 MOS-FET와 N-타입 MOS-FET로 TFT들이 형성된다.
- <82> 데이터 구동부(92)는 도 5에 도시된 데이터 구동부(52)와 실질적으로 동일하다.
- <83> 스캔 구동부(93)는 타이밍 콘트롤러(51)로부터의 제어신호(DDC, SDC)에 응답하여 도 10과 같이 로우전압의 스캔펄스(SCAN1 내지 SCANn)를 스캔라인들(S1 내지 Sn)에 순차적으로 공급한다.
- <84> 타이밍 콘트롤러(91)는 디지털 비디오 데이터(RGB)를 데이터 구동부(92)에 공급하고 수직/수평 동기신호와 클럭신호 등을 이용하여 스캔 구동부(93)와 데이터 구동부(92)의 동작 타이밍을 제어하기 위한 제어신호(DDC, SDC)를 발생한다.
- <85> 한편, 표시패널(90)에는 기준전압(V_{ref})과 고전위 구동전압(VDD)을 공급하기 위한 정전압원과, 기준전류(I_{ref})을 공급하기 위한 정전류원이 접속된다.
- <86> 화소들(94) 각각은 도 11 및 도 12와 같이 6 개의 TFT(M1 내지 M6), 스토리지 커패시터(Cs), 및 유기발광다이오드소자(OLED)를 구비한다.
- <87> 도 11은 도 9에 도시된 유기발광다이오드 표시소자에서 화소들(94)의 제1 실시예를 나타낸다. 도 11에 있어서, 제2 내지 제5 TFT(M2 내지 M5), 스토리지 커패시터(Cs) 및 유기발광다이오드소자(OLED)는 전술한 도 7, 8의 실시

예에서 설명된 그 것들과 실질적으로 동일하므로 그에 대한 상세한 설명을 생략하기로 한다.

<88> 도 11을 참조하면, 화소들(94) 각각은 N 타입 MOS-FET로 형성된 제1 TFT(M1), P 타입 MOS-FET로 형성된 제2 내지 제6 TFT(M2 내지 M6), 스토리지 커패시터(Cs), 및 유기발광다이오드소자(OLED)를 구비한다.

<89> 제1 TFT(M1)는 프로그래밍기간(PP) 동안 스캔라인(S1 내지 Sn)으로부터 로우전압으로 공급되는 스캔펄스(SCAN1 내지 SCANN)에 의해 오프 상태를 유지하는 반면, 빛방출기간(EP) 동안 스캔라인(S1 내지 Sn)으로부터 공급되는 하이전압에 의해 턴-온되어 기준전압(Vref)과 a 노드 사이의 전류패스를 형성한다. 이를 위하여, 제1 TFT(M1)는 N 타입 MOS-FET로 형성되며, 그 게이트전극은 스캔라인(S1 내지 Sn)에 접속되고, 드레인전극은 기준전압원(Vref)에 접속된다. 그리고 제1 TFT(M1)의 소스전극은 a 노드에 접속된다.

<90> 제6 TFT(M6)는 프로그래밍기간(PP) 동안 턴-온된 제5 TFT(M5)에 의해 역방향 다이오드로 결선되어 유기발광다이오드소자(OLED)로 공급되는 전류(I_{OLED})를 차단하는 반면, 빛방출기간(EP) 동안 c 노드와 유기발광다이오드소자(OLED) 사이의 전류패스를 형성하여 유기발광다이오드소자(OLED)에 전류(I_{OLED})를 공급한다. 이 제6 TFT(M6)의 게이트전극은 b 노드에 접속되고, 소스전극은 c 노드에 접속된다. 그리고 제6 TFT(M6)의 드레인전극은 유기발광다이오드소자(OLED)의 애노드전극에 접속된다.

<91> 이러한 도 11의 화소(94)는 전술한 실시예들과 실질적으로 동일하게 동작한다.

<92> 프로그래밍기간(PP) 동안, 로우전압의 스캔펄스(SCAN1 내지 SCANN)가 발생되면 제1 TFT(M1)는 턴오프되는 반면에, 제2, 제4 및 제5 TFT(M2, M4, M5)는 턴-온된다. 이와 동시에, 제3 TFT(M3)는 턴-온된 제5 TFT(M5)에 의해 순방향 다이오드로 동작하여 기준전류(Iref)를 흐르게 하고 제6 TFT(M1, M6)는 역방향 다이오드로 동작하여 유기발광다이오드소자(OLED)에 공급되는 전류를 차단한다. 이 프로그래밍기간(PP) 동안 a 노드에는 데이터전압(Vdata)이 충전되고 b 노드에 제3 TFT(M3)의 문턱전압이 샘플링된다. 이어서, 빛방출기간(EP) 동안, 스캔라인(S1 내지 Sn)의 전압이 하이전압으로 상승하여 제2, 제4 및 제5 TFT(M2, M4, M5)는 턴-오프되고, 제1 TFT(M1)는 턴-온된다. 이 빛방출기간(EP) 동안, 제3 TFT(M3)는 제6 TFT(M6)의 게이트전압이 스토리지 커패시터(Cs)에 의해 부트스트랩되어 고전위 구동전압(VDD)과 문턱전압(Vth)에 영향을 받지 않는 전류(I_{OLED})를 유기발광다이오드소자(OLED)에 공급한다.

<93> 도 12를 참조하면, 화소들(94) 각각은 N 타입 MOS-FET로 형성된 제1 및 제6 TFT(M1, M6), P 타입 MOS-FET로 형성된 제2 내지 제5 TFT(M2 내지 M5), 스토리지 커패시터(Cs), 및 유기발광다이오드소자(OLED)를 구비한다.

<94> 제1 TFT(M1)는 기능 및 접속관계에서 볼 때 도 11에 도시된 그 것과 실질적으로 동일하다.

<95> 제6 TFT(M6)는 프로그래밍기간(PP) 동안 스캔라인(S1 내지 Sn)으로부터 로우전압으로 공급되는 스캔펄스(SCAN1 내지 SCANN)에 의해 턴-오프되어 유기발광다이오드소자(OLED)로 공급되는 전류(I_{OLED})를 차단하는 반면, 빛방출기간(EP) 동안 스캔라인(S1 내지 Sn) 상의 하이전압에 의해 턴-온되어 c 노드와 유기발광다이오드소자(OLED) 사이의 전류패스를 형성하여 유기발광다이오드소자(OLED)에 전류(I_{OLED})를 공급한다. 이를 위하여, 제6 TFT(M6)는 N 타입 MOS-FET로 형성되며, 그 게이트전극은 b 노드에 접속된다. 그리고 제6 TFT(M6)의 드레인전극은 c 노드에 접속되고, 소스전극은 유기발광다이오드소자(OLED)의 애노드전극에 접속된다.

<96> 이러한 도 12의 화소(94)는 전술한 실시예들과 실질적으로 동일하게 동작한다.

<97> 프로그래밍기간(PP) 동안, 로우전압의 스캔펄스(EM1 내지 EMn)가 발생되면 제1 및 제6 TFT(M1, M6)는 턴오프되는 반면에, 제2, 제4 및 제5 TFT(M2, M4, M5)는 턴-온된다. 이와 동시에, 제3 TFT(M3)는 턴-온된 제5 TFT(M5)에 의해 순방향 다이오드로 동작하여 기준전류(Iref)를 흐르게 하고 제6 TFT(M6)는 유기발광다이오드소자(OLED)에 공급되는 전류를 차단한다. 이 프로그래밍기간(PP) 동안 a 노드에는 데이터전압(Vdata)이 충전되고 b 노드에 제3 TFT(M3)의 문턱전압이 샘플링된다. 이어서, 빛방출기간(EP) 동안, 스캔라인(S1 내지 Sn)의 전압이 하이전압으로 상승하여 제2, 제4 및 제5 TFT(M2, M4, M5)는 턴-오프되고, 제1 및 제6 TFT(M1, M6)는 턴-온된다. 이 빛방출기간(EP) 동안, 제3 TFT(M3)의 게이트전압이 스토리지 커패시터(Cs)에 의해 부트스트랩되어 고전위 구동전압(VDD)과 문턱전압(Vth)에 영향을 받지 않는 전류(I_{OLED})를 유기발광다이오드소자(OLED)에 공급한다.

<98> 한편, 도 7 및 도 8에서 스위치소자들이 P 타입 MOS-FET로 구현된 예를 설명되었지만 그 스위치들은 N 타입 MOS-FET로 구현될 수 있다. 도 7 및 도 8의 스위치소자들이 N 타입 MOS-FET로 선택되면 도 6에 도시된 스캔펄스들의 논리치 또는 전압의 극성이 반전된다. 마찬가지로, 도 11 및 도 12에서도 스위치소자들의 타입이 바뀌

고 스캔펄스의 논리치나 극성이 바뀔 수 있다.

발명의 효과

<99> 상술한 바와 같이, 본 발명에 따른 유기발광다이오드 표시소자는 6 개의 스위치소자들과 1 개의 스토리지 커페시터를 이용하여 구동전압 공급배선으로 인한 전압강하와 TFT의 문턱치 전압 변동으로 인한 악영향을 최소화하여 표시 휘도를 균일하게 할 수 있다.

<100> 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여 져야만 할 것이다.

도면의 간단한 설명

<1> 도 1은 통상의 유기발광다이오드 표시소자의 구조를 개략적으로 나타내는 도면.

<2> 도 2는 통상의 액티브 매트릭스 방식의 유기발광다이오드 표시소자에 있어서 한 화소를 등가적으로 나타내는 회로도.

<3> 도 3은 박막트랜지스터의 특성 편차에 따라 초래되는 표시화상의 세로 줄무늬 현상을 보여 주는 도면.

<4> 도 4는 비정질 실리콘을 폴리 실리콘으로 변환시키기 위한 레이저 결정화 공정을 개략적으로 보여 주는 도면.

<5> 도 5는 본 발명의 제1 실시예에 따른 유기발광다이오드 표시소자를 나타내는 블록도.

<6> 도 6은 도 5에 도시된 구동부들의 출력파형을 보여 주는 파형도.

<7> 도 7은 도 5에 도시된 화소의 제1 실시예를 보여 주는 등가 회로도.

<8> 도 8은 도 5에 도시된 화소의 제2 실시예를 보여 주는 등가 회로도.

<9> 도 9는 본 발명의 제2 실시예에 따른 유기발광다이오드 표시소자를 나타내는 블록도.

<10> 도 10은 도 9에 도시된 구동부들의 출력파형을 보여 주는 파형도.

<11> 도 11은 도 9에 도시된 화소의 제1 실시예를 보여 주는 등가 회로도.

<12> 도 12는 도 9에 도시된 화소의 제2 실시예를 보여 주는 등가 회로도.

< 도면의 주요 부분에 대한 부호의 설명 >

<14> 50, 90 : 표시패널 51, 91 : 타이밍 콘트롤러

<15> 52, 92 : 데이터 구동부 53, 93 : 게이트 구동부

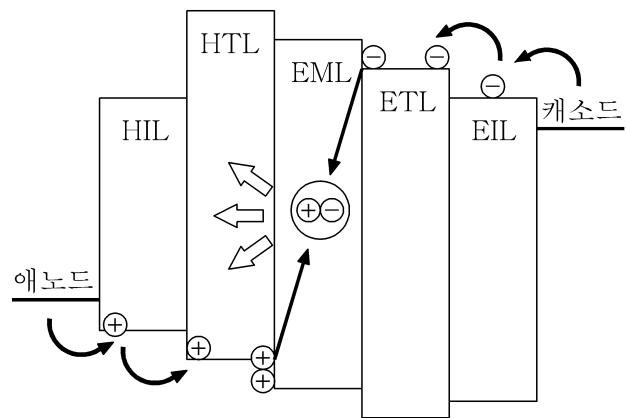
<16> 54, 94 : 화소 M1 내지 M6 : 박막트랜지스터

<17> Cs : 스토리지 커페시터 PP : 프로그래밍기간

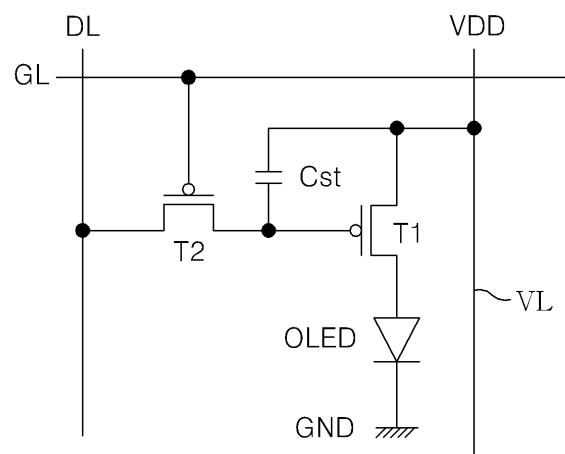
<18> EP : 빛방출기간

도면

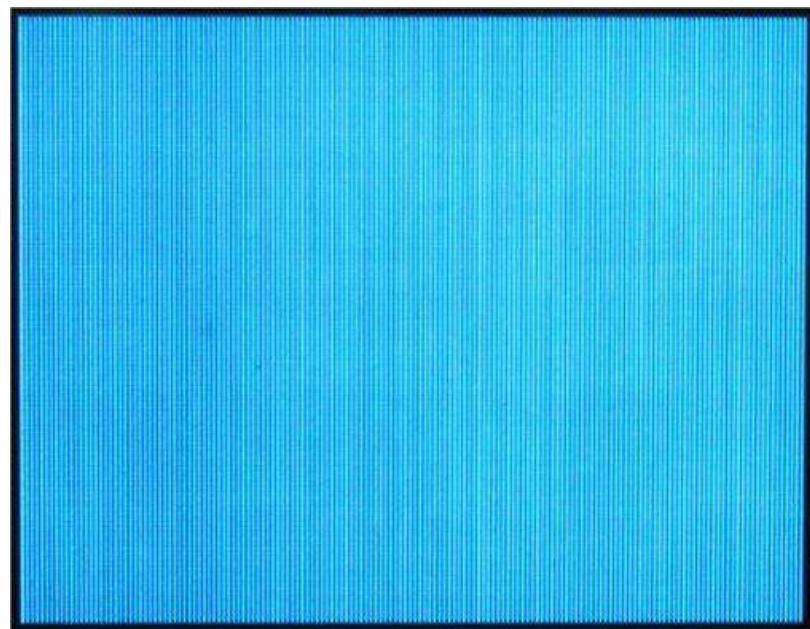
도면1



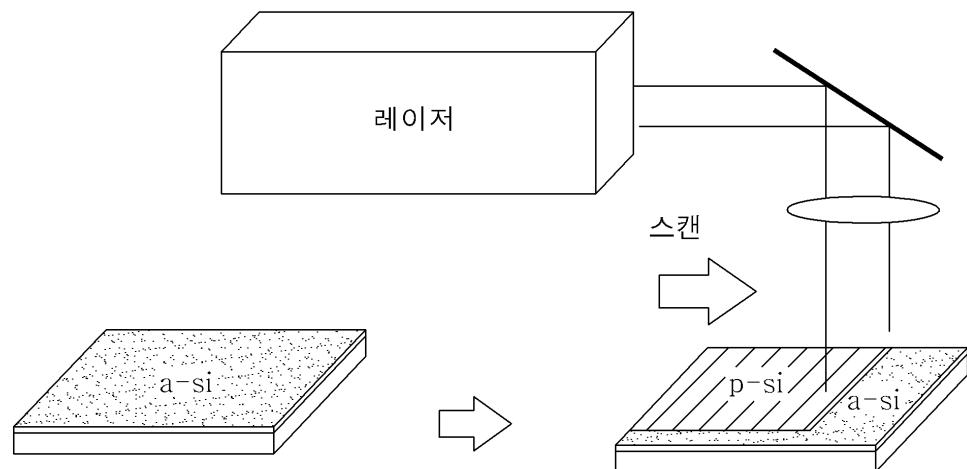
도면2



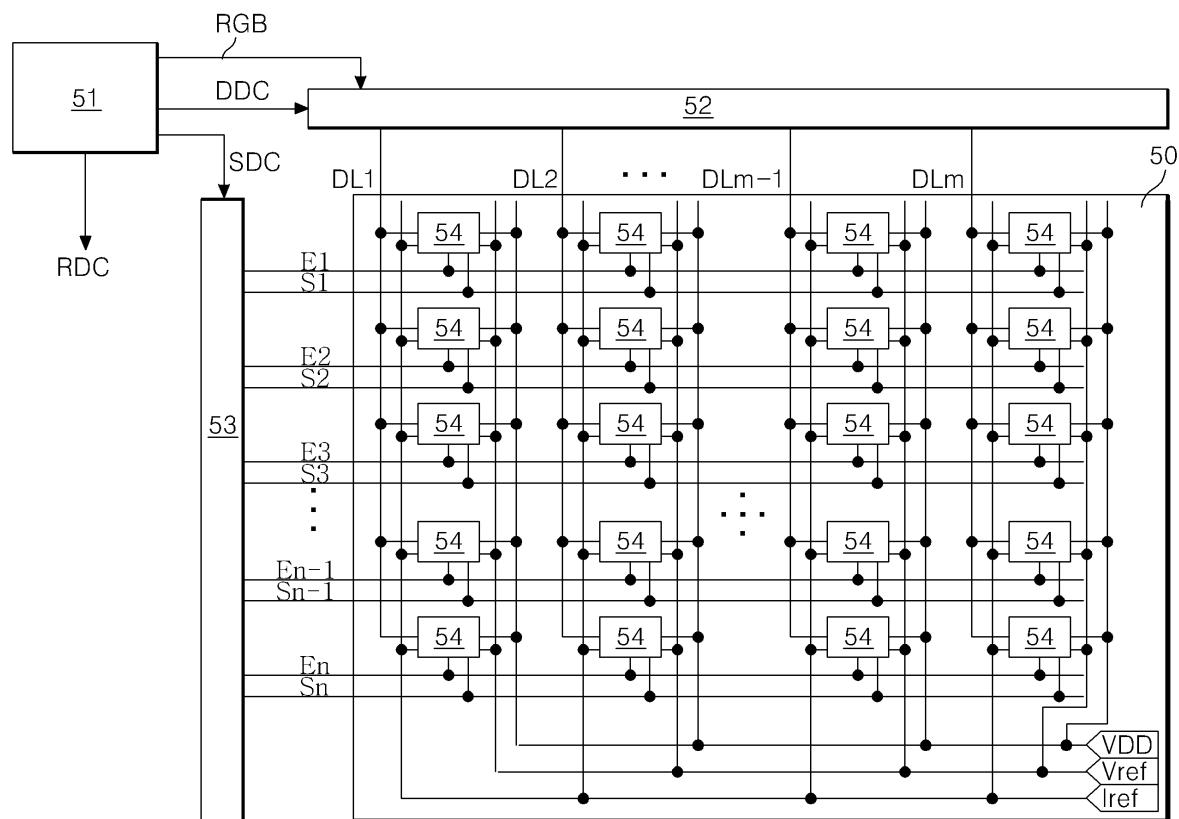
도면3



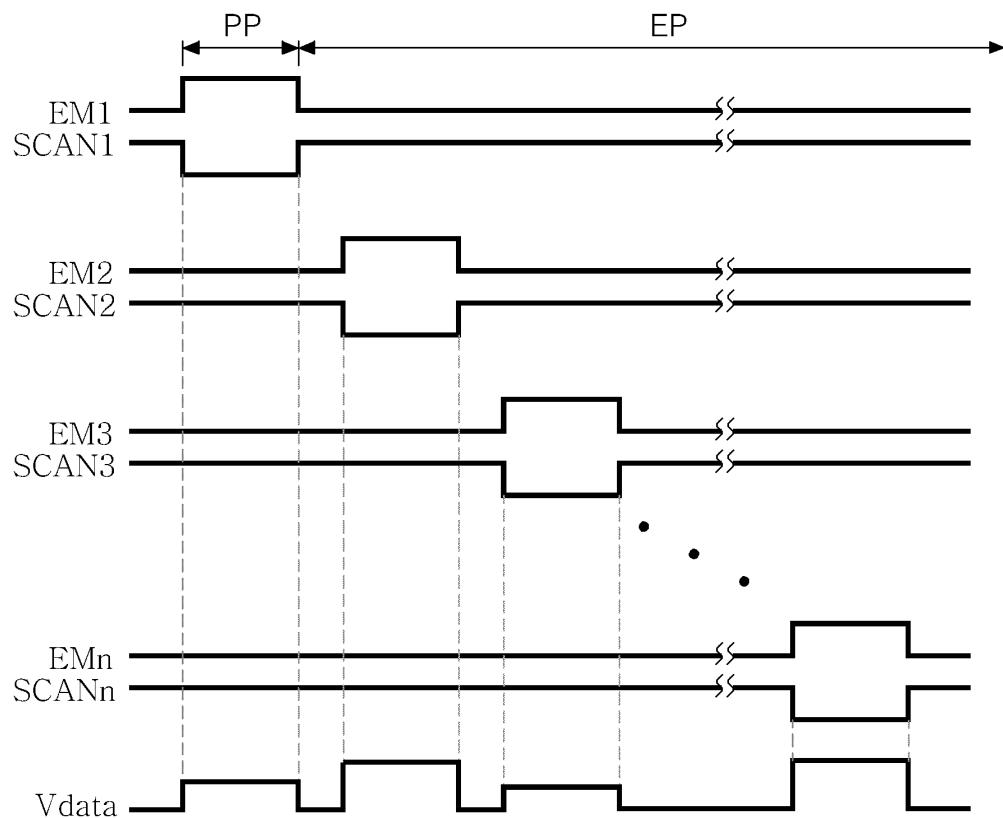
도면4



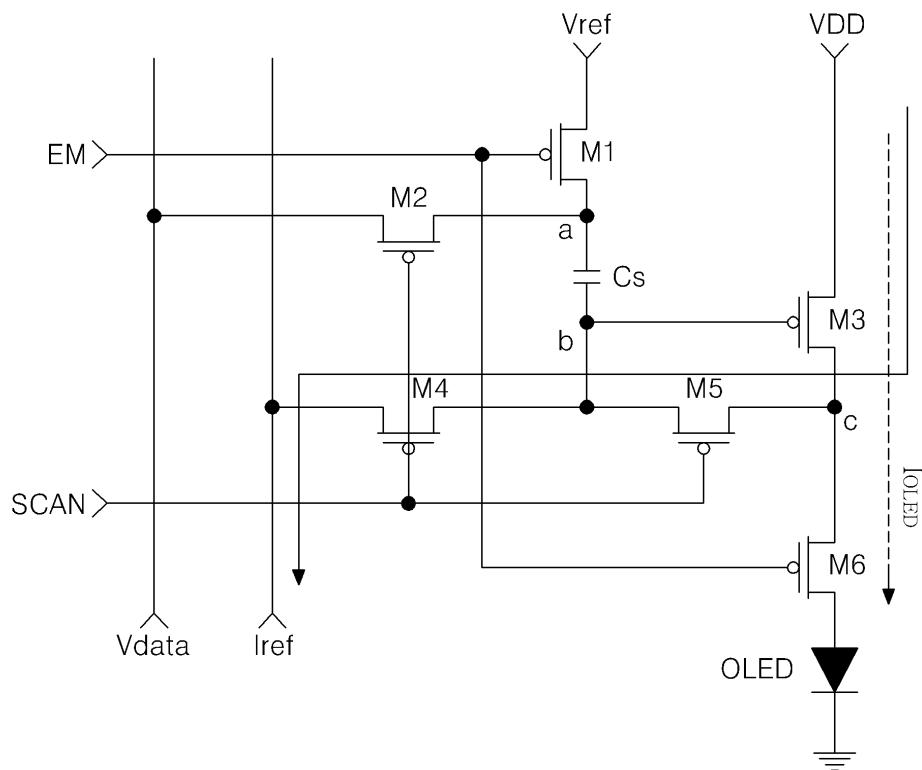
도면5



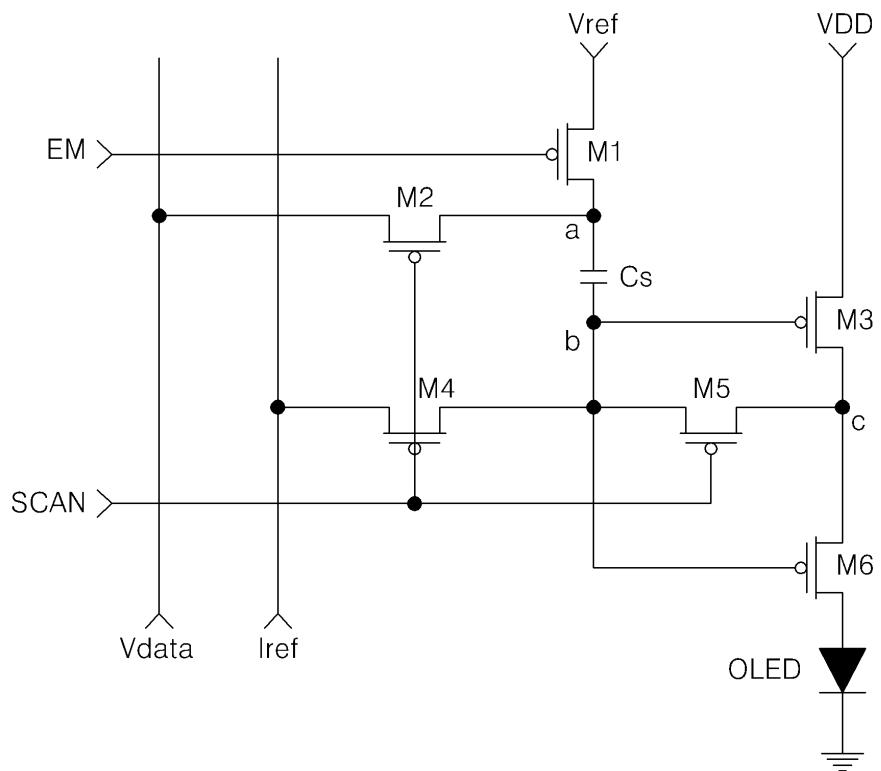
도면6



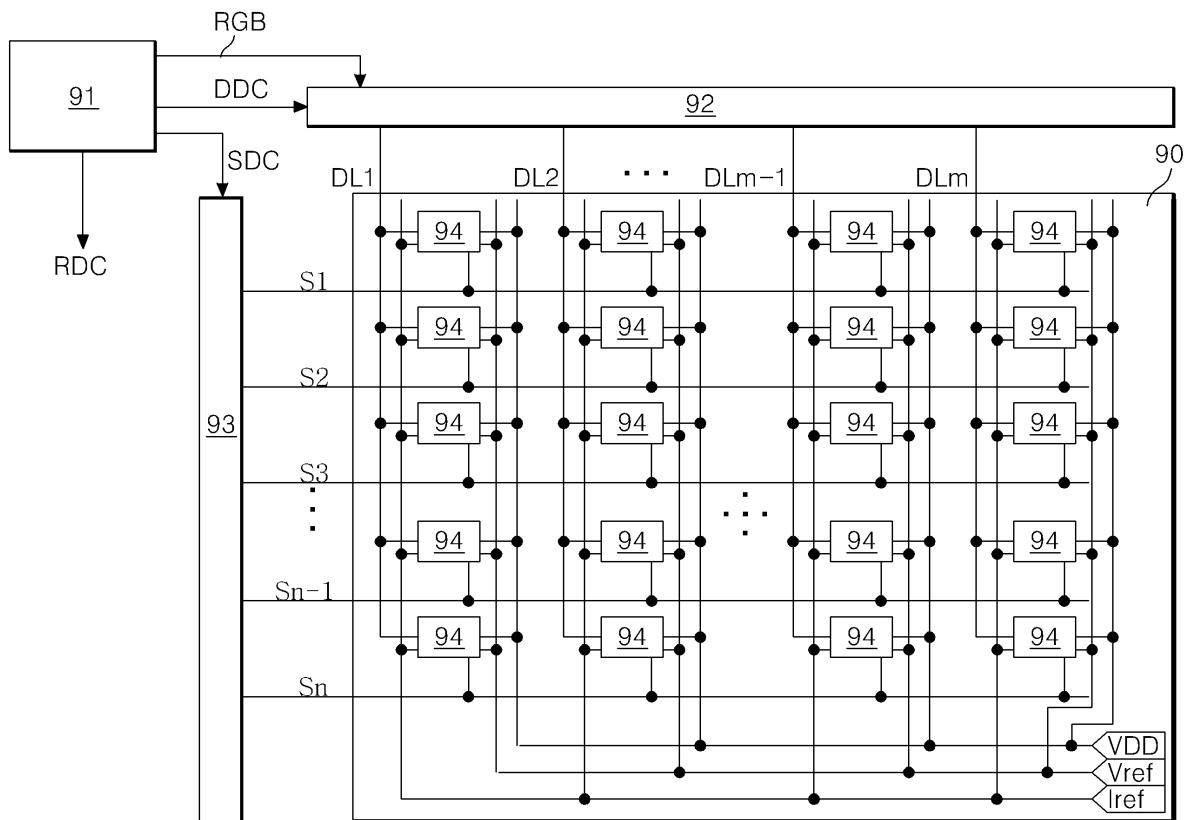
도면7



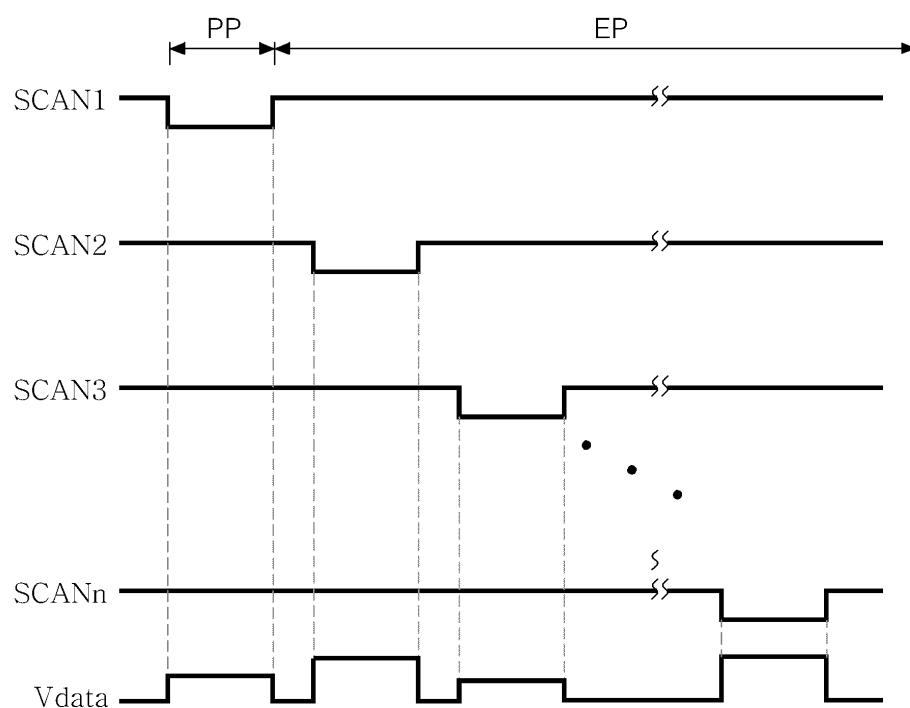
도면8



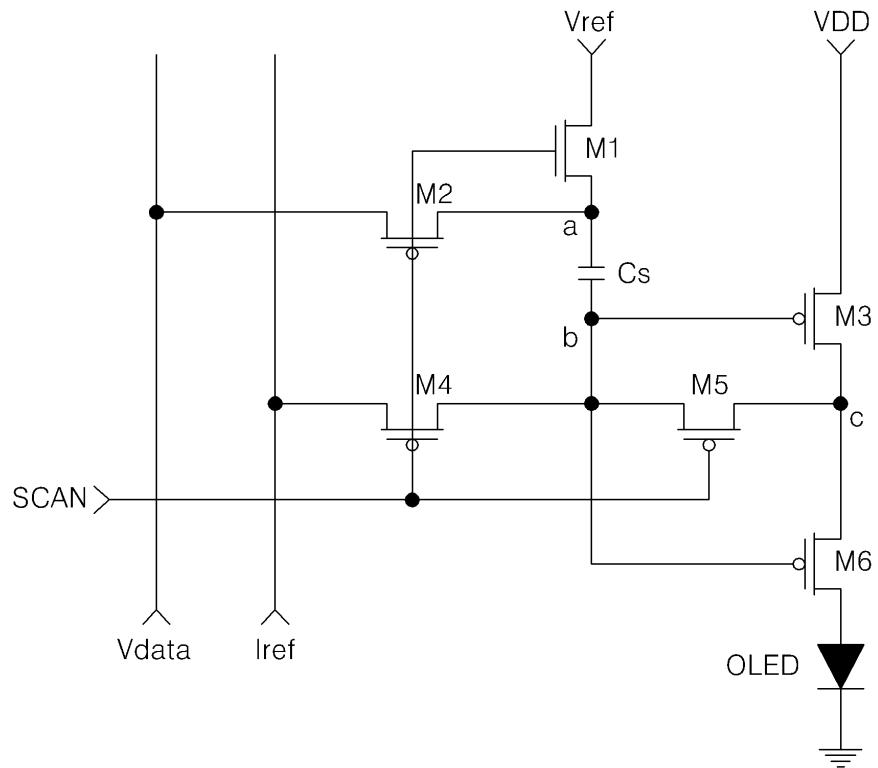
도면9



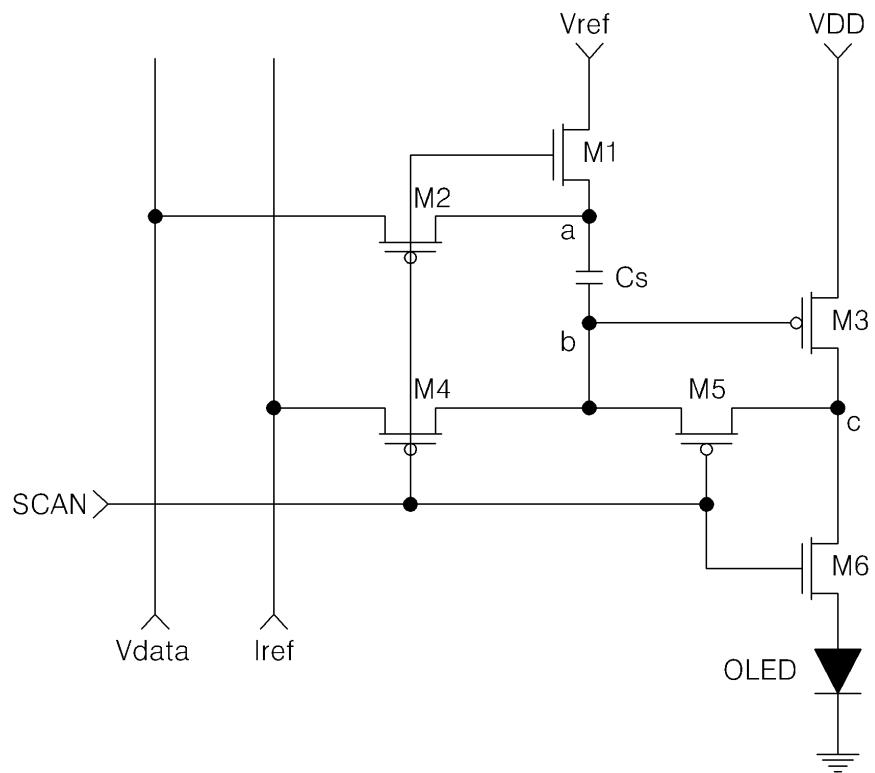
도면10



도면11



도면12



专利名称(译)	有机发光二极管显示元件		
公开(公告)号	KR1020070115261A	公开(公告)日	2007-12-06
申请号	KR1020060049435	申请日	2006-06-01
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	JUNG MYOUNG HOON 정명훈 CHUNG HOON JU 정훈주 KIM O HYUN 김오현		
发明人	정명훈 정훈주 김오현		
IPC分类号	G09G3/30		
CPC分类号	G09G2300/0842 G09G2300/0861 G09G2320/043 G09G3/3233 G09G2300/0417 G09G2300/0819		
其他公开文献	KR101194861B1		
外部链接	Espacenet		

摘要(译)

本发明涉及有机发光二极管显示装置。并且在通过用于第二开关装置的第三节点切断有机发光二极管之后：第三开关元件：第四开关元件：第五开关元件：保持OFF状态第三节点和第二节点之间的电流路径在第二时间段形成之后响应于第二扫描信号的第一持续时间的节点和第二持续时间流动电流响应于第二时间段中的第二扫描信号将第一持续时间的参考电流保持在OFF状态在第二时间段供电之后的节点根据第二节点的电压控制供应的有机发光二极管的电流为第一开关装置维持用于向第一节点提供参考电压的断开状态数据电压响应于第一时间段的第一扫描信号，OFF状态保持第一持续时间：响应于第二扫描信号的第一持续时间在第二时间段供电之后的第一节点中的al。响应于第一扫描信号的电压中的任何一个，包括形成有机发光二极管装置和第三节点之间的电流路径的第六开关装置。第二个时间段和第二个节点。

