



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2016년11월21일  
(11) 등록번호 10-1678211  
(24) 등록일자 2016년11월15일

- (51) 국제특허분류(Int. Cl.)  
*G09G 3/30* (2006.01) *H01L 51/50* (2006.01)
- (21) 출원번호 10-2009-0129138  
(22) 출원일자 2009년12월22일  
심사청구일자 2014년12월16일
- (65) 공개번호 10-2011-0072280  
(43) 공개일자 2011년06월29일
- (56) 선행기술조사문현  
JP2006019704 A\*  
KR1020060011038 A\*  
KR1020080050113 A\*  
KR1020090004104 A\*

\*는 심사관에 의하여 인용된 문현

전체 청구항 수 : 총 9 항

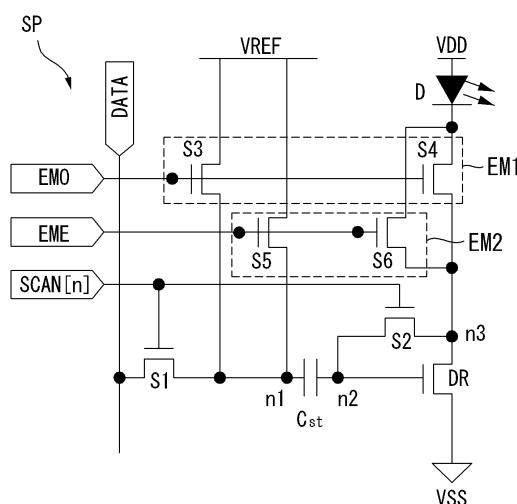
심사관 : 홍종선

(54) 발명의 명칭 유기전계발광표시장치

**(57) 요 약**

본 발명은, 제1스캔신호에 응답하여 데이터신호를 전달하는 제1트랜지스터; 데이터신호를 데이터전압으로 저장하는 커패시터; 데이터전압에 대응하여 구동전류를 발생하는 구동 트랜지스터; 제1스캔신호에 응답하여 구동 트랜지스터를 다이오드 커넥션 상태로 전환하는 제2트랜지스터; 제1제어신호에 응답하여 제1트랜지스터와 커패시터 사이의 제1노드 전압을 참조전압으로 충전하고 유기 발광다이오드의 발광 타이밍을 제어하는 제1발광제어부; 제2제어신호에 응답하여 제1노드 전압을 참조전압으로 충전하고 유기 발광다이오드의 발광 타이밍을 제어하는 제2발광제어부; 및 고 전위전압이 공급되는 제1전원배선에 애노드 전극이 연결되고 제1발광제어부와 제2발광제어부에 캐소드 전극이 공통으로 연결된 유기 발광다이오드를 포함하는 유기전계발광표시장치를 제공한다.

**대 표 도** - 도2



## 명세서

### 청구범위

#### 청구항 1

제1스캔신호에 응답하여 데이터신호를 전달하는 제1트랜지스터;

상기 데이터신호를 데이터전압으로 저장하는 커패시터;

상기 데이터전압에 대응하여 구동전류를 발생하는 구동 트랜지스터;

상기 제1스캔신호에 응답하여 상기 구동 트랜지스터를 다이오드 커넥션 상태로 전환하는 제2트랜지스터;

제1제어신호에 응답하여 상기 제1트랜지스터와 상기 커패시터 사이의 제1노드 전압을 참조전압으로 충전하고 유기 발광다이오드의 발광 타이밍을 제어하는 제1발광제어부;

제2제어신호에 응답하여 상기 제1노드 전압을 상기 참조전압으로 충전하고 상기 유기 발광다이오드의 발광 타이밍을 제어하는 제2발광제어부; 및

고 전위전압이 공급되는 제1전원배선에 애노드 전극이 연결되고 상기 제1발광제어부와 상기 제2발광제어부에 캐소드 전극이 공통으로 연결된 상기 유기 발광다이오드를 포함하고,

상기 제1발광제어부와 상기 제2발광제어부는,

상기 커패시터의 일단에 연결된 트랜지스터들 중 하나를 선택적으로 턴온하여 상기 제1노드 전압을 상기 참조전압으로 충전함과 더불어 상기 유기 발광다이오드의 일단에 연결된 트랜지스터들 중 하나를 선택적으로 턴온하여 적어도 1 프레임의 주기를 두고 활성화 상태와 비활성화 상태가 교변되는 유기전계발광표시장치.

#### 청구항 2

삭제

#### 청구항 3

제1항에 있어서,

상기 제1발광제어부와 상기 제2발광제어부는,

상기 적어도 1 프레임의 주기로 교변하여 구동하며 소오스 전극과 드레인 전극이 동일한 접속 관계를 갖는 적어도 두 개의 트랜지스터를 각각 포함하는 유기전계발광표시장치.

#### 청구항 4

제1항에 있어서,

제2스캔신호에 응답하여 상기 커패시터의 양단을 초기화전압배선을 통해 공급되는 초기화전압과 상기 고 전위전압의 차로 초기화하는 초기화부를 포함하는 유기전계발광표시장치.

#### 청구항 5

제1항에 있어서,

제2스캔신호에 응답하여 상기 커패시터의 양단을 제2전원배선을 통해 공급되는 저 전위전압과 상기 고 전위전압의 차로 초기화하는 초기화부를 포함하는 유기전계발광표시장치.

#### 청구항 6

제4항 또는 제5항에 있어서,

상기 제1스캔신호는 현재 공급되는 제n번째 스캔신호이고, 상기 제2스캔신호는 전단에 공급된 제n-1번째 스캔신호인 유기전계발광표시장치.

## 청구항 7

제1항에 있어서,

상기 제1트랜지스터는 제N번째 스캔배선에 게이트 전극이 연결되고 데이터배선에 제1전극이 연결되며 상기 제1노드에 제2전극이 연결되고,

상기 커패시터는 상기 제1노드에 일단이 연결되고 제2노드에 타단이 연결되며,

상기 구동 트랜지스터는 상기 제2노드에 게이트 전극이 연결되고 제3노드에 제1전극이 연결되며 저 전위전압이 공급되는 제2전원배선에 제2전극이 연결되고,

상기 제2트랜지스터는 상기 제N번째 스캔배선에 게이트 전극이 연결되고 상기 제3노드에 제1전극이 연결되며 상기 제2노드에 제2전극이 연결되는 유기전계발광표시장치.

## 청구항 8

제7항에 있어서,

상기 제1발광제어부는,

제1제어배선에 게이트 전극이 연결되고 참조전압배선에 제1전극이 연결되며 상기 제1노드에 제2전극이 연결된 제3트랜지스터와,

상기 제1제어배선에 게이트 전극이 연결되고 상기 유기 발광다이오드의 캐소드 전극에 제1전극이 연결되며 상기 제3노드에 제2전극이 연결된 제4트랜지스터를 포함하고,

상기 제2발광제어부는,

제2제어배선에 게이트 전극이 연결되고 상기 참조전압배선에 제1전극이 연결되며 상기 제1노드에 제2전극이 연결된 제5트랜지스터와,

상기 제2제어배선에 게이트 전극이 연결되고 상기 유기 발광다이오드의 캐소드 전극에 제1전극이 연결되며 상기 제3노드에 제2전극이 연결된 제6트랜지스터를 포함하는 유기전계발광표시장치.

## 청구항 9

제8항에 있어서,

상기 커패시터의 양단을 초기화하는 초기화부를 포함하며,

상기 초기화부는,

제N-1번째 스캔배선에 게이트 전극이 연결되고 초기화전압이 공급되는 초기화전압배선에 제1전극이 연결되며 상기 제1노드에 제2전극이 연결된 제7트랜지스터와,

상기 제N-1번째 스캔배선에 게이트 전극이 연결되고 상기 제1전원배선에 제1전극이 연결되며 상기 제2노드에 제2전극이 연결된 제8트랜지스터를 포함하는 유기전계발광표시장치.

## 청구항 10

제8항에 있어서,

상기 커패시터의 양단을 초기화하는 초기화부를 포함하며,

상기 초기화부는,

제N-1번째 스캔배선에 게이트 전극이 연결되고 상기 제2전원배선에 제1전극이 연결되며 상기 제1노드에 제2전극이 연결된 제7트랜지스터와,

상기 제N-1번째 스캔배선에 게이트 전극이 연결되고 상기 제1전원배선에 제1전극이 연결되며 상기 제2노드에 제2전극이 연결된 제8트랜지스터를 포함하는 유기전계발광표시장치.

## 발명의 설명

### 발명의 상세한 설명

#### 기술 분야

[0001] 본 발명은 유기전계발광표시장치에 관한 것이다.

#### 배경기술

[0002] 유기전계발광표시장치에 사용되는 유기전계발광소자는 두 개의 전극 사이에 발광층이 형성된 자발광소자이다. 유기전계발광소자는 전자(electron) 주입전극(cathode)과 정공(hole) 주입전극(anode)으로부터 각각 전자와 정공을 발광층 내부로 주입시켜, 주입된 전자와 정공이 결합한 엑시톤(exciton)이 여기 상태로부터 기저상태로 떨어질 때 발광하는 소자이다.

[0003] 유기전계발광소자를 이용한 유기전계발광표시장치는 빛이 방출되는 방향에 따라 전면발광(Top-Emission) 방식, 배면발광(Bottom-Emission) 방식 및 양면발광(Dual-Emission) 등이 있고, 구동방식에 따라 수동매트릭스형(Passive Matrix)과 능동매트릭스형(Active Matrix) 등으로 나누어진다.

[0004] 유기전계발광표시장치는 매트릭스 형태로 배치된 복수의 서브 픽셀에 스캔 신호, 데이터 신호 및 전원 등이 공급되면, 선택된 서브 픽셀이 발광을 하게 됨으로써 영상을 표시할 수 있다.

[0005] 유기전계발광표시장치는 구동중 지속적인 직류 게이트 바이어스(DC gate bias)에 의해 트랜지스터의 문턱전압이 시프트하기 때문에 시간에 따라 구동전류가 낮아져 소자의 수명이 감소하는 문제가 있어 이의 개선이 요구된다.

#### 발명의 내용

#### 해결 하고자하는 과제

[0006] 상술한 배경기술의 문제점을 해결하기 위한 본 발명은, 소자의 장수명을 도모하고 지속적인 직류 게이트 바이어스(DC gate bias)에 의해 트랜지스터의 문턱전압이 시프트되는 문제를 방지 및 이를 보상하고 표시품질을 향상 시킬 수 있는 유기전계발광표시장치를 제공하는 것이다.

#### 과제 해결수단

[0007] 상술한 과제 해결 수단으로 본 발명은, 제1스캔신호에 응답하여 데이터신호를 전달하는 제1트랜지스터; 데이터신호를 데이터전압으로 저장하는 커패시터; 데이터전압에 대응하여 구동전류를 발생하는 구동 트랜지스터; 제1스캔신호에 응답하여 구동 트랜지스터를 다이오드 커넥션 상태로 전환하는 제2트랜지스터; 제1제어신호에 응답하여 제1트랜지스터와 커패시터 사이의 제1노드 전압을 참조전압으로 충전하고 유기 발광다이오드의 발광 타이밍을 제어하는 제1발광제어부; 제2제어신호에 응답하여 제1노드 전압을 참조전압으로 충전하고 유기 발광다이오드의 발광 타이밍을 제어하는 제2발광제어부; 및 고 전위전압이 공급되는 제1전원배선에 애노드 전극이 연결되고 제1발광제어부와 제2발광제어부에 캐소드 전극이 공통으로 연결된 유기 발광다이오드를 포함하는 유기전계발광표시장치를 제공한다.

[0008] 제1발광제어부와 제2발광제어부는, 적어도 1 프레임의 주기를 두고 활성화 상태와 비활성화 상태가 교번될 수 있다.

[0009] 제1발광제어부와 상기 제2발광제어부는, 적어도 1 프레임의 주기로 교번하여 구동하며 소오스 전극과 드레인 전극이 동일한 접속 관계를 갖는 적어도 두 개의 트랜지스터를 각각 포함할 수 있다.

[0010] 제2스캔신호에 응답하여 커패시터의 양단을 초기화전압배선을 통해 공급되는 초기화전압과 고 전위전압의 차로 초기화하는 초기화부를 포함할 수 있다.

[0011] 제2스캔신호에 응답하여 커패시터의 양단을 제2전원배선을 통해 공급되는 저 전위전압과 고 전위전압의 차로 초기화하는 초기화부를 포함할 수 있다.

- [0012] 제1스캔신호는 현재 공급되는 제n번째 스캔신호이고, 제2스캔신호는 전단에 공급된 제n-1번째 스캔신호일 수 있다.
- [0013] 제1트랜지스터는 제N번째 스캔배선에 게이트 전극이 연결되고 데이터배선에 제1전극이 연결되며 제1노드에 제2전극이 연결되고, 커패시터는 제1노드에 일단이 연결되고 제2노드에 타단이 연결되며, 구동 트랜지스터는 제2노드에 게이트 전극이 연결되고 제3노드에 제1전극이 연결되며 저 전위전압이 공급되는 제2전원배선에 제2전극이 연결되고, 제2트랜지스터는 제N번째 스캔배선에 게이트 전극이 연결되고 제3노드에 제1전극이 연결되며 제2노드에 제2전극이 연결될 수 있다.
- [0014] 제1발광제어부는, 제1제어배선에 게이트 전극이 연결되고 참조전압배선에 제1전극이 연결되며 제1노드에 제2전극이 연결된 제3트랜지스터와, 제1제어배선에 게이트 전극이 연결되고 유기 발광다이오드의 캐소드 전극에 제1전극이 연결되며 제3노드에 제2전극이 연결된 제4트랜지스터를 포함하고, 제2발광제어부는, 제2제어배선에 게이트 전극이 연결되고 참조전압배선에 제1전극이 연결되며 제1노드에 제2전극이 연결된 제5트랜지스터와, 제2제어배선에 게이트 전극이 연결되고 유기 발광다이오드의 캐소드 전극에 제1전극이 연결되며 제3노드에 제2전극이 연결된 제6트랜지스터를 포함할 수 있다.
- [0015] 커패시터의 양단을 초기화하는 초기화부를 포함하며, 초기화부는, 제N-1번째 스캔배선에 게이트 전극이 연결되고 초기화전압이 공급되는 초기화전압배선에 제1전극이 연결되며 제1노드에 제2전극이 연결된 제7트랜지스터와, 제N-1번째 스캔배선에 게이트 전극이 연결되고 제1전원배선에 제1전극이 연결되며 제2노드에 제2전극이 연결된 제8트랜지스터를 포함할 수 있다.
- [0016] 커패시터의 양단을 초기화하는 초기화부를 포함하며, 초기화부는, 제N-1번째 스캔배선에 게이트 전극이 연결되고 제2전원배선에 제1전극이 연결되며 제1노드에 제2전극이 연결된 제7트랜지스터와, 제N-1번째 스캔배선에 게이트 전극이 연결되고 제1전원배선에 제1전극이 연결되며 제2노드에 제2전극이 연결된 제8트랜지스터를 포함할 수 있다.

## 효과

- [0017] 본 발명은, 유기 발광다이오드의 발광을 제어하는 발광제어부를 교번 구동시켜 문턱전압 시프트에 따른 구동전류 감소를 방지하고 소자의 장수명을 도모함과 동시에 표시품질을 향상시킬 수 있는 유기전계발광표시장치를 제공하는 효과가 있다. 또한, 본 발명은 지속적인 직류 게이트 바이어스에 의해 문턱전압이 시프트되는 트랜지스터로 구성된 장치에 대해 문턱전압 시프트 방지 및 보상 효과로 장수명을 도모할 수 있는 효과가 있다.

## 발명의 실시를 위한 구체적인 내용

- [0018] 이하, 본 발명의 실시를 위한 구체적인 내용을 첨부된 도면을 참조하여 설명한다.
- [0019] <제1실시예>
- [0020] 도 1은 본 발명의 제1실시예에 따른 유기전계발광표시장치의 블록도이다.
- [0021] 도 1에 도시된 바와 같이 본 발명의 제1실시예에 따른 유기전계발광표시장치는 데이터구동부(DDRV), 스캔구동부(SDRV), 전원공급부(PWR) 및 표시패널(PNL)을 포함한다.
- [0022] 데이터구동부(DDRV)는 외부 예컨대, 타이밍구동부로부터 공급된 데이터 타이밍 제어신호에 응답하여 타이밍구동부로부터 공급되는 디지털 형태의 데이터신호를 샘플링하고 래치하여 병렬 데이터 체계의 데이터로 변환한다. 데이터구동부(DDRV)는 병렬 데이터 체계의 데이터로 변환할 때, 디지털 형태의 데이터신호를 감마 기준전압으로 변환하여 아날로그 형태의 데이터신호로 변환한다. 데이터구동부(DDRV)는 데이터배선(DATA)을 통해 변환된 데이터신호를 표시패널(PNL)에 포함된 서브 픽셀(SP)에 공급한다.
- [0023] 스캔구동부(SDRV)는 외부 예컨대, 타이밍구동부로부터 게이트 타이밍 제어신호에 응답하여 표시패널(PNL)에 포함된 서브 픽셀(SP)의 트랜지스터들이 동작 가능한 게이트 구동전압의 스윙폭으로 신호의 레벨을 시프트시키면서 스캔신호를 순차적으로 생성한다. 스캔구동부(SDRV)는 스캔배선(SCAN)을 통해 생성된 스캔신호를 표시패널(PNL)에 포함된 서브 픽셀(SP)에 공급한다. 또한, 스캔구동부(SDRV)는 제어배선들(EMO, EME)을 통해 생성된 제어신호들을 표시패널(PNL)에 포함된 서브 픽셀(SP)에 공급한다. 여기서, 제어신호들은 스캔구동부(SDRV)가 아닌

제어부 등에 의해 생성될 수 있고 제어부에 연결된 제어배선들(EMO, EME)을 통해 표시패널(PNL)에 포함된 서브 픽셀(SP)에 공급될 수도 있다.

[0024] 전원공급부(PWR)는 외부로부터 공급된 전원전압을 기초로 고 전위전압, 저 전위전압, 참조전압 등을 생성하고 이를 제1전원배선(VDD), 제2전원배선, 참조전압배선(VREF) 등을 통해 서브 픽셀들(SP)에 공급한다. 여기서, 참조전압(VREF)은 고 전위전압과 저 전위전압 사이의 레벨을 갖는 전압일 수 있다. 전원공급부(PWR)는 서브 픽셀(SP)뿐만 아니라 데이터구동부(DDRV)나 스캔구동부(SDRV)에도 전원을 공급할 수 있다.

[0025] 표시패널(PNL)은 매트릭스형태로 배치된 서브 픽셀(SP)을 포함한다. 표시패널(PNL)에 포함된 서브 픽셀(SP)은 유기 발광다이오드, 유기 발광다이오드를 구동하는 커패시터 및 트랜지스터들과 더불어, 적어도 1 프레임의 주기를 두고 활성화 상태와 비활성화 상태가 교변되는 제1발광제어부 제2발광제어부를 포함한다. 서브 픽셀(SP)에 포함된 유기 발광다이오드의 경우, 캐소드 전극이 하부에 위치하고 애노드 전극이 상부에 위치하는 인버티드(Invetered) 형태로 형성될 수 있다.

[0026] 이하, 서브 픽셀의 구성 및 동작에 대해 더욱 자세히 설명한다.

[0027] 도 2는 본 발명의 제1실시예에 따른 서브 픽셀의 회로 구성도이고, 도 3은 도 2에 도시된 서브 픽셀의 구동 패형도 이다.

[0028] 도 2 및 도 3을 참조하면, 본 발명의 제1실시예에 따른 서브 픽셀(SP)은 제1트랜지스터(S1), 제2트랜지스터(S2), 커패시터(Cst), 구동 트랜지스터(DR), 제1발광제어부(EM1), 제2발광제어부(EM2) 및 유기 발광다이오드(D)를 포함한다.

[0029] 제1트랜지스터(S1)는 제N번째 스캔배선(SCAN[n])을 통해 공급된 제n번째 스캔신호(Scan[n])에 응답하여 데이터 배선(DATA)을 통해 공급된 데이터신호(Data)를 커패시터(Cst)에 전달한다. 커패시터(Cst)는 데이터신호(Data)를 데이터전압으로 저장한다. 구동 트랜지스터(DR)는 커패시터(Cst)에 저장된 데이터전압에 대응하여 구동전류를 발생한다. 제2트랜지스터(S2)는 제n번째 스캔신호(Scan[n])에 응답하여 제2노드(n2)와 제3노드(n3)를 연결함으로써 구동 트랜지스터(DR)를 다이오드 커넥션 상태로 전환한다. 유기 발광다이오드(D)는 고 전위전압이 공급되는 제1전원배선(VDD)에 애노드 전극이 연결되고 제1발광제어부(EM1)와 제2발광제어부(EM2)에 캐소드 전극이 공통으로 연결된다. 제1발광제어부(EM1)는 제1제어배선(EMO)을 통해 공급된 제1제어신호(Emo)에 응답하여 제1트랜지스터(S1)와 커패시터(Cst) 사이의 제1노드 전압을 참조전압으로 충전하고 유기 발광다이오드(D)의 발광 타이밍을 제어한다. 제2발광제어부(EM2)는 제2제어신호(Eme)에 응답하여 제1노드 전압을 참조전압으로 충전하고 유기 발광다이오드(D)의 발광 타이밍을 제어한다.

[0030] 이하, 서브 픽셀(SP)에 포함된 소자들의 연결 관계에 대해 설명하면 다음과 같다. 제1트랜지스터(S1)는 제N번째 스캔배선(SCAN[n])에 게이트 전극이 연결되고 데이터배선(DATA)에 제1전극이 연결되며 제1노드(n1)에 제2전극이 연결된다. 커패시터(Cst)는 제1노드(n1)에 일단이 연결되고 제2노드(n2)에 타단이 연결된다. 구동 트랜지스터(DR)는 제2노드(n2)에 게이트 전극이 연결되고 제3노드(n3)에 제1전극이 연결되며 저 전위전압이 공급되는 제2전원배선(VSS)에 제2전극이 연결된다. 제2트랜지스터(S2)는 제N번째 스캔배선(SCAN[n])에 게이트 전극이 연결되고 제3노드(n3)에 제1전극이 연결되며 제2노드(n2)에 제2전극이 연결된다.

[0031] 제1발광제어부(EM1)는 제3트랜지스터(S3)와 제4트랜지스터(S4)를 포함한다. 제3트랜지스터(S3)는 제1제어배선(EMO)에 게이트 전극이 연결되고 참조전압배선(VREF)에 제1전극이 연결되며 제1노드(n1)에 제2전극이 연결된다. 제4트랜지스터(S4)는 제1제어배선(EMO)에 게이트 전극이 연결되고 유기 발광다이오드(D)의 캐소드 전극에 제1전극이 연결되며 제3노드(n3)에 제2전극이 연결된다. 제2발광제어부(EM2)는 제5트랜지스터(S5)와 제6트랜지스터(S6)를 포함한다. 제5트랜지스터(S5)는 제2제어배선(EME)에 게이트 전극이 연결되고 참조전압배선(VREF)에 제1전극이 연결되며 제1노드(n1)에 제2전극이 연결된다. 제6트랜지스터(S6)는 제2제어배선(EME)에 게이트 전극이 연결되고 유기 발광다이오드(D)의 캐소드 전극에 제1전극이 연결되며 제3노드(n3)에 제2전극이 연결된다. 여기서, 트랜지스터들(S1, S2, S3, S4, S5, S5, S6, DR)의 제1전극 및 제2전극은 소오스 전극 및 드레인 전극을 의미하며 접속관계에 따라 드레인 전극 및 소오스 전극으로 변경될 수도 있다. 또한, 트랜지스터들(S1, S2, S3, S4, S5, S5, S6, DR)이 N-type으로 형성된 것을 일례로 하였지만 이는 P-type 등으로 형성될 수도 있다.

- [0032] 위와 같은 구성을 갖는 서브 핵셀(SP)은 다음과 같이 동작하게 된다.
- [0033] 제N번째 스캔배선(SCAN[n])을 통해 제n번째 스캔신호(Scan[n])가 공급(로직 하이의 신호)되면 제1트랜지스터(S1) 및 제2트랜지스터(S2)가 터온 된다. 제2트랜지스터(S2)에 의해 구동 트랜지스터(DR)의 제2노드(n2)와 제3노드(n3)는 다이오드 커넥션 상태로 전환되고 데이터배선(DATA)을 통해 공급된 데이터신호(Data)는 제1트랜지스터(S1)를 통해 커패시터(Cst)의 제1노드(n1)에 전달된다. 이에 따라, 커패시터(Cst)에는 제1노드(n1)와 제2노드(n2) 즉 양단에 걸린 전압차에 대응되는 만큼 데이터전압이 저장된다. 이후, 제1제어배선(EM0)을 통해 제1제어신호(Emo)가 공급(로직 하이의 신호)되면 제1발광제어부(EM1)가 활성화 상태가 된다. 이때, 제2제어배선(EME)에는 제2제어신호(Eme)가 미공급(로직 로우의 신호)된 상태이므로 제2발광제어부(EM2)는 비활성화 상태가 된다. 한편, 활성화 상태가 된 제1발광제어부(EM1)에 포함된 소자는 다음과 같은 동작을 수행하게 된다. 제3트랜지스터(S3)는 참조전압배선(VREF)을 통해 공급된 참조전압을 제1노드(n1)에 공급한다. 이에 따라, 커패시터(Cst)에 저장된 데이터전압은 참조전압에 대응되는 값으로 설정되되, 구동 트랜지스터(DR)의 문턱전압이 상쇄된 값을 갖도록 보상된 형태로 저장된다. 제4트랜지스터(S4)는 유기 발광다이오드(D)의 캐소드 전극과 제3노드(n3)를 연결한다. 이에 따라, 유기 발광다이오드(D)는 구동 트랜지스터(DR)에 의해 발생된 구동전류에 대응되는 만큼 발광을 하게 된다.
- [0034] 위 설명에 따르면, 제n프레임(n frame) 구간 동안에는 제1발광제어부(EM1)가 활성화 상태가 되고 제2발광제어부(EM2)는 비활성화 상태가 된다. 이후 제n+m프레임(n+m frame) 구간 동안에는 제1발광제어부(EM1)가 비활성화 상태가 되고 제2발광제어부(EM2)는 활성화 상태가 된다. 즉, 제1발광제어부(EM1)와 제2발광제어부(EM2)에 포함된 트랜지스터들(S3, S4와 S5, S6)은 소오스 전극과 드레인 전극이 동일한 접속 관계를 가지며 적어도 1 프레임의 주기를 두고 활성화 상태와 비활성화 상태가 교번되는 교번 구동 관계를 형성한다. 이에 따라, 제1발광제어부(EM1)와 제2발광제어부(EM2) 중 어느 하나가 구동할 때 다른 하나는 문턱전압을 회복할 수 있게 된다.
- [0035] <제2실시예>
- [0036] 도 4는 본 발명의 제2실시예에 따른 서브 핵셀의 회로 구성도이고, 도 5는 도 4에 도시된 서브 핵셀의 구동 과정도이다.
- [0037] 도 4 및 도 5를 참조하면, 본 발명의 제2실시예에 따른 서브 핵셀(SP)은 제1트랜지스터(S1), 제2트랜지스터(S2), 커패시터(Cst), 구동 트랜지스터(DR), 제1발광제어부(EM1), 제2발광제어부(EM2), 초기화부(INIT) 및 유기 발광다이오드(D)를 포함한다.
- [0038] 제1트랜지스터(S1)는 제N번째 스캔배선(SCAN[n])을 통해 공급된 제n번째 스캔신호(Scan[n])에 응답하여 데이터배선(DATA)을 통해 공급된 데이터신호(Data)를 커패시터(Cst)에 전달한다. 커패시터(Cst)는 데이터신호(Data)를 데이터전압으로 저장한다. 구동 트랜지스터(DR)는 커패시터(Cst)에 저장된 데이터전압에 대응하여 구동전류를 발생한다. 제2트랜지스터(S2)는 제n번째 스캔신호(Scan[n])에 응답하여 제2노드(n2)와 제3노드(n3)를 연결함으로써 구동 트랜지스터(DR)를 다이오드 커넥션 상태로 전환한다. 유기 발광다이오드(D)는 고 전위전압이 공급되는 제1전원배선(VDD)에 애노드 전극이 연결되고 제1발광제어부(EM1)와 제2발광제어부(EM2)에 캐소드 전극이 공통으로 연결된다. 제1발광제어부(EM1)는 제1제어배선(EM0)을 통해 공급된 제1제어신호(Emo)에 응답하여 제1트랜지스터(S1)와 커패시터(Cst) 사이의 제1노드 전압을 참조전압으로 충전하고 유기 발광다이오드(D)의 발광 타이밍을 제어한다. 제2발광제어부(EM2)는 제2제어신호(Eme)에 응답하여 제1노드 전압을 참조전압으로 충전하고 유기 발광다이오드(D)의 발광 타이밍을 제어한다. 초기화부(INIT)는 제N-1번째 스캔배선(SCAN[n-1])을 통해 공급된 제n-1번째 스캔신호(Scan[n-1])에 응답하여 커패시터(Cst)의 양단을 초기화한다.
- [0039] 이하, 서브 핵셀(SP)에 포함된 소자들의 연결 관계에 대해 설명하면 다음과 같다. 제1트랜지스터(S1)는 제N번째 스캔배선(SCAN[n])에 게이트 전극이 연결되고 데이터배선(DATA)에 제1전극이 연결되며 제1노드(n1)에 제2전극이 연결된다. 커패시터(Cst)는 제1노드(n1)에 일단이 연결되고 제2노드(n2)에 타단이 연결된다. 구동 트랜지스터(DR)는 제2노드(n2)에 게이트 전극이 연결되고 제3노드(n3)에 제1전극이 연결되며 저 전위전압이 공급되는 제2전원배선(VSS)에 제2전극이 연결된다. 제2트랜지스터(S2)는 제N번째 스캔배선(SCAN[n])에 게이트 전극이 연결되고 제3노드(n3)에 제1전극이 연결되며 제2노드(n2)에 제2전극이 연결된다.
- [0040] 제1발광제어부(EM1)는 제3트랜지스터(S3)와 제4트랜지스터(S4)를 포함한다. 제3트랜지스터(S3)는 제1제어배선

(EM0)에 게이트 전극이 연결되고 참조전압배선(VREF)에 제1전극이 연결되며 제1노드(n1)에 제2전극이 연결된다. 제4트랜지스터(S4)는 제1제어배선(EM0)에 게이트 전극이 연결되고 유기 발광다이오드(D)의 캐소드 전극에 제1전극이 연결되며 제3노드(n3)에 제2전극이 연결된다. 제2발광제어부(EM2)는 제5트랜지스터(S5)와 제6트랜지스터(S6)를 포함한다. 제5트랜지스터(S5)는 제2제어배선(EME)에 게이트 전극이 연결되고 참조전압배선(VREF)에 제1전극이 연결되며 제1노드(n1)에 제2전극이 연결된다. 제6트랜지스터(S6)는 제2제어배선(EME)에 게이트 전극이 연결되고 유기 발광다이오드(D)의 캐소드 전극에 제1전극이 연결되며 제3노드(n3)에 제2전극이 연결된다.

[0041] 초기화부(INIT)는 제7트랜지스터(S7)와 제8트랜지스터(S8)를 포함한다. 제7트랜지스터(S7)는 제N-1번째 스캔배선(SCAN[n-1])에 게이트 전극이 연결되고 초기화전압배선(Vinit)에 제1전극이 연결되며 제1노드(n1)에 제2전극이 연결된다. 여기서, 초기화전압배선(Vinit)을 통해 공급되는 초기화전압은 고 전위전압과 저 전위전압 사이의 레벨을 갖는 전압일 수 있다. 제8트랜지스터(S8)는 제N-1번째 스캔배선(SCAN[n-1])에 게이트 전극이 연결되고 제1전원배선(VDD)에 제1전극이 연결되며 제2노드(n2)에 제2전극이 연결된다. 여기서, 트랜지스터들(S1, S2, S3, S4, S5, S5, S6, S7, S8, DR)의 제1전극 및 제2전극은 소오스 전극 및 드레인 전극을 의미하며 접속관계에 따라 드레인 전극 및 소오스 전극으로 변경될 수도 있다. 또한, 트랜지스터들(S1, S2, S3, S4, S5, S5, S6, S7, S8, DR)이 N-type으로 형성된 것을 일례로 하였지만 이는 P-type 등으로 형성될 수도 있다.

[0042] 위와 같은 구성을 갖는 서브 픽셀(SP)은 다음과 같이 동작하게 된다.

[0043] 제N-1번째 스캔배선(SCAN[n-1])을 통해 제n-1번째 스캔신호(Scan[n-1])가 공급(로직 하이의 신호)되면 제7 및 제8트랜지스터(S7, S8)가 터온 된다. 제7 및 제8트랜지스터(S7, S8)에 의해 제1노드(n1)와 제2노드(n2)인 커페시터(Cst)의 양단은 초기화전압배선(Vinit)을 통해 공급되는 초기화전압과 제1전원배선(VDD)을 통해 공급되는 고 전위전압의 차로 초기화된다. 이에 따라, 커페시터(Cst)의 양단에는 이전에 저장된 데이터전압이 클리어 된다. 이후, 제N번째 스캔배선(SCAN[n])을 통해 제n번째 스캔신호(Scan[n])가 공급(로직 하이의 신호)되면 제1트랜지스터(S1) 및 제2트랜지스터(S2)가 터온 된다. 제2트랜지스터(S2)에 의해 구동 트랜지스터(DR)의 제2노드(n2)와 제3노드(n3)는 다이오드 커넥션 상태로 전환되고 데이터배선(DATA)을 통해 공급된 데이터신호(Data)는 제1트랜지스터(S1)를 통해 커페시터(Cst)의 제1노드(n1)에 전달된다. 이에 따라, 커페시터(Cst)에는 제1노드(n1)와 제2노드(n2) 즉 양단에 걸린 전압차에 대응되는 만큼 데이터전압이 저장된다. 이후, 제1제어배선(EM0)을 통해 제1제어신호(Em0)가 공급(로직 하이의 신호)되면 제1발광제어부(EM1)가 활성화 상태가 된다. 이때, 제2제어배선(EME)에는 제2제어신호(Eme)가 미공급(로직 로우의 신호)된 상태이므로 제2발광제어부(EM2)는 비활성화 상태가 된다. 한편, 활성화 상태가 된 제1발광제어부(EM1)에 포함된 소자는 다음과 같은 동작을 수행하게 된다. 제3트랜지스터(S3)는 참조전압배선(VREF)을 통해 공급된 참조전압을 제1노드(n1)에 공급한다. 이에 따라, 커페시터(Cst)에 저장된 데이터전압은 참조전압에 대응되는 값으로 설정되며, 구동 트랜지스터(DR)의 문턱전압이 상쇄된 값을 갖도록 보상된 형태로 저장된다. 제4트랜지스터(S4)는 유기 발광다이오드(D)의 캐소드 전극과 제3노드(n3)를 연결한다. 이에 따라, 유기 발광다이오드(D)는 구동 트랜지스터(DR)에 의해 발생된 구동전류에 대응되는 만큼 발광을 하게 된다.

[0044] 위 설명에 따르면, 제n프레임(n frame) 구간 동안에는 제1발광제어부(EM1)가 활성화 상태가 되고 제2발광제어부(EM2)는 비활성화 상태가 된다. 이후 제n+m프레임(n+m frame) 구간 동안에는 제1발광제어부(EM1)가 비활성화 상태가 되고 제2발광제어부(EM2)는 활성화 상태가 된다. 즉, 제1발광제어부(EM1)와 제2발광제어부(EM2)에 포함된 트랜지스터들(S3, S4와 S5, S6)은 소오스 전극과 드레인 전극이 동일한 접속 관계를 가지며 적어도 1 프레임의 주기를 두고 활성화 상태와 비활성화 상태가 교번되는 교번 구동 관계를 형성한다. 이에 따라, 제1발광제어부(EM1)와 제2발광제어부(EM2) 중 어느 하나가 구동할 때 다른 하나는 문턱전압을 회복할 수 있게 된다. 또한, 초기화부(INIT)에 의해 커페시터(Cst)의 양단을 초기화할 수 있어 이전 프레임 구동 후 커페시터(Cst)에 존재할 수 있는 기생 전압 제거로 표시패널 상의 잔상을 제거 또는 감소시킬 수 있게 된다.

[0045] <제3실시예>

[0046] 도 6은 본 발명의 제3실시예에 따른 서브 픽셀의 회로 구성도이고, 도 7은 도 6에 도시된 서브 픽셀의 구동 파형도이다.

[0047] 도 6 및 도 7을 참조하면, 본 발명의 제3실시예에 따른 서브 픽셀(SP)은 제1트랜지스터(S1), 제2트랜지스터(S2), 커페시터(Cst), 구동 트랜지스터(DR), 제1발광제어부(EM1), 제2발광제어부(EM2), 초기화부(INIT) 및 유기

발광다이오드(D)를 포함한다.

[0048] 제1트랜지스터(S1)는 제N번째 스캔배선(SCAN[n])을 통해 공급된 제n번째 스캔신호(Scan[n])에 응답하여 데이터 배선(DATA)을 통해 공급된 데이터신호(Data)를 커패시터(Cst)에 전달한다. 커패시터(Cst)는 데이터신호(Data)를 데이터전압으로 저장한다. 구동 트랜지스터(DR)는 커패시터(Cst)에 저장된 데이터전압에 대응하여 구동전류를 발생한다. 제2트랜지스터(S2)는 제n번째 스캔신호(Scan[n])에 응답하여 제2노드(n2)와 제3노드(n3)를 연결함으로써 구동 트랜지스터(DR)를 다이오드 커넥션 상태로 전환한다. 유기 발광다이오드(D)는 고 전위전압이 공급되는 제1전원배선(VDD)에 애노드 전극이 연결되고 제1발광제어부(EM1)와 제2발광제어부(EM2)에 캐소드 전극이 공통으로 연결된다. 제1발광제어부(EM1)는 제1제어배선(EMO)을 통해 공급된 제1제어신호(Emo)에 응답하여 제1트랜지스터(S1)와 커패시터(Cst) 사이의 제1노드 전압을 참조전압으로 충전하고 유기 발광다이오드(D)의 발광 타이밍을 제어한다. 제2발광제어부(EM2)는 제2제어신호(Eme)에 응답하여 제1노드 전압을 참조전압으로 충전하고 유기 발광다이오드(D)의 발광 타이밍을 제어한다. 초기화부(INIT)는 제N-1번째 스캔배선(SCAN[n-1])을 통해 공급된 제n-1번째 스캔신호(Scan[n-1])에 응답하여 커패시터(Cst)의 양단을 초기화한다.

[0049] 이하, 서브 픽셀(SP)에 포함된 소자들의 연결 관계에 대해 설명하면 다음과 같다. 제1트랜지스터(S1)는 제N번째 스캔배선(SCAN[n])에 게이트 전극이 연결되고 데이터배선(DATA)에 제1전극이 연결되며 제1노드(n1)에 제2전극이 연결된다. 커패시터(Cst)는 제1노드(n1)에 일단이 연결되고 제2노드(n2)에 타단이 연결된다. 구동 트랜지스터(DR)는 제2노드(n2)에 게이트 전극이 연결되고 제3노드(n3)에 제1전극이 연결되며 저 전위전압이 공급되는 제2전원배선(VSS)에 제2전극이 연결된다. 제2트랜지스터(S2)는 제N번째 스캔배선(SCAN[n])에 게이트 전극이 연결되고 제3노드(n3)에 제1전극이 연결되며 제2노드(n2)에 제2전극이 연결된다.

[0050] 제1발광제어부(EM1)는 제3트랜지스터(S3)와 제4트랜지스터(S4)를 포함한다. 제3트랜지스터(S3)는 제1제어배선(EMO)에 게이트 전극이 연결되고 참조전압배선(VREF)에 제1전극이 연결되며 제1노드(n1)에 제2전극이 연결된다. 제4트랜지스터(S4)는 제1제어배선(EMO)에 게이트 전극이 연결되고 유기 발광다이오드(D)의 캐소드 전극에 제1전극이 연결되며 제3노드(n3)에 제2전극이 연결된다. 제2발광제어부(EM2)는 제5트랜지스터(S5)와 제6트랜지스터(S6)를 포함한다. 제5트랜지스터(S5)는 제2제어배선(EME)에 게이트 전극이 연결되고 참조전압배선(VREF)에 제1전극이 연결되며 제1노드(n1)에 제2전극이 연결된다. 제6트랜지스터(S6)는 제2제어배선(EME)에 게이트 전극이 연결되고 유기 발광다이오드(D)의 캐소드 전극에 제1전극이 연결되며 제3노드(n3)에 제2전극이 연결된다.

[0051] 초기화부(INIT)는 제7트랜지스터(S7)와 제8트랜지스터(S8)를 포함한다. 제7트랜지스터(S7)는 제N-1번째 스캔배선(SCAN[n-1])에 게이트 전극이 연결되고 저 전위 전압이 공급되는 제2전원배선(VSS)에 제1전극이 연결되며 제1노드(n1)에 제2전극이 연결된다. 제8트랜지스터(S8)는 제N-1번째 스캔배선(SCAN[n-1])에 게이트 전극이 연결되고 제1전원배선(VDD)에 제1전극이 연결되며 제2노드(n2)에 제2전극이 연결된다. 여기서, 트랜지스터들(S1, S2, S3, S4, S5, S5, S6, S7, S8, DR)의 제1전극 및 제2전극은 소오스 전극 및 드레인 전극을 의미하며 접속관계에 따라 드레인 전극 및 소오스 전극으로 변경될 수도 있다. 또한, 트랜지스터들(S1, S2, S3, S4, S5, S5, S6, S7, S8, DR)이 N-type으로 형성된 것을 일례로 하였지만 이는 P-type 등으로 형성될 수도 있다.

[0052] 위와 같은 구성을 갖는 서브 픽셀(SP)은 다음과 같이 동작하게 된다.

[0053] 제N-1번째 스캔배선(SCAN[n-1])을 통해 제n-1번째 스캔신호(Scan[n-1])가 공급(로직 하이의 신호)되면 제7 및 제8트랜지스터(S7, S8)가 터온 된다. 제7 및 제8트랜지스터(S7, S8)에 의해 제1노드(n1)와 제2노드(n2)인 커패시터(Cst)의 양단은 제2전원배선(VSS)을 통해 공급되는 저 전위전압과 제1전원배선(VDD)을 통해 공급되는 고 전위전압의 차로 초기화된다. 이에 따라, 커패시터(Cst)의 양단에는 이전에 저장된 데이터전압이 클리어 된다. 이후, 제N번째 스캔배선(SCAN[n])을 통해 제n번째 스캔신호(Scan[n])가 공급(로직 하이의 신호)되면 제1트랜지스터(S1) 및 제2트랜지스터(S2)가 터온 된다. 제2트랜지스터(S2)에 의해 구동 트랜지스터(DR)의 제2노드(n2)와 제3노드(n3)는 다이오드 커넥션 상태로 전환되고 데이터배선(DATA)을 통해 공급된 데이터신호(Data)는 제1트랜지스터(S1)를 통해 커패시터(Cst)의 제1노드(n1)에 전달된다. 이에 따라, 커패시터(Cst)에는 제1노드(n1)와 제2노드(n2) 즉 양단에 걸린 전압차에 대응되는 만큼 데이터전압이 저장된다. 이후, 제1제어배선(EMO)을 통해 제1제어신호(Emo)가 공급(로직 하이의 신호)되면 제1발광제어부(EM1)가 활성화 상태가 된다. 이때, 제2제어배선(EME)에는 제2제어신호(Eme)가 미공급(로직 로우의 신호)된 상태이므로 제2발광제어부(EM2)는 비활성화 상태가 된다. 한편, 활성화 상태가 된 제1발광제어부(EM1)에 포함된 소자는 다음과 같은 동작을 수행하게 된다. 제3트랜

지스터(S3)는 참조전압(VREF)을 통해 공급된 참조전압을 제1노드(n1)에 공급한다. 이에 따라, 커패시터(Cst)에 저장된 데이터전압은 참조전압에 대응되는 값으로 설정되며, 구동 트랜지스터(DR)의 문턱전압이 상쇄된 값을 갖도록 보상된 형태로 저장된다. 제4트랜지스터(S4)는 유기 발광다이오드(D)의 캐소드 전극과 제3노드(n3)를 연결한다. 이에 따라, 유기 발광다이오드(D)는 구동 트랜지스터(DR)에 의해 발생된 구동전류에 대응되는 만큼 발광을하게 된다.

[0054] 위 설명에 따르면, 제n프레임(n frame) 구간 동안에는 제1발광제어부(EM1)가 활성화 상태가 되고 제2발광제어부(EM2)는 비활성화 상태가 된다. 이후 제n+m프레임(n+m frame) 구간 동안에는 제1발광제어부(EM1)가 비활성화 상태가 되고 제2발광제어부(EM2)는 활성화 상태가 된다. 즉, 제1발광제어부(EM1)와 제2발광제어부(EM2)에 포함된 트랜지스터들(S3, S4와 S5, S6)은 소오스 전극과 드레인 전극이 동일한 접속 관계를 가지며 적어도 1 프레임의 주기를 두고 활성화 상태와 비활성화 상태가 교번되는 교번 구동 관계를 형성한다. 이에 따라, 제1발광제어부(EM1)와 제2발광제어부(EM2) 중 어느 하나가 구동할 때 다른 하나는 문턱전압을 회복할 수 있게 된다. 또한, 초기화부(INIT)에 의해 커패시터(Cst)의 양단을 초기화할 수 있어 이전 프레임 구동 후 커패시터(Cst)에 존재할 수 있는 기생 전압 제거로 표시패널 상의 잔상을 제거 또는 감소시킬 수 있게 된다.

[0055] 도 8은 네거티브 바이어스의 효과를 나타내는 도면이다.

[0056] 도 8에 도시된 바와 같이, 포지티브(Positive) 스트레스로 시프트된 트랜지스터의 문턱전압은 네거티브(Negative) 스트레스로 회복될 수 있으며, 회복의 정도는 네거티브 전압의 크기와 인가되는 시간에 좌우됨을 알 수 있다. 실시예에서는 교번 구동을 통해 두 개의 발광제어부 중 하나가 포지티브 바이어스에 의해 시프트된 문턱전압을 네거티브 바이어스를 통해 회복할 수 있으므로 유기 발광다이오드(D)를 통해 흐르는 전류의 감소를 방지하여 표시패널의 표시품질을 향상시킬 수 있음을 알 수 있다.

[0057] 이상 본 발명은 유기 발광다이오드의 발광을 제어하는 발광제어부를 교번 구동시켜 문턱전압 시프트에 따른 구동전류 감소를 방지하고 소자의 장수명을 도모함과 동시에 표시품질을 향상시킬 수 있는 유기전계발광표시장치를 제공하는 효과가 있다. 또한, 본 발명은 비정질 실리콘 트랜지스터, 미정질 실리콘 트랜지스터 및 산화물 트랜지스터와 같이 지속적인 직류 게이트 바이어스에 의해 문턱전압이 시프트되는 트랜지스터로 구성된 장치에 대해 문턱전압 시프트 방지 및 보상 효과로 장수명을 도모할 수 있는 효과가 있다.

[0058] 이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 상술한 본 발명의 기술적 구성은 본 발명이 속하는 기술 분야의 당업자가 본 발명의 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로서 이해되어야 한다. 아울러, 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어진다. 또한, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

### 도면의 간단한 설명

[0059] 도 1은 본 발명의 제1실시예에 따른 유기전계발광표시장치의 블록도.

[0060] 도 2는 본 발명의 제1실시예에 따른 서브 픽셀의 회로 구성도.

[0061] 도 3은 도 2에 도시된 서브 픽셀의 구동 파형도.

[0062] 도 4는 본 발명의 제2실시예에 따른 서브 픽셀의 회로 구성도.

[0063] 도 5는 도 4에 도시된 서브 픽셀의 구동 파형도.

[0064] 도 6은 본 발명의 제3실시예에 따른 서브 픽셀의 회로 구성도.

[0065] 도 7은 도 6에 도시된 서브 픽셀의 구동 파형도.

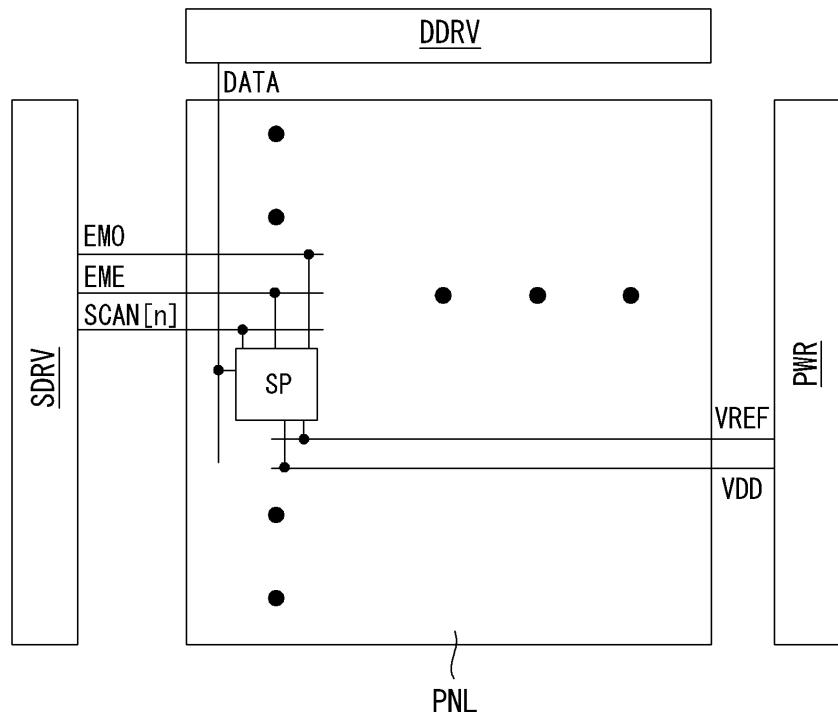
[0066] 도 8은 네거티브 바이어스의 효과를 나타내는 도면.

[0067] <도면의 주요 부분에 관한 부호의 설명>

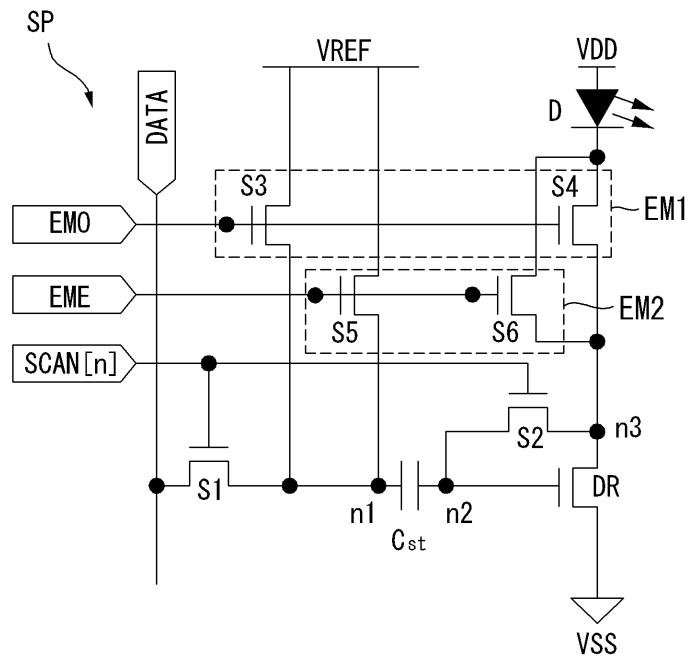
[0068]	DDRV: 테이터구동부	SDRV: 스캔구동부
[0069]	PWR: 전원공급부	PNL: 표시패널
[0070]	S1: 제1트랜지스터	S2: 제2트랜지스터
[0071]	S3: 제3트랜지스터	S4: 제4트랜지스터
[0072]	S5: 제5트랜지스터	S6: 제6트랜지스터
[0073]	S7: 제7트랜지스터	S8: 제8트랜지스터
[0074]	EM1: 제1발광제어부	EM2: 제2발광제어부
[0075]	D: 유키 발광다이오드	Cst: 커페시터

## 도면

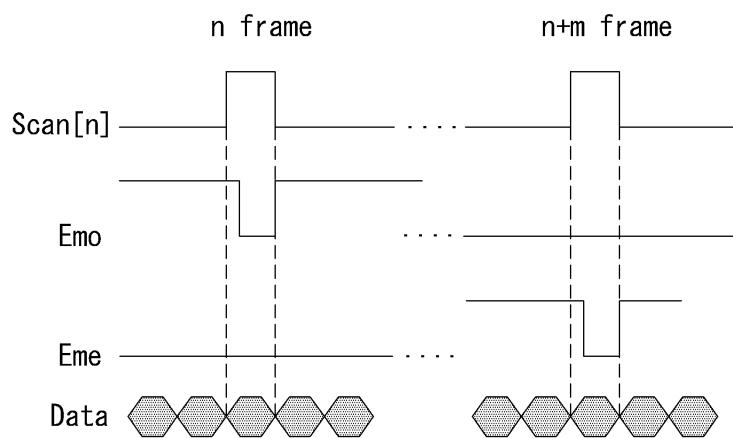
### 도면1



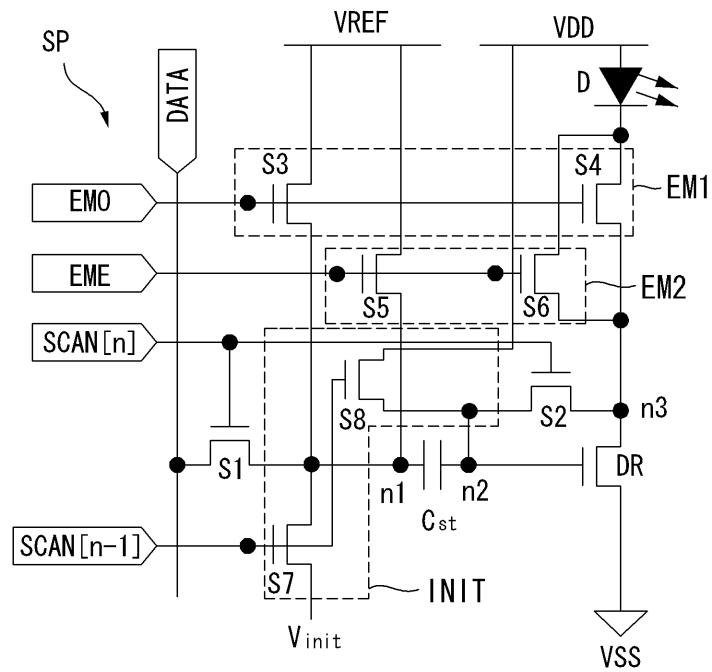
## 도면2



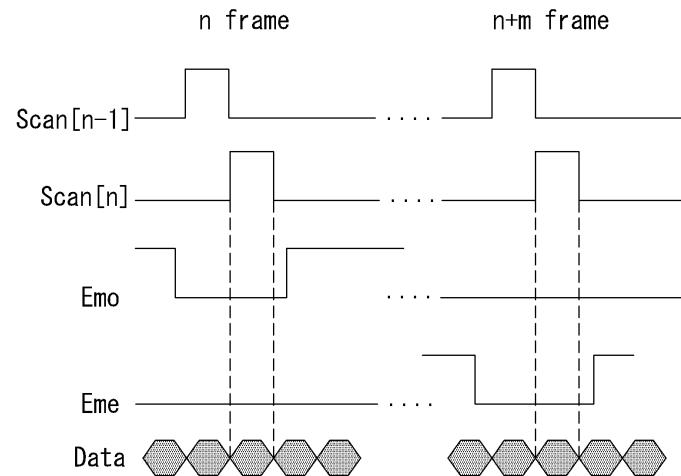
## 도면3



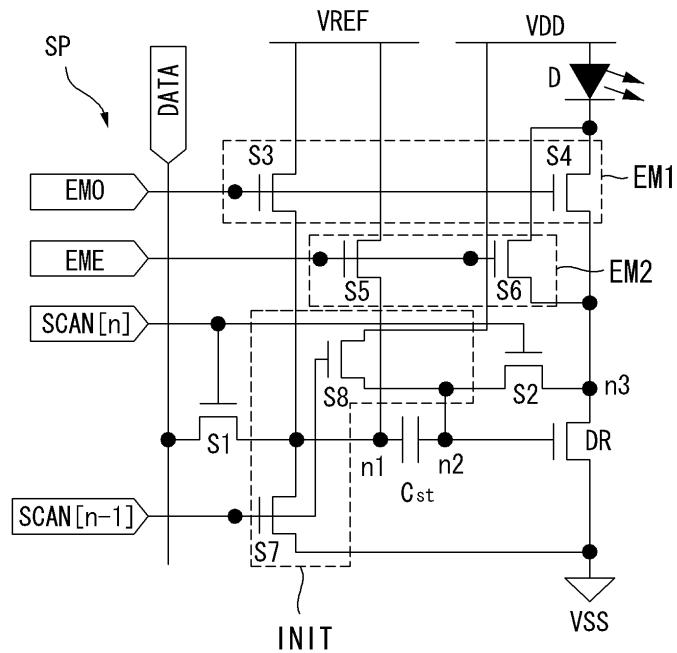
## 도면4



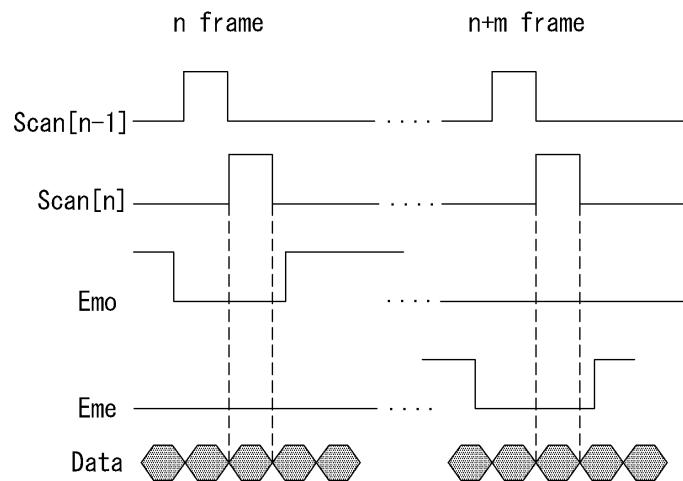
## 도면5



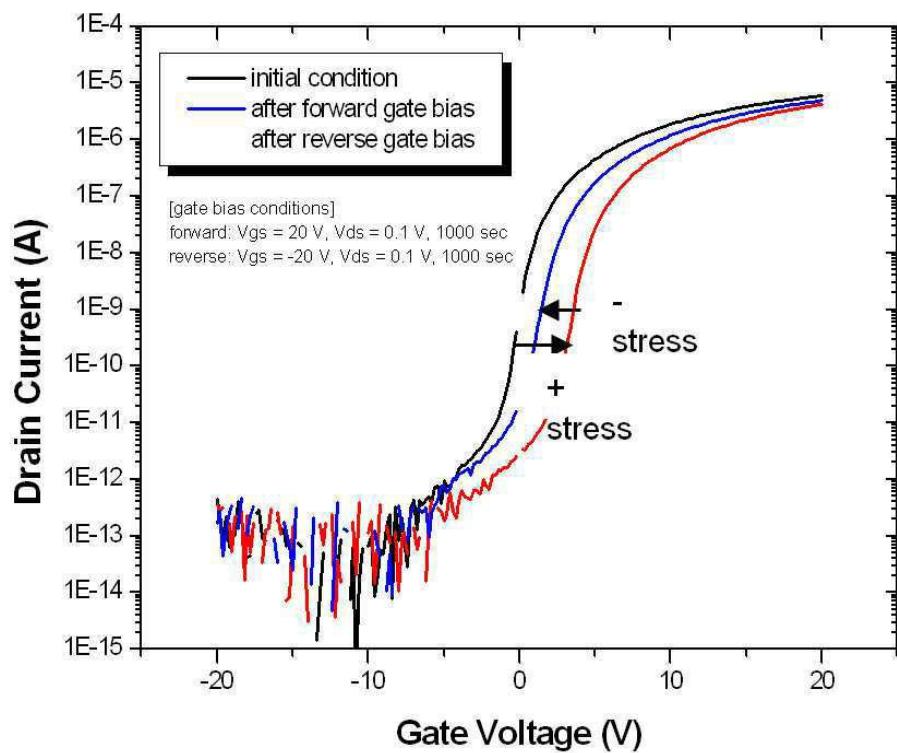
## 도면6



## 도면7



도면8



专利名称(译)	标题 : 有机电致发光显示装置		
公开(公告)号	<a href="#">KR101678211B1</a>	公开(公告)日	2016-11-21
申请号	KR1020090129138	申请日	2009-12-22
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	JUNG SANG HOON 정상훈		
发明人	정상훈		
IPC分类号	G09G3/30 H01L51/50		
CPC分类号	H01L27/3211 G09G3/2074		
其他公开文献	KR1020110072280A		
外部链接	<a href="#">Espacenet</a>		

## 摘要(译)

用途：提供一种有机电致发光显示装置，以通过交替驱动用于控制有机发光二极管的发光的发光控制单元来防止根据阈值电压偏移而导致驱动电流的减少。组成：第一晶体管（S1）响应于第一扫描信号传输数据信号。电容器（Cst）将数据信号存储为数据电压。驱动晶体管产生与数据电压相对应的驱动电流。第二晶体管（S2）响应于第一扫描信号将驱动晶体管转换为二极管连接状态。第一发光控制单元（EM1）响应于第一控制信号而将第一晶体管和电容器之间的第一节点电压充电为参考电压。

