



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2008년01월14일
 (11) 등록번호 10-0793580
 (24) 등록일자 2008년01월03일

(51) Int. Cl.
 G09G 3/30 (2006.01) H05B 33/10 (2006.01)
 H05B 33/26 (2006.01)
 (21) 출원번호 10-2006-0051576
 (22) 출원일자 2006년06월08일
 심사청구일자 2006년06월08일
 (65) 공개번호 10-2007-0117376
 (43) 공개일자 2007년12월12일
 (56) 선행기술조사문헌
 JP16341350 A
 KR1020030003446 A

(73) 특허권자
 삼성에스디아이 주식회사
 경기 수원시 영통구 신동 575
 (72) 발명자
 정경훈
 경기도 용인시 기흥읍 공세리 428-5 삼성SDI 중앙
 연구소
 이현정
 경기도 용인시 기흥읍 공세리 428-5 삼성SDI 중앙
 연구소
 (74) 대리인
 신영무

전체 청구항 수 : 총 4 항

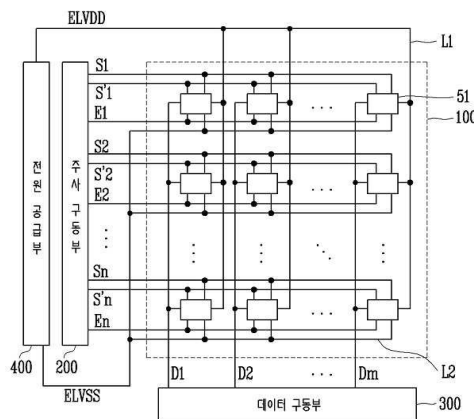
심사관 : 퇴-전종일

(54) 유기 전계 발광 표시장치 및 그 구동 방법

(57) 요약

본 발명의 유기전계발광 표시장치는 복수의 주사선, 복수의 주사반전선 및 복수의 데이터선이 배열되어 있고, 상기 복수의 주사선과 상기 복수의 데이터선이 교차하여 정의된 영역에 복수의 화소가 형성된 화소부; 상기 복수의 데이터선에 데이터신호를 공급하는 데이터 구동부; 상기 화소부에 제 1 전원과 제 2 전원을 공급하는 전원 공급부; 및 상기 복수의 주사선에 주사신호를 공급하고, 상기 복수의 주사반전선에 상기 주사신호의 위상을 반전한 주사반전신호를 공급하는 주사 구동부를 포함하며; 상기 화소는 유기 발광 다이오드; 상기 유기 발광 다이오드의 애노드와 상기 제 1 전원선과 접속되는 제 1 트랜지스터; 상기 데이터선과 상기 제 1 트랜지스터의 게이트와 접속되며, 상기 주사신호에 의해 상기 데이터신호를 선택적으로 전달받는 제 2 트랜지스터; 상기 제 1 전원선과 상기 제 1 트랜지스터의 게이트와 접속되어 소정의 전압을 충전 또는 방전하는 커패시터; 및 소스와 드레인이 상기 제 1 트랜지스터의 게이트와 접속되며, 게이트 폭이 상기 제 2 트랜지스터의 게이트 폭보다 1/2만큼 좁은 폭으로 형성되는 제 3 트랜지스터를 포함한다.

대표도 - 도6



특허청구의 범위

청구항 1

복수의 주사선, 복수의 주사반전선 및 복수의 데이터선이 배열되어 있고, 상기 복수의 주사선과 상기 복수의 데이터선이 교차하여 정의된 영역에 복수의 화소가 형성된 화소부;

상기 복수의 데이터선에 데이터신호를 공급하는 데이터 구동부;

상기 화소부에 제 1 전원과 제 2 전원을 공급하는 전원 공급부; 및

상기 복수의 주사선에 주사신호를 공급하고, 상기 복수의 주사반전선에 상기 주사신호의 위상을 반전한 주사반전신호를 공급하는 주사 구동부를 포함하며;

상기 화소는

유기 발광 다이오드;

상기 유기 발광 다이오드의 애노드와 상기 제 1 전원선과 접속되는 제 1 트랜지스터;

상기 데이터선과 상기 제 1 트랜지스터의 게이트와 접속되며, 상기 주사신호에 의해 상기 데이터신호를 선택적으로 전달받는 제 2 트랜지스터;

상기 제 1 전원선과 상기 제 1 트랜지스터의 게이트와 접속되어 소정의 전압을 충전 또는 방전하는 커패시터; 및

소스와 드레인이 상기 제 1 트랜지스터의 게이트와 접속되며, 게이트 폭이 상기 제 2 트랜지스터의 게이트 폭보다 1/2만큼 좁은 폭으로 형성되는 제 3 트랜지스터를 포함하는 유기 전계 발광 표시장치.

청구항 2

삭제

청구항 3

제 1항에 있어서,

상기 제 3 트랜지스터의 게이트로는 상기 주사반전신호가 인가되는 유기 전계 발광 표시장치.

청구항 4

제 1항에 있어서,

상기 제 3 트랜지스터의 게이트 길이는 상기 제 2 트랜지스터의 게이트 길이와 동일하게 형성된 유기 전계 발광 표시장치.

청구항 5

삭제

청구항 6

제 1항에 있어서,

상기 화소는,

상기 제 1 트랜지스터와 상기 유기 발광 다이오드의 애노드 전극에 접속되며, 상기 주사신호가 공급되지 않는 기간 동안 턴-온되는 제 4 트랜지스터와;

상기 데이터선과 상기 제 1 트랜지스터의 드레인 사이에 접속되며, 상기 주사신호를 공급받는 제 5 트랜지스터를 더 구비하는 유기 전계 발광 표시장치.

청구항 7

삭제

청구항 8

삭제

청구항 9

삭제

청구항 10

삭제

청구항 11

삭제

청구항 12

삭제

청구항 13

삭제

청구항 14

삭제

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <11> 본 발명은 유기 전계 발광 표시장치 및 그 구동 방법에 관한 것으로, 더욱 상세하게는, 스위칭 에러(switching error)를 감소시킴으로써 화면 특성의 불균일을 해결하기 위한 유기 전계 발광 표시장치 및 그 구동 방법에 관한 것이다.
- <12> 최근, 음극선관(Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 평판 표시장치들이 개발되고 있다. 이러한, 평판 표시장치로는 액정 표시장치(Liquid Crystal Display), 전계방출 표시장치(Field Emission Display), 플라즈마 표시패널(Plasma Display Panel) 및 유기 전계 발광 표시장치(Light Emitting Display) 등이 있다.
- <13> 평판표시장치 중 유기 전계 발광 표시장치는 전자와 정공의 재결합에 의하여 빛을 발생하는 자발광소자이다. 이러한, 유기 전계 발광 표시장치는 빠른 응답속도를 가짐과 동시에 낮은 소비전력으로 구동되는 장점이 있어 더욱 주목받고 있다.
- <14> 도 1은 종래 유기 전계 발광 표시장치의 일례를 나타낸 평면 개념도이다.
- <15> 도 1을 참조하여 설명하면, 종래 유기 전계 발광 표시장치는 화소부(10), 주사 구동부(20), 데이터 구동부(30) 및 전원 공급부(40)를 포함한다.
- <16> 화소부(10)는 유기 발광 다이오드(미도시)를 구비하는 복수의 화소(5)와, 주사 신호를 전달하는 복수의 주사선(S1, S2, ..., Sn)과 발광 제어신호를 전달하는 복수의 발광제어선(E1, E2, ..., En), 데이터 신호를 전달하는 복수의 데이터 선(D1, D2, ..., Dm) 및 제 1 전원(ELVdd)과 제 2 전원(ELVss)을 각각 전달하는 제 1 전원선(L1)과 제 2 전원선(L2)을 포함한다.
- <17> 화소부(10)는 주사 신호, 발광제어신호, 데이터 신호 및 제 1 전원(ELVdd)과 제 2 전원(ELVss)에 의해 유기 발

광 다이오드(미도시)를 발광시켜 화상을 표시한다. 도면에 의하면, 제 1 전원선(L1)은 화소부(10)내에서 열 방향으로 배열되어 있으나, 이는 행 방향으로 배열되어도 무방하다. 또한, 도면에 의하면 제 2 전원선(L2)은 화소부(10)내에서 행 방향으로 배열되어 있으나, 이는 등가 적인 회로를 표현한 것으로서, 제 2 전원선(L2)은 화소부(10) 전 영역에 형성되어 각 화소(5)에 전기적으로 접속될 수도 있다.

- <18> 주사 구동부(20)는 주사선(S1, S2, ..., Sn)과 접속되어 화소부(10)에 주사 신호를 인가하는 수단이다.
- <19> 데이터 구동부(30)는 데이터 선(D1, D2, ..., Dm)과 접속되어 화소부(10)에 데이터 신호를 인가하는 수단이다. 이때, 데이터 신호는 데이터 전류의 형태로 공급될 수도 있고, 데이터 전압의 형태로 공급될 수도 있다.
- <20> 전원 공급부(40)는 각 화소(5)에 제 1 전원(ELVdd) 및 제 2 전원(ELVss)을 인가한다.
- <21> 도 2는 도 1에 채용된 화소 구조의 일례를 나타낸 회로도이다.
- <22> 도 2를 참조하여 설명하면 종래 화소 구조는 유기 발광다이오드(OLED), 제 1 트랜지스터(M1), 제 2 트랜지스터(M2) 및 커패시터(Cst)를 포함한다.
- <23> 제 1 트랜지스터(M1)는 소스가 제 1 전원(ELVdd)과 연결되고 드레인이 유기 발광 다이오드(OLED)의 애노드 전극과 연결되며, 게이트가 제 1 노드(A)와 연결된다. 제 1 노드(A)는 제 2 트랜지스터(M2)의 드레인과 연결된다. 제 1 트랜지스터(M1)는 데이터 신호에 대응되는 전류를 유기 발광 다이오드(OLED)에 공급한다.
- <24> 제 2 트랜지스터(M2)는 소스가 데이터선(D)에 연결되고 드레인이 제 1 노드(A)와 연결되며 게이트는 주사선(S)과 연결된다. 그리고 게이트에 인가되는 주사 신호에 따라 선택적으로 데이터 신호를 제 1 노드(A)에 전달한다.
- <25> 커패시터(Cst)는 제 1 전극이 제 1 전원(ELVdd)과 연결되고 제 2 전극이 제 1 노드(A)에 연결된다. 그리고 제 1 전원(ELVdd)과 데이터 신호의 차에 대응하는 전하를 충전하며, 충전된 전하에 의해 한 프레임의 시간 동안 제 1 트랜지스터(M1)의 게이트에 신호를 인가하게 되어 제 1 트랜지스터(M1)의 동작을 한 프레임의 시간 동안 유지시킨다.
- <26> 상술한 구조를 갖는 회로의 동작을 살펴보면, 상술한 구조를 갖는 회로의 동작을 살펴보면, 먼저, 주사신호를 공급받는 제 2 트랜지스터(M2)가 턴-온(turn on)된다. 이에 따라, 제 1 노드(A)에는 데이터선(D)으로 부터 공급된 데이터 신호가 인가되고, 커패시터(Cst)에는 제 1 전압(ELVdd)과 데이터신호의 차에 대응하는 값이 충전된다.
- <27> 이 후, 제 2 트랜지스터(M2)가 턴-오프된다. 한편, 제 2 트랜지스터(M2)는 턴-오프되었으므로, 소스와 드레인 사이에 생성되어 있던 채널이 소멸되어야 하지만, 채널 전하(Channel charge)가 양쪽(①②)으로 분배되어 회로로 주입된다. 따라서, 제 1 노드(A)에는 프로그래밍 기간 동안 공급되었던 데이터신호에, 분배된 소정의 채널 전하가 더해진 전압값이 인가되어 있다.
- <28> 그리고 제 1 트랜지스터(M1)에 제 1 전원(ELVdd)과 데이터 신호의 차만큼의 전압이 인가되면, 이에 대응하는 전류가 제 1 트랜지스터(M1)를 통해 유기발광다이오드(OLED)에 전달된다. 이에 따라 유기발광다이오드(OLED)는 데이터 신호의 변동에 상관없이 일정한 휘도로 발광할 수 있다. 제 2 트랜지스터(M2)를 통해 입력되는 전압값과 출력되는 전압값이 달라져 제 1 트랜지스터(M1)의 게이트에는 원하는 값의 전압이 전달되지 못한다.
- <29> 도 3 및 도 4는 도 2에 채용된 스위칭 트랜지스터의 스위칭 에러를 나타낸 회로도이고, 도 5는 도 4에 도시된 트랜지스터의 입체도이다.
- <30> 도 3, 도 4 및 도 5를 결부하여 설명하면, 유기 발광 표시장치에서 프로그래밍(programming)이 끝난 후, 제 2 트랜지스터(M2)가 턴-오프(turn off) 될 때 주사신호 트랜지션(transition)에 의해 스위칭 에러가 발생한다. 이 때문에, 화소에 프로그래밍된 데이터 전압 또는 데이터 전류 값이 변동되며, 화소마다 트랜지스터의 특성 편차가 있기 때문에 결국 다른 값의 데이터가 프로그래밍 되는 결과를 초래한다. 이러한 스위칭 에러는 도 3에 도시한 바와 같이 제 2 트랜지스터(M2)가 턴-오프 되면서, 채널을 형성하던 전하가 소멸되지 않고, 양쪽으로 분배되어 회로로 주입됨으로써 발생할 수 있다.
- <31> 또한, 스위칭 에러는 도 4에 도시한 바와 같이 제 2 트랜지스터(M2)가 턴-온상태에서 턴-오프 상태가 될 때 게이트와 소스, 또는 게이트와 드레인 간의 기생커패시턴스(overlap capacitance)에 의한 출력전압(Vout)의 에러가 발생한다. 즉, 스위칭소자의 게이트와 드레인, 게이트와 소스 간에는 등가 적으로 기생 커패시턴스(CoV)가 형성된다. 도 5에 도시된 바와 같이 게이트와 소스/ 드레인 간의 중첩부(a)에서 기인하는 클록 피드스루(clock

feedthrough)에 의해 스위칭 에러가 발생한다.

<32> 여기서, 클록 피드스루는 스위칭 트랜지스터(M2)의 게이트, 즉 제어 단자에 의한 원하지 않는 전하분배에 의해 프로그래밍된 값이 원래의 값과 다른 경우를 야기한다. 즉, 클록 피드스루는 스위칭 트랜지스터(M2)의 게이트와 소스/드레인 사이의 기생 커패시턴스(Cov)와 커패시터(Cst) 사이에 생기는 현상으로, 스위칭 트랜지스터(M2)가 온(ON)에서 오프(OFF)로 스위칭 되면서 원하지 않는 전압이 커패시터(Cst)에 더해지는 현상이다.

발명이 이루고자 하는 기술적 과제

<33> 상술한 종래 문제점을 해결하기 위한 본 발명의 목적은 스위칭 에러를 감소시킴으로써, 각 화소 별 스위칭 트랜지스터의 특성 편차에 의한 화면 특성의 불균일 현상을 해결할 수 있는 유기 전계 발광 표시장치 및 그 구동 방법을 제공하기 위한 것이다.

발명의 구성 및 작용

<34> 상술한 목적을 달성하기 위한 본 발명의 실시예에 의한 유기전계발광 표시장치는 복수의 주사선, 복수의 주사반전선 및 복수의 데이터선이 배열되어 있고, 상기 복수의 주사선과 상기 복수의 데이터선이 교차하여 정의된 영역에 복수의 화소가 형성된 화소부; 상기 복수의 데이터선에 데이터신호를 공급하는 데이터 구동부; 상기 화소부에 제 1 전원과 제 2 전원을 공급하는 전원 공급부; 및 상기 복수의 주사선에 주사신호를 공급하고, 상기 복수의 주사반전선에 상기 주사신호의 위상을 반전한 주사반전신호를 공급하는 주사 구동부를 포함하며; 상기 화소는 유기 발광 다이오드; 상기 유기 발광 다이오드의 애노드와 상기 제 1 전원선과 접속되는 제 1 트랜지스터; 상기 데이터선과 상기 제 1 트랜지스터의 게이트와 접속되며, 상기 주사신호에 의해 상기 데이터신호를 선택적으로 전달받는 제 2 트랜지스터; 상기 제 1 전원선과 상기 제 1 트랜지스터의 게이트와 접속되어 소정의 전압을 충전 또는 방전하는 커패시터; 및 소스와 드레인이 상기 제 1트랜지스터의 게이트와 접속되며, 게이트 폭이 상기 제 2트랜지스터의 게이트 폭보다 1/2만큼 좁은 폭으로 형성되는 제 3 트랜지스터를 포함한다.

<35> 삭제

<36> 도 6은 본 발명에 따른 유기 전계 발광 표시장치의 일례를 나타낸 평면 개념도이다.

<37> 도 6을 참조하여 설명하면, 본 발명에 따른 유기 전계 발광 표시장치는 화소부(100), 주사 구동부(200), 데이터 구동부(300) 및 전원 공급부(400)를 포함한다.

<38> 화소부(100)는 주사 신호를 전달하는 복수의 주사선(S1, S2, ..., Sn), 발광 제어신호를 전달하는 복수의 발광제어선(E1, E2, ..., En)과, 주사신호의 위상을 반전한 주사반전신호를 전달하는 복수의 주사반전선(S'1, S'2, ..., S'n), 데이터 신호를 전달하는 복수의 데이터 선(D1, D2, ..., Dm) 및 제 1 전원(ELVdd)과 제 2 전원(ELVss)을 각각 전달하는 제 1 전원선(L1)과 제 2 전원선(L2)을 포함한다. 또한, 화소부(100)의 복수의 주사선과 복수의 데이터선이 교차하여 정의된 영역에는 유기 발광 다이오드(미도시)를 구비하는 복수의 화소(51)가 형성되어 있다.

<39> 화소부(100)는 주사 신호, 발광제어신호, 데이터 신호 및 제 1 전원(ELVdd)과 제 2 전원(ELVss)에 의해 유기 발광 다이오드(미도시)를 발광시켜 화상을 표시한다. 도면에 의하면, 제 1 전원선(L1)은 화소부(10) 내에서 열 방향으로 배열되어 있으나, 이는 행 방향으로 배열되어도 무방하다. 또한, 도면에 의하면 제 2 전원선(L2)은 화소부(100)내에서 행 방향으로 배열되어 있으나, 이는 등가적인 회로를 표현한 것으로서, 제 2 전원선(L2)은 화소부(100) 전 영역에 형성되어 각 화소(51)에 전기적으로 접속될 수도 있다.

<40> 주사 구동부(200)는 주사선(S1, S2, ..., Sn) 및 주사반전선(S'1, S'2, ..., S'n)과 접속되어, 복수의 주사선(S1, S2, ..., Sn)에 주사신호를 공급하고, 복수의 주사반전선(S'1, S'2, ..., S'n)에 주사반전신호를 공급한다. 주사 구동부(200)가 화소(51)에 주사반전신호를 전달하여 발생하는 회로의 동작은 후술하여 더욱 상세히 설명하도록 한다.

<41> 데이터 구동부(300)는 데이터 선(D1, D2, ..., Dm)과 접속되어 화소부(100)에 데이터 신호를 인가한다. 이때, 데이터 신호는 데이터 전류의 형태로 공급될 수도 있고, 데이터 전압의 형태로 공급될 수도 있다.

<42> 전원 공급부(400)는 각 화소(51)에 제 1 전원(ELVdd) 및 제 2 전원(ELVss)을 인가하도록 하는 역할을 한다.

<43> 도 7은 본 발명의 일 실시예에 따른 화소 구조를 나타낸 회로도이고, 도 8은 도 7에 도시된 화소의 구동을 나타

낸 타이밍도이다.

- <44> 도 7과 도 8을 결부하여 설명하면, 본 발명에 따른 화소 구조는 제 1 트랜지스터(M1'), 제 2 트랜지스터(M2'), 제 3 트랜지스터(M3') 및 스토리지 커패시터(Cst')를 포함한다.
- <45> 제 1 트랜지스터(M1')는 소스가 제 1 전원(ELVdd')과 연결되고 드레인이 유기 발광 다이오드(OLED')의 애노드 전극과 연결되며, 게이트가 제 1 노드(A')와 연결된다. 제 1 노드(A')는 제 2 트랜지스터(M2')의 드레인과 연결된다. 제 1 트랜지스터(M1')는 데이터 신호에 대응되는 전류를 유기 발광 다이오드(OLED')에 공급한다.
- <46> 제 2 트랜지스터(M2')는 소스가 데이터선(D')에 연결되고 드레인이 제 1 노드(A')와 연결되며 게이트는 주사선(S')과 연결된다. 그리고 게이트에 인가되는 주사 신호에 따라 선택적으로 데이터 신호를 제 1 노드(A')에 전달한다.
- <47> 제 3 트랜지스터(M3')는 소스와 드레인이 쇼트(short) 된 형태로, 제 2 트랜지스터(M2')의 드레인과 접속된다. 한편, 소스와 드레인이 쇼트 되면, 제 1 노드(A')와 게이트 간에 커패시턴스가 존재하게 되므로, MOS(Metal Oxide Semiconductor) 구조의 트랜지스터를 커패시터로서 사용할 수 있다.
- <48> 커패시터(Cst')는 제 1 전극이 제 1 전원(ELVdd)과 연결되고 제 2 전극이 제 1 노드(A')에 연결된다. 그리고 커패시터(Cst')는 제 1 전원(ELVdd)과 데이터 신호의 차에 대응하는 전하를 충전하며, 충전된 전하에 의해 한 프레임의 시간 동안 제 1 트랜지스터(M1')의 게이트에 신호를 인가하여 제 1 트랜지스터(M1')의 동작을 한 프레임의 시간 동안 유지시킨다.
- <49> 한편, 제 3 트랜지스터(M3')의 게이트 폭(W3)은 제 2 트랜지스터(M2')의 게이트 폭(W2)에 비해 1/2만큼 좁도록 형성한다. 이때, 제 3 트랜지스터(M3')의 게이트 길이(L3')와 제 2 트랜지스터(M2')의 게이트 길이(L2')는 동일하게 형성한다.
- <50> 즉, 제 2 트랜지스터(M2')의 게이트-드레인간의 오버랩(overlap) 커패시턴스가 제 3 트랜지스터(M3')의 게이트-드레인 또는 게이트 소스간 기생 커패시턴스의 2배가 된다. 그리고, 제 3 트랜지스터(M3')의 게이트에는 제 2 트랜지스터(M2')의 게이트에 입력되는 주사신호(S')의 반전 신호인 주사반전신호(S')가 입력되어 클럭 피드스루(clock feedthrough)가 상쇄된다. 이에 따라 제 2 트랜지스터(M')가 턴-오프(turn off)될 때 제 1 노드(A')의 전압 변화를 방지할 수 있다.
- <51> 상술한 구조를 갖는 회로의 동작을 살펴보면, 먼저, 제 1 기간(T1)이 되면, 주사신호를 공급받는 제 2 트랜지스터(M2')가 턴-온(turn on)된다. 이에 따라, 제 1 노드(A')에는 데이터선(D)에서 전달된 데이터 신호가 공급되고, 커패시터(Cst')에는 제 1 전압(ELVdd)과 데이터신호의 차에 대응하는 전하가 충전된다.
- <52> 이 후, 제 2 기간(T2)이 되면, 주사반전신호를 공급받는 제 3 트랜지스터(M3')가 턴-온되고, 제 2 트랜지스터(M2')는 턴-오프된다. 한편, 제 2 트랜지스터(M2')는 턴-오프되었으므로, 소스와 드레인 사이에 생성되어 있던 채널이 소멸되어야 하지만, 채널 전하(Channel charge)가 양쪽으로 분배되어 회로로 주입된다. 따라서, 제 1 노드(A')에는 제 1 기간(T1)에 공급되었던 데이터신호에 분배된 소정의 채널 전하가 더해진 전압값이 인가된다.
- <53> 한편, 제 2 기간(T2) 동안 제 1 노드(A')에 인가된 소정의 채널 전하는 제 3 트랜지스터(M3')가 턴-온 되었을 때의 채널 전하로 사용된다. 따라서, 제 3 트랜지스터(M3')가 제 1 노드(A')에 인가된 소정의 채널 전하를 상쇄시키는 역할을 하므로, 제 1 트랜지스터(M1')의 게이트에는 소정의 채널전하가 더해지지 않은, 즉, 원하는 값의 게이트 전압이 인가된다.
- <54> 그리고 제 1 트랜지스터(M1')에 제 1 전원(ELVdd)과 데이터 신호의 차만큼의 전압이 인가되면, 이에 대응하는 전류가 제 1 트랜지스터(M1')를 통해 유기발광다이오드(OLED')에 전달된다. 이에 따라 유기발광다이오드(OLED')는 데이터 신호의 변동에 상관없이 일정한 휘도로 발광할 수 있다.
- <55> 도 9는 본 발명의 다른 실시예에 따른 화소 구조를 나타낸 회로도이고, 도 10은 도 9에 도시된 화소의 구동을 나타낸 타이밍도이다.
- <56> 도 9와 도 10을 결부하여 설명하면, 본 발명에 따른 화소는 유기 발광 다이오드(OLED'), 제 1 트랜지스터(M1'), 제 2 트랜지스터(M2'), 제 3 트랜지스터(M3'), 제 4 트랜지스터(M4'), 제 5 트랜지스터(M5') 및 커패시터(Cst')를 포함한다.
- <57> 제 1 트랜지스터(M1')는 소스가 제 1 전원(ELVdd)선과 접속되고 드레인이 제 4 트랜지스터(M4')의 소스와 접

속되며, 제 1 기간(T1) 동안 제 1 전류(IM1)가 프로그래밍 된다.

- <58> 제 2 트랜지스터(M2'')는 소스가 데이터 선(D)과 접속되고, 드레인이 제 1 트랜지스터(M1'')의 게이트와 접속되며, 제 1 기간(T1) 동안 턴-온(turn on)된다.
- <59> 제 3 트랜지스터(M3'')는 드레인이 데이터 선(D)과 접속되고, 소스가 제 1 트랜지스터(M1'')의 드레인과 접속되며, 제 1 기간(T1) 동안 턴-온 된다.
- <60> 제 4 트랜지스터(M4'')는 소스가 제 1 트랜지스터(M1'')의 드레인에 접속되고, 드레인이 유기 발광 다이오드(OLED'')의 애노드 전극에 접속되며, 제 2 기간(T2) 동안 턴-온 된다.
- <61> 제 5 트랜지스터(M5'')는 소스와 드레인이 쇼트(short)된 형태로, 제 2 트랜지스터(M2'')의 드레인과 접속된다. 한편, 소스와 드레인이 쇼트 되면, 제 1 노드(A'')와 게이트 간에 커패시턴스가 존재하게 되므로, MOS구조의 트랜지스터를 커패시터로서 사용할 수 있다.
- <62> 커패시터(Cst'')는 제 1 전원(ELVdd)선과 제 1 트랜지스터(M1'')의 게이트에 접속되고, 제 1 기간(T1) 동안 제 1 전류(IM1)에 대응하는 전압을 충전한다.

수학식 1

$$W2=2*W5, L2=L5$$

- <63>
- <64> 상기 수학식 1에서 W2는 제 2 트랜지스터의 게이트 폭이고, W5는 제 5 트랜지스터의 게이트 폭이다. 그리고 L2는 제 2 트랜지스터(M2'')의 게이트 길이이며, L5는 제 5 트랜지스터(M5'')의 게이트 폭이다. 수학식 1에서 나타난 바와 같이 제 5 트랜지스터(M5'')의 게이트 폭(W5)은 제 2 트랜지스터(M2'')의 게이트 폭(W2)보다 1/2만큼 좁게 형성한다. 이때, 제 5 트랜지스터(M5'')의 게이트 길이(L5)와 제 2 트랜지스터(M2'')의 게이트 길이(L2)는 동일하게 형성한다.

수학식 2

$$Cov2=2*Cov5$$

- <65>
- <66> 상기 수학식 2에서 Cov2는 제 2 트랜지스터(M2'')의 게이트와 드레인간에 걸리는 오버랩(overlap) 커패시턴스이고, Cov5는 제 5 트랜지스터(M5'')의 게이트와 소스 및 게이트와 드레인에 걸리는 오버랩 커패시턴스이다. 즉, 제 2 트랜지스터(M2'')에 걸리는 오버랩 커패시턴스가 제 5 트랜지스터(M5'')에 걸리는 오버랩 커패시턴스의 2배이다. 따라서, 제 2 트랜지스터(M2'')의 기생 커패시턴스에 의한 클럭 피드스루(clock feedthrough)를 상쇄시키기 위해 제 5 트랜지스터(M5'')의 게이트 폭이 제 2 트랜지스터(M2'')의 게이트 폭보다 1/2 만큼 작아야 한다. 그리고, 제 5 트랜지스터(M5'')의 게이트에는 제 2 트랜지스터(M2'')의 게이트에 입력되는 주사신호(S)의 반전 신호인 주사반전신호(S')가 입력된다.
- <67> 한편, 상술한 구조를 갖는 화소 회로의 동작을 살펴보면, 먼저, 제 1 기간(T1)이 되면, 제 2 트랜지스터(M2'')와 제 3 트랜지스터(M3'')가 턴 온(turn on) 된다. 이에 따라 제 1 트랜지스터(M1'')는 다이오드 연결이 되어, 표현하고자 하는 데이터 전류에 대응하는 제 1 전류(IM1)가 흐른다. 그리고 커패시터(Cst'')에는 제 1 전류(IM1)에 대응하는 전압이 충전된다.
- <68> 이 후, 제 2 트랜지스터(M2'')와 제 3 트랜지스터(M3'')는 턴 오프(turn off) 되고, 제 2 기간(T2)이 되면, 제 4 트랜지스터(M4'')와 제 5 트랜지스터(M5'')가 턴 온(turn on) 된다. 이에 따라 제 1 전류(IM1)는 제 4 트랜지스터(M4'')를 통해 유기 발광 다이오드(OLED'')로 공급된다 이때, 제 2 트랜지스터(M2'')는 턴-오프되었으므로, 소스와 드레인 사이에 생성되어 있던 채널이 소멸되어야 하지만, 채널 전하(Channel charge)가 양쪽으로 분배되어 회로로 주입된다. 따라서, 제 1 노드(A'')에는 제 1 기간(T1)에 공급되었던 데이터신호에 분배된 소정의 채널 전하가 더해진 값이 인가된다. 한편, 제 2 기간(T2) 동안 제 1 노드(A'')에 인가된 소정의 채널 전하는 제 5 트랜지스터(M5'')가 턴-온 되었을 때의 채널 전하로 사용된다. 따라서, 제 5 트랜지스터(M5'')가 제 1 노드(A'')에 인가된 소정의 채널 전하를 상쇄시키는 역할을 하므로, 제 1 트랜지스터(M1'')의 게이트에는 소정의 채널전하가 더해지지 않은, 즉, 원하는 값의 게이트 전압이 인가된다.

<69> 그리고 제 1 트랜지스터(M1'')에 제 1 전원과 데이터 신호의 차만큼의 전압이 인가되면, 이에 대응하는 전류가 제 1 트랜지스터(M1'')를 통해 유기발광다이오드(OLED'')에 전달된다. 이에 따라 유기발광다이오드(OLED'')는 데이터 신호의 변동에 상관없이 일정한 휘도로 발광할 수 있다.

발명의 효과

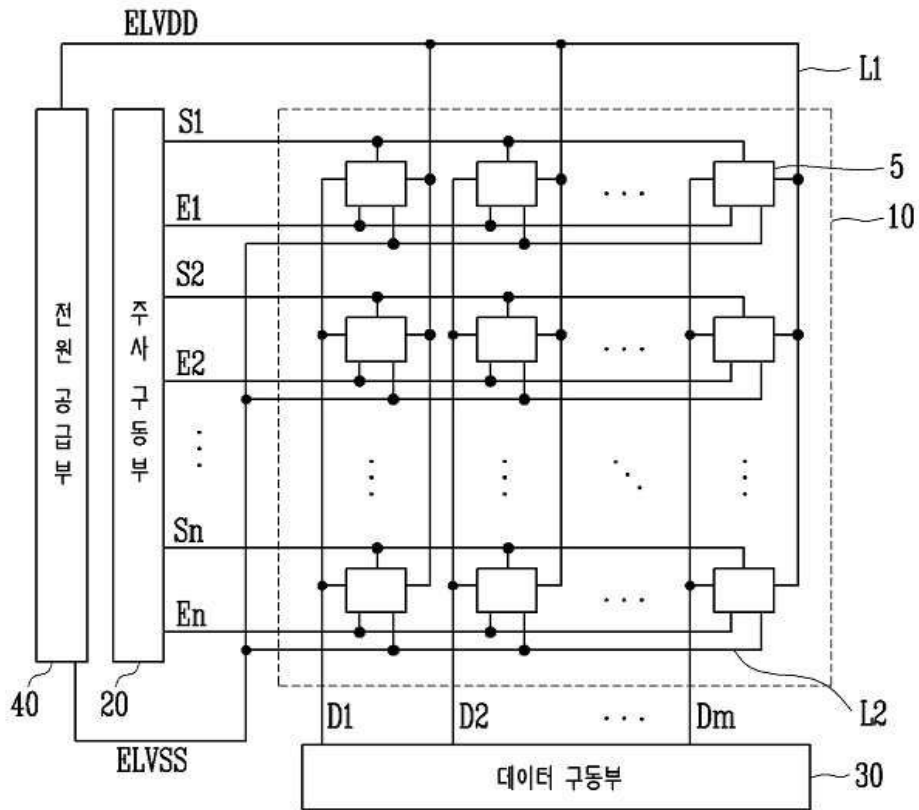
<70> 본 발명에 따른 유기 전계 발광 표시장치 및 그 구동방법에 의하면, 킥백 전압, 즉, 스위칭 에러를 감소시킴으로써 프로그래밍된 데이터 전압 또는 전류가 변동되는 것을 방지하고, 이에 따라 각 화소 별 스위칭 트랜지스터의 특성 편차에 따른 화면 불균일을 해결할 수 있다.

도면의 간단한 설명

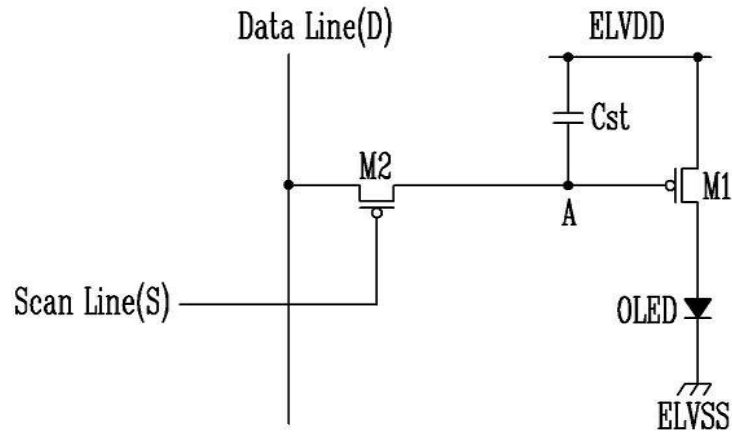
- <1> 도 1은 종래 유기 전계 발광 표시장치의 일례를 나타낸 평면 개념도이다.
- <2> 도 2는 도 1에 채용된 화소 구조의 일례를 나타낸 회로도이다.
- <3> 도 3 및 도 4는 도 1에 채용된 화소의 스위칭 에러를 나타낸 회로도이고, 도 5는 도 4에 도시된 트랜지스터의 입체도이다.
- <4> 도 6은 본 발명에 따른 유기 전계 발광 표시장치의 일례를 나타낸 평면 개념도이다.
- <5> 도 7은 본 발명의 일 실시예에 따른 화소 구조를 나타낸 회로도이다.
- <6> 도 8은 도 7에 도시된 화소의 구동을 나타낸 타이밍도이다.
- <7> 도 9는 본 발명의 다른 실시예에 따른 화소 구조를 나타낸 회로도이다.
- <8> 도 10은 도 9에 도시된 화소의 구동을 나타낸 타이밍도이다.
- <9> *** 도면의 주요 부호에 대한 설명 ***
- <10> 20: 주사구동부 M3', M5'': 반전트랜지스터

도면

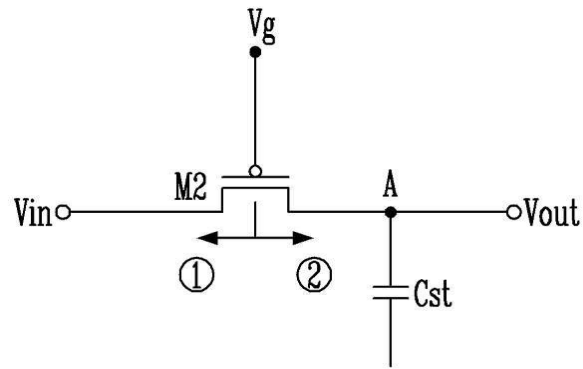
도면1



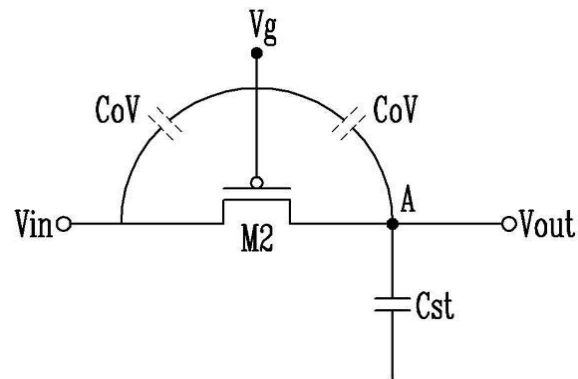
도면2



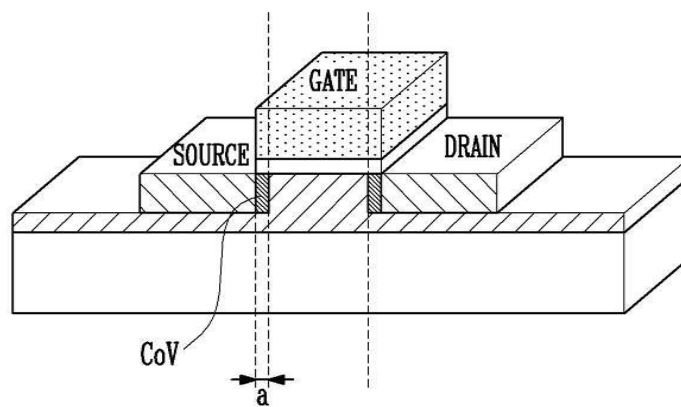
도면3



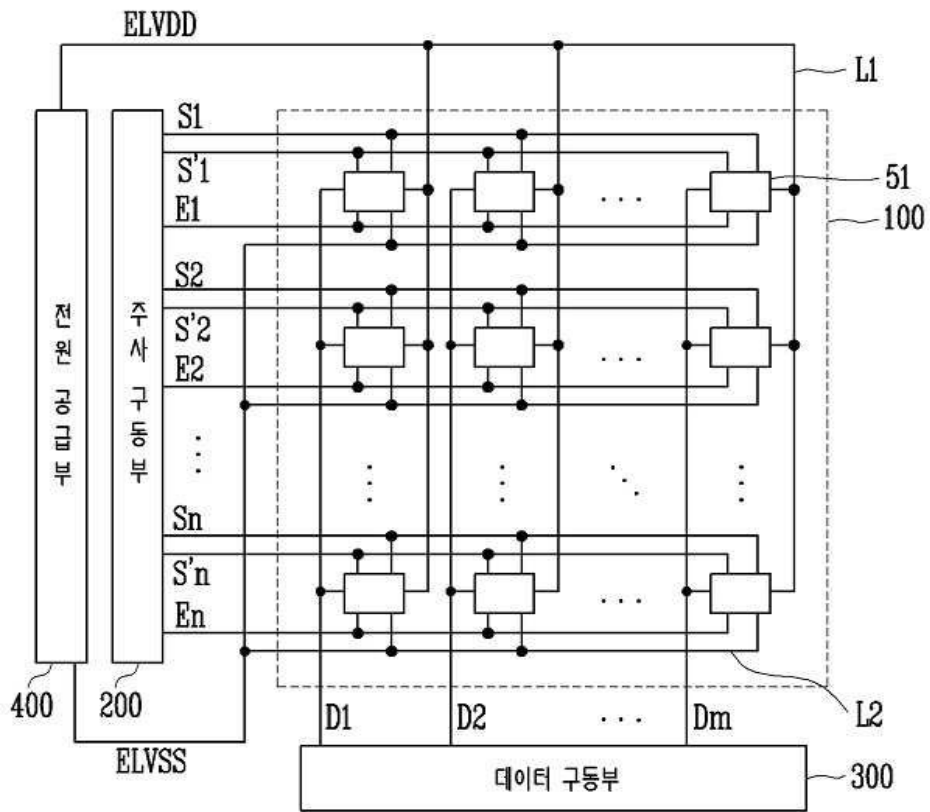
도면4



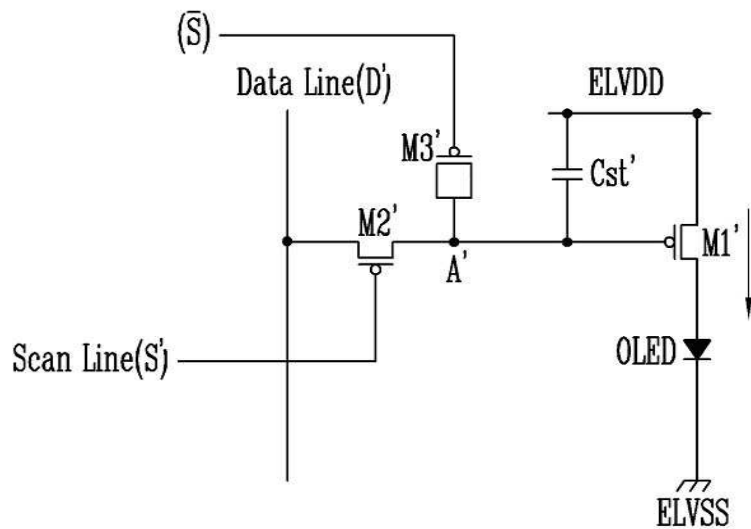
도면5



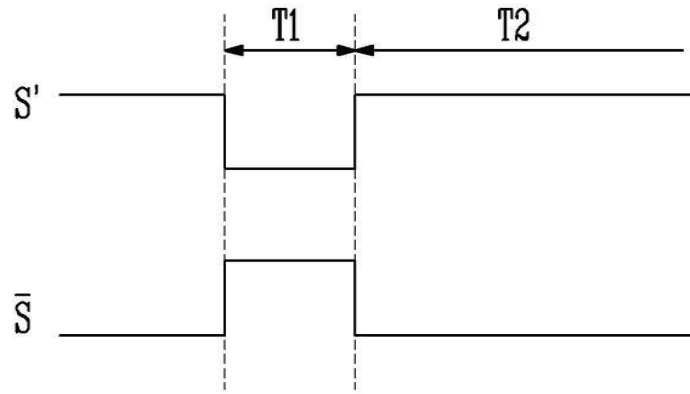
도면6



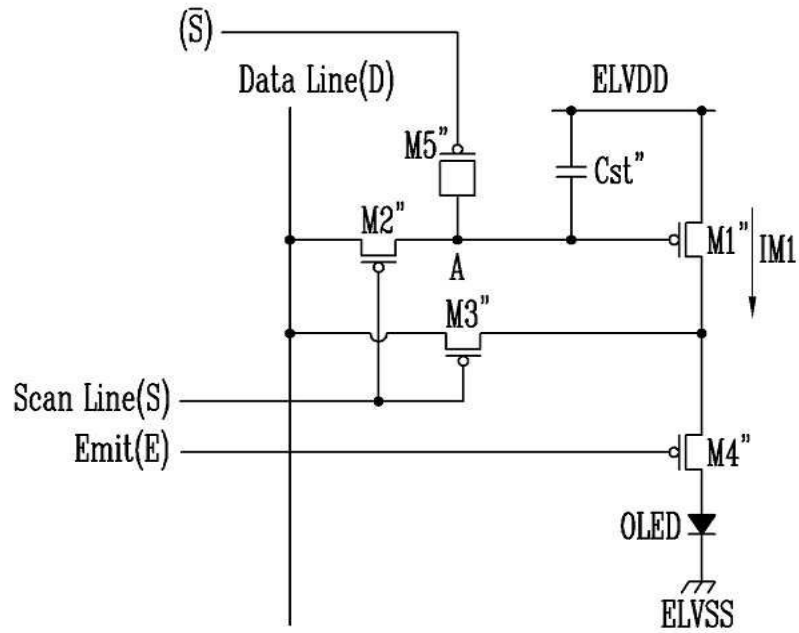
도면7



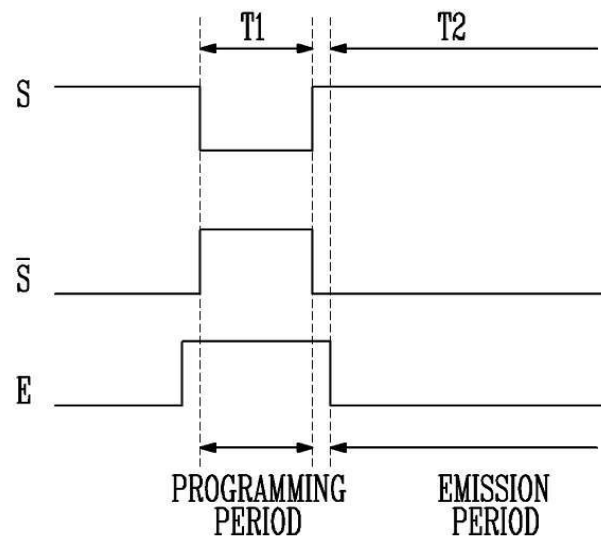
도면8



도면9



도면10



专利名称(译)	有机电致发光显示装置及其驱动方法		
公开(公告)号	KR100793580B1	公开(公告)日	2008-01-14
申请号	KR1020060051576	申请日	2006-06-08
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	KYUNGHOO CHUNG 정경훈 HYUNJUNG LEE 이현정		
发明人	정경훈 이현정		
IPC分类号	G09G3/30 H05B33/10 H05B33/26		
CPC分类号	G09G3/3241 G09G2300/0876 G09G2320/0233 H01L27/3265		
代理人(译)	SHIN , YOUNG MOO		
其他公开文献	KR1020070117376A		
外部链接	Espacenet		

摘要(译)

提供一种OLED装置及其驱动方法，以通过减少开关误差来抑制数据电压或电流的变化，从而防止显示不均匀。OLED（有机发光显示器）装置包括像素单元（100），数据驱动器（300），电源单元（400）和扫描驱动器（200）。像素单元包括多条扫描线，反向扫描线和数据线，并且包括由扫描线和数据线限定的多个像素，它们形成为彼此交叉。数据驱动器将数据信号提供给数据线。电源单元将第一和第二电压提供给像素单元。扫描驱动器将扫描信号提供给扫描线，并且将反向扫描信号的相位的反向扫描信号提供给反向扫描线。

