

- 1 -

상기 기관 상에 위치하며, 복수개로 분할되는 절취단위 셀과, 상기 각 절취단위 셀을 서로 연결하는 절취패턴을 구비하는 화소전극과;

상기 화소 전극 상에 위치하는 발광층을 포함하는 유기막층과;

상기 유기막층 상에 위치하는 상부전극을 포함하는 것을 특징으로 하는 유기 전계 발광 표시 장치.

## 청구항 2.

제 1항에 있어서,

상기 각 절취단위 셀을 둘러싸고 있는 절취패턴의 길이의 합은 상기 각 절취단위 셀의 둘레의 길이의 1/2 이하인 것을 특징으로 하는 유기 전계 발광 표시 장치.

## 청구항 3.

제 1항에 있어서,

상기 각 절취단위 셀과 절취단위 셀의 간격은  $5\mu\text{m}$ 이하인 것을 특징으로 하는 유기 전계 발광 표시 장치.

## 청구항 4.

제 1항에 있어서,

상기 기관은 2 또는 다수개의 박막트랜지스터와, 1 또는 다수개의 캐패시터와, 2 또는 다수개의 절연막을 구비하는 것을 특징으로 하는 유기 전계 발광 표시 장치.

## 청구항 5.

기관을 제공하는 단계와;

상기 기관에 도전막을 형성하는 단계와;

상기 도전막을 복수개의 절취단위 셀로 분할하고, 상기 각 절취단위 셀은 서로 연결되는 절취패턴을 구비하는 화소전극으로 패턴닝하는 단계와;

상기 화소전극 상에 발광층을 포함하는 유기막층을 형성하는 단계와;

상기 유기막층 상에 상부전극을 형성하는 단계를 포함하는 것을 특징으로 하는 유기 전계 발광 표시 장치의 제조 방법.

## 청구항 6.

제 5항에 있어서,

상기 각 절취단위 셀을 둘러싸고 있는 절취패턴의 길이의 합은 상기 각 절취단위 셀의 둘레의 길이의 1/2 이하가 되도록 형성하는 것을 특징으로 하는 유기 전계 발광 표시 장치의 제조 방법.

## 청구항 7.

제 5항에 있어서,

상기 각 절취단위 셀과 절취단위 셀의 간격은  $5\mu\text{m}$ 이하인 것을 특징으로 하는 유기 전계 발광 표시 장치의 제조 방법.

## 청구항 8.

제 5항에 있어서,

상기 제조 방법에 의해 제조된 유기 전계 발광 표시 장치의 암점(dark pixel)의 발생 여부를 검사하는 단계와,

상기 유기 전계 발광 표시 장치의 암점이 생성되는 경우에, 상기 암점의 원인인 쇼트(short)부가 존재하는 셀을 검출하여, 상기 셀과 연결되어 있는 절취패턴을 레이저 리페어(laser repair)하는 단계를 포함하는 것을 특징으로 하는 유기 전계 발광 표시 장치의 제조 방법.

## 명세서

## 발명의 상세한 설명

### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 유기 전계 발광 표시 장치 및 그의 제조 방법에 관한 것으로서, 더욱 구체적으로 소자의 손상을 최소화하며 레이저 리페어(laser repair)할 수 있는 화소전극의 구조를 가지는 유기 전계 발광 표시 장치 및 그의 제조 방법에 관한 것이다.

최근, 유기 전계 발광 표시 장치는 CRT나 LCD에 비하여 박막형, 넓은 시야각, 경량, 소형, 빠른 응답 속도 및 적은 소비 전력 등의 장점으로 인하여 차세대 표시 장치로서 주목받고 있다.

이와 같은 유기 전계 발광 표시 장치는 기본적으로 양극 및 음극과 상기 두 전극 사이에 게재되어 있는 발광층을 구비한다. 상기 양극과 음극에 전압을 인가하여 줌으로써, 정공과 전자가 상기 발광층으로 이동하게 되고, 상기 발광층에 이동한 정공과 전자가 재결합하여 빛을 발광하게 된다.

이때, 상기 양극과 음극의 쇼트에 의해 전기를 인가하여도 발광하지 않는 소위 말하는 암점(dark spot)이 발생할 수 있다.

도 1은 복수 개의 단위 픽셀로 이루어진 유기 전계 발광 표시 장치가 구동하고 있는 것을 나타낸 사진이다.

도 1을 참조하면, 유기 전계 발광 표시 장치의 한 단위 픽셀이 발광하지 않는 다크픽셀(d)이 발생하여, 유기 전계 발광 표시 장치가 불량을 일으킬 수 있다.

도 2a 내지 도 2c는 다크픽셀이 형성된 영역의 일부분의 단면도를 확대한 사진이다.

도 2a 내지 도 2c를 참조하면, 다크픽셀이 형성되는 요인을 확인할 수 있다.

도 2a에서와 같이, 발광층의 형성시 공정상의 오류로 인하여 발광층이 단락될 수 있다. 이와 같이 발광층이 단락되는 영역이 발광하지 않는 암점(dark spot)이 발생하는 것을 확인할 수 있다.

도 2b에서와 같이, 발광층 또는 음극을 형성시에 발생하는 파티클(particle)에 의해 암점이 발생할 수 있다.

도 2c에서와 같이, 하부막 패턴 불량에 의해 암점이 발생하는 것을 확인할 수 있었다.

또한, 상기 유기 전계 발광 표시 장치의 구동중 불량잠재부의 전계집중에 의해 암점이 발생할 수도 있다.

AM-OLED에서는 상기와 같이 양극과 음극간에 국소 부위 쇼트에 의해 화소 하나가 발광하지 않는 암점(dark pixel) 불량이 발생하게 된다. 이와 같은 암점의 가장 큰 문제점은 시간이 지남에 따라 그 영역이 확대되어, 결국은 암점이 발생한 단위픽셀이 점등하지 않는 다크픽셀이 되어 유기 전계 발광 표시 장치의 신뢰성이 저하된다는 것이다.

종래에는 상기 파티클과 같은 이물질에 레이저를 조사하여 상기 이물질을 제거하는 레이저 리페어 공정을 통하여 이를 해결하고자 하였다.

그러나, 상기 레이저는 상기 이물질을 제거하기도 하지만, 그 주변 영역까지 손상이 될 수 있다. 이와같은 손상부는 소자내로 수분 또는 산소가 투입되는 경로가 될 수 있어, 오히려 유기 전계 발광 표시 장치의 수명을 단축시킬수 있다.

### 발명이 이루고자 하는 기술적 과제

본 발명의 목적은 상기한 종래 기술의 문제점을 해결하기 위해 안출한 것으로서, 본 발명은 레이저 리페어에 의한 소자의 손상을 최소화할 수 있는 유기 전계 발광 표시 장치 및 그의 제조 방법을 제공하고자 한다.

### 발명의 구성

상기 기술적 과제를 이루기 위하여 본 발명의 일 측면은 유기 전계 발광 표시 장치를 제공한다. 상기 유기 전계 발광 표시 장치는 기판과; 상기 기판 상에 위치하며, 복수개로 분할되는 셀과, 상기 각 셀을 서로 연결하는 절취패턴을 구비하는 화소 전극과; 상기 화소 전극 상에 위치하는 적어도 발광층을 포함하는 유기막층과; 상기 유기막층 상에 위치하는 상부전극을 포함한다.

상기 각 셀을 둘러싸고 있는 절취패턴의 길이의 합은 상기 각 셀의 둘레의 길이의 1/2 이하인 것이 바람직하다.

상기 각 셀과 셀의 간격은 5 $\mu$ m이하인 것이 바람직하다.

상기 기판은 적어도 2 이상의 박막트랜지스터와, 적어도 1 이상의 캐패시터 및 적어도 2 이상의 절연막을 구비할 수 있다.

상기 기술적 과제를 이루기 위하여 본 발명의 다른 일 측면은 유기 전계 발광 표시 장치의 제조 방법을 제공한다. 상기 제조 방법은 기판을 제공하는 단계와; 상기 기판에 도전막을 형성하는 단계와; 상기 도전막을 복수개의 셀로 분할하고, 상기 각 셀은 서로 연결되는 절취패턴을 구비하는 화소전극으로 패터닝하는 단계와; 상기 화소전극 상에 적어도 발광층을 포함하는 유기막층을 형성하는 단계와; 상기 유기막층 상에 상부전극을 형성하는 단계를 포함한다.

상기 제조 방법에 의해 제조된 유기 전계 발광 표시 장치의 암점(dark spot)의 발생 여부를 검사하는 단계와, 상기 유기 전계 발광 표시 장치의 암점이 생성되는 경우에, 상기 암점이 생성된 셀을 검출하여, 상기 셀과 연결되어 있는 절취패턴을 레이저 리페어(laser repair)하는 단계를 포함할 수 있다.

이하, 본 발명에 의한 유기 전계 발광 표시 장치의 도면을 참고하여 상세하게 설명한다. 다음에 소개되는 실시예들은 당업자에게 본 발명의 사상이 충분히 전달될 수 있도록 하기 위해 예로서 제공되어지는 것이다. 따라서, 본 발명은 이하 설명되어지는 실시예들에 한정되지 않고 다른 형태로 구체화될 수도 있다. 그리고, 도면들에 있어서, 장치의 크기 및 두께 등은 편의를 위하여 과장되어 표현될 수도 있다. 명세서 전체에 걸쳐서 동일한 참조번호들은 동일한 구성요소들을 나타낸다.

도 3은 본 발명의 실시예에 따른 유기 전계 발광 표시 장치를 나타낸 평면도로서, 하나의 단위화소를 한정하여 도시한 것이다.

도 3을 참조하여 설명하면, 일방향으로 배열된 데이터 라인(10), 상기 데이터 라인(10)과 서로 절연되면서 교차하는 스캔 라인(20) 및 상기 스캔 라인(20)과 서로 절연되면서 교차하고 상기 데이터 라인(10)에 평행하게 공통 전원전압라인(30)이 위치한다. 상기 데이터 라인(10), 상기 스캔 라인(20) 및 공통 전원전압라인(30)에 의해 단위화소가 정의된다. 상기 라인의 배열은 임의로 배열한 것이며 각 기능을 유지한다면 다른 배열로 배치되어도 무방하다.

상기 단위 화소는 스위칭 박막트랜지스터(40), 구동 박막트랜지스터(50), 캐패시터(60) 및 유기발광다이오드(80)를 구비한다.

상기 스위칭 트랜지스터(40)는 스캔 라인(20)에 인가되는 스캔 신호에 의해 구동되며, 데이터 라인(10)에 인가되는 데이터 신호를 구동 트랜지스터(50)로 전달하는 역할을 한다.

상기 구동 트랜지스터(50)는 상기 스위칭 트랜지스터(40)로부터 전달된 데이터 신호와 전원공급 라인(30)으로부터 전달된 신호, 즉 게이트와 소스간의 전압차에 의해 유기발광 다이오드(80)를 통해 흐르는 전류량을 결정한다.

또한 상기 커패시터(60)는 상기 스위칭 트랜지스터(40)를 통해 전달된 데이터 신호를 한 프레임 동안 저장하는 역할을 한다.

상기 유기발광다이오드(80)는 적어도 화소전극(90), 유기발광층 및 상부전극을 구비한다.

상기 화소전극(90)은 복수개의 셀(90a)로 분할되고, 상기 각 셀(90a)은 절취패턴(90b)에 의해 서로 연결되어 있다.

상기 복수개의 셀 중 불량셀, 즉 암점이 발생하는 셀과 연결되어 있는 절취패턴(90b)에 레이저를 조사하여, 상기 불량셀과 정상셀간의 연결을 끊어줄 수 있다. 이때, 상기 절취패턴(90b)만을 끊어주기 때문에 주변 영역에 손상을 최소화하며 레이저 리페어를 수행할 수 있다. 또한, 상기 다수의 셀중 불량셀과 연결되어 있는 절취패턴(90b)을 끊어주므로, 상기 불량셀만이 점등이 되지 않고, 다른 정상 셀들은 정상적으로 점등할 수 있다.

상기 절취패턴(90b)을 레이저에 의해 끊어질때, 주변영역의 손상을 최소화 하면서 레이저 리페어를 수행하는 것을 고려하여, 상기 각 셀을 둘러싸고 있는 절취패턴(90b) 길이(a)의 합은 상기 각 셀(90a)의 둘레의 길이의 1/2 이하인 것이 바람직하다. 이때, 상기 각 셀(90a)의 둘레의 길이가 1/2이상이면, 레이저가 조사되는 영역이 넓어지므로, 주변영역 손상이 크게 된다.

또한, 상기 각 셀과 셀의 간격(b)은 패터닝 공정에 의해 충분히 단락될 수 있어야 하는데, 상기 화소전극의 개구율이 저하되는 것을 고려하여, 5 $\mu$ m이하가 되도록 형성하는 것이 바람직하다.

또한, 도면에서는 상기 셀의 형태가 사각형의 구조를 가지나 이에 한정되지 아니하고, 다른 형태로 형성될 수 있다.

도 4b는 본 발명의 실시예에 따른 유기 전계 발광 표시 장치에 대한 단면도로서, 도 3을 I-I'로 취한 단면을 나타낸 것이다.

도 4b를 참조하면, 먼저 기판(100)이 위치한다. 상기 기판(100)으로부터 소자로 유입되는 불순물을 방지하기 위하여, 상기 기판(100)상에 버퍼층(110)을 형성하는 것이 더욱 바람직하다. 여기서, 상기 버퍼층(110)은 실리콘 질화막, 실리콘 산화막 및 실리콘 산화질화막으로 이루어질 수 있다.

상기 버퍼층(110) 상부에 반도체층(115)이 위치한다. 상기 반도체층(115)은 비정질 또는 결정질 실리콘막으로 이루어지며, 소오스, 드레인 영역(115a, 115b)과 채널 영역(115c)으로 구성된다.

상기 반도체층(115)이 형성된 기판 상부로 게이트 절연막(120)과 게이트 전극(125)이 위치한다. 상기 게이트 전극(125)을 포함하는 기판 전면에 걸쳐 층간 절연막(130)이 위치하고, 상기 반도체층(115)과 전기적으로 연결되는 소오스, 드레인 전극(135a, 135b)이 위치한다.

상기 소오스, 드레인 전극(135a, 135b) 상부로 보호막(140)이 위치한다. 상기 보호막(140)은 무기막, 유기막 또는 이들의 적층구조로 이루어질 수 있다.

상기 무기막은 실리콘 질화막, 실리콘 산화막 또는 실리콘 산화질화막으로 이루어질 수 있다. 또한, 상기 유기막은 폴리아크릴계 수지(polyacrylates resin), 에폭시 수지(epoxy resin), 페놀 수지(phenolic resin), 폴리아미드계 수지(polyamides resin), 폴리아미드계 수지(polyimides rein), 불포화 폴리에스테르계 수지(unsaturated polyesters resin), 폴리페닐렌계 수지(poly(phenylenethers) resin), 폴리페닐렌설파이드계 수지(poly(phenylenesulfides) resin) 및 벤조사이클로부텐(benzocyclobutene, BCB)으로 이루어진 군에서 선택된 하나의 물질일 수 있다.

상기 보호막(140)은 상기 소오스(135a) 또는 드레인 전극(135b)을 노출하는 비아홀을 구비하고, 상기 비아홀을 통하여 노출되는 드레인 전극(135b)과 노출되는 화소전극(145)이 위치한다.

상기 화소전극(145)은 양극일 경우에, 일함수가 높은 금속으로서 ITO이거나 IZO로 이루어진 투명전극이거나, Pt, Au, Ir, Cr, Mg, Ag, Ni, Al 및 이들의 합금으로 이루어진 군에서 선택된 반사전극일 수 있다.

반면에, 상기 화소전극(145)이 음극일 경우, 일함수가 낮은 금속으로서 Mg, Ca, Al, Ag, Ba 및 이들의 합금으로 이루어진 군에서 선택되 얇은 두께를 갖는 투명전극이거나, 두꺼운 반사전극일 수 있다.

이때, 상기 화소전극(145)은 복수개의 셀(145a)과, 상기 각 셀과 셀을 연결하는 절취패턴(145b)으로 이루어지는 것이 바람직하다.

이때, 상기 다수의 셀 중 불량셀이 발생할 경우에 상기 불량셀과 연결되어 있는 절취패턴(145b)을 레이저로 끊어준다. 이로써, 레이저에 의한 주변영역의 손상을 최소화하며 레이저 리페어 공정을 수행할 수 있다.

상술한 바와 같이, 상기 각 셀(145a)을 둘러싸고 있는 절취패턴(145b) 길이(a)의 합은 상기 각 셀(145a)의 둘레의 길이의 1/2 이하인 것이 바람직하다. 이로써, 상기 절취패턴(145b)을 레이저로 끊어줄 때, 주변영역이 손상되는 것을 최소화할 수 있다.

또한, 상기 각 셀과 셀의 간격(b)은  $5\mu\text{m}$ 이하가 되도록 형성하는 것이 바람직하다. 이는 상기 각 셀과 셀의 간격이 넓어지면, 그만큼 화소전극의 개구율이 작게 되어 발광효율이 저하될 수 있기 때문이다.

상기 화소 전극(145) 상부로는 상기 화소 전극(145)의 일부분을 노출하는 개구부를 구비하는 화소정의막(PDL; pixel defining layer)(150)이 형성된다.

상기 화소전극(145) 상부에 적어도 발광층을 포함하는 유기막층(155)이 위치한다.

상기 유기막층(155)은 정공주입층, 정공수송층, 정공억제층, 전자수송층 및 전자주입층으로 이루어진 군에서 선택된 적어도 1층 이상을 더 포함할 수 있다.

상기 유기막층(155) 상부에 상부전극(160)을 구비함으로써, 유기 전계 발광 표시 장치가 이루어질 수 있다.

여기서, 상기 상부전극(160)은 상기 화소전극(145)이 양극인 경우에 음극으로서 일함수가 낮은 도전성의 금속으로, 이를테면 Mg, Ca, Al, Ag 및 이들의 합금으로 이루어진 군에서 선택된 하나의 물질로서 얇은 두께를 갖는 투명전극이거나, 두꺼운 두께를 갖는 반사전극으로 형성된다. 반면에, 상기 상부전극(160)이 음극인 경우에 양극으로서 일함수가 높은 도전성의 금속으로, ITO 또는 IZO로 이루어진 투명전극이거나, Pt, Au, Ir, Cr, Mg, Ag, Ni, Al 및 이들의 합금으로 이루어진 반사전극일 수 있다.

도 4a 및 도 4b는 본 발명의 실시예에 따른 유기 전계 발광 표시 장치의 제조 방법을 설명하기 위해 도시한 단면도로서, 도 3의 I-I'에 대한 단면을 나타낸 것이다.

도 4a를 참조하면, 기판(100)을 제공한다. 상기 기판(100)은 절연기판 또는 전도성 기판으로 이루어질 수 있다.

상기 기판(100)상에 버퍼층(110)을 본 발명의 실시예에 따라 반드시 형성해야 할 것은 아니지만 형성하는 것이 더욱 바람직하다. 이는 상기 버퍼층(110)을 형성하는 것은 소자 제조 시 상기 기판(100)에서 발생하는 불순물들이 반도체층 내에 침투하는 것을 방지하여 소자의 특성을 향상시키는 역할을 하기 때문이다.

상기 버퍼층(110)은 실리콘 질화막( $\text{SiN}_x$ ), 실리콘 산화막( $\text{SiO}_2$ ), 및 실리콘 산화질화막( $\text{SiO}_x\text{N}_y$ ) 중 어느 하나로 형성할 수 있다.

상기 버퍼층(110) 상에 반도체층(115)을 형성한다. 상기 반도체층(115)은 비정질 또는 결정질 실리콘막으로 형성할 수 있다. 또한 상기 반도체층(115) 상에 게이트 절연막(120)을 형성한다. 상기 게이트 절연막(120)은 통상의 절연막, 예를 들면 실리콘 산화막( $\text{SiO}_2$ )으로 형성한다.

상기 게이트 절연막(120)이 형성된 기판 상에 게이트 전극(125)을 형성한다. 상기 게이트 전극(125)을 마스크로 사용하여 상기 반도체층(115)에 이온주입을 실시한다. 상기 이온주입으로 반도체층에는 소오스 영역(115b) 및 드레인 영역(115a)이 형성되고, 상기 소오스 영역(115b) 및 드레인 영역(115a)으로 인해 채널 영역(115c)이 정의된다.

상기 게이트 전극(120) 상부에 층간 절연막(130)을 형성한다. 상기 층간 절연막(130) 내에 상기 소오스 영역(115b) 및 드레인 영역(115a)들을 각각 노출시키는 콘택홀을 형성한다. 상기 층간 절연막(130) 상에 도전막을 적층하고 패터닝함으로써 상기 노출된 소오스 영역(115b) 및 드레인 영역(115a)들과 각각 전기적으로 연결되는 소오스 전극(135b) 및 드레인 전극(135a)을 형성한다.

상기 소오스, 드레인 전극(135b, 135a)을 형성한 기판의 상부에 보호막(140)을 형성한다. 상기 보호막(140)은 유기막, 무기막 또는 이들의 적층구조로 이루어질 수 있다.

이때, 상기 무기막은 실리콘 질화막, 실리콘 산화막 또는 실리콘 산화질화막으로 형성할 수 있다. 상기 유기막은 폴리아크릴계 수지(polyacrylates resin), 에폭시 수지(epoxy resin), 페놀 수지(phenolic resin), 폴리아미드계 수지(polyamides resin), 폴리이미드계 수지(polyimides resin), 불포화 폴리에스테르계 수지(unsaturated polyesters resin), 폴리페닐렌계 수지(poly(phenylenethers) resin), 폴리페닐렌설파이드계 수지(poly(phenylenesulfides) resin) 및 벤조사이클로부텐(benzocyclobutene, BCB)으로 이루어진 군에서 선택된 하나의 물질로 형성할 수 있다.

상기 보호막(140)에 상기 드레인 전극(135a)이 노출되도록 비아홀을 형성하고, 상기 비아홀을 통하여 상기 드레인 전극(135a)과 전기적으로 연결되는 도전막(145)을 형성한다.

여기서, 상기 도전막(145)은 일함수가 높은 금속으로서 ITO이거나 IZO로 이루어진 투명 도전막이거나, Pt, Au, Ir, Cr, Mg, Ag, Ni, Al 및 이들의 합금으로 이루어진 군에서 선택된 반사 도전막일 수 있다. 반면에, 상기 도전막(145)은 일함수가 낮은 금속으로서 Mg, Ca, Al, Ag, Ba 및 이들의 합금으로 이루어진 군에서 선택되 얇은 두께를 갖는 투명 도전막이거나, 두꺼운 반사 도전막일 수 있다.

도 4b를 참조하면, 상기 도전막(145)을 패터닝하여 화소전극(145)을 형성한다. 이때, 상기 화소전극(145)은 다수의 절취단위 셀(145a)로 분할하며, 상기 각 절취단위 셀(145a)을 절취패턴(145b)에 의해 연결되도록 패터닝한다. 도면에는 상기 각 절취단위 셀(145a)이 사각형의 형태를 가지고 있으나, 이에 한정되지 않고 원형, 삼각형 및 다각형 등 여러 형태로 형성할 수 있다.

상기 각 절취단위 셀(145a)을 둘러싸고 있는 절취패턴 길이(a)의 합은 상기 각 절취단위 셀의 둘레의 길이의 1/2 이하가 되도록 절취패턴(145b)을 형성하는 것이 바람직하다. 또한, 상기 각 절취단위 셀과 절취단위 셀의 간격(b)은  $5\mu\text{m}$  이하가 되도록 형성하는 것이 바람직하다.

이어서, 상기 화소 전극(145) 상에 화소정의막(150)을 형성한 후, 상기 화소 전극(145)의 일부분을 노출하는 개구부를 형성한다.

상기 개구부에 발광층을 포함한 유기막층(155)을 형성한다. 상기 유기막층(155)은 정공주입층, 정공수송층, 정공억제층, 전자수송층 및 전자주입층으로 이루어진 군에서 적어도 1층 이상을 더 형성할 수 있다. 여기서, 상기 유기막층은 통상적인 재료 및 제조방법을 수행하여 형성되며, 본 발명에서 이에 한정하는 것은 아니다.

그리고, 상기 유기막층(155) 상부에 상부 전극(160)을 형성하여 유기 전계 발광 표시 장치를 완성한다.

도 5는 본 발명의 제 1실시예에 따른 유기 전계 발광 표시 장치의 평면도로서, 레이저 리페어 공정을 설명하기 위해 도시한 도면이다.

도 5를 참조하면, 상술한 바와 같이 제작된 유기 전계 발광 표시 장치에서 암점이 발생하면, 현미경 또는 자동검출장치를 이용한 검사공정을 수행하여 그 원인을 확인할 수 있다. 도면에서와 같이, 파티클(P)이 검출되어 화소전극과 상부전극의 쇼트가 발생하여 암점이 발생할 수 있다. 이때, 상기 파티클(P)이 위치하는 불량절취단위 셀(245a)을 검출하여, 상기 불량절취단위 셀(245a)과 연결되어 있는 절취패턴(245b)에 레이저를 조사하여 끊어준다. 이때, 단위화소에 전압을 인가하면, 상기 불량절취단위 셀(245a)은 점등을 하지 않고, 다른 정상적인 절취단위 셀(245c)은 정상적으로 점등하게 되므로, 상기 단위화소는 정상적으로 작동할 수 있다. 이때, 상기 파티클이 형성된 전 영역에 레이저를 조사하지 않고, 국소적으로 상기 파티클이 위치하는 불량절취단위 셀(245a)과 연결되는 절취패턴(245b)에만 레이저를 조사하므로, 레이저에 의한 주변영역의 손상을 최소화시킬 수 있다.

이로써, 레이저 리페어할 경우에 있어서, 레이저에 의한 주변영역의 손상을 최소화하며 불량절취단위 셀을 보수하는 것으로, 레이저 리페어 공정에 의한 유기 전계 발광 표시 장치의 신뢰성이 저하되는 것을 방지할 수 있다.

또한, 레이저 리페어 공정을 수행함으로써, 상기 불량절취단위 셀(245a)만 비발광영역이 되고 다른 정상적인 절취단위 셀은 발광영역이 되므로, 상기 유기 전계 발광 표시 장치를 폐기하지 않아도 된다.

### 발명의 효과

상기한 바와 같이 본 발명에 따르면, 다수의 절취단위 셀로 분할하고, 상기 각 절취단위 셀과 연결되는 절취패턴을 구비하도록 화소전극을 형성함으로써, 레이저에 의한 주변 영역의 손상을 최소화하며 레이저 리페어 공정을 수행할 수 있는 유기 전계 발광 표시 장치를 제공한다.

또한, 레이저 리페어 공정을 통하여 불량절취단위 셀만을 보수함으로써, 다른 정상절취단위 셀이 정상적으로 점등하므로 제품을 폐기하지 않아도 되므로 생산율의 향상을 기대할 수 있다.

또한, 레이저 리페어 공정을 통하여 레이저에 의한 손상을 최소화할 수 있어, 유기 전계 발광 표시 장치의 신뢰성을 확보할 수 있다.

상기에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

### 도면의 간단한 설명

도 1은 복수 개의 단위 픽셀로 이루어진 유기 전계 발광 표시 장치가 구동하고 있는 것을 나타낸 사진이다.

도 2a 내지 도 2c는 다크픽셀이 형성된 영역의 일부분의 단면도를 확대한 사진이다.

도 3은 본 발명의 실시예에 따른 유기 전계 발광 표시 장치를 나타낸 평면도로서, 하나의 단위화소를 한정하여 도시한 것이다.

도 4a 및 도 4b는 본 발명의 실시예에 따른 유기 전계 발광 표시 장치의 단면도로서, 도 3을 I-I'로 취한 단면을 도시한 것이다.

도 5는 본 발명의 실시예에 따른 유기 전계 발광 표시 장치의 평면도로서, 레이저 리페어 공정을 설명하기 위해 도시한 도면이다.

(도면의 주요 부위에 대한 부호의 설명)

10 : 데이터라인 20 : 스캔라인

30 : 전원전압공급라인 40 : 스위칭 박막트랜지스터

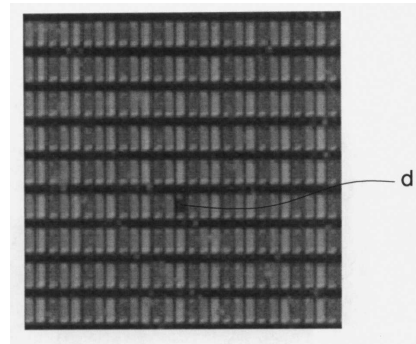


50 : 구동 박막트랜지스터 90a, 145a : 절취단위 셀

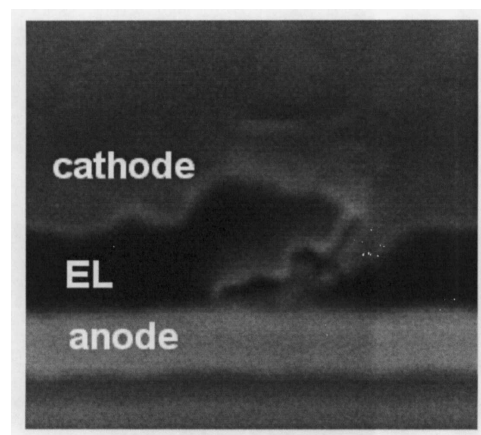
90b, 145b : 절취패턴 90, 145 : 화소전극

도면

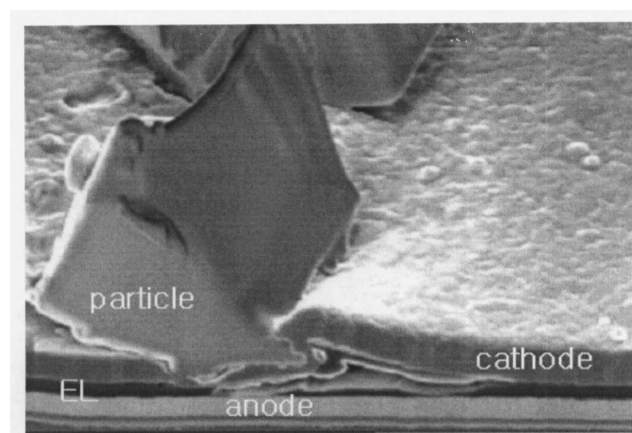
도면1



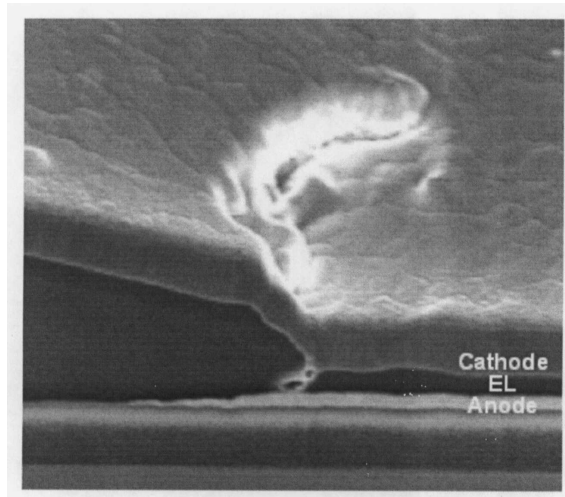
도면2a



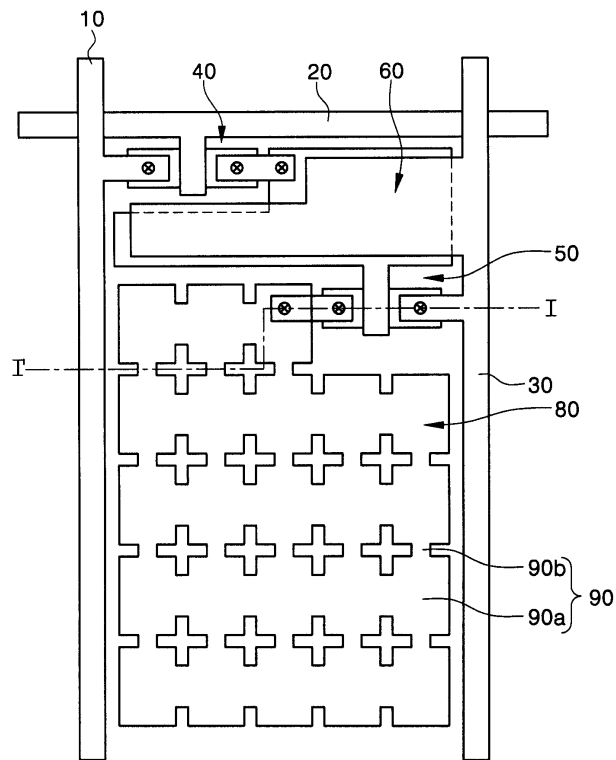
도면2b



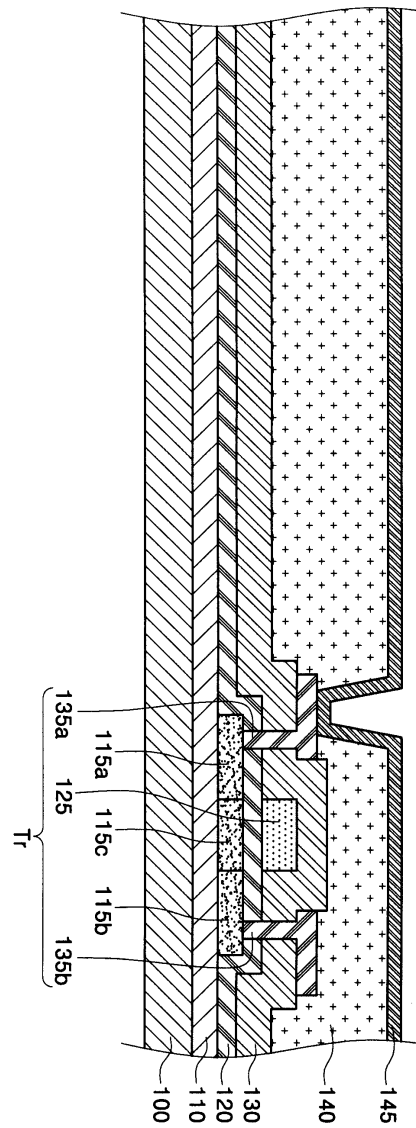
도면2c



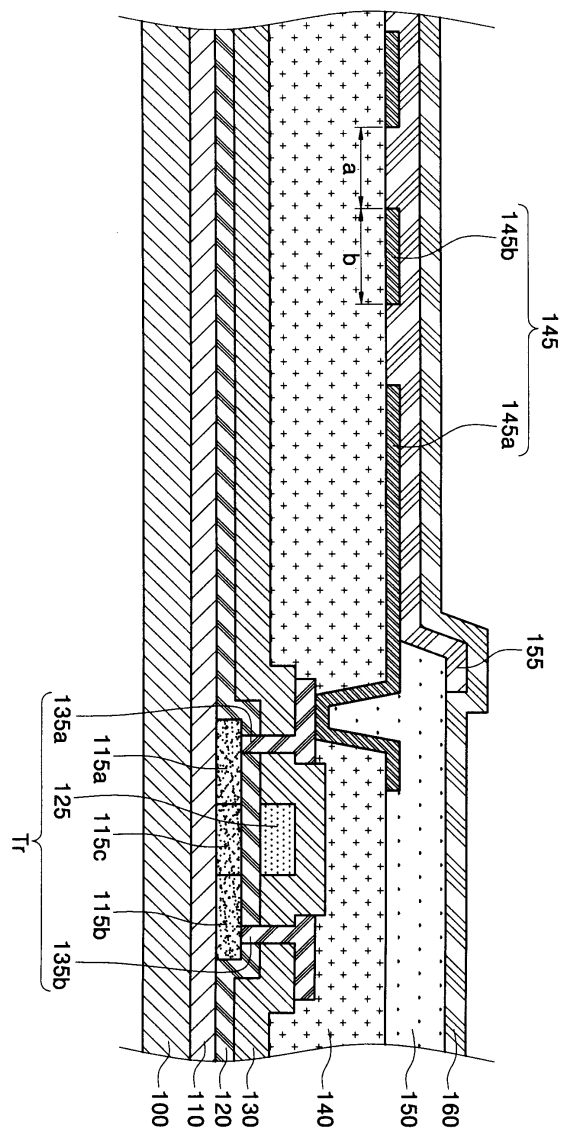
도면3



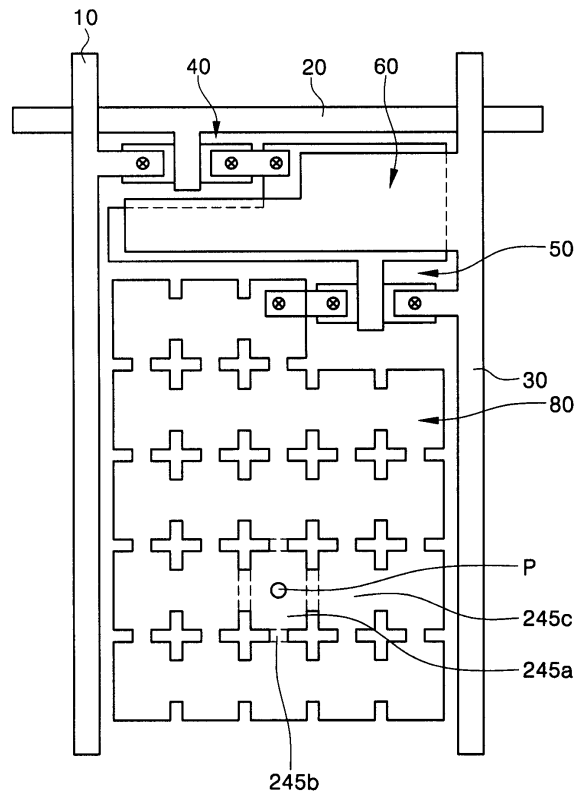
도면4a



도면4b



도면5



专利名称(译)	有机电致发光显示装置及其制造方法		
公开(公告)号	<a href="#">KR100721948B1</a>	公开(公告)日	2007-05-25
申请号	KR1020050080331	申请日	2005-08-30
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	KIM EUN AH 김은아		
发明人	김은아		
IPC分类号	H05B33/26 H05B33/10		
CPC分类号	H01L51/5209 H01L27/3244 H01L51/5225 H01L2251/568		
代理人(译)	Baksangsu		
其他公开文献	KR1020070024810A		
外部链接	<a href="#">Espacenet</a>		

#### 摘要(译)

目的：提供一种有机电致发光显示装置及其制造方法，通过最小化由激光引起的对周边区域的损害来提高可靠性。组成：有机电致发光显示装置包括基板（100），像素电极（145），有机层（155）和上电极（160）。像素电极布置在基板上并包括切割单元和切割图案。将基板分成多个切割单元。切割图案将切割单元彼此耦合。有机层包括位于像素电极上的发光层。上电极布置在有机层上。包围切割单元的切割图案的长度之和小于切割单元的长度的一半。©KIPO 2007

