

**(19) 대한민국특허청(KR)**  
**(12) 등록특허공보(B1)**

(51) Int. Cl.	(45) 공고일자	2006년10월23일
<i>H05B 33/00</i> (2006.01)	(11) 등록번호	10-0637252
<i>H05B 33/12</i> (2006.01)	(24) 등록일자	2006년10월16일

(21) 출원번호	10-2005-0123996	(65) 공개번호
(22) 출원일자	2005년12월15일	(43) 공개일자

(73) 특허권자 삼성에스디아이 주식회사  
 경기 수원시 영통구 신동 575

(72) 발명자 송수빈  
 경기 용인시 기흥읍 공세리 428-5

권오섭  
 경기 용인시 기흥읍 공세리 428-5

김경보  
 경기 용인시 기흥읍 공세리 428-5

서진욱  
 경기 용인시 기흥읍 공세리 428-5

이기용  
 경기 용인시 기흥읍 공세리 428-5

유석범  
 경기 용인시 기흥읍 공세리 428-5

(74) 대리인 리엔폭특허법인

심사관 : 나광표

---

**(54) 유기 발광 표시 장치**

---

**요약**

본 발명은 상기와 같은 문제점을 해결하기 위해 안출된 것으로, 다결정질 실리콘재 활성층으로 인한 모아레 현상을 방지할 수 있는 유기 발광 표시장치 및 그 제조방법을 제공하는 데 그 목적이 있다.

본 발명은, 이를 위하여, 기판과, 상기 기판 상에 구획된 복수개의 화소와, 상기 기판 상에 형성되고, 상기 각 화소 내에 위치하며, 다결정 반도체로 구비된 활성층을 구비한 박막 트랜지스터와, 상기 각 화소 내에 위치하고, 상기 박막 트랜지스터에 전기적으로 연결된 유기 발광 소자를 포함하고, 상기 활성층의 다결정 반도체는 그 표면에 각각 복수개의 돌출부들을 구비하며, 상기 각 활성층에 존재하는 돌출부들의 개수는, 상기 각 화소들에서 동일한 유기 발광 표시장치를 제공한다.

## 대표도

도 7

### 명세서

#### 도면의 간단한 설명

도 1은 SLS법에 의해 제조된 폴리 실리콘 결정구조를 찍은 사진,

도 2는 도 1의 결정구조를 개략적으로 도시한 그림,

도 3은 본 발명의 평판 표시장치의 일 실시예인 유기 발광 표시장치의 일 단위 픽셀의 픽셀 회로를 개략적으로 도시한 회로도,

도 4는 도 3에 대한 보다 구체적인 예를 도시한 회로도,

도 5는 도 4의 픽셀회로의 레이아웃을 나타낸 평면도,

도 6은 도 4에서 구동 TFT, 커패시터, 및 유기 발광 소자를 도시한 단면도,

도 7은 본 발명의 픽셀들의 활성층들을 개략적으로 도시한 평면도.

#### 발명의 상세한 설명

##### 발명의 목적

##### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 유기 발광 표시장치 및 그 제조방법에 관한 것으로, 보다 상세하게는 활성층의 결정화 패턴에 기인한 모아레 현상을 방지할 수 있는 유기 발광 표시장치 및 그 제조방법에 관한 것이다.

액티브 매트릭스형(Active Matrix type, AM) 유기 발광 표시장치는 각 픽셀마다 픽셀 구동회로를 구비하며, 이 픽셀 구동회로는 실리콘을 이용한 박막 트랜지스터를 포함한다. 박막 트랜지스터를 구성하는 실리콘으로는 비정질 실리콘 또는 다결정질 실리콘이 사용된다.

픽셀 구동회로에 사용되는 비정질 실리콘 박막 트랜지스터(amorphous silicon TFT: a-Si TFT)는 소스, 드레인 및 채널을 구성하는 반도체 활성층이 비정질 실리콘인 때문에  $1\text{cm}^2/\text{Vs}$  이하의 낮은 전자 이동도를 갖는다. 이에 따라 최근에는 상기 비정질 실리콘 박막 트랜지스터를 다결정질 실리콘 박막 트랜지스터(polycrystalline silicon TFT: poly-Si TFT)로 대체하는 경향으로 가고 있다. 상기 다결정질 실리콘 박막 트랜지스터는 비정질 실리콘 박막 트랜지스터에 비해 전자 이동도가 크고, 빛의 조사에 대한 안정성이 우수하다. 따라서, 이 다결정질 실리콘 박막 트랜지스터는 AM 유기 발광 표시장치의 구동 및/또는 스위칭 박막 트랜지스터의 활성층으로 사용되기에 매우 적합하다.

상기와 같은 다결정질 실리콘을 여러 가지 방법으로 제작할 수 있는 데, 이는 다결정 실리콘을 직접 증착하는 방법과, 비정질 실리콘을 증착한 후 결정화하는 방법으로 크게 두 가지로 구분될 수 있다.

다결정질 실리콘을 직접 증착하는 방법에는 열화학기상증착법(Chemical Vapor Deposition: CVD), Photo CVD, HR(hydrogen radical) CVD, ECR(electron cyclotron resonance) CVD, PE(Plasma Enhanced) CVD, LP(Low Pressure) CVD 등의 방법이 있다.

한편, 비정질 실리콘을 증착한 후 결정화하는 방법에는 고상결정화(Solid Phase Crystallization: SPC)법, 엑시머 레이저(Excimer Laser Crystallization: ELC)법, 금속 유도 결정화(Metal Induced Crystallization: MIC)법, 금속 유도 측면 결정화(Metal Induced Lateral Crystallization: MILC)법, 연속측면고상화(Sequential Lateral Solidification: SLS)법 등이 있다.

그런데, 상기 고상결정화법은 600°C 이상의 고온에서 장시간 유지되어야 하므로 그 실용성이 현저히 떨어지며, 엑시머 레이저법은 저온 결정화를 이를 수 있다는 장점이 있지만 레이저 빔을 광학계를 이용해 넓힘으로써 균일성이 떨어지는 단점이 있다.

금속 유도 결정화법은 비정질 실리콘의 표면에 금속 박막을 증착한 후 이를 결정화 측면으로 삼아 실리콘막의 결정화를 진행해 나가는 것으로 결정화 온도를 낮출 수 있다는 장점을 갖는다. 그러나, 이 금속 유도 결정화법 또한 다결정질 실리콘막이 금속에 의해 오염되어 있어 이 실리콘 막으로 형성한 박막 트랜지스터 소자의 특성이 불량하게 되며, 형성되는 결정 또한 크기가 작고 무질서한 문제가 있었다.

연속 측면 고상화법(이하 SLS법이라 함)은 실리콘의 결정립(Grain)이 액상과 고상의 경계면에서 그 경계면에 대하여 수직한 방향으로 성장한다는 사실을 이용한 것으로, 마스크를 이용하여 특정 영역에 레이저 빔을 투과시켜 비정질 실리콘의 일부를 용융시키고, 용융된 실리콘의 부분과 용융되지 않은 실리콘의 부분의 경계로부터 용융된 실리콘의 부분으로 결정 성장이 이루어지도록 함으로써 결정화를 이루는 것이다. 이 SLS법은 저온 다결정 실리콘(Low Temperature Poly-Si)의 제조방법으로 주목받고 있다.

이러한 SLS법에 의해 제조된 폴리 실리콘 결정구조는 도 1 및 도 2와 같은 구조를 나타낸다.

도 1은 SLS법에 의해 제조된 폴리 실리콘 결정구조를 찍은 사진이고, 도 2는 도 1의 결정구조를 개략적으로 도시한 그림이다. 도 1의 결정구조는 글라스 기판 위에 형성된 비정질 실리콘막에 1 J/cm<sup>2</sup>의 에너지 밀도, 100 Hz의 주파수, 20mm×20mm 사이즈의 레이저 빔을 15cm/sec의 속도로 이동하면서 결정화한 경우의 사진이다.

이러한 SLS법에 의해 형성된 결정구조는 도 2에서 볼 수 있는 바와 같이, 서로 소정 간격 이격된 복수개의 제 1 결정입계(11: primary grain boundary)와, 이 제 1 결정입계(11)의 사이에 제 1 결정입계(11)에 대략 수직한 방향으로 연장된 제 2 결정입계(12: secondary grain boundary)로 구비되어 있다. 전술한 바와 같이, SLS법에 의하면, 마스크에 의해 비정질 실리콘이 국부적으로 용융되고, 용융된 부분과 용융되지 않은 부분의 경계로부터 결정립이 용융 중심부를 향해 성장해 나간다. 제2결정입계(12)는 용융 중심부를 향해 성장해 나가는 결정립 사이의 입계를 말하며, 상기 제 1 결정입계(11)는 용융 중심부를 향해 성장해 온 결정립들이 이 용융 중심부에서 서로 만나 형성된 입계를 말한다.

이 제1결정입계(11)는 도 1에서 볼 수 있듯이, 일정한 간격을 갖는 돌출부의 형태로 나타난다. 그런데, 이렇게 돌출부의 형태로 존재하는 제1결정입계(11)를 갖는 다결정질 실리콘 막으로 TFT의 활성층을 형성할 경우, 이 돌출부가 표시장치의 외부에서 봤을 때 모아레를 일으키는 원인을 제공할 수 있다. 즉, 상기 제1결정입계(11)의 돌출부가 픽셀 회로의 배선 및 전극 등 다양한 패턴들과 간섭 효과를 일으켜, 디스플레이 구현 시에 모아레로 나타나게 되고, 이는 화상의 불균일을 야기시키게 되는 것이다.

### 발명이 이루고자 하는 기술적 과제

본 발명은 상기와 같은 문제점을 해결하기 위해 안출된 것으로, 다결정질 실리콘재 활성층으로 인한 모아레 현상을 방지할 수 있는 유기 발광 표시장치를 제공하는 데 그 목적이 있다.

### 발명의 구성 및 작용

상기와 같은 목적을 달성하기 위하여, 본 발명은, 기판과, 상기 기판 상에 구획된 복수개의 화소와, 상기 기판 상에 형성되고, 상기 각 화소 내에 위치하며, 다결정 반도체로 구비된 활성층을 구비한 박막 트랜지스터와, 상기 각 화소 내에 위치하고, 상기 박막 트랜지스터에 전기적으로 연결된 유기 발광 소자를 포함하고, 상기 활성층의 다결정 반도체는 그 표면에 각각 복수개의 돌출부들을 구비하며, 상기 각 활성층에 존재하는 돌출부들의 개수는, 상기 각 화소들에서 동일한 유기 발광 표시장치를 제공한다.

본 발명은 또한 전술한 목적을 달성하기 위하여, 기판과, 상기 기판 상에 구획된 복수개의 화소와, 상기 기판 상에 형성되고, 상기 각 화소 내에 위치하며, 다결정 반도체로 구비된 활성층을 구비한 박막 트랜지스터와, 상기 각 화소 내에 위치하고, 상기 박막 트랜지스터에 전기적으로 연결된 유기 발광 소자를 포함하고, 상기 활성층의 다결정 반도체는 그 표면에 각각 복수개의 돌출부들을 구비하며, 상기 각 활성층에 존재하는 돌출부들이 차지하는 면적의 총합이 상기 각 화소들에서 동일한 유기 발광 표시장치를 제공한다.

이하, 첨부된 도면을 참조로 본 발명의 바람직한 실시예들에 대하여 보다 상세히 설명한다.

도 3은 본 발명의 유기 발광 표시장치의 일 단위 픽셀의 픽셀 회로(PC)를 개략적으로 도시한 것이다.

도 3에서 볼 수 있듯이, 각 픽셀에는 데이터 라인(Data), 스캔 라인(Scan)이 유기 발광 소자(OLED: Organic Light Emitting Diode)의 일 구동전원이 되는 Vdd 전원라인(Vdd)이 구비된다.

각 픽셀의 픽셀 회로(PC)는 이들 데이터 라인(Data), 스캔 라인(Scan), 및 Vdd 전원라인(Vdd)에 전기적으로 연결되어 있으며, 유기 발광 소자(OLED)의 발광을 제어하게 된다.

도 4는 위 도 3에 대한 보다 구체적인 예를 도시한 것으로, 각 픽셀의 픽셀회로(PC)가 2개의 박막 트랜지스터(M1)(M2)와 하나의 커패시터 유닛(Cst)을 포함한 것이다.

도 4를 참조하여 볼 때, 본 발명의 바람직한 일 실시예에 따른 유기 발광표시장치의 각 픽셀은 스위칭 TFT(M2)와, 구동 TFT(M1)의 적어도 2개의 박막 트랜지스터와, 커패시터 유닛(Cst) 및 유기 전계 발광 소자(OLED)를 구비한다.

상기 스위칭 TFT(M2)는 스캔 라인(Scan)에 인가되는 스캔 신호에 의해 ON/OFF되어 데이터 라인(Data)에 인가되는 데이터 신호를 스토리지 커패시터(Cst) 및 구동 TFT(M1)에 전달한다. 스위칭 소자로는 반드시 도 4와 같이 스위칭 TFT(M2)만에 한정되는 것은 아니며, 복수개의 박막 트랜지스터와 커패시터를 구비한 스위칭 회로가 구비될 수도 있고, 구동 TFT(M1)의 Vth값을 보상해주는 회로나, 구동전원(Vdd)의 전압강하를 보상해주는 회로가 더 구비될 수도 있다.

상기 구동 TFT(M1)는 스위칭 TFT(M2)를 통해 전달되는 데이터 신호에 따라, 유기 발광 소자(OLED)로 유입되는 전류량을 결정한다.

상기 커패시터 유닛(Cst)은 스위칭 TFT(M2)를 통해 전달되는 데이터 신호를 한 프레임동안 저장한다.

도 4에 따른 회로도에서 구동 TFT(M1) 및 스위칭 TFT(M2)는 PMOS TFT로 도시되어 있으나, 본 발명이 반드시 이에 한정되는 것은 아니며, 상기 구동 TFT(M1) 및 스위칭 TFT(M2) 중 적어도 하나를 NMOS TFT로 형성할 수도 있음은 물론이다. 그리고, 상기와 같은 박막 트랜지스터 및 커패시터의 개수는 반드시 이에 한정되는 것은 아니며, 이보다 더 많은 수의 박막 트랜지스터 및 커패시터를 구비할 수 있음은 물론이다.

한편, 본 발명에 있어서, 상기와 같은 픽셀 회로는 도 5와 같은 레이아웃 및 도 6과 같은 단면으로 구현될 수 있다. 도 6은 도 4 및 도 5의 픽셀 회로(PC)에 있어, 구동 TFT(M1) 및 커패시터(Cst)만을 도시하였다.

도시된 바와 같이 투명한 기판(100)에는 픽셀 회로(PC) 및 유기 발광 소자(OLED)가 구비된다. 도 6에 따른 실시예에 의하면, 기판(100) 상에 픽셀 회로(PC)가 구비되고, 이 픽셀 회로(PC)를 덮도록 패시베이션막(108)이 형성되며, 이 패시베이션막(108) 상에 유기 발광 소자(OLED)가 형성된다.

상기 기판(100)은 투명한 글라스재를 사용할 수 있는 데, 반드시 이에 한정되지 않으며, 투명한 플라스틱재를 사용할 수도 있다.

기판(100)의 상면에는 SiO<sub>x</sub>(x≥1)나 SiN<sub>x</sub>(x≥1)로 이루어진 베퍼층(101)이 더 형성된다.

이 베퍼층(101) 상에 소정의 패턴으로 배열된 다결정질 실리콘 박막의 반도체 활성층(102)이 형성된 후, 반도체 활성층(102)이 게이트 절연층(103)에 의해 막립된다. 반도체 활성층(102)은 소스 영역(102b)과 드레인 영역(102c)을 갖고, 그 사이에 채널 영역(102a)을 더 포함한다. 이러한 활성층(102)은 베퍼층(101) 상에 비정질 실리콘막을 형성한 후, 이를 결정화하여 다결정질 실리콘막으로 형성하고, 이 다결정질 실리콘막을 패터닝하여 형성할 수 있다. 상기 활성층(102)은 구동

TFT(M1), 스위칭 TFT(M2) 등 TFT 종류에 따라, 그 소스 및 드레인 영역(102b)(102c)이 불순물에 의해 도핑된다. 본 발명에 있어, 상기 비정질 실리콘막의 다결정질 실리콘막으로의 결정화는 연속 층면 고상화(SLS)법에 의해 행할 수 있고, 이 경우, 결정구조는 도 1 및 도 2와 같은 형태로 나타날 수 있다.

상기 게이트 절연층(103)의 상면에는 상기 반도체 활성층(102)과 대응되는 게이트 전극(104)과 이를 매립하는 층간 절연층(105)이 형성된다.

그리고, 상기 층간 절연층(105)과 게이트 절연층(103)에 콘택홀을 형성한 후, 층간 절연층(105) 상에 소스 전극(106) 및 드레인 전극(107)을 각각 소스 영역(102b) 및 드레인 영역(102c)에 콘택되도록 형성한다.

한편, 상기 게이트 전극(104)의 형성과 동시에, 커패시터(Cst)의 하층 전극(111)이 형성되고, 상기 소스 전극(106)의 형성과 동시에, 커패시터(Cst)의 상층 전극(110)이 형성된다. 커패시터(Cst)의 상층 전극(110)은 상기 소스 전극(106)과 연결될 수 있다.

이렇게 형성된 박막 트랜지스터와 커패시터의 상부로는 패시베이션막(108)이 형성되고, 이 패시베이션막(108) 상부에 유기 발광 소자(OLED)의 화소 전극(112)이 형성된다. 이 화소 전극(112)은 패시베이션막(108)에 형성된 비아 홀에 의해 구동 TFT(M1)의 드레인 전극(107)에 콘택된다. 상기 패시베이션막(108)은 무기물 및/또는 유기물로 형성될 수 있는 데, 도 6에서와 같이, 하부에 위치한 막의 굴곡을 따라 굴곡이 가도록 형성될 수도 있는 반면, 하부 막의 굴곡에 관계없이 상면이 평坦하게 되도록 평탄화막으로 형성될 수 있다.

패시베이션막(108) 상에 화소 전극(112)을 형성한 후에는 이 화소 전극(112) 및 패시베이션막(108)을 덮도록 화소 정의막(109)이 유기물 및/또는 무기물에 의해 형성되고, 화소전극(112)이 노출되도록 개구된다.

그리고, 적어도 상기 화소 전극(112) 상에 유기층(113) 및 대향 전극(114)이 형성된다.

상기 화소 전극(112)은 애노우드 전극의 기능을 하고, 상기 대향 전극(114)은 캐소오드 전극의 기능을 하는 데, 물론, 이들 화소 전극(112)과 대향 전극(114)의 극성은 반대로 되어도 무방하다.

도 6과 같은 배면 발광형(bottom emission type)일 경우, 상기 화소 전극(112)은 투명 전극으로 구비될 수 있고, 대향 전극(114)은 반사 전극으로 구비될 수 있다. 이 때, 이러한 투명 전극은 일함수가 높고 투명한 ITO, IZO, In2O3, 및 ZnO 등을 사용하여 형성할 수 있고, 대향 전극(114)인 반사 전극은 일함수가 낮은 Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr, Li, Ca 및 이들의 화합물 등의 금속재로 구비될 수 있다.

상기 화소 전극(112)과 대향 전극(114)은 상기 유기층(113)에 의해 서로 절연되어 있으며, 유기층(113)에 서로 다른 극성의 전압을 가해 유기층(113)에서 발광이 이뤄지도록 한다.

상기 유기층(113)은 저분자 또는 고분자 유기막이 사용될 수 있다. 저분자 유기막을 사용할 경우, 홀 주입층(HIL: Hole Injection Layer), 홀 수송층(HTL: Hole Transport Layer), 발광층(EML: Emission Layer), 전자 수송층(ETL: Electron Transport Layer), 전자 주입층(EIL: Electron Injection Layer) 등이 단일 혹은 복합의 구조로 적층되어 형성될 수 있으며, 사용 가능한 유기 재료도 구리 프탈로시아닌(CuPc: copper phthalocyanine), N,N-디(나프탈렌-1-일)-N,N'-디페닐-벤지딘 (N,N'-Di(naphthalene-1-yl)-N,N'-diphenyl-benzidine: NPB), 트리스-8-하이드록시퀴놀린 알루미늄(tris-8-hydroxyquinoline aluminum)(Alq3) 등을 비롯해 다양하게 적용 가능하다. 이들 저분자 유기막은 진공증착의 방법으로 형성된다. 이 때, 홀 주입층, 홀 수송층, 전자 수송층, 및 전자 주입층 등은 공통층으로서, 적, 녹, 청색의 픽셀에 공통으로 적용될 수 있다. 따라서, 도 6과는 달리, 이들 공통층들은 대향전극(114)과 같이, 전체 픽셀들을 덮도록 형성될 수 있다.

고분자 유기막의 경우에는 대개 홀 수송층(HTL) 및 발광층(EML)으로 구비된 구조를 가질 수 있으며, 이 때, 상기 홀 수송층으로 PEDOT를 사용하고, 발광층으로 PPV(Poly-Phenylenevinylene)계 및 폴리플루오렌(Polyfluorene)계 등 고분자 유기물질을 사용하며, 이를 스크린 인쇄나 잉크젯 인쇄방법 등으로 형성할 수 있다.

상기와 같은 유기층은 반드시 이에 한정되는 것은 아니고, 다양한 실시예들이 적용될 수 있음은 물론이다.

이렇게 유기 발광 소자(OLED)를 형성한 후에는, 이를 밀봉하여 외기로부터 차단한다.

한편, 본 발명에 있어서, 상기 활성층(102)은 전술한 바와 같이, 비정질 실리콘막을 연속 층면 고상화법에 의해 다결정질 실리콘막으로 결정화하여 형성하는 데, 이에 따라 각 활성층(102)은 도 1 및 도 2와 같은 결정구조를 갖게 된다.

이 때, 도 7에서 볼 수 있듯이, 구동 TFT(M1)의 활성층(102) 및 스위칭 TFT(M2)의 활성층(202)에 포함되어 있는 제1결정입계를 형성하는 돌출부(13)들은 모든 픽셀에 있어 그 개수가 대략 동일하게 되도록 한다. 이에 따라 모든 픽셀에서 활성층(102)(202)들의 결정구조가 균일하게 되고, 광학적 모아레를 일으킬 수 있는 돌출부(13)들이 균일한 패턴을 갖게 되므로, 모아레를 예방할 수 있게 된다.

이러한 각 픽셀에서의 돌출부(13)들의 균일성은 각 활성층에서 돌출부(13)들이 차지하는 면적의 총합이 모든 픽셀에서 동일하게 되도록 함으로써 얻어질 수도 있다.

도 7에서는 스위칭 TFT(M2)의 활성층(202)과 구동 TFT(M1)의 활성층(102)이 모든 픽셀에서 동일한 수, 또는 동일한 면적 총합의 돌출부(13)들을 구비하도록 하였으나, 본 발명이 반드시 이에 한정되는 것은 아니며, 적어도 구동 TFT(M1)의 활성층(102)의 돌출부(13)들이 모든 픽셀에서 동일하거나, 스위칭 TFT(M2)의 활성층(202)의 돌출부(13)들이 모든 픽셀에서 동일하도록 함으로써, 소기의 목적을 달성할 수도 있다.

상기한 실시예들은 유기 발광 표시장치에 대하여 기술되었으나, 유기 발광 표시장치 이외에 액정 표시장치 등 다양한 종류의 평판 표시장치에도 적용될 수 있다.

### 발명의 효과

상기한 바와 같은 본 발명에 따르면, 활성층의 결정구조에 따른 모아레 현상을 방지하고, 이에 따라, 화상 불균일을 방지할 수 있다.

본 발명은 첨부된 도면에 도시된 일 실시예를 참고로 설명되었으나 이는 예시적인 것에 불과하며, 당해 기술분야에서 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시예가 가능하다는 점을 이해할 수 있을 것이다. 따라서 본 발명의 진정한 보호 범위는 첨부된 청구 범위에 의해서만 정해져야 할 것이다.

### (57) 청구의 범위

#### 청구항 1.

기판;

상기 기판 상에 구획된 복수개의 화소;

상기 기판 상에 형성되고, 상기 각 화소 내에 위치하며, 다결정 반도체로 구비된 활성층을 구비한 박막 트랜지스터; 및

상기 각 화소 내에 위치하고, 상기 박막 트랜지스터에 전기적으로 연결된 유기 발광 소자;를 포함하고,

상기 활성층의 다결정 반도체는 그 표면에 각각 복수개의 돌출부들을 구비하며,

상기 각 활성층에 존재하는 돌출부들의 개수는, 상기 각 화소들에서 동일한 유기 발광 표시장치.

#### 청구항 2.

제1항에 있어서,

상기 기판은 투명 기판이고, 상기 유기 발광 소자는 상기 기판의 방향으로 화상을 구현하는 유기 발광 표시장치.

### 청구항 3.

제1항에 있어서,

상기 다결정 반도체는 다결정 실리콘인 유기 발광 표시장치.

### 청구항 4.

제3항에 있어서,

상기 다결정 실리콘은 비정질 실리콘을 레이저에 의해 결정화하여 구비된 유기 발광 표시장치.

### 청구항 5.

제4항에 있어서,

상기 레이저에 의한 결정화는 연속 측면 고상화인 유기 발광 표시장치.

### 청구항 6.

기판;

상기 기판 상에 구획된 복수개의 화소;

상기 기판 상에 형성되고, 상기 각 화소 내에 위치하며, 다결정 반도체로 구비된 활성층을 구비한 박막 트랜지스터; 및

상기 각 화소 내에 위치하고, 상기 박막 트랜지스터에 전기적으로 연결된 유기 발광 소자;를 포함하고,

상기 활성층의 다결정 반도체는 그 표면에 각각 복수개의 돌출부들을 구비하며,

상기 각 활성층에 존재하는 돌출부들이 차지하는 면적의 총합이 상기 각 화소들에서 동일한 유기 발광 표시장치.

### 청구항 7.

제6항에 있어서,

상기 기판은 투명 기판이고, 상기 유기 발광 소자는 상기 기판의 방향으로 화상을 구현하는 유기 발광 표시장치.

### 청구항 8.

제6항에 있어서,

상기 다결정 반도체는 다결정 실리콘인 유기 발광 표시장치.

### 청구항 9.

제8항에 있어서,

상기 다결정 실리콘은 비정질 실리콘을 레이저에 의해 결정화하여 구비된 유기 발광 표시장치.

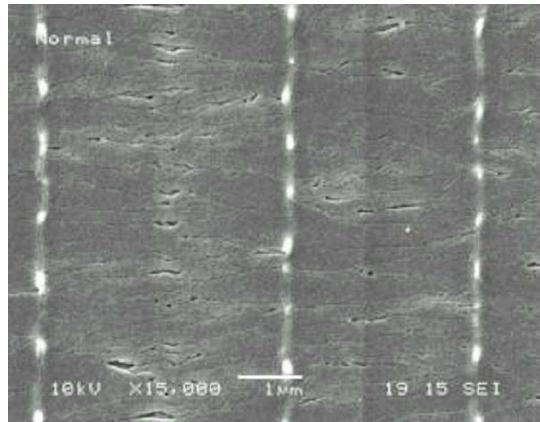
### 청구항 10.

제9항에 있어서,

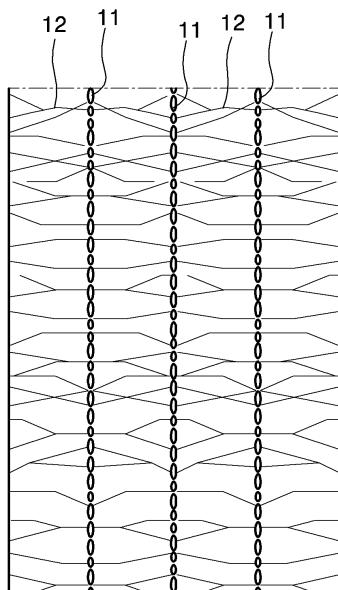
상기 레이저에 의한 결정화는 연속 측면 고상화인 유기 발광 표시장치.

도면

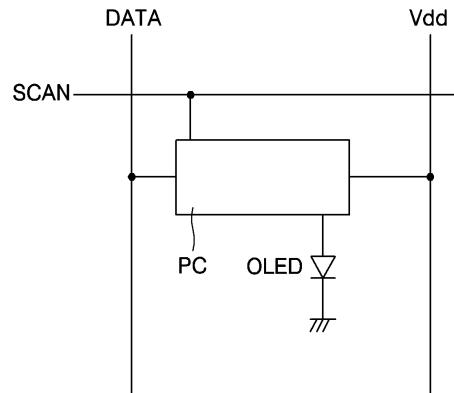
도면1



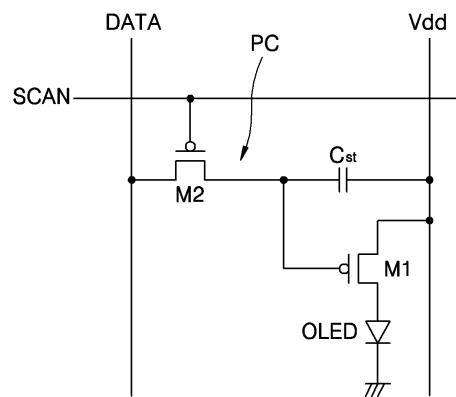
도면2



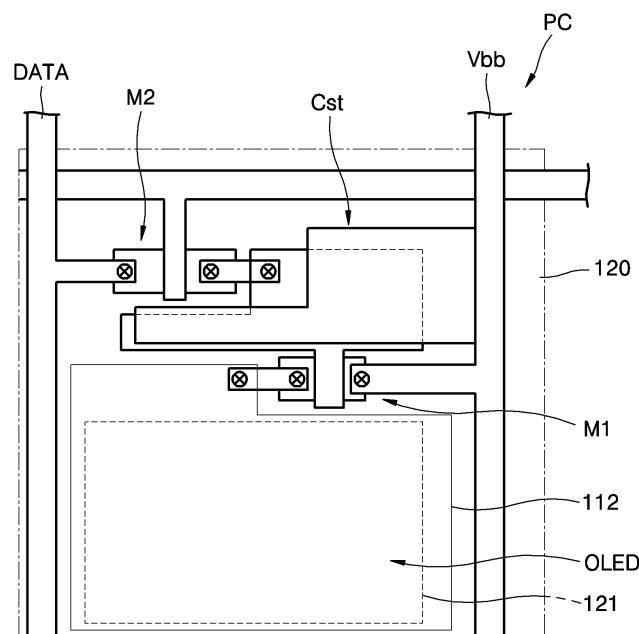
도면3



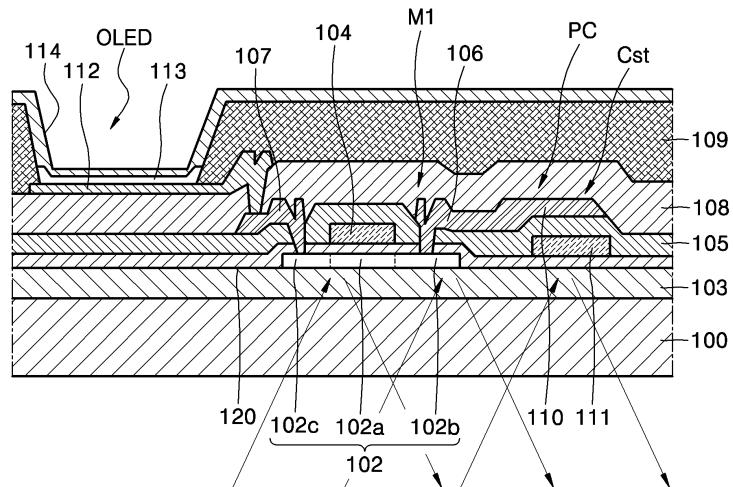
도면4



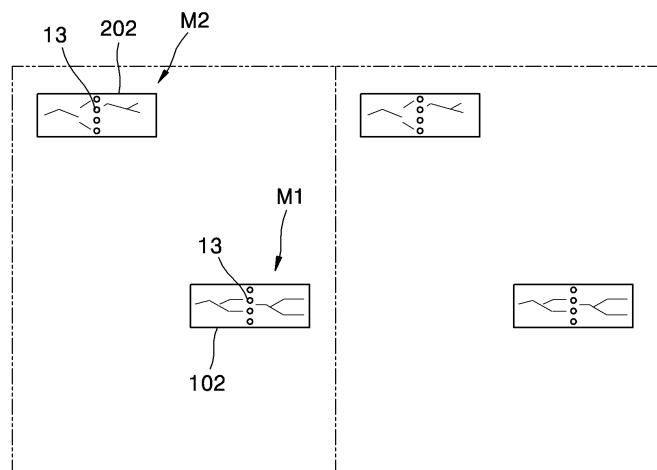
도면5



도면6



도면7



专利名称(译)	有机发光显示器		
公开(公告)号	<a href="#">KR100637252B1</a>	公开(公告)日	2006-10-23
申请号	KR1020050123996	申请日	2005-12-15
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	SONG SU BIN 송수빈 KWON OH SEOB 권오섭 KIM KYOUNG BO 김경보 SEO JIN WOOK 서진욱 LEE KI YONG 이기용 YOU SUK BEOM 유석범		
发明人	송수빈 권오섭 김경보 서진욱 이기용 유석범		
IPC分类号	H05B33/00 H05B33/12		
CPC分类号	G09G3/3225 H01L27/3248 H01L51/001 H01L51/5012 H01L51/56		
外部链接	<a href="#">Espacenet</a>		

## 摘要(译)

提供有机发光显示装置，以通过防止由驱动和开关TFT的激活层突出的部分产生莫尔现象来获得均匀的图像。有机发光显示装置包括基板，多个像素，TFT ( M1 , M2 ) 和有机发光元件。像素布置在基板上。TFT形成在各个像素内的基板上，并包括由多晶半导体材料制成的激活层 ( 102,202 )。有机发光元件电连接到各个像素内的TFT ( 薄膜晶体管 )。多晶半导体在其表面上具有多个突出部分 ( 13 )。各个像素在各个激活层内具有相同数量的突出部分。

