



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2010-0035455
(43) 공개일자 2010년04월05일

(51) Int. Cl.

H05B 33/10 (2006.01) H05B 33/26 (2006.01)

H01L 51/50 (2006.01)

(21) 출원번호 10-2008-0094851

(22) 출원일자 2008년09월26일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

최희동

충청남도 서산시 음암면 탑곡리 3구 178번지

(74) 대리인

김용인, 박영복

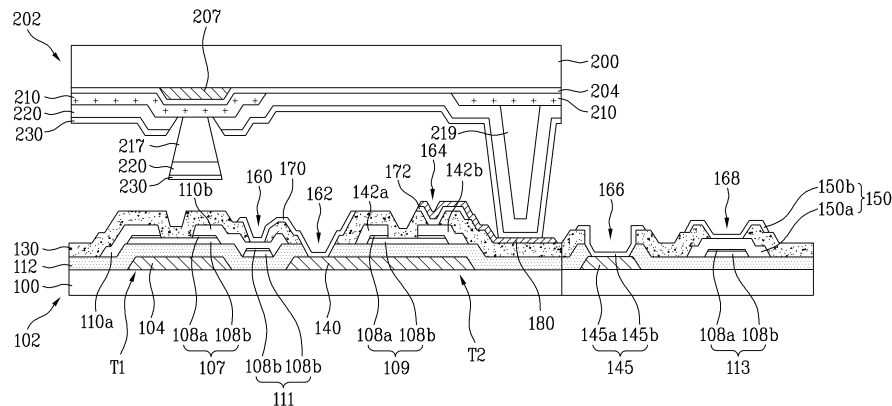
전체 청구항 수 : 총 10 항

(54) 유기발광 표시장치 및 그 제조방법

(57) 요약

본 발명은 유기발광 표시장치 및 그 제조방법에 관한 것으로, 양극 및 음극과, 상기 양극 및 음극 사이의 유기 발광층으로 구성된 유기발광 다이오드를 포함하는 상부 기판과, 상기 상부 기판과 마주보며, 게이트 절연막을 사이에 두고 교차되어 형성된 게이트 라인 및 데이터 라인과, 상기 게이트 라인 및 데이터 라인과 접속된 스위칭 박막 트랜지스터와, 상기 스위칭 트랜지스터 및 상기 유기 발광 다이오드와 접속된 구동 박막 트랜지스터와, 상기 스위칭 박막 트랜지스터 및 상기 구동 박막 트랜지스터 상에 형성된 보호막과, 상기 보호막을 관통하여 상기 박막 트랜지스터의 드레인 전극을 노출시키는 콘택홀과, 상기 게이트 절연막 및 상기 보호막을 관통하여 상기 기판을 노출시키는 개구부와, 상기 콘택홀을 통해 상기 드레인 전극과 접속되는 화소 전극과, 상기 화소 전극 상에서 상기 화소 전극과 접촉되고, 상기 개구부를 통해 노출된 상기 기판과 접촉되어 형성되는 상기 콘택 전극을 포함하는 하부 기판과, 상기 상부 기판 상에 상기 하부 기판의 상기 콘택 전극과 접속되는 콘택 스페이서를 포함하며, 상기 콘택 스페이서와 접속하는 콘택 전극 하부는 상기 개구부를 통해 노출된 상기 하부 기판과 접속되는 것을 특징으로 한다.

대표도 - 도2



특허청구의 범위

청구항 1

양극 및 음극과, 상기 양극 및 음극 사이의 유기 발광층으로 구성된 유기발광 다이오드를 포함하는 상부 기관과,

상기 상부 기관과 마주보며, 기관 상에 게이트 절연막을 사이에 두고 교차되어 형성된 게이트 라인 및 데이터 라인과, 상기 게이트 라인 및 데이터 라인과 접속된 스위칭 박막 트랜지스터와, 상기 스위칭 트랜지스터 및 상기 유기 발광 다이오드와 접속된 구동 박막 트랜지스터와, 상기 스위치 박막 트랜지스터 및 상기 구동 박막 트랜지스터 상에 형성된 보호막과, 상기 보호막을 관통하여 상기 박막 트랜지스터의 드레인 전극을 노출시키는 콘택홀과, 상기 게이트 절연막 및 상기 보호막을 관통하여 상기 기관을 노출시키는 개구부와, 상기 콘택홀을 통해 상기 드레인 전극과 접속되는 화소 전극과, 상기 화소 전극 상에서 상기 화소 전극과 접촉되고, 상기 개구부를 통해 노출된 상기 기관과 접촉되어 형성되는 상기 콘택 전극을 포함하는 하부 기관과,

상기 상부 기관 상에 상기 하부 기관의 상기 콘택 전극과 접속되는 콘택 스페이서를 포함하며,

상기 콘택 스페이서와 접속하는 콘택 전극 하부는 상기 개구부를 통해 노출된 상기 기관과 접속되는 것을 특징으로 하는 유기발광 표시장치.

청구항 2

양극 및 음극과, 상기 양극 및 음극 사이의 유기 발광층으로 구성된 유기발광 다이오드를 포함하는 상부 기관과,

상기 상부 기관과 마주보며, 게이트 절연막을 사이에 두고 교차되어 형성되는 게이트 라인 및 데이터 라인과, 상기 게이트 라인 및 데이터 라인과 접속된 스위칭 박막 트랜지스터와, 상기 스위칭 트랜지스터 및 상기 유기 발광 다이오드와 접속된 구동 박막 트랜지스터와, 상기 구동 박막 트랜지스터의 드레인 전극을 노출시키는 콘택홀을 구비하는 보호막과, 상기 콘택홀을 통해 노출된 상기 구동 박막 트랜지스터의 드레인 전극과 접속된 화소 전극과, 상기 화소 전극과 접속되며 상기 화소 전극보다 넓은 폭으로 형성된 콘택 전극을 포함하는 하부 기관과,

상기 상부 기관 상에 상기 하부 기관의 상기 콘택 전극과 접속되는 콘택 스페이서를 포함하며,

상기 콘택 스페이서와 접속하는 상기 콘택 전극 하부는 상기 게이트 절연막과 상기 보호막으로 이루어지는 것을 특징으로 하는 유기발광 표시장치.

청구항 3

제 1 항 및 제 2 항 중 어느 한 항에 있어서,

상기 게이트 라인과 접속되어 형성된 게이트 패드와,

상기 데이터 라인과 접속되어 형성된 데이터 패드를 추가로 구비하며,

상기 게이트 패드는 상기 게이트 라인과 동일 물질로 형성된 게이트 하부 패드와, 상기 게이트 하부 패드가 노출되도록 상기 게이트 절연막 및 상기 보호막을 관통하는 게이트 하부 콘택홀을 통해 상기 게이트 하부 패드와 접속된 게이트 상부 패드를 포함하고,

상기 데이터 패드는 상기 데이터 라인과 동일 물질로 형성된 데이터 하부 패드와, 상기 데이터 하부 패드가 노출되도록 상기 보호막을 관통하는 데이터 하부 콘택홀을 통해 상기 데이터 하부 패드와 접속된 데이터 상부 패드를 포함하는 것을 특징으로 하는 유기발광 표시장치.

청구항 4

양극 및 음극과, 상기 양극 및 음극 사이의 유기 발광층으로 구성된 유기발광 다이오드를 포함하는 상부 기관과,

상기 상부 기관과 마주보며, 게이트 절연막을 사이에 두고 교차되어 형성되는 게이트 라인 및 데이터 라인과, 상기 게이트 라인 및 데이터 라인과 접속된 스위칭 박막 트랜지스터와, 상기 스위칭 트랜지스터 및 상기 유기발

광 다이오드와 접속된 구동 박막 트랜지스터와, 상기 구동 박막 트랜지스터의 드레인 전극을 노출시키는 콘택홀을 구비한 제 1 보호막과, 상기 콘택홀을 통해 상기 드레인 전극과 접속된 화소 전극과, 상기 화소 전극을 노출시키는 개구부를 구비한 제 2 보호막과, 상기 개구부를 통해 상기 화소 전극과 접속되어 형성된 콘택 전극을 포함하는 하부 기관과,

상기 상부 기관 상에 상기 하부 기관의 상기 콘택 전극과 접속되는 콘택 스페이서를 포함하며,

상기 콘택 스페이서와 접속하는 상기 콘택 전극 하부는 상기 게이트 절연막, 상기 제 1 보호막, 상기 화소 전극으로 이루어지는 것을 특징으로 하는 유기발광 표시장치.

청구항 5

제 4 항에 있어서,

상기 게이트 라인과 접속되어 형성되는 게이트 패드와,

상기 데이터 라인과 접속되어 형성되는 데이터 패드를 추가로 구비하며,

상기 게이트 패드는 상기 게이트 라인과 동일 물질로 형성된 게이트 하부 패드와, 상기 게이트 하부 패드가 노출되도록 상기 게이트 절연막 및 상기 제 1 보호막을 관통하는 게이트 하부 콘택홀을 통해 상기 게이트 하부 패드와 접속되고, 상기 제 2 보호막의 게이트 상부 콘택홀을 통해 노출되는 게이트 상부 패드를 포함하고,

상기 데이터 라인과 동일 물질로 형성된 데이터 하부 패드와, 상기 데이터 하부 패드가 노출되도록 제 1 보호막을 관통하는 데이터 하부 콘택홀을 통해 상기 데이터 하부 패드와 접속되고, 상기 제 2 보호막의 데이터 상부 콘택홀을 통해 노출되는 데이터 상부 패드를 포함하는 것을 특징으로 하는 유기발광 표시장치.

청구항 6

양극 및 음극과, 상기 양극 및 음극 사이의 유기 발광층으로 구성된 유기발광 다이오드와, 콘택 스페이서를 포함하는 상부 기관을 마련하는 단계와,

상기 상부 기관과 마주보는 하부 기관을 마련하는 단계와,

상기 상부 기관의 콘택 스페이서와 상기 하부 기관이 접속되도록 합착하는 단계를 포함하며,

상기 하부 기관을 마련하는 단계는,

상기 유기발광 다이오드와 접속된 구동 박막 트랜지스터와, 상기 구동 박막 트랜지스터와 접속된 스위칭 박막 트랜지스터와, 상기 스위칭 박막 트랜지스터와 접속되고 게이트 절연막을 사이에 두고 교차되어 형성된 게이트 라인 및 데이터 라인을 형성하는 단계와,

상기 스위치 박막 트랜지스터 및 상기 구동 박막 트랜지스터 상에 보호막을 형성하는 단계와,

상기 보호막을 관통하여 상기 구동 박막 트랜지스터의 드레인 전극을 노출하는 콘택홀을 형성하는 단계와,

상기 콘택홀을 통해 노출된 상기 드레인 전극과 접속되는 화소 전극을 형성하는 단계와,

상기 화소 전극 상에 상기 콘택 스페이서와 접속되는 상기 콘택 전극을 형성하는 단계를 포함하며,

상기 콘택 스페이서와 접속하는 상기 콘택 전극 하부는 상기 게이트 절연막과 상기 보호막으로 이루어지는 것을 특징으로 하는 유기발광 표시장치의 제조방법.

청구항 7

양극 및 음극과, 상기 양극 및 음극 사이의 유기 발광층으로 구성된 유기발광 다이오드와, 콘택 스페이서를 포함하는 상부 기관을 마련하는 단계와,

상기 상부 기관과 마주보는 하부 기관을 마련하는 단계와,

상기 상부 기관의 콘택 스페이서와 상기 하부 기관이 접속되도록 합착하는 단계를 포함하며,

상기 하부 기관을 마련하는 단계는,

기관 상에 상기 유기발광 다이오드와 접속된 구동 박막 트랜지스터와, 상기 구동 박막 트랜지스터와 접속된 스

위칭 박막 트랜지스터와, 상기 스위칭 박막 트랜지스터와 접속되고 게이트 절연막을 사이에 두고 교차되어 형성된 게이트 라인 및 데이터 라인을 형성하는 단계와,

상기 스위치 박막 트랜지스터 및 상기 구동 박막 트랜지스터 상에 보호막을 형성하는 단계와,

상기 보호막을 관통하여 상기 박막 트랜지스터의 드레인 전극을 노출시키는 콘택홀과, 상기 게이트 절연막 및 상기 보호막을 관통하여 상기 하부 기판을 노출시키는 개구부를 형성하는 단계와,

상기 콘택홀을 통해 상기 드레인 전극과 접속되는 화소 전극을 형성하는 단계와,

상기 화소 전극 상에서 상기 화소 전극과 접촉되고, 상기 개구부를 통해 노출된 상기 기판과 접촉되어 형성되는 상기 콘택 전극을 형성하는 단계를 포함하며,

상기 콘택 스페이서와 접속하는 콘택 전극 하부는 상기 개구부를 통해 노출된 상기 기판과 접촉되는 것을 특징으로 하는 유기발광 표시장치의 제조방법.

청구항 8

양극 및 음극과, 상기 양극 및 음극 사이의 유기 발광층으로 구성된 유기발광 다이오드와, 콘택 스페이서를 포함하는 상부 기판을 마련하는 단계와,

상기 상부 기판과 마주보는 하부 기판을 마련하는 단계와,

상기 상부 기판의 콘택 스페이서와 상기 하부 기판이 접속되도록 합착하는 단계를 포함하며,

상기 하부 기판을 마련하는 단계는,

상기 유기발광 다이오드와 접속된 구동 박막 트랜지스터와, 상기 구동 박막 트랜지스터와 접속된 스위칭 박막 트랜지스터와, 상기 스위칭 박막 트랜지스터와 접속되고 게이트 절연막을 사이에 두고 교차되어 형성된 게이트 라인 및 데이터 라인을 형성하는 단계와,

상기 스위치 박막 트랜지스터 및 상기 구동 박막 트랜지스터 상에 제 1 보호막을 형성하는 단계와,

상기 제 1 보호막을 관통하여 상기 박막 트랜지스터의 드레인 전극을 노출시키는 콘택홀을 형성하는 단계와,

상기 콘택홀을 통해 상기 드레인 전극과 접속되는 화소 전극을 형성하는 단계와,

상기 화소 전극 상에 제 2 보호막을 형성하는 단계와,

상기 제 2 보호막을 관통하여 상기 화소 전극을 노출시키는 개구부를 형성하는 단계와,

상기 개구부를 통해 노출된 상기 화소 전극과 접촉되어 형성되는 상기 콘택 전극을 형성하는 단계를 포함하며,

상기 콘택 스페이서와 접속하는 상기 콘택 전극 하부는 상기 게이트 절연막, 상기 제 1 보호막, 상기 화소 전극으로 이루어지는 것을 특징으로 하는 유기발광 표시장치의 제조방법.

청구항 9

제 6 항 및 제 7 항 중 어느 한 항에 있어서,

상기 게이트 라인과 접속되는 게이트 패드를 형성하는 단계와,

상기 데이터 라인과 접속되어 데이터 패드를 형성하는 단계를 추가로 구비하며,

상기 게이트 패드를 형성하는 단계는,

상기 게이트 라인과 동일층에 게이트 하부 패드를 형성하는 단계와,

상기 게이트 하부 패드 상에 상기 게이트 절연막 및 보호막을 형성하는 단계와,

상기 게이트 하부 패드가 노출되도록 상기 게이트 절연막 및 상기 보호막을 관통하는 게이트 하부 콘택홀을 통해 상기 게이트 하부 패드와 접속되는 게이트 상부 패드를 형성하는 단계를 포함하고,

상기 데이터 패드를 형성하는 단계는,

상기 게이트 절연막 상에 데이터 하부 패드를 형성하는 단계와,

상기 데이터 하부 패드 상에 보호막을 형성하는 단계와,

상기 데이터 하부 패드가 노출되도록 보호막을 관통하는 데이터 하부 콘택홀을 통해 상기 데이터 하부 패드와 접속된 데이터 상부 패드를 형성하는 단계를 포함하는 것을 특징으로 하는 유기발광 표시장치의 제조방법.

청구항 10

제 8 항에 있어서,

상기 게이트 라인과 동일층에 게이트 하부 패드를 형성하는 단계와,

상기 게이트 하부 패드 상에 상기 게이트 절연막 및 상기 제 1 보호막을 형성하는 단계와,

상기 게이트 하부 패드가 노출되도록 상기 게이트 절연막 및 상기 제 1 보호막을 관통하는 게이트 하부 콘택홀을 형성하는 단계와,

상기 게이트 하부 콘택홀을 통해 노출된 상기 게이트 하부 패드와 접속되는 게이트 상부 패드를 형성하는 단계와,

상기 게이트 상부 패드 상에 상기 제 2 보호막을 형성하는 단계와,

상기 게이트 상부 패드가 노출되도록 상기 제 2 보호막을 관통하는 게이트 상부 콘택홀을 형성하는 단계를 포함하고,

상기 데이터 패드를 형성하는 단계는,

상기 게이트 절연막 상에 데이터 하부 패드를 형성하는 단계와,

상기 데이터 하부 패드 상에 상기 제 1 보호막을 형성하는 단계와,

상기 데이터 하부 패드가 노출되도록 상기 제 1 보호막을 관통하는 데이터 하부 콘택홀을 형성하는 단계와,

상기 데이터 하부 콘택홀을 통해 노출된 상기 데이터 하부 패드와 접속되는 데이터 상부 패드를 형성하는 단계와,

상기 데이터 상부 패드 상에 상기 제 2 보호막을 형성하는 단계와,

상기 데이터 상부 패드가 노출되도록 상기 제 2 보호막을 관통하는 데이터 상부 콘택홀을 형성하는 단계를 포함하는 것을 특징으로 하는 유기발광 표시장치의 제조방법.

명세서

발명의 상세한 설명

기술 분야

[0001] 본 발명은 유기발광 표시장치에 관한 것으로, 특히 하부 기판의 두께 편차를 줄임으로써 상부 기판 및 하부 기판의 콘택 불량을 방지할 수 있는 유기발광 표시장치 및 그 제조방법에 관한 것이다.

배경 기술

[0002] 최근 다양한 정보를 화면으로 구현해 주는 다양한 표시 장치들 중 e-Paper와 같이 박막화가 가능한 유기 전계발광(Electro-Luminescence) 표시장치가 주목받고 있다. 유기 전계발광 표시장치는 전극 사이의 얇은 유기 발광층을 이용한 자발광 소자로 유기 EL 또는 OLED(Organic Light Emitting Diode) 표시장치라고 부르며 이하에서는 OLED 표시장치를 사용한다. OLED 표시장치는 액정 표시장치와 비교하여 저소비전력, 박형, 자발광 등의 장점을 갖지만, 수명이 짧은다는 단점을 갖는다.

[0003] OLED 표시장치는 한 화소를 구성하는 3색(R, G, B) 서브 화소 각각을 독립적으로 구동하여 동영상 표시하기에 적합한 액티브 매트릭스 타입을 중심으로 발전되고 있다. 액티브 매트릭스 OLED(이하, AMOLED) 표시장치의 각 서브 화소는 양극 및 음극 사이의 유기 발광층으로 구성된 OLED와, OLED를 독립적으로 구동하는 서브 화소 구동부를 구비한다. 서브 화소 구동부는 적어도 2개의 박막 트랜지스터와 스토리지 커패시터를 포함하여 데이터 신호에 따라 OLED로 공급되는 전류량을 제어하여 OLED의 밝기를 제어한다. OLED는 양극과 음극 사이에 유기물로

적층된 정공 주입층, 정공 수송층, 발광층, 전자 수송층, 전자 주입층을 포함한다. 양극과 음극 사이에 순방향 전압이 인가되면 음극으로부터의 전자가 전자 주입층 및 전자 수송층을 통해 발광층으로 이동하고, 양극으로부터의 정공이 정공 주입층 및 정공 수송층을 통해 발광층으로 이동한다. 발광층은 전자 수송층으로부터의 전자와 정공 수송층으로부터의 정공의 재결합에 의한 엑시톤(Exiton) 형성 후 여기 상태(Exited State)에서 기저 상태(Ground State)로 변화될 때 빛을 방출하고, 빛의 밝기는 양극과 음극 사이에 흐르는 전류량에 의해 조절된다.

[0004] AMOLED 표시장치는 서브화소 구동부 어레이와 OLED 어레이가 형성된 기판에 패키징판이 합착된 인캡슐레이션(Encapsulation) 구조로 그 기판을 통해 빛을 방출한다. 패키징 판에는 수분 및 가스를 흡착하는 게터가 형성되어 유기 발광층의 열화를 방지한다. 그러나, 종래의 AMOLED 표시장치는 서브화소 구동부의 공정이 완료된 다음 OLED 어레이의 공정에서 불량이 발생하면 기판 전체를 모두 불량 처리해야 하므로 전체 공정 수율이 낮은 문제점이 있다. 또한, 패키징판은 개구율을 제한하고 고해상도 표시장치에 적용되기 어려운 문제점이 있다.

[0005] 이러한 문제점들을 해결하기 위한 방안으로 최근에는 서브 화소 구동부 어레이와 OLED 어레이가 서로 다른 기판에 분리 형성되어 합착된 듀얼 플레이트 타입(Dual Plate Type)의 AMOLED가 제안되었다. 듀얼 플레이트 타입의 AMOLED 표시장치는 상하판 합착시 콘택 스페이서에 의해 각 서브 화소의 서브 화소 구동부와 OLED가 단순하게 콘택되면서 전기적으로 연결된다.

[0006] 이와 같은 듀얼 플레이트 타입의 유기발광 표시장치의 하부 기판은 다층의 박막으로 적층된 구조로 형성되는데, 일반적으로 박막을 증착하기 위해 스퍼터(Sputter), PECVD(Plasma Enhanced Chemical Vapor Deposition), CVD(Chemical Vapor Deposition) 등의 증착 방법을 사용한다. 이와 같은 증착 방법을 통해 증착된 박막의 두께 산포는 적어도 5%~10%의 차이를 나타내며, 이러한 차이가 발생하였을 경우 적층 박막의 수가 많아질수록 그 편차는 누적되어 액정 패널의 중앙부와 외곽부간의 누적 두께 편차가 커지게 되고 그 결과 콘택 스페이서가 형성된 상부 기판과 하부 기판과의 콘택 특성이 나빠져 콘택 불량이 발생하는 문제점이 있다.

발명의 내용

해결 하고자하는 과제

[0007] 상기와 같은 문제점을 해결하기 위한 것으로, 본 발명은 하부 기판의 두께 편차를 줄임으로써 상부 기판 및 하부 기판의 콘택 불량을 방지할 수 있는 유기발광 표시장치 및 그 제조방법을 제공하는데 목적이 있다.

과제 해결수단

[0008] 상기 기술적 과제를 달성하기 위하여, 본 발명의 특징에 따른 유기발광 표시장치는 양극 및 음극과, 상기 양극 및 음극 사이의 유기 발광층으로 구성된 유기발광 다이오드를 포함하는 상부 기판과, 상기 상부 기판과 마주보며, 게이트 절연막을 사이에 두고 교차되어 형성된 게이트 라인 및 데이터 라인과, 상기 게이트 라인 및 데이터 라인과 접속된 스위칭 박막 트랜지스터와, 상기 스위칭 트랜지스터 및 상기 유기 발광 다이오드와 접속된 구동 박막 트랜지스터와, 상기 스위치 박막 트랜지스터 및 상기 구동 박막 트랜지스터 상에 형성된 보호막과, 상기 보호막을 관통하여 상기 박막 트랜지스터의 드레인 전극을 노출시키는 콘택홀과, 상기 게이트 절연막 및 상기 보호막을 관통하여 상기 기판을 노출시키는 개구부와, 상기 콘택홀을 통해 상기 드레인 전극과 접속되는 화소 전극과, 상기 화소 전극 상에서 상기 화소 전극과 접촉되고, 상기 개구부를 통해 노출된 상기 기판과 접촉되어 형성되는 상기 콘택 전극을 포함하는 하부 기판과, 상기 상부 기판 상에 상기 하부 기판의 상기 콘택 전극과 접속되는 콘택 스페이서를 포함하며, 상기 콘택 스페이서와 접속하는 콘택 전극 하부는 상기 개구부를 통해 노출된 상기 하부 기판과 접속되는 것을 특징으로 한다.

[0009] 또한, 양극 및 음극과, 상기 양극 및 음극 사이의 유기 발광층으로 구성된 유기발광 다이오드를 포함하는 상부 기판과, 상기 상부 기판과 마주보며, 게이트 절연막을 사이에 두고 교차되어 형성되는 게이트 라인 및 데이터 라인과, 상기 게이트 라인 및 데이터 라인과 접속된 스위칭 박막 트랜지스터와, 상기 스위칭 트랜지스터 및 상기 유기 발광 다이오드와 접속된 구동 박막 트랜지스터와, 상기 구동 박막 트랜지스터의 드레인 전극을 노출시키는 콘택홀을 구비하는 보호막과, 상기 콘택홀을 통해 노출된 상기 구동 박막 트랜지스터의 드레인 전극과 접속된 화소 전극과, 상기 화소 전극과 접촉되며 상기 화소 전극보다 넓은 폭으로 형성된 콘택 전극을 포함하는 하부 기판과, 상기 상부 기판 상에 상기 하부 기판의 상기 콘택 전극과 접속되는 콘택 스페이서를 포함하며, 상기 콘택 스페이서와 접속하는 상기 콘택 전극 하부는 상기 게이트 절연막과 상기 보호막으로 이루어지는 것을 특징으로 한다.

[0010] 또한, 양극 및 음극과, 상기 양극 및 음극 사이의 유기 발광층으로 구성된 유기발광 다이오드를 포함하는 상부

기관과, 상기 상부 기관과 마주보며, 게이트 절연막을 사이에 두고 교차되어 형성되는 게이트 라인 및 데이터 라인과, 상기 게이트 라인 및 데이터 라인과 접속된 스위칭 박막 트랜지스터와, 상기 스위칭 박막 트랜지스터 및 상기 유기발광 다이오드와 접속된 구동 박막 트랜지스터와, 상기 구동 박막 트랜지스터의 드레인 전극을 노출시키는 콘택홀을 구비한 제 1 보호막과, 상기 콘택홀을 통해 상기 드레인 전극과 접속된 화소 전극과, 상기 화소 전극을 노출시키는 개구부를 구비한 제 2 보호막과, 상기 개구부를 통해 상기 화소 전극과 접속되어 형성된 콘택 전극을 포함하는 하부 기관과, 상기 상부 기관 상에 상기 하부 기관의 상기 콘택 전극과 접속되는 콘택 스페이서를 포함하며, 상기 콘택 스페이서와 접속하는 상기 콘택 전극 하부는 상기 게이트 절연막, 상기 제 1 보호막, 상기 화소 전극으로 이루어지는 것을 특징으로 한다.

[0011] 본 발명의 다른 특징에 따른 유기발광 표시장치의 제조방법은 양극 및 음극과, 상기 양극 및 음극 사이의 유기 발광층으로 구성된 유기발광 다이오드와, 콘택 스페이서를 포함하는 상부 기관을 마련하는 단계와, 상기 상부 기관과 마주보는 하부 기관을 마련하는 단계와, 상기 상부 기관의 콘택 스페이서와 상기 하부 기관이 접속되도록 합착하는 단계를 포함하며, 상기 하부 기관을 마련하는 단계는, 상기 유기발광 다이오드와 접속된 구동 박막 트랜지스터와, 상기 구동 박막 트랜지스터와 접속된 스위칭 박막 트랜지스터와, 상기 스위칭 박막 트랜지스터와 접속되고 게이트 절연막을 사이에 두고 교차되어 형성된 게이트 라인 및 데이터 라인을 형성하는 단계와, 상기 스위칭 박막 트랜지스터 및 상기 구동 박막 트랜지스터 상에 보호막을 형성하는 단계와, 상기 보호막을 관통하여 상기 구동 박막 트랜지스터의 드레인 전극을 노출하는 콘택홀을 형성하는 단계와, 상기 콘택홀을 통해 노출된 상기 드레인 전극과 접속되는 화소 전극을 형성하는 단계와, 상기 화소 전극 상에 상기 콘택 스페이서와 접속되는 상기 콘택 전극을 형성하는 단계를 포함하며, 상기 콘택 스페이서와 접속하는 상기 콘택 전극 하부는 상기 게이트 절연막과 상기 보호막으로 이루어지는 것을 특징으로 한다.

[0012] 또한, 양극 및 음극과, 상기 양극 및 음극 사이의 유기 발광층으로 구성된 유기발광 다이오드와, 콘택 스페이서를 포함하는 상부 기관을 마련하는 단계와, 상기 상부 기관과 마주보는 하부 기관을 마련하는 단계와, 상기 상부 기관의 콘택 스페이서와 상기 하부 기관이 접속되도록 합착하는 단계를 포함하며, 상기 하부 기관을 마련하는 단계는, 상기 유기발광 다이오드와 접속된 구동 박막 트랜지스터와, 상기 구동 박막 트랜지스터와 접속된 스위칭 박막 트랜지스터와, 상기 스위칭 박막 트랜지스터와 접속되고 게이트 절연막을 사이에 두고 교차되어 형성된 게이트 라인 및 데이터 라인을 형성하는 단계와, 상기 스위칭 박막 트랜지스터 및 상기 구동 박막 트랜지스터 상에 보호막을 형성하는 단계와, 상기 보호막을 관통하여 상기 박막 트랜지스터의 드레인 전극을 노출시키는 콘택홀과, 상기 게이트 절연막 및 상기 보호막을 관통하여 상기 기관을 노출시키는 개구부를 형성하는 단계와, 상기 콘택홀을 통해 상기 드레인 전극과 접속되는 화소 전극을 형성하는 단계와, 상기 화소 전극 상에서 상기 화소 전극과 접촉되고, 상기 개구부를 통해 노출된 상기 하부 기관과 접촉되어 형성되는 상기 콘택 전극을 형성하는 단계를 포함하며, 상기 콘택 스페이서와 접속하는 콘택 전극 하부는 상기 개구부를 통해 노출된 상기 하부 기관과 접속되는 것을 특징으로 한다.

[0013] 또한, 양극 및 음극과, 상기 양극 및 음극 사이의 유기 발광층으로 구성된 유기발광 다이오드와, 콘택 스페이서를 포함하는 상부 기관을 마련하는 단계와, 상기 상부 기관과 마주보는 하부 기관을 마련하는 단계와, 상기 상부 기관의 콘택 스페이서와 상기 하부 기관이 접속되도록 합착하는 단계를 포함하며, 상기 하부 기관을 마련하는 단계는, 상기 유기발광 다이오드와 접속된 구동 박막 트랜지스터와, 상기 구동 박막 트랜지스터와 접속된 스위칭 박막 트랜지스터와, 상기 스위칭 박막 트랜지스터와 접속되고 게이트 절연막을 사이에 두고 교차되어 형성된 게이트 라인 및 데이터 라인을 형성하는 단계와, 상기 스위칭 박막 트랜지스터 및 상기 구동 박막 트랜지스터 상에 제 1 보호막을 형성하는 단계와, 상기 제 1 보호막을 관통하여 상기 박막 트랜지스터의 드레인 전극을 노출시키는 콘택홀을 형성하는 단계와, 상기 콘택홀을 통해 상기 드레인 전극과 접속되는 화소 전극을 형성하는 단계와, 상기 화소 전극 상에 제 2 보호막을 형성하는 단계와, 상기 제 2 보호막을 관통하여 상기 화소 전극을 노출시키는 개구부를 형성하는 단계와, 상기 개구부를 통해 노출된 상기 화소 전극과 접촉되어 형성되는 상기 콘택 전극을 형성하는 단계를 포함하며, 상기 콘택 스페이서와 접속하는 상기 콘택 전극 하부는 상기 게이트 절연막, 상기 제 1 보호막, 상기 화소 전극으로 이루어지는 것을 특징으로 한다.

효 과

[0014] 본 발명에 따른 유기발광 표시장치 및 그 제조방법은 다음과 같은 효과가 있다.

[0015] 하부 기관의 콘택 스페이서와 대응하는 영역에서 반드시 필요한 적어도 한층의 박막을 형성함으로써 불필요한 두께 편차를 제거하여 단차로 인한 상부 기관과의 콘택 불량을 방지할 수 있다.

발명의 실시를 위한 구체적인 내용

- [0016] 도 1은 본 발명에 따른 유기발광 표시장치의 기본 화소에 대한 등가 회로도이다.
- [0017] 도 1에 도시된 유기발광 표시장치 한 화소는 게이트 라인(GL)과 수직하게 교차하는 데이터 라인(DL)과, 게이트 라인(GL) 및 데이터 라인(DL)과 접속된 스위칭 박막 트랜지스터(T1), 스위칭 박막 트랜지스터(T1)와 전원 라인(PL) 사이에서 유기발광 다이오드(E)와 접속된 구동 박막 트랜지스터(T2)와, 구동 박막 트랜지스터(T2)의 게이트 전극과 전원 라인(PL) 사이에 접속된 스토리지 캐패시터(C)를 구비한다.
- [0018] 스위칭 박막 트랜지스터(T1)는 게이트 라인(GL)의 스캔 신호에 응답하여 데이터 라인(DL)의 데이터 신호를 구동 박막 트랜지스터(T2)의 게이트 전극 및 스토리지 캐패시터(C)에 공급한다.
- [0019] 구동 박막 트랜지스터(T2)는 스위칭 박막 트랜지스터(T1)로부터 데이터 신호에 응답하여 전원 라인(PL)으로부터 유기발광 다이오드(E)로 공급되는 전류를 조절하여 유기발광 다이오드(E)의 밝기를 제어한다.
- [0020] 스토리지 캐패시터(C)는 스위칭 박막 트랜지스터(T1)로부터의 데이터 신호를 충전하고, 충전된 전압을 구동 박막 트랜지스터(T2)에 공급하여 스위칭 박막 트랜지스터(T1)가 오프(OFF)되더라도 구동 박막 트랜지스터(T2)가 일정한 전류를 공급할 수 있다.
- [0021] 이와 같은 유기발광 표시장치는 한 화소를 구성하는 3색(R, G, B) 서브 화소 각각을 독립적으로 구동하며, 공정 수율 향상을 위해 서브 화소 구동부 어레이와 OLED 어레이가 서로 다른 기판에 분리 형성되어 합착된 듀얼 플레이트 타입(Dual Plate Type)의 액티브 매트릭스 OLED(이하, AMOLED)가 제안되었다. 듀얼 플레이트 타입의 AMOLED 표시장치는 상하판 합착시 콘택 스페이서에 의해 각 서브 화소의 서브 화소 구동부와 OLED가 단순하게 콘택되면서 전기적으로 연결된다.
- [0022] 각 서브 화소는 양극 및 음극 사이의 유기 발광층으로 구성된 유기발광 다이오드와, 유기발광 다이오드를 독립적으로 구동하는 서브 화소 구동부를 구비한다. 서브 화소 구동부는 적어도 2개의 박막 트랜지스터와 스토리지 캐패시터를 포함하여 데이터 신호에 따라 유기발광 다이오드로 공급되는 전류량을 제어하여 유기발광 다이오드의 밝기를 제어한다.
- [0023] 유기 발광층은 양극과 음극 사이에 유기물로 적층된 정공 주입층(Hole Injection Layer : HIL), 정공 수송층(Hole Transporting Layer : HTL), 발광층(Emission Layer : EML), 전자 수송층(Electron Transporting Layer : ETL), 전자 주입층(Electron Injection Layer : EIL)을 포함한다. 양극과 음극 사이에 순방향 전압이 인가 되면 음극으로부터의 전자가 전자 주입층 및 전자 수송층을 통해 발광층으로 이동하고, 양극으로부터의 정공이 정공 주입층 및 정공 수송층을 통해 발광층으로 이동한다. 이러한, 유기 발광층에 포함된 발광층 내에서 전자 수송층으로부터의 전자와 정공 수송층으로부터의 정공의 결합 형태인 여기자가 바닥 상태로 돌아가면서 발생된 빛은 하부 기판 방향으로 발광되며, 밝기는 양극과 음극 사이에 흐르는 전류량에 비례한다.
- [0024] 도 2는 본 발명의 제 1 실시예에 따른 듀얼 플레이트 타입의 유기발광 표시장치를 나타내는 단면도이다.
- [0025] 도 2에 도시된 유기발광 표시장치는 서브 화소 구동부 어레이가 형성된 하부 기판(102)과, OLED 어레이가 형성된 상부 기판(202)이 실링체(도시하지 않음)에 의해 합착된 구조를 갖는다.
- [0026] 여기서, 서브 화소 구동부 어레이는 화상 표시부를 구성하는 다수의 서브 화소의 서브 화소 구동부들을 포함하고, OLED 어레이는 다수의 서브 화소의 OLED들을 포함한다.
- [0027] 하부 기판(102)은 제 1 절연 기판(100)에 형성된 다수의 신호 라인과 적어도 하나의 박막 트랜지스터를 포함하는 서브 화소 구동부 어레이를 포함한다.
- [0028] 각 서브 화소에 형성된 서브 화소 구동부는 주로 2개의 박막 트랜지스터와 하나의 커패시터를 포함한다. 예를 들면, 게이트 라인의 스캔 신호에 응답하여 데이터 라인으로부터의 데이터 신호를 공급하는 스위칭 박막 트랜지스터(T1)와, 스위칭 박막 트랜지스터(T1)로부터의 데이터 신호에 응답하여 OLED를 흐르는 전류량을 제어하는 구동 박막 트랜지스터(T2)와, 스위칭 박막 트랜지스터(T1)가 턴-오프되더라도 구동 박막 트랜지스터(T2)를 통해 일정한 전류가 흐르게 하는 스토리지 커패시터를 포함한다.
- [0029] 스위칭 박막 트랜지스터(T1)는 게이트 라인(GL)과 접속된 제 1 게이트 전극(104), 제 1 게이트 전극(104)이 형성된 제 1 절연 기판(100) 전면에 형성된 게이트 절연막(112)과, 게이트 절연막(112) 상에 제 1 게이트 전극(104)과 중첩되게 형성된 제 1 반도체층(107)과, 데이터 라인(DL)에서 분기되어 제 1 반도체층(107) 상에 형성

되는 제 1 소스 전극(110a), 제 1 소스 전극(110a)과 마주하며 구동 박막 트랜지스터(T2)의 제 2 게이트 전극(140)과 연결 전극(170)을 통해 접속된 제 1 드레인 전극(110b)으로 구성된다.

- [0030] 구동 박막 트랜지스터(T2)는 스위칭 박막 트랜지스터(T1)의 제 1 드레인 전극(110b)과 연결 전극(170)을 통해 전기적으로 접속된 제 2 게이트 전극(140), 제 2 게이트 전극(140)과 중첩되게 형성된 제 2 반도체층(109)과, 제 2 반도체층(109) 상에 형성된 제 2 소스 전극(142a), 제 2 소스 전극(142a)과 마주하며 화소 전극(172)과 접속된 제 2 드레인 전극(142b)으로 구성된다.
- [0031] 이와 같이 형성된 스위칭 박막 트랜지스터(T1)와 구동 박막 트랜지스터(T2) 상에는 제 1 드레인 전극(110b)을 노출하는 제 1 콘택홀(160)과, 제 2 게이트 전극(140)을 노출하는 제 2 콘택홀(162)과, 제 2 드레인 전극(142b)을 노출하는 제 3 콘택홀(164)과, 게이트 하부 패드(145a)를 노출하는 게이트 하부 콘택홀(166)과, 데이터 하부 패드(150a)를 노출하는 데이터 하부 콘택홀(168)을 구비하는 제 1 보호막(130)이 형성된다.
- [0032] 연결 전극(170)은 제 1 콘택홀(160) 및 제 2 콘택홀(162)을 통해 스위칭 박막 트랜지스터(T1)의 제 1 드레인 전극(110b)과 구동 박막 트랜지스터(T2)의 제 2 게이트 전극(140)을 전기적으로 연결한다. 여기서, 제 1 콘택홀(160) 형성을 위한 식각 공정시 제 1 콘택홀(160) 하부의 게이트 절연막(112)이 식각되는 것을 방지하기 위해 제 3 반도체층(111)을 추가로 형성한다.
- [0033] 화소 전극(172)은 화소 영역 중 콘택 스페이스(219)와 대응되는 영역을 제외한 영역에서 제 3 콘택홀(164)을 통해 제 2 드레인 전극(142b)과 전기적으로 연결된다. 화소 전극(172) 상부에는 화소 전극(172)과 직접 접촉되고, 화소 전극(172)을 포함하는 제 1 보호막(130) 상에 상부 기관(202)의 콘택 스페이스(219)와 접촉되는 콘택 전극(180)이 형성된다.
- [0034] 콘택 스페이스(219)와 하부 기관(102)의 제 1 절연 기관(100) 사이에는 제 2 반도체층(109), 소스/드레인 금속층없이 게이트 절연막(112), 제 1 보호막(130) 및 콘택 전극(180)이 적층되어 있다. 따라서, 콘택 스페이스(219)와 제 1 절연 기관(100) 사이에서 제 2 반도체층(109), 소스/드레인 금속층으로 인한 두께 편차가 제거되어 단차로 인한 상부 기관(202)과의 콘택 불량을 방지할 수 있다.
- [0035] 또한, 제 1 절연 기관(100) 상에 게이트 라인(GL)과 접속되는 게이트 패드(145)와, 데이터 라인(DL)과 접속되는 데이터 패드(150)를 구비한다.
- [0036] 게이트 패드(145)는 제 1 및 제 2 게이트 전극(104, 140)과 동일 물질로 형성된 게이트 하부 패드(145a)와, 화소 전극(172)과 동일 물질로 형성되며, 게이트 하부 콘택홀(166)을 통해 게이트 하부 패드(145a)와 전기적으로 접속되는 게이트 상부 패드(145b)를 포함한다.
- [0037] 데이터 패드(150)는 게이트 절연막(112) 상의 제 4 반도체층(113) 상에 소스/드레인 금속층으로 형성된 데이터 하부 패드(150a)와, 화소 전극(172)과 동일한 물질로 형성되며, 데이터 하부 콘택홀(168)을 통해 데이터 하부 패드(150a)와 전기적으로 접속되는 데이터 상부 패드(150b)를 포함한다.
- [0038] 연결 전극(170), 화소 전극(172), 게이트 상부 패드(145b) 및 데이터 상부 패드(150b)는 투명 도전 물질로 형성되며, 투명 도전 물질로는 인듐주석산화물(Indium Tin Oxide : ITO), 주석산화물(Tin Oxide : TO), 인듐아연산화물(Indium Zinc Oxide : IZO) 또는 인듐주석아연산화물(Indium Tin Zinc Oxide : ITZO) 등으로 형성된다.
- [0039] 콘택 전극(180)은 저 저항 금속 물질로 형성되며, 저 저항 금속 물질로는 몰리브덴(Mo), 알루미늄(Al), 알루미늄 합금(AlNd), 구리(Cu), 은(Ag), 구리 합금 중 적어도 하나의 금속물질로 형성된다.
- [0040] 제 1 내지 제 4 반도체층(107, 109, 111, 113)은 오믹 콘택층(108a) 및 활성층(108b)으로 구성된다.
- [0041] 상부 기관(202)은 하부 기관(102)의 서브 화소 구동부와 접속된 제 2 전극(230)과, 발광부를 노출시키는 버퍼층(210)과, 제 2 전극(230)과 유기 발광층(220)을 사이에 두고 형성된 제 1 전극(204)과, 각 서브 화소 단위로 분리시키는 격벽(217)과, 제 2 전극(230)을 하부 기관(102)과 접속시키기 위한 콘택 스페이스(219)가 형성되며, 제 2 전극(230)은 콘택 스페이스(219)를 감싸도록 유기 발광층(220) 상에 형성된다.
- [0042] 격벽(217)은 버퍼층(210) 상에서 각 서브 화소를 감싸도록 형성되며, 격벽(217)으로 둘러싸인 내부에는 각 서브 화소별로 적색(R), 녹색(G), 청색(B)을 발광하는 유기 발광층(187)이 형성되어 있다. 또한, 격벽(217)의 측면은 그 위에 형성되는 유기 발광층(220)과 제 2 전극(230)의 분리를 위하여 역테이퍼 형상을 갖는다.
- [0043] 콘택 스페이스(184)는 버퍼층(210) 상에서 상부 및 하부 기관(202, 102)의 셀갭 높이로 형성되며 상부 및 하부 기관(202, 102)에서 전기적인 접속이 필요한 부분, 즉 각 서브 화소 구동부와 OLED의 접속 부분에만 정렬되어

형성된다. 여기서, 콘택 스페이서(219)는 버퍼층(210)과 접촉하는 밑면으로부터 위로 갈수록 폭이 점진적으로 감소하여 순방향의 경사면을 갖는 사다리꼴 형태로 형성하거나, 반원 형태로 형성한다.

- [0044] 제 1 전극(204)은 제 2 절연 기판(200) 상에 유기 발광층(220)으로부터의 빛을 투과시키기 위하여 투명 도전층으로 형성되고, 제 2 전극(230)은 일함수가 낮으며 불투명하면서도 빛의 반사성이 높은 칼슘(Ca), 알루미늄(Al), 마그네슘(Mg), 은(Ag), 리튬(Li) 등의 금속과 이들의 합금이 어느 하나의 물질로 단층으로 형성되거나 복수층 구조로 형성된다.
- [0045] 제 1 전극(204) 하부에는 격벽(217)과 중첩되도록 제 1 전극(204)의 전기 전도도를 높여주기 위한 보조 전극(207)이 형성된다. 예를 들어, 제 1 전극(204)을 형성하는 물질이 ITO 물질일 경우, 보조 전극(207)은 저항이 낮은 저 저항 금속물질로 몰리브덴(Mo), 알루미늄(Al), 알루미늄 합금, 구리(Cu), 은(Ag), 구리 합금 중 적어도 하나의 금속물질로 형성된다. 여기서, OLED의 제 1 전극(175)은 양극 및 음극 중 어느 하나의 전극으로 이용되고, 제 2 전극(190)은 나머지 전극으로 이용된다.
- [0046] 여기서, 유기 발광층(220)은 정공 주입층(hole injection layer : HIL), 정공 수송층(hole transporting layer : HTL), 발광층(emission layer : EML), 전자 수송층(electron transporting layer : ETL), 전자 주입층(electron injection layer : EIL)을 포함한다.
- [0047] 이와 같은 상부 기판(202)과 하부 기판(102)은 실링재(도시하지 않음)에 의해 합착되어진다. 그러나, 하부 기판(102)에 증착된 박막의 두께 산포는 적어도 5%~10%의 차이를 나타내며, 이러한 차이가 발생하였을 경우 적층 박막의 수가 많아질수록 그 편차는 누적되어 액정 패널의 중앙부와 외곽부간의 누적 두께 편차가 커지게 되고 그 결과 콘택 스페이서(219)가 형성된 상부 기판(202)과 하부 기판(102)과의 콘택 특성이 나빠져 콘택 불량 발생한다. 이를 해결하기 위해 하부 기판(102)의 콘택 스페이서(219)와 대응하는 영역에서 제 2 게이트 전극(140), 제 2 반도체층(109), 제 2 소스 및 드레인 전극(142a, 142b)없이 게이트 절연막(112), 제 1 보호막(130), 콘택 전극(180)만을 형성하여 제 2 게이트 전극(140), 제 2 반도체층(109), 제 2 소스 및 드레인 전극(142a, 142b)으로 인한 두께 편차를 제거하여 단차로 인한 상부 기판(202)과의 콘택 불량을 방지할 수 있다.
- [0048] 도 3a 내지 도 3f는 도 2에 도시된 하부 기판의 제조공정을 나타낸 단면도들이다.
- [0049] 도 3a를 참조하면, 제 1 절연 기판(100) 상에 제 1 및 제 2 게이트 전극(104, 140), 게이트 하부 패드(145a)를 포함하는 게이트 패턴을 형성한다.
- [0050] 구체적으로, 제 1 절연 기판(100) 상에 게이트 금속층을 스퍼터링 등의 증착 방법으로 형성한다. 이어서, 마스크를 이용한 포토리소그래피 공정 및 식각 공정으로 게이트 금속층이 패터닝하여 제 1 및 제 2 게이트 전극(104, 140), 게이트 하부 패드(145a)를 포함하는 게이트 패턴이 형성된다.
- [0051] 게이트 금속층은 몰리브덴(Molybdenum : Mo), 알루미늄(Aluminum : Al), 알루미늄-네오디뮴(Aluminum-Neodymium : Al-Nd), 구리(Copper : Cu), 크롬(Chromium : Cr), 티타늄(Titanium : Ti) 등의 금속과 이의 합금이 단일층 또는 복수층 구조로 형성된다.
- [0052] 도 3b를 참조하면, 게이트 패턴 상에 게이트 절연막(112)과, 활성층(108b) 및 오믹 콘택층(108a)으로 이루어진 제 1 내지 제 4 반도체층(107, 109, 111, 113)을 포함하는 반도체 패턴을 순차적으로 형성한다.
- [0053] 구체적으로, 게이트 패턴을 포함하는 제 1 절연 기판(100) 전면에서 PECVD(Plasma Enhanced Chemical Vapor Deposition)등의 증착 방법으로 게이트 절연막(112), 비정질실리콘(a-Si)층 및 불순물(n+)이 도핑된 비정질 실리콘층을 순차적으로 증착한 후, 포토리소그래피 공정 및 식각 공정으로 비정질 실리콘(a-Si)층 및 불순물(n+)이 도핑된 비정질 실리콘층을 패터닝하여 활성층(108b) 및 오믹 콘택층(108a)으로 이루어진 제 1 내지 제 4 반도체층(107, 109, 111, 113)을 포함하는 반도체 패턴을 형성한다.
- [0054] 게이트 절연막(112)의 재료로는 산화 실리콘(SiO_x) 또는 질화 실리콘(SiN_x) 등의 무기 절연물질이 이용된다.
- [0055] 도 3c를 참조하면, 반도체 패턴을 포함하는 게이트 절연막(112) 상에 소스/드레인 금속층을 스퍼터링 등의 증착 방법으로 증착한 후, 포토리소그래피 공정 및 식각 공정으로 소스/드레인 금속층을 패터닝 하여 제 1 드레인 전극(110b) 및 제 1 소스 전극(110a), 제 2 드레인 전극(142b) 및 제 2 소스 전극(142a), 데이터 하부 패드(150a)를 포함하는 소스/드레인 패턴을 형성한다.
- [0056] 이어서, 건식 식각 공정을 통해 제 1 소스 전극(110a) 및 제 1 드레인 전극(110b) 사이와, 제 2 소스 전극(142a) 및 제 2 드레인 전극(142b) 사이로 노출된 오믹 콘택층(108a)이 제거된다.

- [0057] 소스/드레인 금속층은 몰리브덴(Molybdenum : Mo), 알루미늄(Aluminum : Al), 알루미늄-네오디뮴(Aluminum-Neodymium : Al-Nd), 구리(Copper : Cu), 크롬(Chromium : Cr), 티타늄(Titanium : Ti), 몰리타늄 합금(MoTi), 몰리니오븀 합금(MoNb), 티타니오븀 합금(TiNb) 등의 금속과 이들의 합금이 단일층 또는 복수층 구조로 형성된다.
- [0058] 도 3d를 참조하면, 소스/드레인 패턴 상에 제 1 내지 제 3 콘택홀(160, 162, 164)과, 게이트 하부 콘택홀(166), 데이터 하부 콘택홀(168)을 포함하는 제 1 보호막(130)을 형성한다.
- [0059] 구체적으로, 제 1 드레인 전극(110b) 및 제 1 소스 전극(110a), 제 2 드레인 전극(142b) 및 제 2 소스 전극(142a), 데이터 하부 패드(150a)를 포함하는 소스/드레인 패턴이 형성된 게이트 절연막(112) 상에 제 1 보호막(130)을 형성한다. 이어서, 제 1 보호막(130) 상에 마스크를 이용한 포토리소그래피 공정 및 식각 공정에 의해 패터닝하여 제 1 드레인 전극(110b)을 노출하는 제 1 콘택홀(160)과, 제 2 게이트 전극(140)을 노출하는 제 2 콘택홀(162)과, 제 2 드레인 전극(142b)을 노출하는 제 3 콘택홀(164)과, 게이트 하부 패드(145a)를 노출하는 게이트 하부 콘택홀(166)과, 데이터 하부 패드(150a)를 노출하는 데이터 하부 콘택홀(168)을 형성한다.
- [0060] 제 1 보호막(130)은 게이트 절연막(112)과 같은 무기 절연물질이 PECVD 등의 증착 방법으로 증착되어 형성되거나, 유전상수가 작은 아크릴(acryl)계 유기화합물, BCB(Benzocyclobuten), PFCB(Perfluorocyclobutane), 테프론(teflon), 사이토프(Cytop) 등과 같은 유기 절연물질이 스핀 또는 스핀리스 등의 코팅 방법으로 코팅되어 형성된다.
- [0061] 도 3e를 참조하면, 제 1 보호막(130) 상에 연결 전극(170), 화소 전극(172), 게이트 상부 패드(145b) 및 데이터 상부 패드(150b)를 포함하는 투명 도전 패턴을 형성한다.
- [0062] 구체적으로, 제 1 보호막(130) 상에 투명 도전 물질을 증착한 후 마스크를 이용한 포토리소그래피 공정 및 식각 공정에 의해 패터닝하여 제 1 및 제 2 콘택홀(160, 162)을 통해 스위칭 박막 트랜지스터(T1)의 제 1 드레인 전극(110b)과 구동 박막 트랜지스터(T2)의 제 2 게이트 전극(140)을 전기적으로 연결하는 연결 전극(170)과, 제 3 콘택홀(164)을 통해 제 2 드레인 전극(142b)과 전기적으로 접속된 화소 전극(172)과, 게이트 하부 콘택홀(166)을 통해 게이트 하부 패드(140a)와 전기적으로 접속된 게이트 상부 패드(145b)와, 데이터 하부 콘택홀(168)을 통해 데이터 하부 패드(150a)와 전기적으로 접속된 데이터 상부 패드(150b)를 형성한다.
- [0063] 제 1 콘택홀(160) 하부에 형성된 제 3 반도체층(111)은 제 1 콘택홀(160) 형성을 위한 식각 공정시 게이트 절연막(112)이 식각되는 것을 방지하기 위해 형성된다.
- [0064] 투명 도전 물질로는 인듐주석산화물(Indium Tin Oxide : ITO), 주석산화물(Tin Oxide : TO), 인듐아연산화물(Indium Zinc Oxide : IZO) 또는 인듐주석아연산화물(Indium Tin Zinc Oxide : ITZO) 등으로 형성된다.
- [0065] 도 3f를 참조하면, 화소 전극(172) 상에 콘택 전극(180)이 형성된다.
- [0066] 구체적으로, 투명 도전 패턴을 포함하는 제 1 보호막(130) 상에 콘택 전극층을 스퍼터링 등의 증착 방법으로 증착한 후, 포토리소그래피 공정 및 식각 공정으로 콘택 전극층을 패터닝 하여 화소 전극(172) 상에 화소 전극(172)보다 넓은 폭으로 콘택 전극(180)을 형성한다. 콘택 전극(180)은 상부 기관(202)의 콘택 스페이서(219)와 접속되며, 콘택 스페이서(219)와 제 1 절연 기관(100) 사이에는 게이트 절연막(112), 제 1 보호막(130), 콘택 전극(180)만이 형성되어 제 2 게이트 전극(140), 제 2 반도체층(109), 제 2 소스 및 드레인 전극(142a, 142b)으로 인한 두께 편차가 제거됨으로써 단차로 인한 상부 기관(202)과 하부 기관(102)의 콘택 불량을 방지할 수 있다.
- [0067] 도 4는 본 발명의 제 2 실시예에 따른 듀얼 플레이트 타입의 유기발광 표시장치의 하부 기관을 나타내는 단면도이다. 도 4에 도시된 하부 기관은 도 2와 대비하여 중복된 구성 요소들에 대한 설명은 생략하기로 한다.
- [0068] 도 4를 참조하면, 상부 기관(202)의 콘택 스페이서(219)와 대응되는 게이트 절연막(112) 및 제 1 보호막(130)을 관통하여 하부 기관(102)의 제 1 절연 기관(100)을 노출시키는 개구부(190)를 구비하며, 화소 전극(172)과 직접 접촉되고, 개구부(190)를 통해 노출된 제 1 절연 기관(100)과, 게이트 절연막(112) 및 제 1 보호막(130)의 측면과, 제 1 보호막(130)의 상부면과 접촉되어 형성된 콘택 전극(180)을 구비한다.
- [0069] 콘택 스페이서(219)와 제 1 절연 기관(100) 사이에는 제 2 게이트 전극(140), 게이트 절연막(112), 제 2 반도체층(109), 제 2 소스 및 드레인 전극(142a, 142b), 제 1 보호막(130)없이 콘택 전극(180)만이 존재하므로 상부 기관(202) 및 하부 기관(102)간의 거리가 짧아지게 된다. 이와 같이, 상부 및 하부 기관(202, 102)간의 거리가 짧아지게 될 경우 이물에 의한 불량 발생의 문제점이 있으므로 콘택 스페이서(219)의 높이를 4 μ m~5 μ m로 종래보

다 높게 형성하는 것이 바람직하다.

- [0070] 제 2 게이트 전극(140), 게이트 절연막(112), 제 2 반도체층(109), 제 2 소스 및 드레인 전극(142a, 142b), 제 1 보호막(130)으로 인한 두께 편차가 제거됨으로 단차로 인한 상부 기관(202)과의 콘택 불량을 방지할 수 있다.
- [0071] 도 5a 내지 도 5f는 도 4에 도시된 하부 기관의 제조공정을 나타낸 단면도들이다. 도 5a 내지 도 5c는 제 1 실시예인 도 3a 내지 도 3c와 동일하므로 생략하기로 한다.
- [0072] 도 5d를 참조하면, 소스/드레인 패턴 상에 제 1 내지 제 3 콘택홀(160, 162, 164)과, 개구부(190), 게이트 하부 콘택홀(166), 데이터 하부 콘택홀(168)을 포함하는 제 1 보호막(130)이 형성된다.
- [0073] 구체적으로, 제 1 드레인 전극(110b) 및 제 1 소스 전극(110a), 제 2 드레인 전극(142b) 및 제 2 소스 전극(142a), 데이터 하부 패드(150a)를 포함하는 소스/드레인 패턴이 형성된 게이트 절연막(112) 상에 제 1 보호막(130)이 형성된다. 이어서, 제 1 보호막(130) 상에 마스크를 이용한 포토리소그래피 공정 및 식각 공정에 의해 패터닝하여 제 1 드레인 전극(110b)을 노출하는 제 1 콘택홀(160)과, 제 2 게이트 전극(140)을 노출하는 제 2 콘택홀(162)과, 제 2 드레인 전극(142b)을 노출하는 제 3 콘택홀(164)과, 콘택 스페이서(219)와 대응되는 영역의 제 1 절연기관(100)을 노출하는 개구부(190)과, 게이트 하부 패드(145a)를 노출하는 게이트 하부 콘택홀(166)과, 데이터 하부 패드(150a)를 노출하는 데이터 하부 콘택홀(168)이 형성된다.
- [0074] 도 5e를 참조하면, 제 1 보호막(130) 상에 연결 전극(170), 화소 전극(172), 게이트 상부 패드(145b) 및 데이터 상부 패드(150b)를 포함하는 투명 도전 패턴이 형성된다.
- [0075] 구체적으로, 제 1 보호막(130) 상에 투명 도전 물질을 증착한 후 마스크를 이용한 포토리소그래피 공정 및 식각 공정에 의해 패터닝하여 제 1 및 제 2 콘택홀(160, 162)을 통해 스위칭 박막 트랜지스터(T1)의 제 1 드레인 전극(110b)과 구동 박막 트랜지스터(T2)의 제 2 게이트 전극(140)을 전기적으로 연결하는 연결 전극(170)과, 제 3 콘택홀(164)을 통해 제 2 드레인 전극(142b)과 전기적으로 접속된 화소 전극(172)과, 게이트 하부 콘택홀(166)을 통해 게이트 하부 패드(145a)와 전기적으로 접속된 게이트 상부 패드(145b)와, 데이터 하부 콘택홀(168)을 통해 데이터 하부 패드(150a)와 전기적으로 접속된 데이터 상부 패드(150b)를 형성한다.
- [0076] 도 5f를 참조하면, 화소 전극(172)과 접속되는 콘택 전극(180)이 형성된다.
- [0077] 구체적으로, 투명 도전 패턴을 포함하는 제 1 보호막(130) 상에 콘택 전극층을 스퍼터링 등의 증착 방법으로 증착한 후, 포토리소그래피 공정 및 식각 공정으로 콘택 전극층을 패터닝 하여 화소 전극(172) 상에 화소 전극(172)보다 넓은 폭으로 콘택 전극(180)이 형성된다. 콘택 전극(180)은 화소 전극(172)과 직접 접촉되고, 개구부(190)를 통해 노출된 제 1 절연기관(100)과, 게이트 절연막(112) 및 제 1 보호막(130)의 측면과, 제 1 보호막(130)의 상부면과 접촉되어 형성된다.
- [0078] 콘택 스페이서(219)와 제 1 절연기관(100) 사이에는 제 2 게이트 전극(140), 게이트 절연막(112), 제 2 반도체층(109), 제 2 소스 및 드레인 전극(142a, 142b), 제 1 보호막(130)없이 콘택 전극(180)만이 존재하므로 즉, 제 2 게이트 전극(140), 게이트 절연막(112), 제 2 반도체층(109), 제 2 소스 및 드레인 전극(142a, 142b), 제 1 보호막(130)으로 인한 두께 편차가 제거됨으로 단차로 인한 상부 기관(202)과의 콘택 불량을 방지할 수 있다.
- [0079] 도 6은 본 발명의 제 3 실시예에 따른 듀얼 플레이트 타입의 유기발광 표시장치의 하부 기관을 나타내는 단면도이다. 도 6에 도시된 하부 기관은 도 4와 대비하여 중복된 구성 요소들에 대한 설명은 생략하기로 한다.
- [0080] 도 6을 참조하면, 연결 전극(170), 화소 전극(172), 게이트 상부 패드(145b), 데이터 상부 패드(150b)를 포함하는 투명 도전 패턴 상에 제 2 보호막(138)이 추가로 형성된다. 여기서, 제 2 보호막(138)은 콘택 스페이서(219)와 대응되는 영역의 화소 전극(172)을 노출시키는 개구부(192)와, 게이트 상부 패드(145b)를 노출시키는 게이트 상부 콘택홀(194)과, 데이터 상부 패드(150b)를 노출시키는 데이터 상부 콘택홀(196)을 추가로 구비한다.
- [0081] 개구부(192)를 통해 노출된 화소 전극(172)과 전기적으로 접속된 콘택 전극(180)이 형성되며, 상부 기관(202)의 콘택 스페이서(219)와 제 1 절연기관(100) 사이에는 게이트 절연막(112), 제 1 보호막(130), 화소 전극(172), 콘택 전극(180)이 적층되어 형성된다.
- [0082] 도 7a 내지 도 7f는 도 6에 도시된 하부 기관의 제조공정을 나타낸 단면도들이다. 도 7a 내지 도 7c는 제 1 실시예인 도 3a 내지 도 3c와 동일하므로 생략하기로 한다.

- [0083] 도 7d를 참조하면, 제 1 보호막(130) 상에 연결 전극(170), 화소 전극(172), 게이트 상부 패드(145b) 및 데이터 상부 패드(150b)를 포함하는 투명 도전 패턴이 형성된다.
- [0084] 구체적으로, 제 1 보호막(130) 상에 투명 도전 물질을 증착한 후 마스크를 이용한 포토리소그래피 공정 및 식각 공정에 의해 패터닝하여 제 1 및 제 2 콘택홀(160, 162)을 통해 스위칭 박막 트랜지스터(T1)의 제 1 드레인 전극(110b)과 구동 박막 트랜지스터(T2)의 제 2 게이트 전극(140)을 전기적으로 연결하는 연결 전극(170)과, 제 3 콘택홀(164)을 통해 제 2 드레인 전극(142b)과 전기적으로 접속된 화소 전극(172)과, 게이트 하부 콘택홀(166)을 통해 게이트 하부 패드(145a)와 전기적으로 접속된 게이트 상부 패드(145b)와, 데이터 하부 콘택홀(168)을 통해 데이터 하부 패드(150a)와 전기적으로 접속된 데이터 상부 패드(150b)를 형성한다.
- [0085] 도 7e를 참조하면, 투명 도전 패턴이 형성된 제 1 보호막(130) 상에 제 2 보호막(138)이 형성된다.
- [0086] 구체적으로, 투명 도전 패턴을 포함하는 제 1 보호막(130) 상에 제 2 보호막(138)을 형성한 후, 제 2 보호막(138) 상에 마스크를 이용한 포토리소그래피 공정 및 식각 공정에 의해 패터닝하여 콘택 스페이스(219)와 대응되는 영역의 화소 전극(172)을 노출시키는 개구부(192)와, 게이트 상부 패드(145b)를 노출하는 게이트 상부 콘택홀(194)과, 데이터 상부 패드(150b)를 노출하는 데이터 상부 콘택홀(196)을 형성한다.
- [0087] 도 7f를 참조하면, 제 2 보호막(138) 상에 화소 전극(172)과 접속되는 콘택 전극(180)이 형성된다.
- [0088] 구체적으로, 제 2 보호막(138) 상에 콘택 전극층을 스퍼터링 등의 증착 방법으로 증착한 후, 포토리소그래피 공정 및 식각 공정으로 콘택 전극층을 패터닝 하여 개구부(192)를 통해 노출된 화소 전극(172)과 전기적으로 접속되도록 콘택 전극(180)이 형성된다.
- [0089] 상부 기관(202)의 콘택 스페이스(219)와 제 1 절연 기관(100) 사이에는 게이트 절연막(112), 제 1 보호막(130), 화소 전극(172), 콘택 전극(180)이 적층되어 형성된다.
- [0090] 이와 같이, 콘택 스페이스(219)와 제 1 절연 기관(100) 사이에 제 2 게이트 전극(140), 제 2 반도체층(109), 제 2 소스 및 드레인 전극(142a, 142b)없이 게이트 절연막(112), 제 1 보호막(130), 화소 전극(172), 콘택 전극(180)만이 존재하므로 즉, 제 2 게이트 전극(140), 제 2 반도체층(109), 제 2 소스 및 드레인 전극(142a, 142b)으로 인한 두께 편차가 제거됨으로 단차로 인한 상부 기관(202)과의 콘택 불량을 방지할 수 있다.
- [0091] 이상에서 설명한 본 발명은 상술한 실시예 및 첨부된 도면에 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 여러 가지 치환, 변형 및 변경 가능하다는 것이 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 있어 명백할 것이다.

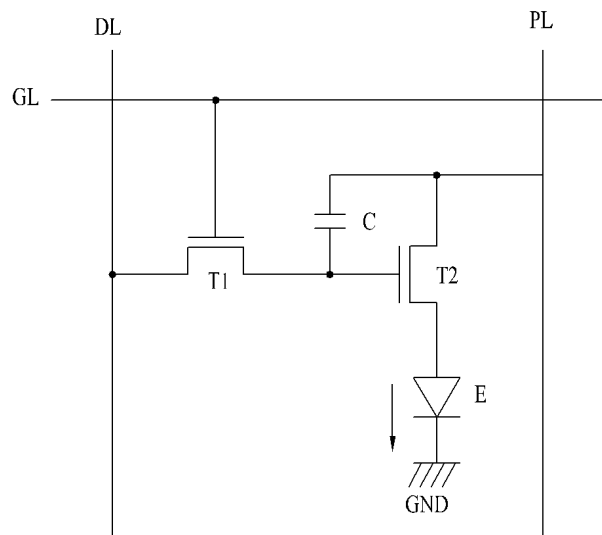
도면의 간단한 설명

- [0092] 도 1은 본 발명에 따른 유기발광 표시장치의 기본 화소에 대한 등가 회로도이다.
- [0093] 도 2는 본 발명의 제 1 실시예에 따른 듀얼 플레이트 타입의 유기발광 표시장치를 나타내는 단면도이다.
- [0094] 도 3a 내지 도 3f는 도 2에 도시된 하부 기관의 제조공정을 나타낸 단면도들이다.
- [0095] 도 4는 본 발명의 제 2 실시예에 따른 듀얼 플레이트 타입의 유기발광 표시장치의 하부 기관을 나타내는 단면도이다.
- [0096] 도 5a 내지 도 5f는 도 4에 도시된 하부 기관의 제조공정을 나타낸 단면도들이다.
- [0097] 도 6은 본 발명의 제 3 실시예에 따른 듀얼 플레이트 타입의 유기발광 표시장치의 하부 기관을 나타내는 단면도이다.
- [0098] 도 7a 내지 도 7f는 도 6에 도시된 하부 기관의 제조공정을 나타낸 단면도들이다.
- [0099] < 도면의 주요 부분에 대한 부호의 설명 >
- [0100] 100, 200 : 제 1 및 제 2 절연 기관 104 : 제 1 게이트 전극
- [0101] 107, 109, 111, 113 : 반도체층 140 : 제 2 게이트 전극
- [0102] 170 : 연결 전극 172 : 화소 전극
- [0103] 180 : 콘택 전극 204 : 제 1 전극

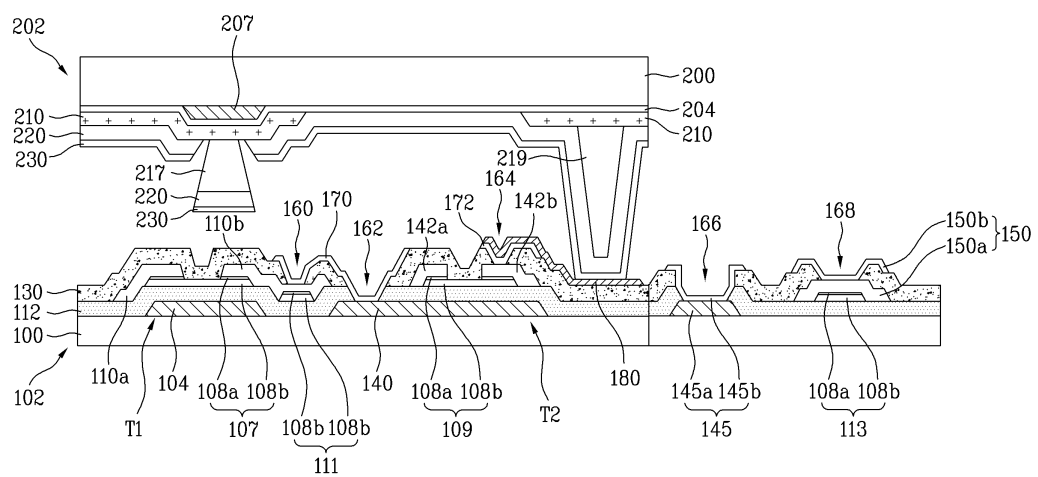
[0104]	210 : 버퍼층	217 : 격벽
[0105]	219 : 콘택 스페이서	220 : 유기 발광층
[0106]		

도면

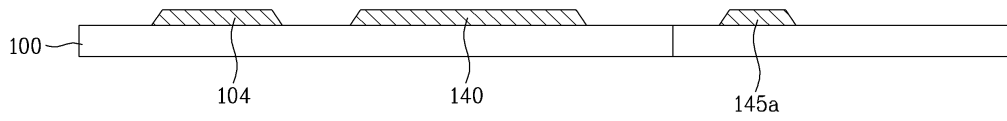
도면1



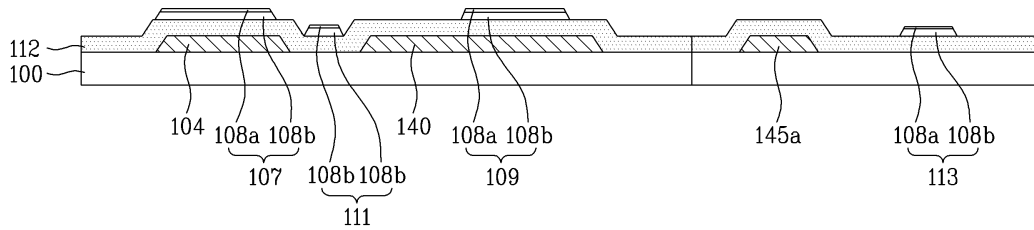
도면2



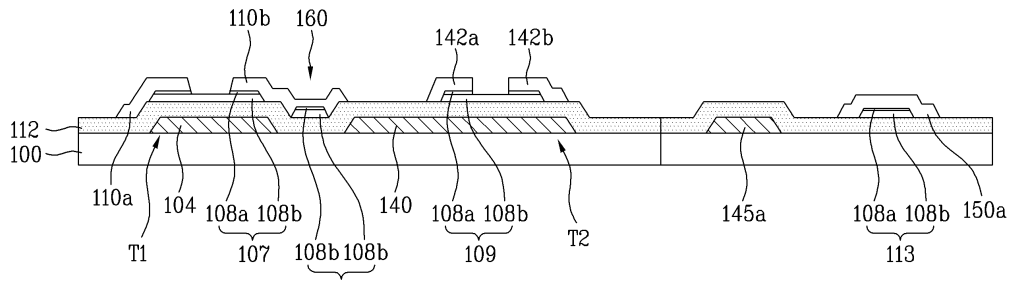
도면3a



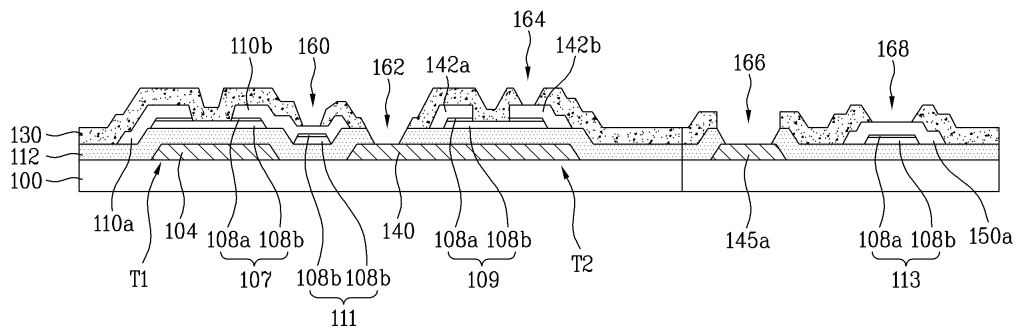
도면3b



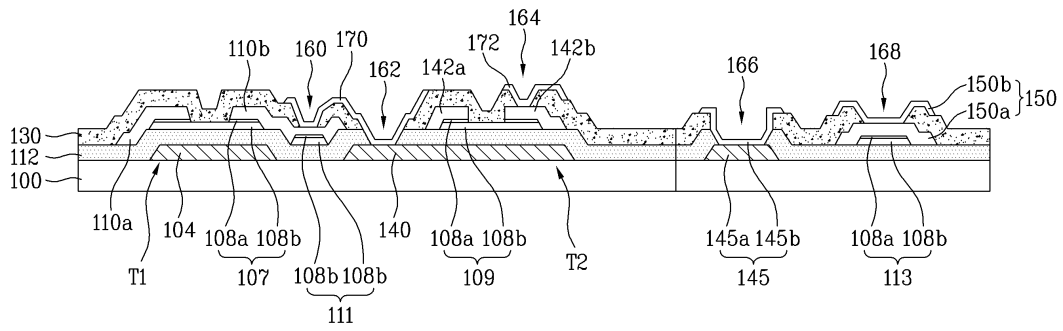
도면3c



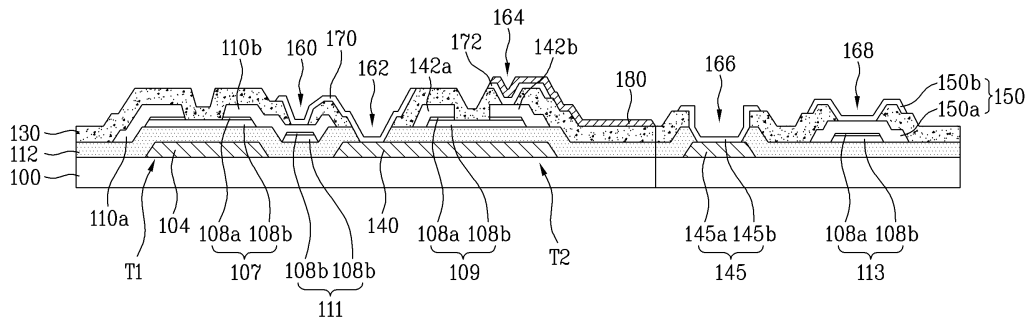
도면3d



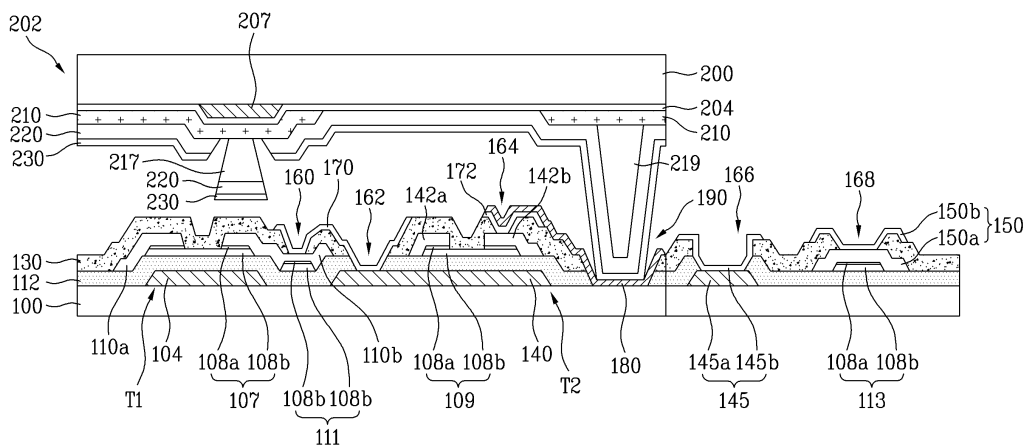
도면3e



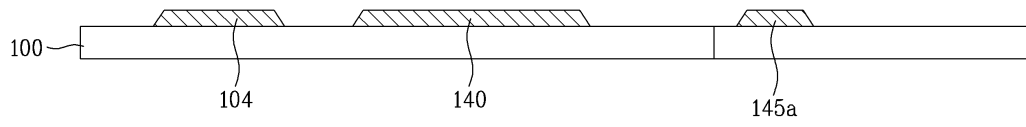
도면3f



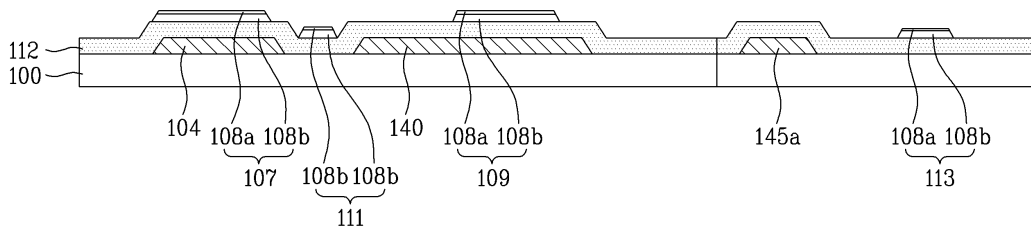
도면4



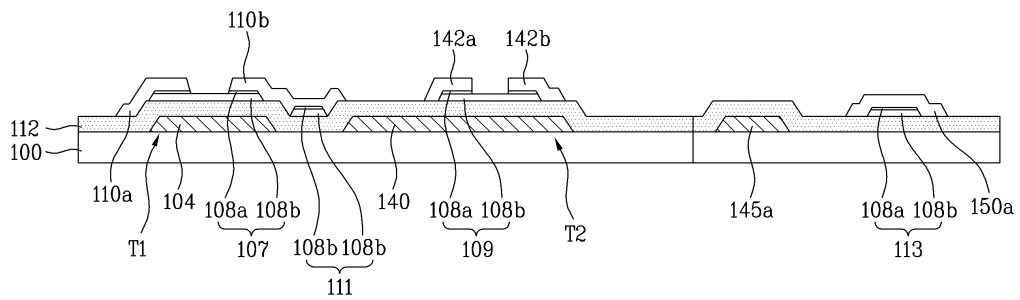
도면5a



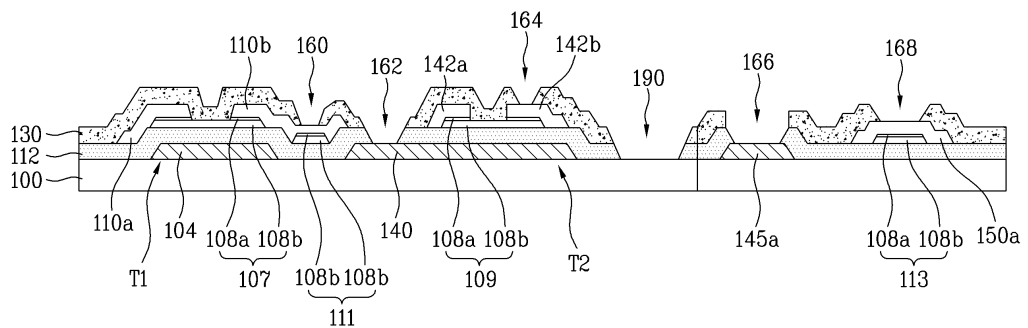
도면5b



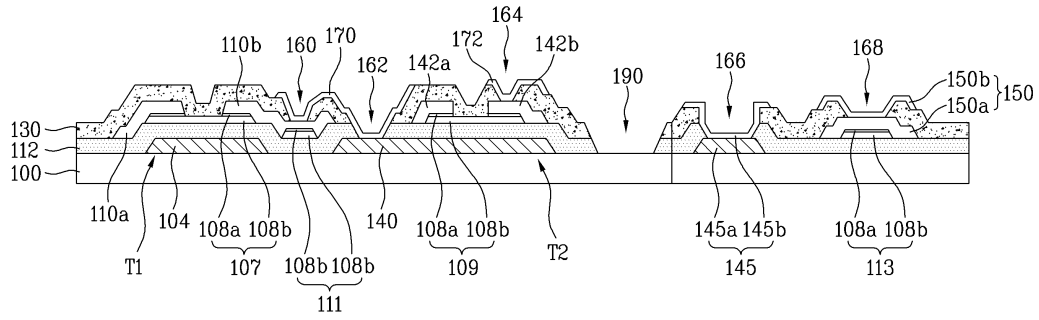
도면5c



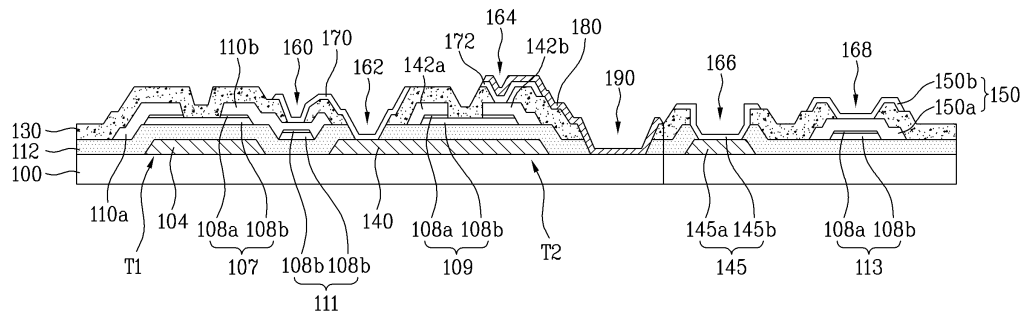
도면5d



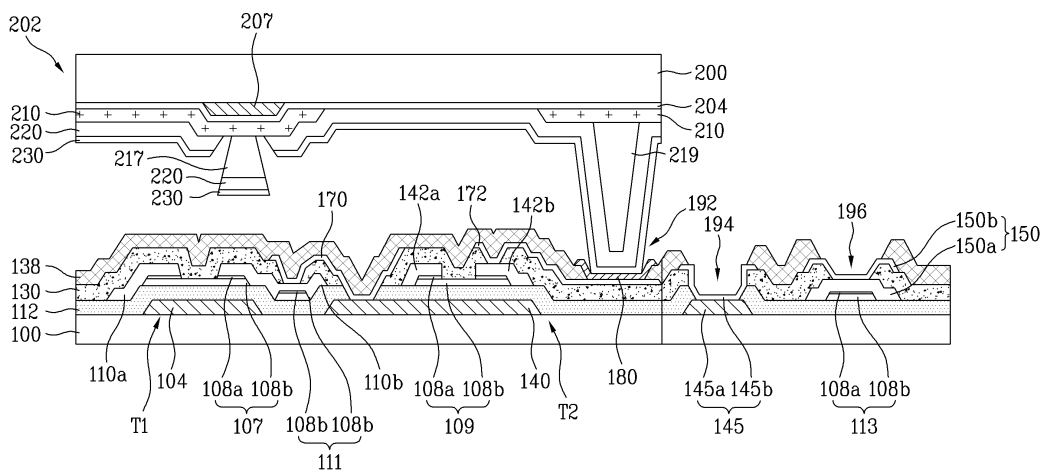
도면5e



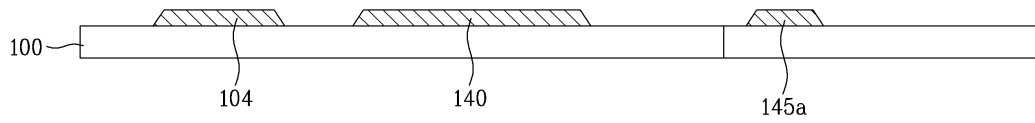
도면5f



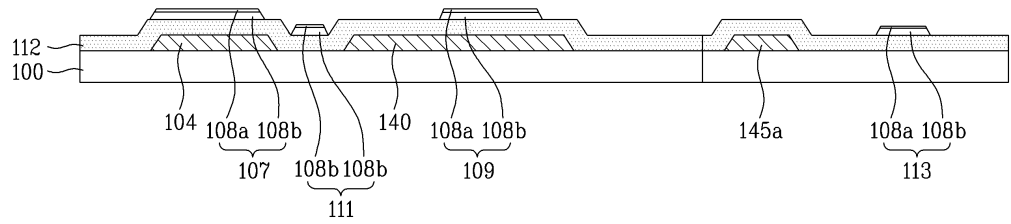
도면6



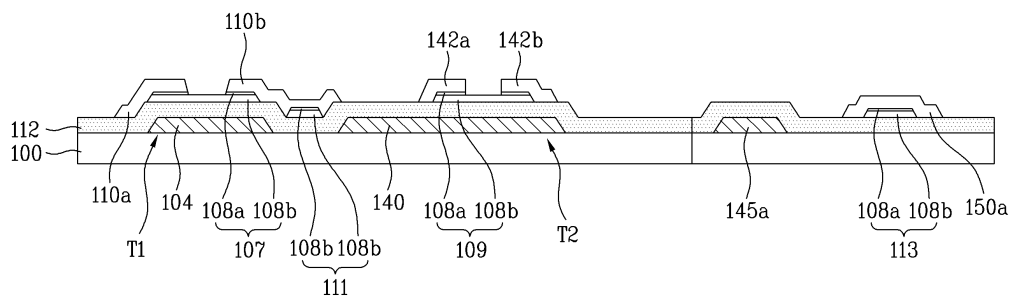
도면7a



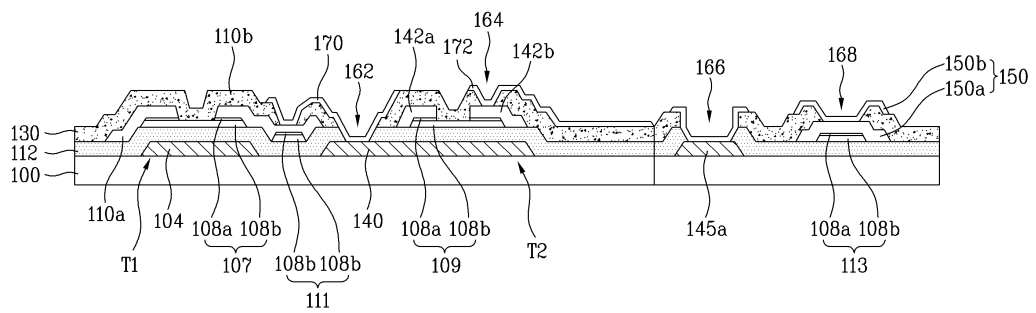
도면7b



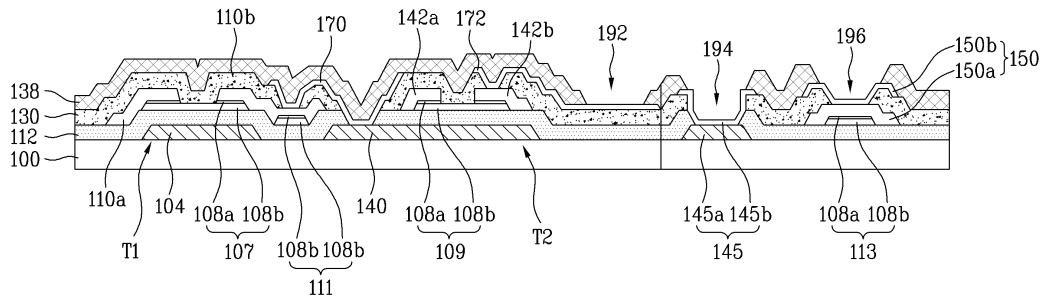
도면7c



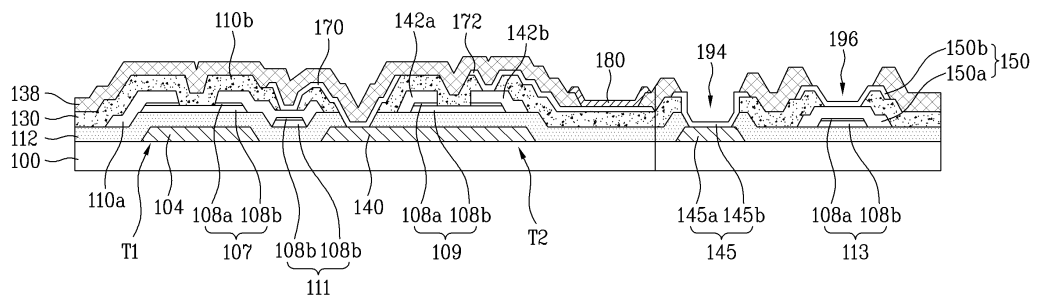
도면7d



도면7e



도면7f



专利名称(译)	有机发光显示器及其制造方法		
公开(公告)号	KR1020100035455A	公开(公告)日	2010-04-05
申请号	KR1020080094851	申请日	2008-09-26
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	CHOI HEE DONG		
发明人	CHOI,HEE DONG		
IPC分类号	H05B33/10 H05B33/26 H01L51/50		
CPC分类号	H01L29/41766 H01L23/28 H01L2027/11866 H01L2027/11879 H01L2924/13069		
代理人(译)	金勇 年轻的小公园		
外部链接	Espacenet		

摘要(译)

本发明涉及有机发光显示装置及其制造方法。并且有机发光二极管包括阳极和阴极之间的有机发光层和阳极和阴极，下板通过开口部分包括暴露的基板，它与接触的接触电极形成，并且与上板上的下板的接触电极连接的接触空间是隐含的。与接触空间连接的接触电极下部通过开口部分连接到暴露的下板。有机发光显示装置，接触空间和双板。

