



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2010-0027986
(43) 공개일자 2010년03월11일

(51) Int. Cl.
G09G 3/30 (2006.01) G09G 3/20 (2006.01)
H01L 51/52 (2006.01) H05B 33/12 (2006.01)
(21) 출원번호 10-2009-0081824
(22) 출원일자 2009년09월01일
심사청구일자 없음
(30) 우선권주장
JP-P-2008-226061 2008년09월03일 일본(JP)

(71) 출원인
캐논 가부시끼가이샤
일본 도쿄도 오오따꾸 시모마루쵸 3쵸메 30방 2고
(72) 발명자
아베 카츠미
일본국 도쿄도 오오따꾸 시모마루쵸 3쵸메 30방
2고 캐논 가부시끼가이샤 나이
타카하시 켄지
일본국 도쿄도 오오따꾸 시모마루쵸 3쵸메 30방
2고 캐논 가부시끼가이샤 나이
(덧면에 계속)
(74) 대리인
권대복, 이종근

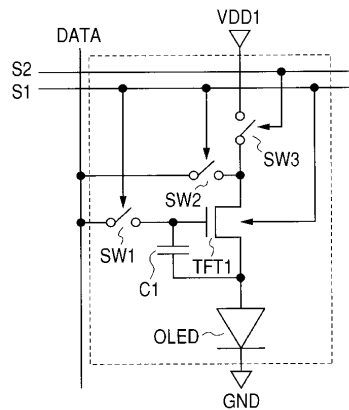
전체 청구항 수 : 총 15 항

(54) 화소회로, 발광표시장치 및 그 구동방법

(57) 요약

적어도 발광소자와, 상기 발광소자의 휘도-전류 특성에 따라 계조를 제어하는 제1의 전류를 상기 발광소자에 공급하는 박막 트랜지스터를 구비한 화소회로로서, 상기 박막 트랜지스터는 백 게이트 전극을 갖고, 적어도 상기 박막 트랜지스터가 상기 발광소자에 상기 제1의 전류를 공급하는 구동 기간과, 상기 구동 기간 중에 상기 박막 트랜지스터에 상기 제1의 전류를 흘리기 위해서 상기 구동 기간 전에 상기 박막 트랜지스터에 제2의 전류를 기록하는 기록 기간을 포함하며, 상기 구동 기간과 상기 기록 기간에서 상기 백 게이트 전극에 인가하는 전압을 변경해서, 상기 박막 트랜지스터의 게이트 전압에 대한 전류 능력을 서로 다르게 한다.

대표도 - 도1



(72) 발명자

하야시 료

일본국 도쿄도 오오따꾸 시모마루쵸 3쵸메 30방 2
고 캐논 가부시끼가이샤 나이

쿠모미 히데야

일본국 도쿄도 오오따꾸 시모마루쵸 3쵸메 30방 2
고 캐논 가부시끼가이샤 나이

특허청구의 범위

청구항 1

발광소자와, 상기 발광소자의 휘도-전류 특성에 따라 계조를 제어하는 제1의 전류를 상기 발광소자에 공급하는 박막 트랜지스터를 구비하는 화소회로로서,

상기 박막 트랜지스터는,

백 게이트 전극을 갖고,

상기 박막 트랜지스터가 상기 발광소자에 상기 제1의 전류를 공급하는 구동 기간과,

상기 구동 기간 중에 상기 박막 트랜지스터로부터 상기 제1의 전류를 공급하기 위해서 상기 구동 기간 전에 상기 박막 트랜지스터에 제2의 전류를 기록하는 기록 기간을 설정하며,

상기 구동 기간과 상기 기록 기간에서, 상기 백 게이트 전극에 인가하는 전압의 상기 구동기간과 상기 기록기간과의 차에 의해, 상기 박막 트랜지스터의 게이트 전압에 의해 결정되는 전류 능력을 서로 다르게 한 화소회로.

청구항 2

제 1 항에 있어서,

상기 제2의 전류는 상기 제1의 전류보다 큰 화소회로.

청구항 3

제 1 항에 있어서,

상기 기록 기간에 있어서의 상기 백 게이트 전극에 인가된 전압은, 상기 전류 능력이 상기 구동 기간에 있어서의 상기 백 게이트 전극에 인가된 전압에 의해 제어되는 것보다 높게 되도록 설정되는 화소회로.

청구항 4

제 1 항에 있어서,

상기 백 게이트 전극에 인가된 전압의 변동에 의한 상기 박막 트랜지스터의 이동도의 변화가 5% 이하인 화소회로.

청구항 5

제 4 항에 있어서,

상기 백 게이트 전극에 인가된 전압과 상기 박막 트랜지스터의 임계값 전압과의 관계는 선형 관계로 표시되는 화소회로.

청구항 6

제 1 항에 있어서,

상기 기록 기간에 있어서 상기 화소회로의 외부로부터의 상기 제2의 전류가 상기 계조를 제어하는 화소회로.

청구항 7

제 1 항에 있어서,

상기 기록 기간에 있어서 상기 백 게이트 전극에 제공된 전압이 상기 계조를 제어하는 화소회로.

청구항 8

2차원적으로 배치된 청구항 1에 따른 화소회로들과,

행방향으로 배열된 복수의 상기 화소회로들의 백 게이트 전극에 행마다 전압을 인가하는 주사유닛을 구비한 발광표시장치.

청구항 9

청구항 8에 따른 발광표시장치; 피사체를 촬상하는 촬상부; 상기 촬상부에서 촬상된 신호를 처리하는 영상신호 처리부를 구비하고, 상기 영상신호 처리부에서 신호 처리된 영상신호를 상기 발광표시장치로 표시하는 카메라.

청구항 10

발광소자와, 상기 발광소자의 휘도-전류 특성에 따라 계조를 제어하는 제1의 전류를 상기 발광소자에 공급하는 박막 트랜지스터를 구비하는 화소회로의 구동방법으로서,

상기 박막 트랜지스터는,

백 게이트 전극을 갖고,

상기 박막 트랜지스터가 상기 발광소자에 상기 제1의 전류를 공급하는 구동 기간과,

상기 구동 기간 중에 상기 박막 트랜지스터로부터 상기 제1의 전류를 공급하기 위해서 상기 구동 기간 전에 상기 박막 트랜지스터에 제2의 전류를 기록하는 기록 기간을 설정하며,

상기 구동 기간과 상기 기록 기간에서, 상기 백 게이트 전극에 인가하는 전압의 상기 구동기간과 상기 기록기간과의 차에 의해, 상기 박막 트랜지스터의 게이트 전압에 의해 결정되는 전류 능력을 서로 다르게 한 화소회로의 구동방법.

청구항 11

제 10 항에 있어서,

상기 제2의 전류는 상기 제 1의 전류보다 큰 화소회로의 구동방법.

청구항 12

제 10 항에 있어서,

상기 기록 기간에 있어서의 상기 백 게이트 전극에 인가된 전압은, 상기 전류 능력이 상기 구동 기간에 있어서의 상기 백 게이트 전극에 인가된 전압에 의해 제어되는 것보다 높게 되도록 설정되는 화소회로의 구동방법.

청구항 13

제 10 항에 있어서,

상기 기록 기간에 있어서 상기 화소회로의 외부로부터의 상기 제2의 전류가 상기 계조를 제어하는 화소회로의 구동방법.

청구항 14

제 10 항에 있어서,

상기 기록 기간에 있어서 상기 백 게이트 전극에 제공된 전압이 상기 계조를 제어하는 화소회로의 구동방법.

청구항 15

청구항 10에 따른 화소회로의 구동방법을 이용한 발광표시장치의 구동방법으로서,

화소회로들을 2차원적으로 배치하고,

행방향으로 배열된 복수의 상기 화소회로들의 상기 백 게이트 전극들에 행마다 전압을 제공하는 발광표시장치의 구동방법.

명세서

발명의 상세한 설명

기술분야

[0001] 본 발명은, 발광표시장치 소자를 이용한 화소회로, 발광표시장치 및 그 구동방법에 관한 것이다. 본 발명은 특히 유기 발광 다이오드(Organic Light Emitting Diode, 이하 OLED라고 한다) 소자와 OLED 소자에 전류를 공급하기 위한 구동 회로로 구성되는 화소회로, 그 화소회로를 매트릭스형으로 구비한 발광표시장치 및 그 구동방법에 관한 것이다.

배경 기술

[0002] 최근, 유기 발광 다이오드(OLED)를 발광소자로서 이용하는, OLED 디스플레이의 연구개발이 진행되고 있다. 이 OLED 디스플레이에서는, OLED 소자와 OLED 소자 구동용의 회로를 포함하는 화소회로로 구성되는 액티브 매트릭스(Active-Matrix, 이하 AM라고 한다)형 OLED 디스플레이가 일반적으로 이용되고 있다. AM형 OLED 디스플레이는, OLED 소자의 수명을 늘려서, 소비 전력을 억제하고, 또 고품질의 화질을 실현할 수가 있다. 화소회로는, 박막 트랜지스터(Thin-Film-Transistor, 이하 TFT라고 한다)를 구성요소로서 구비한다. OLED 디스플레이의 기판과 TFT 부분을 주로 백 플랜(back plane)이라고 부른다.

[0003] AM형 OLED 디스플레이용 백 플랜의 TFT의 반도체 재료로서, 비정질 실리콘(amorphous-Si, 이하 a-Si라고 한다)과, 다결정 실리콘(poly-crystal-Si, 이하 p-Si라고 한다) 등이 검토되고 있다. 게다가, 비정질 산화물 반도체(amorphous-oxide-semiconductor, 이하 AOS라고 한다)의 박막을 TFT의 채널층으로서 이용하는 TFT(이하, AOSTFT라고 한다)가 새롭게 제안되고 있다.

[0004] AOS 재료로서, 예를 들면, 인듐(In)과 갈륨(Ga)과 아연(Zn)의 비정질 산화물(amorphous-In-Ga-Zn-O, 이하 a-IGZO라고 한다)과, 아연(Zn)과 인듐(In)의 비정질 산화물(amorphous-Zn-In-O, 이하 a-ZIO라고 한다) 등이 있다. AOS TFT는, a-Si를 채널층으로서 갖는 TFT(이하, a-Si TFT라고 한다)의 10배 이상의 이동도를 갖고, 또 비정질성에 기인하는 높은 균일성을 얻는다고 생각된다. 따라서, 이들 TFT는, 디스플레이용 백 플랜의 TFT로서 유망하다. Nomura et. al., Nature, vol. 432, pp. 488-492, 2004와 Yabuta et. al., APL, 89, 112123, 2006에는, a-IGZO를 이용한 TFT에 대한 기제가 있다.

[0005] 한편, a-Si TFT와 AOS TFT에서는 전기적·열적 스트레스에 의한 특성 변화 때문에, 또 p-Si를 채널층으로서 사용하는 TFT(이하, p-Si TFT라고 한다)에서는 결정립계 기인의 특성 변동(variation) 때문에, 특성 변화 및 변동을 보정하는 기능을 갖는 화소회로가 검토되고 있다. 이러한 화소회로는, 크게 나누어, OLED 소자에 공급하는 전류를 제어하는 TFT의 전류 능력을 화소회로의 외부로부터 제공되는 전류에 의해 결정하는 전류 기록형과, 전압을 인가하는 것으로 TFT의 전류 능력을 결정하는 전압 기록형의 2개의 방법이 있다.

[0006] 전류 기록형 화소회로에서는, 인가되는 전류에 의해 TFT의 전압이 결정되기 때문에, TFT의 특성을 나타내는 임계값 전압 및 이동도의 값에 관계없이, OLED에 공급하는 전류를 제어할 수 있다. 한편, 전압 기록형 화소회로에서는, 인가되는 전압에 의해 TFT의 전류가 결정되기 때문에, OLED에는, 임계값 전압이 보정되고 이동도가 보정되지 않은 전류를 공급한다. 따라서, 일반적으로, 전류 기록형 화소회로가, OLED에 공급하는 전류를 보다 정밀하게 제어할 수 있다고 말할 수 있다.

[0007] 다만, 전류 기록형 화소회로의 경우, 디스플레이상의 배선 부하를 전류로 충방전하는 것으로, 기록에 많은 시간이 걸린다. 따라서, 전류 기록형 화소회로는, 디스플레이 사이즈가 큰 만큼, 배선 부하가 커지기 때문에, 대화면 디스플레이에의 적용이 어렵다. 이 때문에, Lee et. al., IEEE Transaction of Electron Devices, vol. 54, 2403, 2007에 나타난 바와 같이, 기록 전류와 비교해서 OLED 소자를 구동하는 전류를 감소시키는 유닛을 화소회로에 설치하는 것으로, 전류 기록형 화소회로를 대화면 디스플레이에 적용하는 것이 검토되고 있다.

[0008] Lee et. al., IEEE Transaction of Electron Devices, vol. 54, 2403, 2007에 나타난 화소회로는, 커패시터 소자를 2개 포함한다. 이 화소회로는, 전류 기록시의 전류에 의해 결정된 구동용 TFT의 게이트 전압이, OLED 소자 구동시에, 1개의 커패시터 소자의 1단자의 전압이 감소하면, 요금 펌프 효과에 의해 감소하는 것을 이용해서, 전류 기록시에 비해 낮은 전류를 OLED 소자에 공급한다.

[0009] AM형 OLED 디스플레이로 고품질의 표시를 실현하기 위해서, OLED 소자의 전압-휘도 특성의 시간에 따른 변화, 구동 회로의 구성요소인 TFT의 특성 변동, 및 전기적 스트레스에 의한 TFT 특성 변화 등, 구성 소자의 특성의 차를 보정하는 것이 요구된다. 또, 특히 대화면 디스플레이에서는, 전류의 기록에 많은 시간이 걸리기 때문에, 고정밀의 전류 기록형 화소회로를 적용하는 것이 어렵다.

발명의 내용

해결 하고자하는 과제

[0010] 본 발명의 목적은, Lee et. al., IEEE Transaction of Electron Devices, vol. 54, 2403, 2007에 나타난 화소회로보다 간단한 구성 및 구동방법에 의해, 상술한 문제점을 해결하는 발광표시장치 및 그 구동방법을 제공하는 것에 있다.

과제 해결수단

- [0011] 본 발명자들은 상기 문제점을 해결하기 위해서 열심히 검토한 결과 본 발명에 도달했다.
- [0012] 본 발명은, 발광소자와, 상기 발광소자의 휘도-전류 특성에 따라 계조를 제어하는 제1의 전류를 상기 발광소자에 공급하는 박막 트랜지스터를 구비하는 화소회로를 지향하며,
- [0013] 상기 박막 트랜지스터는,
- [0014] 백 게이트 전극을 갖고,
- [0015] 상기 박막 트랜지스터가 상기 발광소자에 상기 제1의 전류를 공급하는 구동 기간과,
- [0016] 상기 구동 기간 중에 상기 박막 트랜지스터로부터 상기 제1의 전류를 공급하기 위해서 상기 구동 기간 전에 상기 박막 트랜지스터에 제2의 전류를 기록하는 기록 기간을 설정하며,
- [0017] 상기 구동 기간과 상기 기록 기간에서, 상기 백 게이트 전극에 인가하는 전압의 상기 구동기간과 상기 기록기간과의 차에 의해, 상기 박막 트랜지스터의 게이트 전압에 의해 결정되는 전류 능력을 서로 다르게 하다.
- [0018] 상기 제2의 전류는 상기 제1의 전류보다 클 수 있다.
- [0019] 상기 화소회로에 있어서, 상기 기록 기간에 있어서 상기 백 게이트 전극에 인가된 전압은, 상기 전류 능력이 상기 구동 기간에 있어서 상기 백 게이트 전극에 인가된 전압에 의해 제어되는 것보다 높게 되도록 설정될 수 있다.
- [0020] 상기 화소회로에 있어서, 상기 백 게이트 전극에 인가된 전압의 변동에 의한 상기 박막 트랜지스터의 이동도의 변화가 5%이하일 수 있다.
- [0021] 상기 화소회로에 있어서, 상기 백 게이트 전극에 인가된 전압과 상기 박막 트랜지스터의 임계값 전압과의 관계는 선형 관계로 표시될 수 있다.
- [0022] 상기 기록 기간에 있어서 상기 화소회로의 외부로부터의 상기 제2의 전류는 상기 계조를 제어할 수 있다.
- [0023] 상기 기록 기간에 있어서 상기 백 게이트 전극에 제공된 전압은 상기 계조를 제어할 수 있다.
- [0024] 본 발명에 따른 발광표시장치는,
- [0025] 2차원적으로 배치된 청구항 1에 따른 화소회로들과,
- [0026] 행방향으로 배열된 복수의 상기 화소회로들의 백 게이트 전극에 행마다 전압을 인가하는 주사유닛을 구비한 발광표시장치를 구비한다.
- [0027] 본 발명에 따른 카메라는,
- [0028] 상기 발광표시장치; 피사체를 촬상하는 촬상부; 상기 촬상부에서 촬상된 신호를 처리하는 영상신호 처리부를 구비하고, 상기 영상신호 처리부에서 신호 처리된 영상신호를 상기 발광표시장치로 표시한다.
- [0029] 본 발명은, 발광소자와, 상기 발광소자의 휘도-전류 특성에 따라 계조를 제어하는 제1의 전류를 상기 발광소자에 공급하는 박막 트랜지스터를 구비하는 화소회로의 구동방법을 지향하고,
- [0030] 상기 박막 트랜지스터는,
- [0031] 백 게이트 전극을 갖고,
- [0032] 상기 박막 트랜지스터가 상기 발광소자에 상기 제1의 전류를 공급하는 구동 기간과,
- [0033] 상기 구동 기간 중에 상기 박막 트랜지스터로부터 상기 제1의 전류를 공급하기 위해서 상기 구동 기간 전에 상기 박막 트랜지스터에 제2의 전류를 기록하는 기록 기간을 설정하며,

- [0034] 상기 구동 기간과 상기 기록 기간에서, 상기 백 게이트 전극에 인가하는 전압의 상기 구동기간과 상기 기록기간과의 차에 의해, 상기 박막 트랜지스터의 게이트 전압에 의해 결정되는 전류 능력을 서로 다르게 한다.
- [0035] 상기 제2의 전류는 상기 제 1의 전류보다 클 수 있다.
- [0036] 상기 화소회로의 구동방법에 있어서, 상기 기록 기간에 있어서 상기 백 게이트 전극에 인가된 전압은, 상기 전류 능력이 상기 구동 기간에 있어서 상기 백 게이트 전극에 인가된 전압에 의해 제어되는 것보다 높게 되도록 설정될 수 있다.
- [0037] 상기 기록 기간에 있어서 상기 화소회로의 외부로부터의 상기 제2의 전류는 상기 계조를 제어할 수 있다.
- [0038] 상기 기록 기간에 있어서 상기 백 게이트 전극에 제공된 전압은 상기 계조를 제어할 수 있다.
- [0039] 본 발명에 따른, 화소회로의 구동방법을 이용한 발광표시장치의 구동방법은,
- [0040] 화소회로들을 2차원적으로 배치하고,
- [0041] 행방향으로 배열된 복수의 상기 화소회로들의 상기 백 게이트 전극들에 행마다 전압을 제공한다.

효 과

- [0042] 본 발명에 의하면, 외부로부터 전류를 기록하는 것으로 임계값 전압 및 이동도를 보정한 고품질 표시를 가능하게 한, 배선부하가 큰 발광표시장치, 예를 들면 대화면 OLED 디스플레이를 실현할 수 있다.
- [0043] 본 발명의 그 외의 특징들을 첨부도면을 참조하면서 이하의 예시적인 실시 예의 설명으로부터 밝혀질 것이다.

발명의 실시를 위한 구체적인 내용

- [0044] 이하, 본 발명의 실시예에 대해서 도면을 참조해서 상세히 설명한다.
- [0045] 이하에 설명하는 실시예에서는, a-IGZO를 채널층으로서 갖는 AOS TFT와 OLED 소자로 구성된 발광소자를 갖는 화소회로를 포함하는 OLED 디스플레이에 대해 설명한다. 다만, 본 발명은 a-IGZO 이외의 반도체를 채널층으로서 갖는 TFT를 이용한 발광표시장치와, OLED 소자 이외의 발광소자를 채용한 발광표시장치에도 적용할 수 있다. 게다가, 본 발명은 발광표시장치 이외의 TFT를 이용한 AM형 디바이스, 예를 들면, 감압 소자를 이용한 압력 센서와, 감광 소자를 이용한 광센서 등에도 응용할 수가 있어, 동일한 효과를 얻을 수 있다. AOS 재료로서, a-IGZO 이외에도, 아연(Zn)과 인듐(In)의 비정질 산화물(amorphous-Zn-In-O, 이하 a-ZIO라고 한다) 등이 있다. 채널층에 대해서는, a-IGZO 또는 a-ZIO만으로 형성된 재료 이외에, a-IGZO 또는 a-ZIO를 주성분으로서 갖는 다른 첨가재료를 포함하는 재료를 이용해도 된다. 또, AOS 재료 이외의 p-Si 및 a-Si도 TFT의 채널층으로서 사용 가능하다.
- [0046] 본 발명의 특징 중 하나는, 백 게이트에의 전압 인가에 의한 전류 능력의 변화를 전류 기록 기간의 단축에 사용한 점이다. 한층 더, 산화물 반도체를 채널층으로서 사용하는 것으로, 백 게이트 전압 인가에 의한 전류 능력 제어 범위를 광범위하게 증가시킬 수가 있고, 한층 더 전류 기록 기간을 단축할 수 있다.
- [0047] 본원에서 이용하는 "비정질"이란, X선 회절에 있어서 명확한 피크를 볼 수 없는 상태를 말한다.
- [0048] 본 발명자 등은, 백 게이트 전극을 갖는 a-IGZO TFT의 평가를 진행시키는 것으로 이하의 지견을 얻었다.
- [0049] 백 게이트 전극을 갖는 a-IGZO TFT의 드레인 전류-게이트 전압 특성은, 백 게이트 전극의 전압(이하, 백 게이트 전압이라고 한다)에 따라 게이트 전압과 평행하게 이동한다. 즉, 백 게이트 전압의 변화에 대해서, 임계값 전압이 변화하지만, 이동도의 변화는 작다(5% 이하). 이와 같이, TFT의 백 게이트 전극의 전압의 변동에 의한 이동도의 변화는, 5% 이하인 것이 바람직하다. 이동도의 변화가 작을수록 더 바람직하다.
- [0050] 이동도는, 임계값 전압의 변화량만큼 보정된 같은 게이트 전압에 있어서의 이동도라고 한다는 점에 유념해야 한다. 예를 들면, 백 게이트 전압을 -1V 변화시키는 것에 의해, 임계값 전압이 +1V 어긋났을 경우, 이것은 변화 전의 10V의 게이트 전압에서의 이동도와 변화 후의 11V의 게이트 전압에서의 이동도의 차가, 변화 전의 이동도의 5%이하인 것을 의미한다. 게다가, a-IGZO TFT에서는, 백 게이트 전압과 임계값 전압과의 사이에 선형 관계가 성립한다. 이 평행 이동(parallel shift)은, 백 게이트 전압이 -10V로부터 +10V만큼 변화했을 경우에도 성립된다. 이 기간 동안, 임계값 전압이, 수 V의 범위에서 변화한다.
- [0051] 이 백 게이트 전압에 의한 TFT의 드레인 전류-게이트 전압 특성의 평행 이동은, p-Si TFT에서 알려져 있지만,

a-IGZO TFT의 경우에, 백 게이트 전압에 의해 제어할 수 있는 전류-전압 특성의 평행이동 및 임계값 전압의 변화 범위가 넓다. 이것은, 주로 채널층에 이용되는 반도체층의 밴드 갭의 차이에서 유래한다고 생각된다.

- [0052] 본 발명에서는, 화소회로에 있어서, 화소회로 외부로부터 공급되는 전류를 기록하는 기간에서, TFT의 백 게이트 전극에 화소회로 외부로부터 전압을 인가함으로써, 전류 능력을 증가시킨다. 그 후, OLED 소자에 전류를 공급하는 구동 기간에 있어서, 백 게이트 전극에, 전류 능력을 감소시키는 전압을 인가함으로써, TFT는, 기록된 전류보다 낮은 전류를 공급하고, OLED 소자를 구동한다.
- [0053] 따라서, 전류를 기록하는 기간에 있어서 외부로부터 공급되는 전류를, 디스플레이의 배선 부하를 충방전할 수 있는 전류로 만들 수 있고, 대화면 디스플레이 등의 배선 부하가 큰 디스플레이에 이 화소회로를 적용할 수가 있다. 또, 화소회로 외부로부터의 전류를 기록한다. 따라서, 화소회로의 TFT의 임계값 전압 및 이동도가 모두 보정 가능하다. 전류를 OLED 소자에 공급하기 때문에, OLED 소자의 임계값 전압도 보정 가능하기 때문에, 고정밀의 화질도 실현될 수 있다.
- [0054] 또, 본 발명에서는, 전류를 기록하는 기간에 있어서 외부로부터 공급되는 전류를 일정 전류로 만든다. 이렇게 함으로써, 디스플레이의 배선 부하를 충방전하는 양을 감소하는 것이 가능해진다. 게다가, 화소회로 외부로부터의 전압의 기록에 의해, TFT의 백 게이트 전압을 제어함으로써, OLED 소자에 공급하는 전류를 제어할 수가 있다. 화소회로 외부로부터 백 게이트 전압을 제어하는 것은, 전압에 의한 기록이기 때문에, 짧은 기록 시간으로 가능하다. 따라서, 대화면 OLED 디스플레이 등의 배선 부하가 큰 디스플레이에 화소회로를 적용할 수가 있다. 또, 화소회로 외부로부터의 전류를 기록하기 때문에, 화소회로의 TFT의 임계값 전압 및 이동도가 모두 보정 가능하다. 전류를 OLED 소자에 공급하기 때문에, OLED 소자의 임계값 전압도 보정 가능하므로, 고정밀한 화질도 실현할 수 있다.
- [0055] TFT로서 a-IGZO TFT를 이용함으로써, 넓은 백 게이트 전압 범위에 있어서, TFT의 전류 능력, 즉, 임계값 전압을 제어할 수 있다. 따라서, 전류를 기록하는 기간에 있어서의 화소회로 외부로부터 공급되는 전류, 혹은 일정 전류를, 다른 TFT에 비해서 크게 하는 것이 가능하다. 이 때문에, 디스플레이의 배선 부하의 충방전에 필요한 시간을 단축할 수가 있고, 대화면의 고정밀한 디스플레이에 화소회로를 적용할 수 있다.
- [0056] <실시예 1>
- [0057] 우선, 본 실시예에서 이용하는, 백 게이트 전극을 갖고, a-IGZO를 채널층으로서 갖는 TFT의 특성에 대해서 설명한다.
- [0058] 도 3은 백 게이트 전극을 갖고, a-IGZO를 채널층으로서 갖는 TFT의 단면도이다.
- [0059] 도 3에 나타난 구조를 갖는 a-IGZO TFT의 제작방법을 이하에 설명한다.
- [0060] 절연 기판인 유리 기판(110) 위에, 스퍼터링 성막법(sputtering deposition method)에 의해, Mo막(100nm로 두께)을 퇴적하고, 포토리소그래피법과 드라이 에칭에 의해, 게이트 전극(111)을 형성한다.
- [0061] 그 후에, 플라즈마 CVD 성막법에 의해, SiO막(200nm로 두께)을 퇴적하고, 게이트 절연층(112)을 형성한다.
- [0062] 그 후, 실온에서, 스퍼터링 성막법에 의해, a-IGZO막(30nm로 두께)을 퇴적하고, 포토리소그래피법과 웨트 에칭에 의해, 아일랜드(island)화한다. a-IGZO막은, TFT의 채널 영역(채널층)(113) 및 소스·드레인 영역 114, 115의 일부로서 기능한다.
- [0063] 그 후, 스퍼터링 성막법에 의해, 채널 보호막(116)으로서 SiO막(100nm로 두께)을 퇴적하고, 포토리소그래피법과 드라이 에칭법에 의해, 채널 패딩을 형성한다.
- [0064] 그 후, 플라즈마 CVD 성막법에 의해, 층간 절연막(117)으로서 SiN막(300nm로 두께) 및 SiO막(50nm로 두께)을 순차 적층해서, SiO/SiN 적층막을 퇴적한다. 게다가, 포토리소그래피법과 드라이 에칭법에 의해, 소스/드레인 전극용 콘택트홀, 및 게이트 전극용 콘택트홀을 형성한다. SiN막 퇴적시에, 스퍼터(sputter) SiO막으로 덮여 있지 않은 a-IGZO막의 영역이 저저항을 가져서, 소스·드레인 영역이 된다.
- [0065] 그 후, 스퍼터링 성막법에 의해, Mo막(200nm로 두께)을 퇴적하고, 포토리소그래피법과 드라이 에칭법에 의해, 소스/드레인 전극 118, 120, 및 백 게이트 전극 119를 형성한다. 이렇게 해서, 도 3에 나타난 TFT가 형성된다.
- [0066] 상술의 제작법으로 얻은 a-IGZO TFT의 전기적 특성을 나타낸다.
- [0067] 도 4는, a-IGZO TFT의 드레인 전압 VD가 0.1V, 소스 전압 VS가 0V, 백 게이트 전압 VBG가 -10, -5, 0, 5,

10V인 경우의 드레인 전류 ID- 게이트 전압 VG 특성(이하, ID-VG 특성이라고 한다)을 나타낸다. a-IGZO TFT의 채널폭(이하, W라고 한다)은 60 μ m이고, 채널길이(이하, L라고 한다)는 10 μ m이다.

[0068] 도 4는, 백 게이트 전압 VBG가 낮을수록, 게이트 전압에 대해, ID-VG 특성이 정(positive)측으로 평행 이동하는 것을 나타내고 있다. 또한, 도 4에 있어서, 예를 들면, 1.0E-5는, 1.0×10^{-5} 를 의미한다.

[0069] 도 5는 이들 ID-VG 특성으로부터 얻은 백 게이트 전압 VBG에 대한 임계값 전압 VTH의 의존성을 나타낸다. 도 6은, 전계 효과 이동도 μ FE의 VBG=0에서의 값에 대한 변화율을 나타낸다. 도 5로부터, 백 게이트 전압 VBG와 임계값 전압 VTH의 관계는, 선형 관계로 표현되고, 이 관계를 아래의 식(1)과 같이 하면,

[0070] $VTH = VTH0 - a \times VBG \quad \dots$ 식(1)

[0071] VTH0는, 0V의 백 게이트 전압 VBG에서의 임계값 전압을 나타내는 것으로, $a=CBG/CG$ 이며, 여기서, CG는 게이트 절연막의 단위면적당의 용량을 나타내는 것으로, $1.86 \times 10^{-8} (F/cm^2)$ 이며, CBG는 백 게이트 전극과 a-IGZO 사이에 있는 절연막의 단위면적당의 용량을 나타내는 것으로, $1.08 \times 10^{-8} (F/cm^2)$ 이다. 취득한 측정 결과는 재현될 수 있다. 또, 도 6으로부터, 백 게이트 전압 변동에 대한 이동도의 변화는 3%이하이며, 이동도는 백 게이트 전압에 의존하지 않고, 거의 일정하다고 생각된다.

[0072] 이것에 의해, 드레인 전류 ID는, TFT의 선형 영역에서는, 다음의 식(2)과 같이 표현될 수 있고,

[0073] $ID = \beta \times [(VG - VTH) \times VD - 0.5 \times VD^2] \quad \dots$ 식(2)

[0074] 포화 영역에서는, 드레인 전류 ID가 다음의 식(3)과 같이 표현될 수 있다.

[0075] $ID = 0.5 \times \beta \times (VG - VTH)^2 \quad \dots$ 식(3)

[0076] 여기서, $\beta = \mu FE \times CG \times (W/L)$ 이다.

[0077] 도 15에 나타난 바와 같이, VG=20V 및 VD=0.1V에 있어서의, 식(2)으로부터 계산한 VBG=0에서의 드레인 전류에 대한 백 게이트 전압 의존성(직선)은, 실측 결과(점)를 재현한다. 이와 같이, a-IGZO TFT에서는, 백 게이트 전압과 임계값 전압 변화의 관계가 선형이기 때문에, 백 게이트 전압의 영향을 포함한 드레인 전류를 간단한 식으로 나타내는 것이 가능하다. 이 때문에, 본 TFT를 이용하는 것으로, 설계가 용이해진다.

[0078] 본 실시예의 OLED 디스플레이의 회로도를 도 1에 나타낸다. 본 실시예에 있어서, 회로도는, OLED 소자(OLED), 1개의 a-IGZO TFT(TFT1), 3개의 스위치 SW1, SW2 및 SW3, TFT1의 게이트와 소스 사이에 있는 커패시터 C1으로 구성된다. OLED 소자(OLED)는 발광소자이고, TFT1은 OLED의 휘도-전류 특성에 따라 계조를 제어하는 전류(제1의 전류)를 OLED에 공급하는 박막 트랜지스터이다. TFT1은, 유기 EL 소자(OLED)에 공급하는 전류를 제어하는 구동 TFT이며, 백 게이트 전극을 갖는다.

[0079] 주사선 S1에는, 스위치 SW1의 ON/OFF, 스위치 SW2의 ON/OFF, 및 TFT1의 백 게이트 전압을 제어하는 신호가 인가된다. 주사선 S2에는, 스위치 SW3의 ON/OFF를 제어하는 신호가 인가된다. 전원선 VDD1는 스위치 SW3와 접속된다. 데이터선 DATA는 스위치 SW1에 접속되며, 스위치 SW1를 통해서 TFT1의 게이트 및 커패시터 C1에 전류를 공급한다.

[0080] 1프레임을, 전류 기록 기간과 구동 기간의 2개의 기간으로 나누어서 본 실시예의 동작을 설명한다. 도 2는 동작의 타이밍 차트를 나타낸다.

[0081] (a) 전류 기록 기간

[0082] 전류 기록 기간에서는, 데이터선 DATA를 통해서, 회로도 외부로부터 공급되는 전류 IDATA(제2의 전류가 된다)를 TFT1에 기록하는 기간이다. 전류 기록 기간은 구동 기간 전에 발생한다.

[0083] 전류 기록 기간에 있어서, 주사선 S1의 전압을 H 레벨(VH)로 설정하고, 주사선 S2의 전압을 L 레벨(VL)로 설정한다. 따라서, 스위치 SW1 및 SW2는 도통(ON) 상태가 되고, 스위치 SW3는 비도통(OFF) 상태가 된다. 또, TFT1의 백 게이트 전압은 VH가 되고, 전류 능력은 높은 상태가 된다.

[0084] 이때, 전류 IDATA는, TFT1에 흘러서, OLED 소자(OLED)에 공급된다. TFT1의 게이트 전압은, TFT1의 전류-전압 특성, 즉, 임계값 전압과 이동도에 따라, 전류 IDATA를 흘리는 전압으로 설정된다. TFT1의 드레인과 게이트가 단락하고 있기 때문에, TFT1은 포화 영역에서 동작한다. 따라서, 식(3)으로부터, 전류 IDATA와 TFT1의 각 단자

의 전압을 이하와 같은 관계식으로 나타낸다.

[0085] $DATA = 0.5 \times \beta \times [(VG - VS) - \{VTH0 - a \times (VH - VS)\}]^2 \dots \dots \dots$ 식(4)

[0086] 여기서, VG는 게이트 전압, VS는 소스 전압이며, μFE 는 전술한 이동도, VTH0는 VBG=0에서의 임계값 전압, CG는 게이트 절연막 용량, CBG는 백 게이트층의 커패시터이다.

[0087] (b) 구동 기간

[0088] 구동 기간에서는, 데이터선 DATA로부터 공급된 전류 IDATA에 근거해서 제어된 전류를, OLED 소자에 공급하는 것으로, OLED 소자를 구동하는 기간이다.

[0089] 구동 기간에 있어서, 주사선 S1의 전압을 L 레벨(VL)로 설정하고, 주사선 S2의 전압을 H 레벨(VH)로 설정한다. 따라서, 스위치 SW1 및 SW2는 비도통(OFF) 상태가 되고, 스위치 SW3는 도통(ON) 상태가 된다. 또, TFT1의 백 게이트 전압은 VL가 되고, 전류 기록 기간보다 전류 능력이 낮은 상태가 된다.

[0090] 스위치 SW1 및 SW2가 OFF 상태이기 때문에, 전류 기록 기간에서 설정된 게이트-소스 간의 전압차가 유지되고, OLED 소자를 구동하는 전류 IOUT는, 이하의 식으로 표현된다.

[0091] $IOUT = 0.5 \times \beta \times [(VG - VS) - \{VTH0 - a \times (VL - VS')\}]^2 \approx [(IDATA)^{1/2} - a \times (0.5 \times \beta)^{1/2} \times (VH - VL)]^2 \dots \dots \dots$ 식(5)

[0092] 여기서, VS'는 구동 기간에 있어서의 소스 전압이며, 또, 식(5)의 하단의 근사 기호(\approx)는, 백 게이트 전압과 소스 전압과의 차의 생략을 의미한다.

[0093] 식(5)의 우변에는, 임계값 전압이 명백하게 나타나 있지 않다. 따라서, 복수의 화소회로 중에서 TFT1의 임계값 전압이 무엇인가의 원인으로 차이가 나도, 각각의 전류 IOUT는 균일하다. 한편, 이동도에 관해서는, $\beta (= \mu FE \times CG \times (W/L))$ 가 식(5)의 우변에 포함되어 있고, 이동도가 다른 경우에는, 전류 IOUT가 다르다. 다만, 대괄호 [] 내의 제1항(IDATA)^{1/2}은, 이동도가 차이가 나는 경우에도 영향을 받지 않기 때문에, 단순하게 이동도가 다른 경우에 비해, 전류 IOUT의 변화가 작아, 이동도의 변화 및 변동을 보정할 수가 있다.

[0094] 식(5)을 이용해서 이동도의 변화 및 변동의 영향을 검토한 결과, IOUT를 IDATA의 1/2로 설정하는 경우에는, 이동도의 변화 및 변동이 5%이하이면, IOUT의 변동이 2%이하가 된다. 2%는, 64 표시 계조의 정밀도(1/64 \approx 1.6%)에 대응하기 때문에, 인접 화소에서의 계조 표시를 만족하기 위해서는, 이동도의 변화나 변동이 5%이하인 것이 바람직하다. 본 실시예에 있어서의 a-IGZO TFT는, 백 게이트 전압에 의한 이동도 변화가 3%이하이기 때문에, 64 계조의 전류 정밀도를 실현할 수 있다.

[0095] 본 실시예에 있어서, 1프레임 기간의 표시 계조에 대응하는 OLED 소자의 휘도의 제어, 즉, OLED 소자에 공급하는 전류의 제어는, IDATA를 제어하는 것으로 가능하다. 1프레임 기간의 휘도를 결정하는 OLED 소자에 공급되는 평균 전류 IAVG는, 이하의 식으로 표현된다.

[0096] $IAVG = [(IDATA \times t1 + IOUT \times t2) / (t1 + t2)] \dots \dots \dots$ 식(6)

[0097] 여기서, t1는 전류 기록 기간의 길이(시간), t2는 전류 기록 기간의 길이(시간)이다. 게다가, 식(5)에서, VH, VL, 및 "a"의 값에 의해서도, IOUT를 제어할 수 있다.

[0098] 이상의 동작을 실시하는 것으로, 본 실시예의 화소회로를 매트릭스형으로 포함하는 AM형 OLED 디스플레이는, a-IGZO TFT의 특성(임계값 전압, 이동도) 변화와 변동을 보정할 수 있어, 고품질의 표시가 가능하다. 특히, IDATA를, 기록 기간 중에 디스플레이의 배선 부하를 충방전할 수 있는 정도로 증가시키는 것으로, 대화면 디스플레이에도 본 실시예의 디스플레이를 적용할 수 있다.

[0099] 또, 본 실시예에서는, IEEE Transaction of Electron Devices, vol. 54, 2403, 2007의 화소회로와 비교해서 필요한 커패시터가 1개 적고, 커패시터끼리의 결합 효과를 이용하지 않는다. 따라서, 면적이 작고, 노이즈에 강한 화소회로를 실현할 수 있다고 생각된다.

[0100] 또, 본 실시예의 스위치 SW1, SW2, 및 SW3는, a-IGZO TFT로 구성할 수가 있다. a-IGZO TFT는, 작은 오프 전류 및 S값을 갖기 때문에, 높은 전하 보유 능력과 고속 스위칭이 양립하고 있다. 이와 같이, a-IGZO TFT는 스위치에 적합하다. 후술하는 실시예에 있어서도, 스위치는, a-IGZO TFT로 구성할 수가 있다.

[0101] 또, 본 실시예의 TFT의 백 게이트 전극과 게이트 전극의 배치의 관계는, 서로 바뀌도 성립한다. 본 실시예에서

는, TFT를 보텀 게이트 구조의 a-IGZO TFT로서 취급하고 있지만, 백 게이트 전극을 탑 게이트로서 취급하면, TFT를 탑 게이트 구조의 TFT로서 취급하는 것도 가능하다. 주의해야 할 것은, 게이트 절연막의 단위면적당의 용량 CG와 채널 및 백 게이트 전극 간의 절연막의 단위면적당의 용량 CBG의 비 $a=CBG/CG$ 이다. 보텀 게이트 구조로서 생각하는 것을, 탑 게이트 구조로서 생각했을 경우, 그 비가 $1/a$ 가 된다. CG와 CBG가 같으면, 어느 쪽을 게이트 혹은 백 게이트로서 취급해도, 같은 결과를 얻을 수 있다.

- [0102] 백 게이트 전극과 게이트 전극의 배치의 관계는, 후술하는 실시예에서도 같다.
- [0103] 또, 본 실시예에 있어서, 백 게이트 전압에 주사선 S1를 접속하고 있지만, 백 게이트 전압에 대해서 별도로 신호선을 준비해도 된다. 이 경우에는, 화소의 레이아웃 면적이 약간 증가하지만, 제어의 자유도가 커지는 이점이 있다.
- [0104] 또, 본 실시예에 있어서, a-IGZO TFT의 백 게이트 전압과 임계값 전압의 관계가 선형 관계로 표현되어 있지만, 선형 관계는 본 실시예 및 본 발명의 필요 조건은 아니다. 어떠한 관계에서든, 백 게이트 전압에 대한 TFT의 드레인 전류-게이트 전압 특성이, 게이트 전압에 대해 평행 이동한다면, 본 실시예는 적용가능하다. 다만, 식(1) 내지 식(5)은 수정할 필요가 있다. 예를 들면, 백 게이트 전압이, VH와 VL인 경우의 TFT의 임계값 전압을, 각각, $V_{TH1}=V_{TH0}+V_1$ 및 $V_{TH2}=V_{TH0}+V_2$ 로 한다면, 식(5)은 이하와 같이 표현된다.
- [0105]
$$I_{OUT}=0.5 \times \beta \times [(V_G - V_S) - (V_{TH0} + V_2 - V_S')]^2 = [(I_{DATA})^{1/2} + (0.5 \times \beta)^{1/2} \times (V_1 - V_2)]^2$$
- [0106] 평행이동의 조건은, 후술하는 실시예에서와 같다.
- [0107] 다음에, 도 13은 상기 화소회로를 2차원적으로 배치한 OLED 디스플레이의 전체의 회로 구성을 나타낸다. R(빨강), G(초록), B(파랑)의 입력 영상신호 10(이하, 입력 영상신호라고 한다)이 OLED 디스플레이의 수평 화소수의 3배수 설치된 열제어회로(1)에 입력된다. 그 후, 수평 제어 신호 11a는 입력회로 6에 입력되고, 수평 제어 신호 11은 출력되어서, 수평 시프트 레지스터(3)에 입력된다.
- [0108] 보조열 제어신호 13a는 입력회로 8을 통해서 보조열 제어신호 13으로서 출력하고, 보조열 제어신호 13는 게이트 회로 4 및 16에 입력된다. 수평 시프트 레지스터(3)의 각 열에 대응한 출력 단자에 출력된 수평 샘플링 신호군 17은 게이트 회로 16으로부터 출력되는 제어 신호 21가 입력되는 게이트 회로 15에 입력되고, 게이트 회로 15에서 변환된 수평 샘플링 신호군 18이 열제어회로(1)에 입력된다. 열제어회로(1)에는 게이트 회로 4로부터 출력된 제어신호(19)가 입력된다. 수직 제어신호 12a는 입력회로 7에 입력되고, 수직 제어신호 12가 출력되어서 수직 시프트 레지스터(5)에 입력된다. 주사신호가 주사선이 되는 행제어선 104 및 105에 입력된다.
- [0109] 열제어회로(1)로부터, 본 실시예에 있어서의 IDATA에 대응하는 데이터 신호는 데이터선(102)을 통해서 표시영역(9)의 각 화소회로(2)에 입력된다.
- [0110] 수직 시프트 레지스터(주사 유닛이 된다)(5)에 의해 행방향으로 배열된 복수의 상기 화소회로들을 행마다 주사하고, 열제어회로(1)에 의해 열방향으로 배열된 복수의 화소회로들에 열마다 전류를 기록하기 위한 전기 신호가 제공된다. 수직 시프트 레지스터(5)는, 백 게이트 전극에 행마다 전압을 인가하는 주사 유닛이다.
- [0111] 후술하는 각 실시 예의 화소회로를 갖는 OLED 디스플레이에 있어서도, 상술한 OLED 디스플레이의 구성을 이용할 수가 있다.
- [0112] <실시예 2>
- [0113] 도 7은 실시예 2의 OLED 디스플레이의 화소회로를 나타낸다. 도 7에 나타낸 바와 같이, 본 실시예에서는, 실시예 1로부터, 스위치 SW3 및 주사선 S2를 제거하고, 스위치 SW1의 접속을 TFT1의 게이트-드레인 사이로 변경하고, 스위치 SW2의 접속을 TFT1의 소스-데이터선 사이로 전환한다.
- [0114] 이하에 그 동작을 설명한다.
- [0115] (a) 전류 기록 기간
- [0116] 전류 기록 기간에서는, 데이터선 DATA를 통해서, 화소회로 외부로부터 공급된 전류(IDATA)를 TFT1에 기록한다.
- [0117] 전류 기록 기간에 있어서, 주사선 S1의 전압을 H 레벨(VH)로 설정한다. 따라서, 스위치 SW1 및 SW2는 도통(ON)상태가 된다. 또, TFT1의 백 게이트 전압은 VH가 되고, 전류 능력은 높은 상태가 된다. 한층 더, 전원선 VDD1의 레벨을 OLED 소자의 임계값 전압 이하로 설정한다.

- [0118] 이때, IDATA는, OLED 소자에 흐르지 않고 TFT1에 흐른다. TFT1의 게이트 전압은, TFT1의 전류-전압 특성, 즉, 임계값 전압과 이동도에 따라, IDATA를 전하는 전압으로 설정된다. TFT1의 드레인과 게이트가 단락하고 있기 때문에, TFT1는 포화 영역에서 동작하고, IDATA는 이하의 식(4)으로 표현된다.
- [0119] (b) 구동 기간
- [0120] 구동 기간에서는, 데이터선 DATA로부터 공급된 IDATA에 근거해서 제어된 전류를, OLED 소자에 공급하는 것으로, OLED 소자를 구동한다.
- [0121] 구동 기간에 있어서, 주사선 S1의 전압을 L 레벨(VL)로 설정한다. 따라서, 스위치 SW1 및 SW2는 비도통(OFF) 상태가 된다. 또, TFT1의 백 게이트 전압은 VL가 되고, 전류 능력이 낮은 상태가 된다. 게다가, 전원선 VDD1의 레벨을 OLED 소자의 임계값 전압과 TFT1의 임계값 전압의 합보다 충분히 높은 전압으로 설정한다.
- [0122] 스위치 SW1 및 SW2가 OFF 상태이기 때문에, 전류 기록 기간에서 설정된 게이트 전압이 유지되고, OLED 소자를 구동하는 전류 IOUT는, 실시예 1과 같이 식(5)으로 표현된다.
- [0123] 또, 1프레임 기간의 표시 계조에 대응하는 OLED 소자의 휘도의 제어, 즉, OLED 소자에 공급하는 전류의 제어는, 전류 IDATA를 제어하는 것으로 행해질 수 있다. 휘도를 결정하는, OLED 소자에 공급되는 1프레임의 평균 전류는, 전류 기록시에 OLED 소자에 전류가 공급되지 않기 때문에, 이하의 식으로 표현된다.
- [0124] $I_{AVG} = [(I_{OUT} \times t_2) / (t_1 + t_2)] \dots$ 식(7)
- [0125] 게다가, 식(5)으로부터, VH, VL, 및 a의 값에 의해서도, IOUT를 제어할 수 있다.
- [0126] 이상의 동작을 실시하는 것으로, 본 실시예의 화소회로를 매트릭스형으로 포함하는 AM형 OLED 디스플레이는, a-IGZO TFT의 특성(임계값 전압, 이동도)의 변화와 변동을 보정할 수 있어, 고품질의 표시가 가능하다. 특히, IDATA를, 기록 기간 중에 디스플레이의 배선 부하를 증방전할 수 있는 정도로 증가시키는 것으로, 대화면 디스플레이에도 본 실시예의 디스플레이를 적용할 수 있다. 게다가, 본 실시예는, 전원선 VDD1의 전압을 변동시킴으로써, 화소회로의 구성요소를 줄일 수가 있어, 보다 작은 면적으로 실현 가능하다.
- [0127] 또, 본 실시예에 있어서, 백 게이트 전압에 주사선 S1를 접속하고 있지만, 별도로 백 게이트 전압에 대해서 신호선을 준비해도 된다. 이 경우에는, 화소의 레이아웃 면적이 약간 증가하지만, 자유도가 증가하는 이점이 있다.
- [0128] <실시예 3>
- [0129] 실시예 3의 OLED 디스플레이의 화소회로를 도 8에 나타낸다. 본 실시예의 특징은, 실시예 1 및 2에서 생략된 백 게이트-소스 간의 전압 변화를 보정 가능하게 한 점이다. 이것에 의해, OLED 소자의 임계값 전압의 변화 및 변동의 보정도 가능하게 된다.
- [0130] 도 8에 나타낸 바와 같이, 본 실시예에서는, 도 7에 나타낸 실시예 2의 구성과 비교해서, 커패시터 C2, 스위치 SW3, 스위치 SW4, 스위치 SW5, 주사선 S2, 주사선 S3, 참조 전압선 VR1, 및 참조 전압선 VR2를 추가하고 있다. 커패시터 C2는, TFT1의 백 게이트-소스 사이에 배치된다. 스위치 SW3는, TFT1의 백 게이트와 참조 전압선 VR1 사이에 배치되고, 스위치 SW4는 TFT1의 소스와 참조 전압선 VR2 사이에 배치되며, 스위치 SW5는 TFT1의 소스와 OLED의 애노드 사이에 배치된다. 주사선 S2는 스위치 SW3 및 SW4의 ON/OFF를 제어하고, 주사선 S3는 스위치 SW5의 ON/OFF를 제어한다.
- [0131] 본 실시예의 타이밍 차트를 도 9에 나타내고, 이하에 그 동작을 설명한다.
- [0132] (a) 전류 설정 기간 92
- [0133] 본 실시예에서는, 실시예 1 및 2의 전류 기록 기간의 전후에, 백 게이트 전압 기록 기간을 포함하고, 이 3개의 기간에서, OLED 소자에 공급하는 전류를 설정한다.
- [0134] (a-1) 백 게이트 전압 기록 기간 T1
- [0135] 백 게이트 전압 기록 기간 T1에서는, 전류 기록 기간에 있어서의 백 게이트-소스 간의 전압을 설정한다.
- [0136] 백 게이트 전압 기록 기간 T1에 있어서, 주사선 S2의 전압을 H 레벨(VH')로 설정하고, 주사선 S1 및 S3의 전압을 L 레벨(VL')로 설정한다. 따라서, 스위치 SW3 및 SW4는 ON 상태가 되고, 스위치 SW1, SW2, 및 SW5는 OFF 상태가 된다.

- [0137] 이 경우에, 참조 전압선 VR1의 전압을 H 레벨(VH)로 설정하고, 참조 전압선 VR2의 전압을 0V로 설정하면, 커패시터 C2에 전압 VH가 인가된다.
- [0138] (a-2) 전류 기록 기간 T2
- [0139] 전류 기록 기간 T2에서는, 데이터선 DATA를 통해서, 화소회로 외부로부터 공급되는 전류(IDATA)를 TFT1에 기록하는 기간이다.
- [0140] 전류 기록 기간 T2에 있어서, 주사선 S1의 전압을 H 레벨(VH')로 설정하고, 주사선 S2 및 S3의 전압을 L레벨(VL')로 설정한다. 따라서, 스위치 SW1 및 SW2는 ON 상태가 되고, 스위치 SW3, SW4, SW5는 OFF 상태가 된다. 이때, 커패시터 C2에 의해 백 게이트 전압 기록 기간 T1에서 설정한 백 게이트-소스 간의 전압차 VH가 유지되어서, 전류 능력은 높은 상태가 된다.
- [0141] 전류 IDATA는, 스위치 SW5가 OFF이기 때문에, OLED 소자에 흐르지 않고 TFT1에 흐른다. TFT1의 게이트 전압은, TFT1의 전류-전압 특성, 즉, 임계값 전압과 이동도에 따라, 전류 IDATA를 전하는 전압으로 설정된다. TFT1의 드레인과 게이트가 단락하고 있으므로, TFT1는 포화 영역에서 동작한다. 따라서, 전류 IDATA는, 이하의 식으로 표현된다.
- [0142]
$$IDATA=0.5 \times \beta \times [(VG-VS) - \{VTH0 - a \times VH\}]^2 \quad \dots \text{식(4')}$$
- [0143] (a-3) 백 게이트 전압 기록 기간 T3
- [0144] 백 게이트 전압 기록 기간 T3에서는, TFT1의 백 게이트 전압을 H 레벨로부터 L 레벨로 변경한다.
- [0145] 백 게이트 전압 기록 기간 T3에 있어서, 주사선 S2의 전압을 H 레벨(VH')로 설정하고, 주사선 S1 및 S3의 전압을 L 레벨(VL')로 설정한다. 따라서, 스위치 SW3 및 SW4는 ON상태가 되고, 스위치 SW1, SW2, 및 SW5는 OFF 상태가 된다. 또, 참조 전압선 VR1의 전압을 L 레벨(VL)로 설정하고, 참조 전압선 VR2의 전압을 0V로 유지한다.
- [0146] 이때, 전류 기록시의 TFT1의 게이트-소스간 전압차를 유지한 채로, 백 게이트-소스간 전압차가 VL가 된다.
- [0147] (b) 구동 기간 93
- [0148] 구동 기간 93에서, 데이터선으로부터 공급된 IDATA에 근거해서 제어되는 전류를, OLED 소자에 공급하는 것으로, OLED 소자를 구동한다.
- [0149] 이 구동 기간에서는, 주사선 S3의 전압을 H 레벨(VH')로 설정하고, 주사선 S1 및 S2의 전압을 L 레벨(VL')로 설정한다. 따라서, 스위치 SW5는 ON상태가 되고, 스위치 SW1, SW2, SW3, 및 SW4는 OFF 상태가 된다. 이때, 커패시터 C2에 의해, 백 게이트-소스간의 전압차가 VL로 유지되고, 전류 능력은 낮은 상태가 된다.
- [0150] 상술한 전류 설정 기간 92(백 게이트 전압 기록 기간 T1-백 게이트 전압 기록 기간 T3)에 있어서의 동작에 의해, 본 기간에 있어서의 전류 IOUT는, 다음과 같이 표현된다.
- [0151]
$$IOUT=0.5 \times \beta \times [(VG-VS) - \{VTH0 - a \times VL\}]^2 = [(IDATA)^{1/2} - a \times (0.5 \times \beta)^{1/2} \times (VH - VL)]^2 \quad \dots \text{식(5')}$$
- [0152] 본 실시예에서는, 커패시터 C2, 스위치 SW3 및 SW4, 참조 전압선 VR1 및 VR2를 이용하는 것으로, 백 게이트-소스 간의 전압차를 결정하고 있다. 따라서, 식(5')의 하단에서는, 근사 기호(≐) 대신에, 등호(=)가 사용된다.
- [0153] 또, 1프레임 기간 91의 표시 계조에 대응하는 OLED 소자의 휘도의 제어, 즉, OLED 소자에 공급하는 전류의 제어는, 전류 IDATA를 제어하는 것으로 행해질 수 있다. 휘도를 결정하는 OLED 소자에 공급되는 1프레임 기간의 평균 전류는, 전류 기록시에 OLED 소자에 전류가 공급되지 않기 때문에, 식(7)으로 표현된다. 다만, 본 실시예에서는, t1를, 전류 기록 기간 대신에, 전류 설정 기간의 길이(시간)로서 설정한다. 전류 설정 시간에 의해, 또 식(5')으로부터, VH, VL, 및 a의 값에 의해서도, IOUT를 제어할 수 있다.
- [0154] 이상의 동작을 실시하는 것으로, 본 실시예의 화소회로를 매트릭스형으로 포함하는 AM형 OLED 디스플레이는, a-IGZO TFT의 특성(임계값 전압, 이동도)의 변화 및 변동을 보정할 수 있어, 고품질의 표시가 가능하다. 특히, IDATA를, 기록 기간 중에 디스플레이의 배선 부하를 충방전할 수 있을 정도로 증가시키는 것으로, 대화면 디스플레이에도 본 실시예의 디스플레이를 적용할 수 있다. 게다가, 본 실시예는, 백 게이트-소스 간의 전압을 유지하기 때문에, TFT의 특성의 변화 및 변동뿐만 아니라, OLED 소자의 특성의 변화 및 변동도 보정할 수 있다.
- [0155] 또, 본 실시예에서는, 백 게이트 전압 설정용으로 참조 전압선 VR2를 별도로 준비했지만, 전류 설정 기간에 있

어서 일정 전압인 주사선 S3으로 대체하는 것이 가능하다. 마찬가지로, 본 실시예에서는, 전류 기록 기간에 대해서, 주사선 S3 및 스위치 SW5를 준비하고 있지만, 실시예 2와 같이 화소회로를 구동하는 것으로, 그들을 생략하는 것이 가능하다.

- [0156] <실시예 4>
- [0157] 실시예 4의 OLED 디스플레이의 화소회로를 도 10에 나타낸다. 본 실시예의 특징은, 화소회로 외부로부터 공급되어 기록되는 전류를 일정 전류로 설정하고, OLED 소자의 휘도 계조의 제어를, 화소회로 외부로부터 백 게이트에 인가하는 전압으로 실시하는 것이다.
- [0158] 본 실시예는, 실시예 3에 나타낸 회로와 동일 구성을 취한다. 다만, 본 실시예는 실시예 3에 있어서의 IDATA를 공급하는 데이터선이 참조 전류선 IR1으로 대체되고, 백 게이트 전압을 공급하는 참조 전압선 VR1이 데이터선 DATA으로 대체된다는 점에서 실시예 3과 다르다.
- [0159] 본 실시예의 타이밍 차트를 도 11에 나타내고, 이하에 그 동작을 설명한다.
- [0160] (1) 전류 설정 기간 92
- [0161] 본 실시예에서는, 전류 기록 기간의 전후에, 백 게이트 전압 기록 기간과 계조 전압 기록 기간이라고 하는, 백 게이트 전압을 제어하는 2개의 기간을 포함하고, 이 3개의 기간에 있어서, OLED 소자에 공급하는 전류를 설정한다.
- [0162] (a-1) 백 게이트 전압 기록 기간 T4
- [0163] 백 게이트 전압 기록 기간 T4에 있어서, 전류 기록 기간에 있어서의 백 게이트-소스 간의 전압을 설정한다.
- [0164] 백 게이트 전압 기록 기간 T4에 있어서, 주사선 S2의 전압을 H 레벨(VH')로 설정하고, 주사선 S1 및 S3의 전압을 L 레벨(VL')로 설정한다. 따라서, 스위치 SW3 및 SW4는 ON 상태가 되고, 스위치 SW1, SW2, 및 SW5는 OFF 상태가 된다.
- [0165] 이 경우에, 데이터선 DATA의 전압을 H 레벨(VH)로 설정하고, 참조 전압선 VR2의 전압을 0V로 설정하면, 커패시터 C2에 전압 VH가 인가된다.
- [0166] (a-2) 전류 기록 기간 T5
- [0167] 전류 기록 기간 T5에서는, 전류 참조선 IR1를 통해서 화소회로 외부로부터 공급되는 전류 IR를 TFT1에 기록한다.
- [0168] 전류 기록 기간 T5에 있어서, 주사선 S1의 전압을 H 레벨(VH')로 설정하고, 주사선 S2 및 S3의 전압을 L 레벨(VL')로 설정한다. 따라서, 스위치 SW1 및 SW2는 ON 상태가 되고, 스위치 SW3, SW4, 및 SW5는 OFF 상태가 된다. 이때, 커패시터 C2에 의해 백 게이트 전압 기록 기간에서 설정한 백 게이트-소스 간의 전압차 VH가 유지된다.
- [0169] 전류 IR는, 스위치 SW5가 OFF이기 때문에, OLED 소자에 흐르지 않고 TFT1에 흐른다. TFT1의 게이트 전압은, TFT1의 전류-전압 특성, 즉, 임계값 전압과 이동도에 따라, 전류 IR를 흘리는 전압으로 설정된다. TFT1의 드레인과 게이트가 단락하고 있으므로, TFT1는 포화 영역에서 동작한다. 따라서, IR는, 이하의 식으로 표현된다.
- [0170]
$$IR=0.5 \times \beta \times [(VG-VS) - \{VTH0 - a \times VH\}]^2 \dots \text{식(4'')}$$
- [0171] (a-3) 계조 전압 기록 기간 T6
- [0172] 계조 전압 기록 기간 T6에서는, TFT1의 백 게이트 전극으로 계조에 대응하는 전압을 설정한다.
- [0173] 계조 전압 기록 기간 T6에 있어서, 주사선 S2의 전압을 H 레벨(VH')로 설정하고, 주사선 S1 및 S3의 전압을 L 레벨(VL')로 설정한다. 따라서, 스위치 SW3 및 SW4는 ON 상태가 되고, 스위치 SW1, SW2, 및 SW5는 OFF 상태가 된다. 또, 데이터선DATA의 전압을 VDATA로서 설정하고, 참조 전압선 VR2의 전압을 0V로 유지한다.
- [0174] 이때, 전류 기록시의 TFT1의 게이트-소스간 전압차를 유지한 채로, 백 게이트-소스간 전압차가 VDATA가 된다.
- [0175] (b) 구동 기간
- [0176] 구동 기간 93에서는, 데이터선 DATA로부터 공급된 백 게이트 전압 VDATA에 근거해서 제어되는 전류를, OLED 소

자에 공급하는 것으로, OLED 소자를 구동한다.

- [0177] 본 기간에 있어서, 주사선 S3의 전압을 H 레벨(VH')로 설정하고, 주사선 S1 및 S2의 전압을 L 레벨(VL')로 설정한다. 따라서, 스위치 SW5는 ON 상태가 되고, 스위치 SW1, SW2, SW3, 및 SW4는 OFF 상태가 된다. 이때, 커패시터 C2에 의해, 백 게이트-소스간의 전압차 VDATA가 유지되고 있다.
- [0178] 상술한 전류 설정 기간 92에 있어서의 동작에 의해, 본 구동 기간 93에 있어서의 전류 IOUT는, 다음과 같이 나타낸다.
- [0179]
$$IOUT = 0.5 \times \beta \times [(VG - VS) - \{VTH0 - a \times VDATA\}]^2 = [(IR)^{1/2} - a \times (0.5 \times \beta)^{1/2} \times (VH - VDATA)]^2 \dots \text{식(5'')}$$
- [0180] 본 실시예는, 실시예 3과 같이, 커패시터 C2, 스위치 SW3 및 SW4, 데이터선 DATA, 참조 전압선 VR2를 이용하는 것으로, 백 게이트-소스간의 전압차를 결정하고 있다. 따라서, 식(5'')의 하단에서는, 근사 기호 대신에, 등호(=)가 사용된다.
- [0181] 또, 1프레임 기간 91의 표시 계조에 대응하는 OLED 소자의 휘도의 제어, 즉, OLED 소자에 공급하는 전류의 제어는, VDATA를 제어하는 것으로 행해질 수 있다. 휘도를 결정하는 OLED 소자에 공급되는 1프레임 기간의 평균 전류는, 전류 기록시에 OLED 소자에 전류가 공급되지 않기 때문에, 식(7)으로 표현된다. 다만, 본 실시예에서는, t1를, 전류 기록 기간이 아니라, 전류 설정 기간의 길이(시간)로서 설정한다. 전류 설정 시간에 의해, 또 식(5'')에서 VH, VDATA, 및 "a"의 값에 의해서도, IOUT를 제어할 수 있다.
- [0182] 이상의 동작을 실시하는 것으로, 본 실시예의 화소회로를 매트릭스형으로 포함하는 AM형 OLED 디스플레이는, a-IGZO TFT의 특성(임계값 전압, 이동도) 변화와 변동을 보정할 수 있어, 고품질의 표시가 가능하다. 또, 본 실시예는, 백 게이트-소스간의 전압을 유지하기 때문에, TFT의 특성 변화 및 변동뿐만 아니라, OLED 소자의 특성 변화 및 변동의 보정도 가능하다.
- [0183] 한층 더, 본 실시예는, IOUT의 제어를, 기록된 일정 전류 IR를 기준 전류로서 설정한 후에, 백 게이트 전압에 인가하는 전압 VDATA에 의해 행한다. 일정 전류를 기록하는 경우, 디스플레이의 배선 부하의 충방전은, 각 화소회로의 TFT1의 특성의 차를 보정하기 위해서 필요한 충방전이다. 이 충방전은 전압으로 나타내면 1V이하이며, 실시예 1 내지 3의 계조를 제어하기 위한 전류를 기록할 때 충방전하는 몇 V의 전압과 비교해서 10퍼센트에서 몇 10퍼센트까지이다. 따라서, 본 실시예에서 전류를 기록하기 위해서 필요한 시간이 짧다. 백 게이트 전극에의 전압의 기록도 전압 기록이기 때문에, 이 기록에 필요한 시간은 짧다. 이 때문에, 본 실시예는 대화면 디스플레이에도 적용 가능하다.
- [0184] 또, 본 실시예는, 리크(leak) 전류가 작은 스위치를 이용하는 것으로, 장시간 일정 전류 IR를 유지할 수 있기 때문에, 전류 설정 기간에 있어서의 백 게이트 전압 기록 기간과 전류 기록 기간을, 계조 전압 설정 기간과 구동 기간과 별도로 준비하는 것이 가능하다. 예를 들면, OLED 디스플레이에 있어서, 통상 1초동안 60 프레임으로 하지만, 1초동안 61 프레임으로 한다. 1프레임을 백 게이트 기록 기간과 전류 기록 기간에만 이용하고, 다른 60 프레임을, 계조 전압 설정 기간과 구동 기간으로 구성하는 것이 가능하다.
- [0185] a-IGZO TFT에는, 오프 리크 전류가 매우 작기 때문에, 본 실시예의 스위치로서 사용했을 경우에는, 상술한 구동이 가능하다.
- [0186] 본 실시예의 변형예로서, 몇 개의 화소회로를 이용할 수가 있다.
- [0187] 예를 들면, 본 실시예에서는, 백 게이트 전압 설정용으로 참조 전압선 VR2를 별도로 준비했지만, 전류 설정 기간에 있어서 일정 전압의 주사선 S3으로 대체하는 것이 가능하다.
- [0188] VR2를 사용하지 않는 또 다른 변형예로서, 도 12에 나타내는 것과 같은, TFT1의 백 게이트-드레인 사이에 스위치 SW4를 배치하는 화소회로가 생각된다. 다만, 계조 전압 설정 기간에 있어서의 TFT1의 소스 전압을 고정하기 위해서, 이 기간의 전원선 VDD1의 전압을 0V로 설정한다. 이것에 의해, 본 파생형에서도, OLED 소자에 공급되는 전류 IOUT는, 식(5'')으로 나타낸다. 다만, 이 파생형에서는, 전류 기록 기간에서의 백 게이트-소스간 전압차는, 게이트-소스간 전압차와 같은 VG-VS이다.
- [0189] 한층 더, 또 다른 변형예로서 본 실시예에서는, 전류 기록 기간에 대해서 주사선 S3 및 스위치 SW5를 포함하고 있지만, 실시예 2와 같이 화소회로를 구동하는 것으로, 그들을 생략하는 것이 가능하다.
- [0190] 이상과 같이, 각 실시예의 백 게이트 전극을 갖는 TFT를 포함하는 화소회로는, 백 게이트 전극에 화소회로 외부로부터 제공된 전압을 인가하는 유닛을 갖고, 또 화소회로 외부로부터 공급된 전류를 기록하는 기간을 갖는다.

게다가, 각 실시예의 화소회로는, 전류를 기록하는 기간과 제어된 전류를 발광소자에 공급하는 구동 기간의 2개의 기간에 있어서, 상술한 박막 트랜지스터의 백 게이트 전극의 전압을 제어한다. 이러한 화소회로를 발광표시장치에 이용하는 것으로, 배선 부하가 큰 발광표시장치를 구동할 수 있다.

[0191] 상술한 각 실시예의 화소회로를 갖는 OLED 디스플레이는 정보처리장치를 구성할 수 있다. 이 정보처리장치는 휴대전화, 휴대 컴퓨터, 스틸 카메라, 이미지 카메라 혹은 이들의 각 기능의 복수를 실현하는 장치이다. 정보처리장치는 정보입력부를 포함하고 있다. 예를 들면, 휴대전화의 경우에는, 정보입력부는 안테나를 포함해서 구성된다. PDA나 휴대 퍼스널 컴퓨터의 경우에는, 정보입력부는 네트워크에 대한 인터페이스부를 포함해서 구성된다. 스틸 카메라와 무비 카메라의 경우에는, 정보입력부는 CCD와 CMOS에 의한 센서부(촬상부)를 포함해서 구성된다.

[0192] 이하 본 발명의 바람직한 실시예로서, 상술한 각 실시예의 화소회로를 갖는 AM형 OLED 디스플레이를 이용한 디지털 카메라에 대해서 설명한다.

[0193] 도 14는 디지털 스틸 카메라의 일례의 블럭도이다. 도 14는 전체 시스템(129), 피사체를 촬상하는 촬상부(123), 영상신호 처리회로(124)(영상신호 처리부가 된다), 표시 패널(125), 메모리(126), CPU(127), 및 조작부(128)를 나타낸다. 촬상부(123)로 촬영한 영상 또는 메모리(126)에 기록된 영상을, 영상신호 처리회로(124)에서 신호 처리하고, 발광표시장치가 되는 표시 패널(125)상에서 볼 수가 있다. CPU(127)에서는, 조작부(128)로부터의 입력에 의해, 촬상부(123), 메모리(126), 영상신호 처리회로(124) 등을 제어하고, 상황에 적절한 촬영, 기록, 재생, 및 표시를 행한다.

[0194] 본 발명은 상기 실시의 형태에 제한되는 것이 아니라, 본 발명의 정신 및 범위로부터 이탈하는 일없이, 여러가지 변경 및 변형이 가능하다. 따라서, 본 발명의 범위를 공공연히 하기 위해서, 이하의 청구항을 첨부한다.

도면의 간단한 설명

[0195] 도 1은 본 발명에 따른 실시예 1의 화소회로의 회로 구성도이다.

[0196] 도 2는 실시예 1의 화소회로의 동작을 나타내는 타이밍 차트이다.

[0197] 도 3은 본 발명에 따른 화소회로에 이용하는 a-IGZO TFT의 구조를 나타내는 단면도이다.

[0198] 도 4는 본 발명에 따른 화소회로에 이용하는 a-IGZO TFT의 Id-Vg 특성과 그 백 게이트 전압 의존성을 나타내는 특성도이다.

[0199] 도 5는 본 발명에 따른 화소회로에 이용하는 a-IGZO TFT의 임계값 전압의 백 게이트 전압 의존성을 나타내는 특성도이다.

[0200] 도 6은 백 게이트 전압에 대한 a-IGZO TFT의 전계 효과 이동도의 변화율을 나타내는 특성도이다.

[0201] 도 7은 본 발명에 따른 실시예 2의 화소회로의 회로 구성도이다.

[0202] 도 8은 본 발명에 따른 실시예 3의 화소회로의 회로 구성도이다.

[0203] 도 9는 실시예 3의 화소회로의 동작을 나타내는 타이밍 차트이다.

[0204] 도 10은 본 발명에 따른 실시예 4의 화소회로의 회로 구성도이다.

[0205] 도 11은 실시예 4의 화소회로의 동작을 나타내는 타이밍 차트이다.

[0206] 도 12는 실시예 4의 화소회로의 변형예를 나타내는 회로 구성도이다.

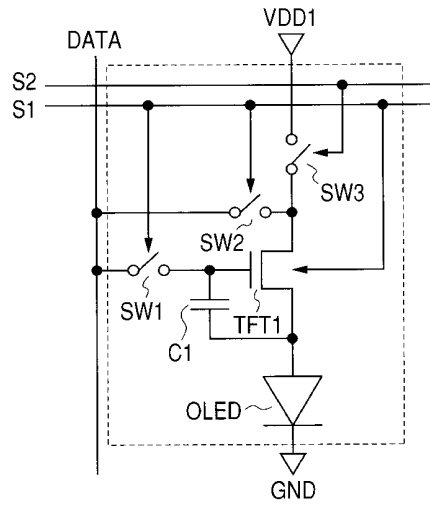
[0207] 도 13은 각 화소회로를 2차원적으로 배치한 OLED 디스플레이의 전체의 회로 구성을 나타내는 회로 구성도이다.

[0208] 도 14는 AM형 OLED 디스플레이를 이용한 디지털 카메라의 구성을 나타내는 블럭도이다.

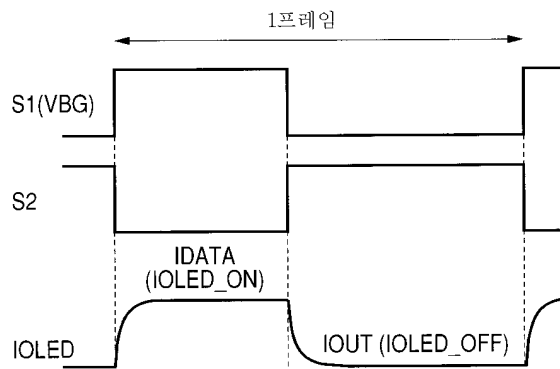
[0209] 도 15는 백 게이트 전압 의존성과 드레인 전류의 변동($\Delta ID/ID$)과의 관계를 나타내는 특성도이다.

도면

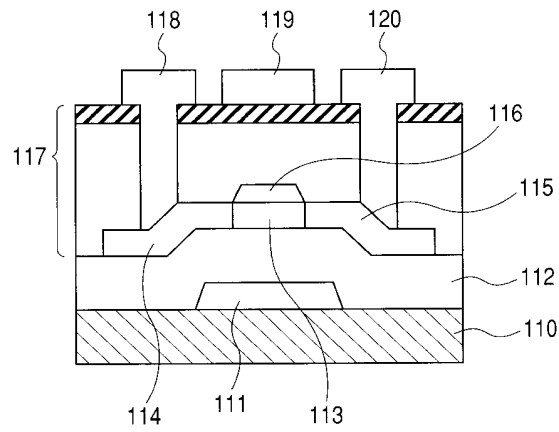
도면1



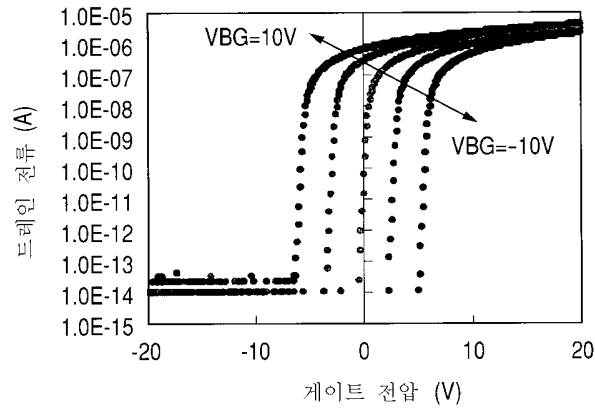
도면2



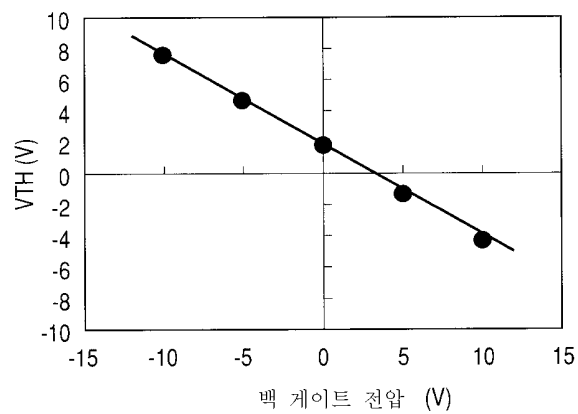
도면3



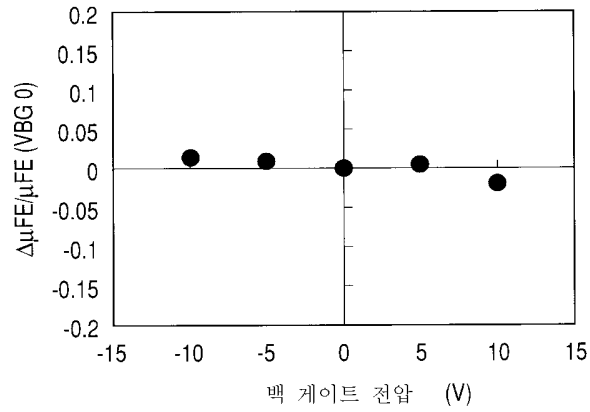
도면4



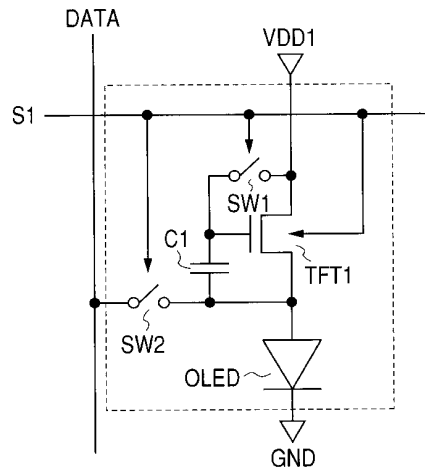
도면5



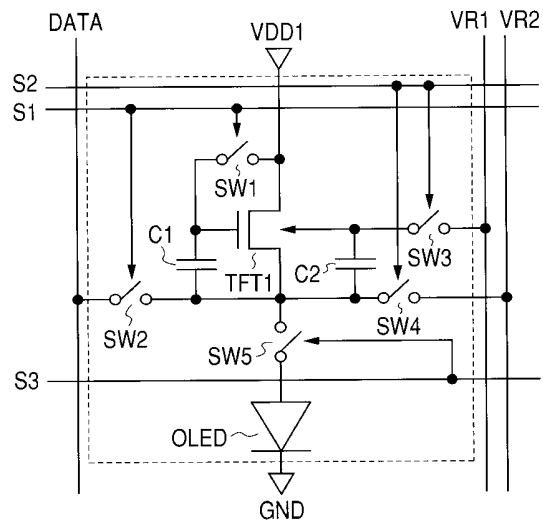
도면6



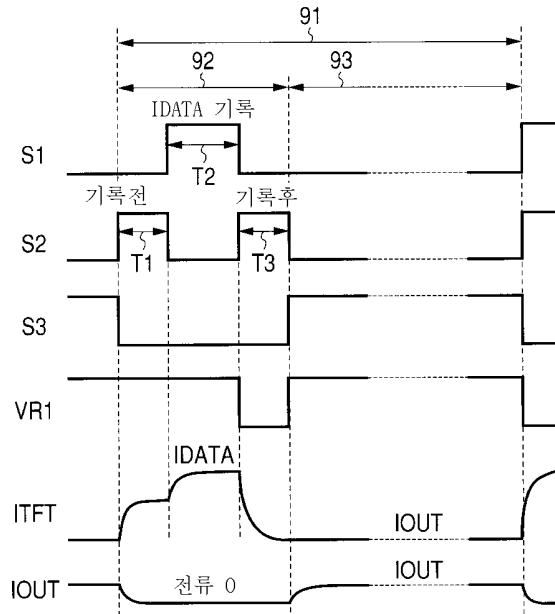
도면7



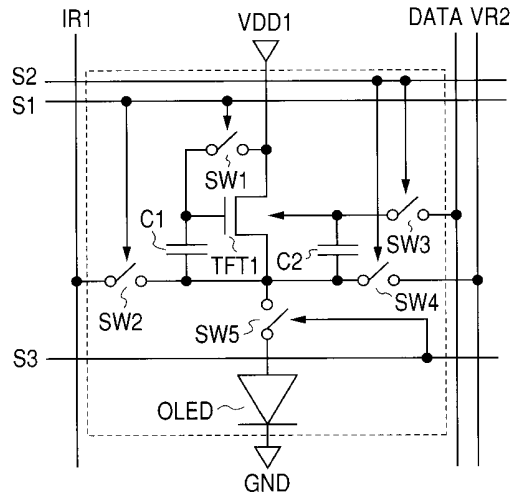
도면8



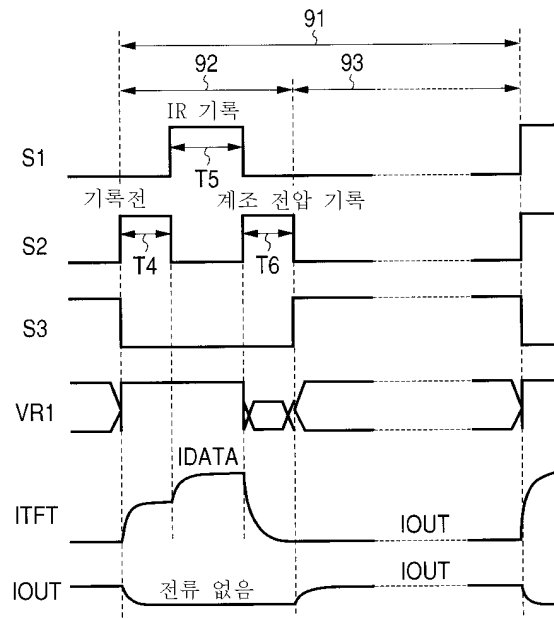
도면9



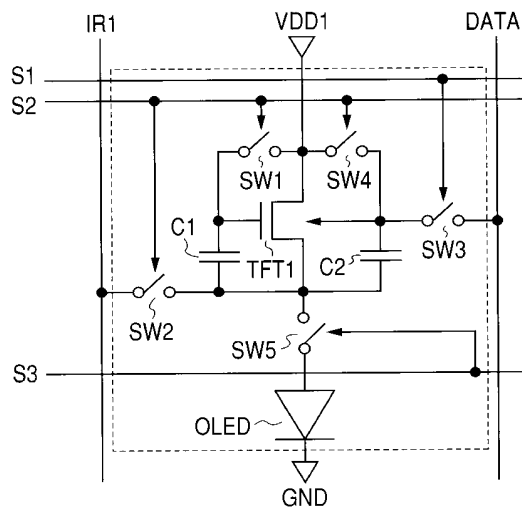
도면10



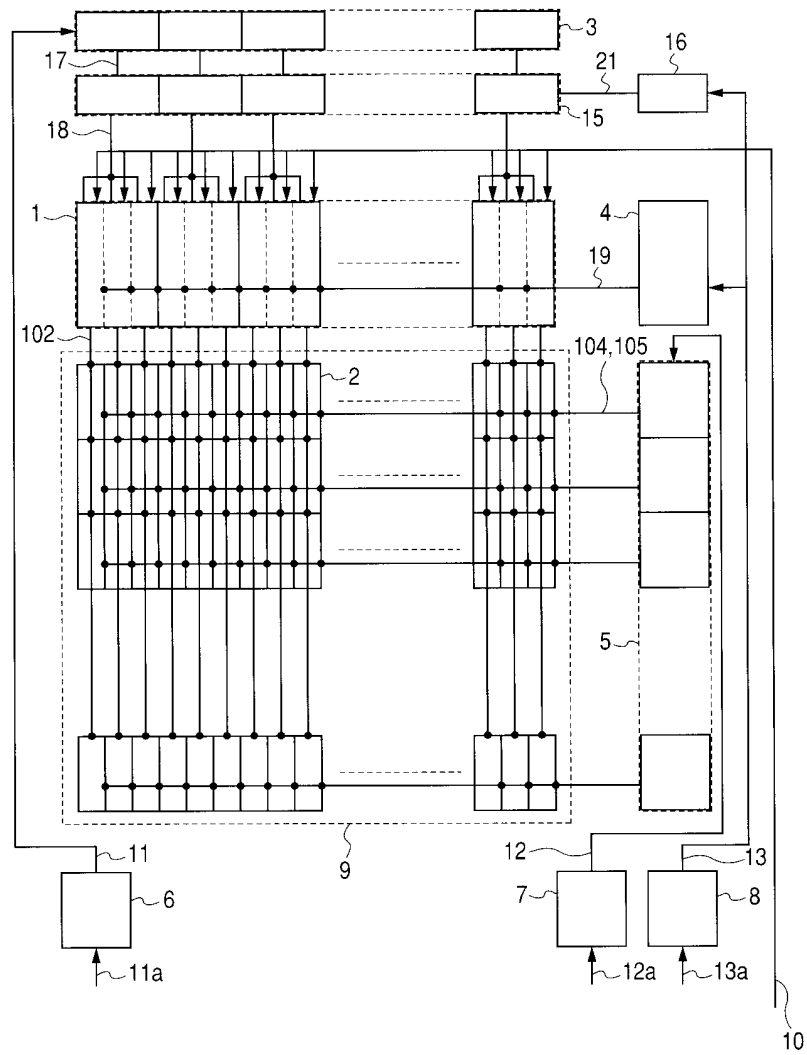
도면11



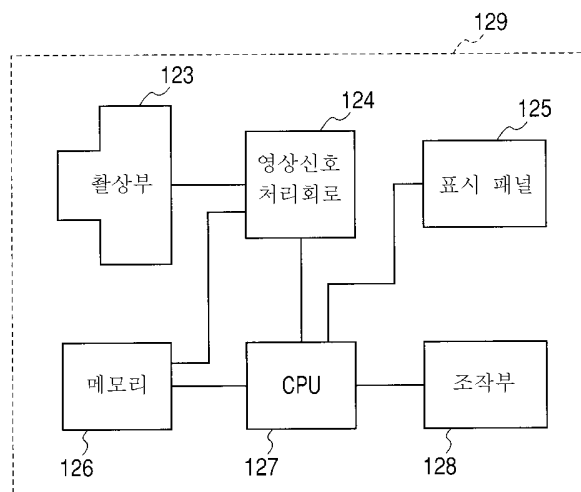
도면12



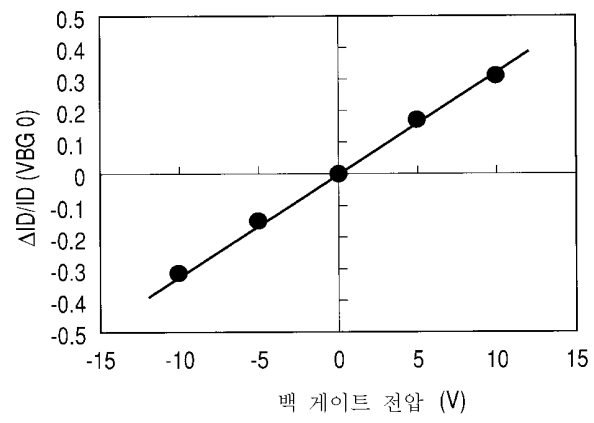
도면13



도면14



도면15



专利名称(译)	像素电路，发光显示装置及其驱动方法		
公开(公告)号	KR1020100027986A	公开(公告)日	2010-03-11
申请号	KR1020090081824	申请日	2009-09-01
[标]申请(专利权)人(译)	佳能株式会社		
申请(专利权)人(译)	佳能sikki有限公司		
当前申请(专利权)人(译)	佳能sikki有限公司		
[标]发明人	ABE KATSUMI 아베카츄미 TAKAHASHI KENJI 타카하시켄지 HAYASHI RYO 하야시료 KUMOMI HIDEYA 쿠모미히데야		
发明人	아베카츄미 타카하시켄지 하야시료 쿠모미히데야		
IPC分类号	G09G3/30 G09G3/20 H01L51/52 H05B33/12		
CPC分类号	G09G2300/0852 G09G2300/0814 G09G2300/0439 G09G3/325 G09G2310/0262 G09G2310/0251 G09G2320/0223 G09G2300/0426 G09G3/3233		
优先权	2008226061 2008-09-03 JP		
其他公开文献	KR101125595B1		
外部链接	Espacenet		

摘要(译)

用途：提供像素电路，发光显示装置及其驱动方法，以通过在驱动时段和写入时段中改变施加到背栅电极的电压来在大屏幕OLED显示器中显示高质量图像。组成：像素电路包括OLED元件（OLED），一个a-IGZO TFT（TFT1），三个开关（SW1，SW2，SW3），以及a-IGZO TFT的栅极和源极之间的电容器（C1）。a-IGZO TFT是根据OLED的亮度 - 电流特性提供用于控制灰度的电流的薄膜晶体管，并且包括背栅电极。用于控制SW1的导通/截止，SW2的导通/截止以及a-IGZO TFT的背栅极电压的控制信号被施加到一条扫描线（S1）。用于控制SW3的开/关的控制信号被施加到另一扫描线（S2）。电源线（VDD1）连接到SW3。数据线（DATA）连接到SW1。通过SW1将电流提供给a-IGZO TFT的栅极和电容器。

