(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2009-0042006
(43) 공개일자 2009년04월29일

(51) Int. Cl.
G09G 3/30 (2006.01) *G09G 3/32* (2006.01)
G09G 3/20 (2006.01) *H05B 33/12* (2006.01)
(21) 출원번호 10-2007-0107851
(22) 출원일자 2007년10월25일
심사청구일자 2007년10월25일

(71) 출원인
삼성모바일디스플레이주식회사
경기도 용인시 기흥구 농서동 산24번지
(72) 발명자
한삼일
충청남도 천안시 성성동 508번지 삼성SDI(주)
정진태
서울특별시 강북구 수유5동 401-38
(74) 대리인
신영무

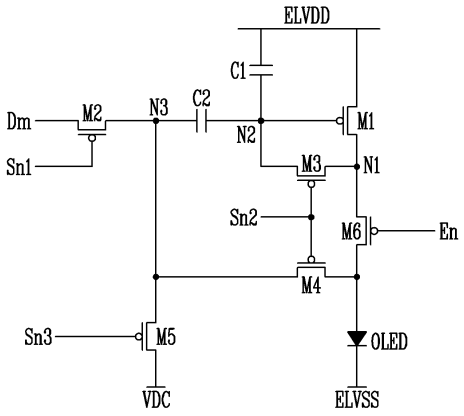
전체 청구항 수 : 총 11 항

(54) 화소 및 그를 이용한 유기전계발광표시장치

(57) 요 약

본 발명은 애노드 전극, 캐소드 전극 및 상기 애노드 전극과 상기 캐소드 전극 사이에 위치하여 빛을 발광하는 발광층을 포함하는 유기발광다이오드, 소스는 제 1 전원선에 연결되고 드레인은 제 1 노드에 연결되며 게이트는 제 2 노드에 연결되는 제 1 트랜지스터, 소스는 데이터선에 연결되고 드레인은 제 3 노드에 연결되고 게이트는 제 1 주사선에 연결되는 제 2 트랜지스터, 소스는 상기 제 1 노드에 연결되고 드레인은 상기 제 2 노드에 연결되며 게이트는 제 2 주사선에 연결되는 제 3 트랜지스터, 소스는 상기 애노드 전극에 연결되고 드레인은 상기 제 3 노드에 연결되며 게이트는 상기 제 2 주사선에 연결되는 제 4 트랜지스터, 소스는 보상전원선에 연결되고 드레인은 제 3 노드에 연결되며 게이트는 제 3 주사선에 연결되는 제 5 트랜지스터, 소스는 제 1 노드에 연결되고 드레인은 상기 애노드 전극에 연결되며 게이트는 발광제어선에 연결되는 제 6 트랜지스터, 상기 제 2 노드와 상기 제 1 전원선 사이에 형성되는 제 1 캐패시터 및 상기 제 2 노드와 상기 제 3 노드 사이에 형성되는 제 2 캐패시터를 포함하는 화소를 제공하는 것이다.

대 표 도 - 도3



특허청구의 범위

청구항 1

애노드 전극, 캐소드 전극 및 상기 애노드 전극과 상기 캐소드 전극 사이에 위치하여 빛을 발광하는 발광층을 포함하는 유기발광다이오드;

소스는 제 1 전원선에 연결되고 드레인은 제 1 노드에 연결되며 게이트는 제 2 노드에 연결되는 제 1 트랜지스터;

소스는 데이터선에 연결되고 드레인은 제 3 노드에 연결되고 게이트는 제 1 주사선에 연결되는 제 2 트랜지스터;

소스는 상기 제 1 노드에 연결되고 드레인은 상기 제 2 노드에 연결되며 게이트는 제 2 주사선에 연결되는 제 3 트랜지스터;

소스는 상기 애노드 전극에 연결되고 드레인은 상기 제 3 노드에 연결되며 게이트는 상기 제 2 주사선에 연결되는 제 4 트랜지스터;

소스는 보상전원선에 연결되고 드레인은 제 3 노드에 연결되며 게이트는 제 3 주사선에 연결되는 제 5 트랜지스터;

소스는 제 1 노드에 연결되고 드레인은 상기 애노드 전극에 연결되며 게이트는 발광제어선에 연결되는 제 6 트랜지스터;

상기 제 2 노드와 상기 제 1 전원선 사이에 형성되는 제 1 캐패시터; 및

상기 제 2 노드와 상기 제 3 노드 사이에 형성되는 제 2 캐패시터를 포함하는 화소.

청구항 2

제 1 항에 있어서,

상기 제 2 주사선을 통해 전달되는 주사신호에 의해 상기 제 3 트랜지스터와 상기 제 4 트랜지스터가 온 상태가 된 후 상기 제 3 주사선을 통해 전달되는 주사신호에 의해 상기 제 5 트랜지스터가 온 상태가 되고, 상기 제 5 트랜지스터가 온상태가 된 후 상기 제 1 주사선을 통해 전달되는 주사신호에 의해 상기 제 2 트랜지스터가 온 상태가 되는 화소.

청구항 3

제 1 항에 있어서,

상기 제 1 및 제 2 캐패시터는 상기 제 4 트랜지스터가 온 상태가 될 때 입력되는 전압에 의해 초기화되는 화소.

청구항 4

제 1 항에 있어서,

상기 제 1 캐패시터와 상기 제 2 캐패시터는 상기 유기발광다이오드에 인가되는 전압을 전달받아 상기 제 2 노드의 전압을 조절하는 화소.

청구항 5

제 1 항에 있어서,

상기 제 5 트랜지스터가 온 상태가 되면, 상기 보상전압에 의해 상기 제 3 노드의 전압이 보상되는 화소.

청구항 6

제 1 내지 제 3 주사신호와 데이터신호 및 발광제어신호가 전달되어 화상을 표현하는 하나의 화소가 복수 개 배열되어 있는 화소부; 및

상기 제 1 내지 제 3 주사신호를 순차적으로 생성하는 주사구동부를 포함하되,

상기 복수의 화소 중 적어도 하나의 화소는

애노드 전극, 캐소드 전극 및 상기 애노드 전극과 상기 캐소드 전극 사이에 위치하여 빛을 발광하는 발광층을 포함하는 유기발광다이오드;

소스는 제 1 전원선에 연결되고 드레인은 제 1 노드에 연결되며 게이트는 제 2 노드에 연결되는 제 1 트랜지스터;

소스는 데이터선에 연결되고 드레인은 제 3 노드에 연결되고 게이트는 제 1 주사선에 연결되는 제 2 트랜지스터;

소스는 상기 제 1 노드에 연결되고 드레인은 상기 제 2 노드에 연결되며 게이트는 제 2 주사선에 연결되는 제 3 트랜지스터;

소스는 상기 애노드 전극에 연결되고 드레인은 상기 제 3 노드에 연결되며 게이트는 상기 제 2 주사선에 연결되는 제 4 트랜지스터;

소스는 보상전원선에 연결되고 드레인은 제 3 노드에 연결되며 게이트는 제 3 주사선에 연결되는 제 5 트랜지스터;

소스는 제 1 노드에 연결되고 드레인은 상기 애노드 전극에 연결되며 게이트는 발광제어선에 연결되는 제 6 트랜지스터;

상기 제 2 노드와 상기 제 1 전원선 사이에 형성되는 제 1 캐패시터; 및

상기 제 2 노드와 상기 제 3 노드 사이에 형성되는 제 2 캐패시터를 포함하는 유기전계발광표시장치.

청구항 7

제 6 항에 있어서,

상기 제 2 주사선을 통해 전달되는 주사신호에 의해 상기 제 3 트랜지스터와 상기 제 4 트랜지스터가 온 상태가 된 후 상기 제 3 주사선을 통해 전달되는 주사신호에 의해 상기 제 5 트랜지스터가 온 상태가 되고, 상기 제 5 트랜지스터가 온상태가 된 후 상기 제 1 주사선을 통해 전달되는 주사신호에 의해 상기 제 2 트랜지스터가 온 상태가 되는 유기전계발광표시장치.

청구항 8

제 6 항에 있어서,

상기 제 1 및 제 2 캐패시터는 상기 제 4 트랜지스터가 온 상태가 될 때 입력되는 전압에 의해 초기화되는 유기전계발광표시장치.

청구항 9

제 6 항에 있어서,

상기 제 1 캐패시터와 상기 제 2 캐패시터는 상기 유기발광다이오드에 인가되는 전압을 전달받아 상기 제 2 노드의 전압을 조절하는 유기전계발광표시장치.

청구항 10

제 6 항에 있어서,

상기 제 5 트랜지스터가 온 상태가 되면, 상기 보상전압에 의해 상기 제 3 노드의 전압이 보상되는 유기전계발광표시장치.

청구항 11

제 6 항에 있어서,

상기 제 1 주사신호는 상기 제 1 주사선에 전달되고 상기 제 2 주사신호는 상기 제 2 주사선에 전달되며 상기

제 3 주사신호는 상기 제 3 주사선에 전달되되, 상기 제 1 주사신호, 상기 제 2 주사신호 및 상기 제 3 주사신호는 서로 독립적으로 생성되어 상기 화소에 전달되는 유기전계발광표시장치.

명 세 서

발명의 상세한 설명

기 술 분 야

<1> 본 발명은 화소 및 그를 이용한 유기전계발광표시장치에 관한 것으로, 더욱 상세히 설명하면, 트랜지스터의 문턱전압을 보상하고 화소 열화를 보상하도록 하는 화소 및 그를 이용한 유기전계발광표시장치를 제공하는 것이다.

배 경 기 술

<2> 최근에 반도체 기술의 발전과 더불어 박막 트랜지스터 관련 기술이 발전하면서 박막트랜지스터를 이용하여 화상을 표현하는 액티브 매트릭스형 평판 표시장치가 널리 사용되고 있다. 특히, 발광효율, 휘도 및 시야각이 뛰어나며 응답속도가 빠른 유기전계발광표시장치가 주목 받고 있다.

<3> 유기전계발광표시장치는 복수의 유기발광다이오드(organic light emitting diode, OLED)를 이용하여 영상을 표현하도록 하는 것으로, 유기발광다이오드는 애노드 전극, 캐소드 전극 및 이들 사이에 위치하여 전자와 정공의 결합에 의하여 발광하는 유기 발광층을 포함한다.

<4> 도 1은 일반적인 유기전계발광표시장치에서 채용한 화소의 구조를 나타내는 회로도이다. 도 1을 참조하여 설명하면, 화소는 제 1 트랜지스터(T1), 제 2 트랜지스터(T2), 캐패시터(Cst) 및 유기발광다이오드(OLED)를 포함한다.

<5> 제 1 트랜지스터(T1)는 소스는 제 1 전원(ELVDD)에 연결되고 드레인은 유기발광다이오드(OLED)에 연결되며 게이트는 노드(N)에 연결되고, 제 2 트랜지스터(T2)는 소스는 데이터선에 연결되고 드레인은 노드(N)에 연결되며 게이트는 주사선(Sn)에 연결되며, 캐패시터(Cst)는 제 1 전극이 제 1 전원(ELVDD)에 연결되고 제 2 전극은 노드(N)에 연결된다. 그리고, 유기발광다이오드(OLED)는 애노드 전극, 캐소드 전극 및 발광층을 구비하며 애노드전극은 제 1 트랜지스터(T1)의 드레인에 연결되고 캐소드 전극은 제 2 전원(ELVSS)에 연결되며 애노드 전극에서 캐소드 전극으로 전류가 흐르게 되면 흐르는 전류량에 대응하여 발광층에서 빛을 발광하게 된다. 수학식 1은 유기발광다이오드(OLED)에 흐르는 전류를 나타낸다.

수학식 1

<6>
$$I_d = \frac{\beta}{2}(ELVDD\text{-}Vdata\text{-}Vth)^2$$

<7> 여기서, Id 는 유기발광다이오드(OLED)에 흐르는 전류, Vdata는 데이터신호의 전압, ELVDD는 제 1 트랜지스터(T1)의 소스에 전달되는 제 1 전원의 전압, Vth는 제 1 트랜지스터(T1)의 문턱전압, β는 상수를 나타낸다.

<8> 상기의 수학식 1을 살펴보면 유기발광다이오드(OLED)에 흐르는 전류는 제 1 전원의 전압(ELVDD), 데이터신호(Vdata) 및 제 1 트랜지스터(T1)의 문턱전압(Vth)에 대응하여 흐르게 된다. 따라서, 각 화소(101)에 전달되는 제 1 전원(ELVDD)의 전압 편차 또는 제 1 트랜지스터(T1)의 문턱전압의 편차에 따라 유기발광다이오드(OLED)로 흐르는 전류에 차이가 발생하여 유기발광다이오드(OLED)의 휘도 편차가 발생하게 된다. 또한, 유기발광다이오드(OLED)에 전류가 장시간 흐르게 되면 유기발광다이오드(OLED)가 열화되어 동일한 전류가 흐르게 되더라도 발생되는 빛의 양이 달라 화질이 저하되는 문제점이 있다.

발명의 내용

해결 하고자하는 과제

<9> 본 발명의 목적은 트랜지스터의 문턱전압을 보상하며 소자 열화에 의한 화질 저하를 방지할 수 있는 화소회로 및 그를 이용한 유기전계발광표시장치를 제공하는 것이다.

과제 해결수단

<10> 상기 목적을 달성하기 위하여 본 발명의 제 1 측면은, 애노드 전극, 캐소드 전극 및 상기 애노드 전극과 상기 캐소드 전극 사이에 위치하여 빛을 발광하는 발광층을 포함하는 유기발광다이오드, 소스는 제 1 전원선에 연결되고 드레인은 제 1 노드에 연결되며 게이트는 제 2 노드에 연결되는 제 1 트랜지스터, 소스는 데이터선에 연결되고 드레인은 제 3 노드에 연결되고 게이트는 제 1 주사선에 연결되는 제 2 트랜지스터, 소스는 상기 제 1 노드에 연결되고 드레인은 상기 제 2 노드에 연결되며 게이트는 제 2 주사선에 연결되는 제 3 트랜지스터, 소스는 상기 애노드 전극에 연결되고 드레인은 상기 제 3 노드에 연결되며 게이트는 상기 제 2 주사선에 연결되는 제 4 트랜지스터, 소스는 보상전원선에 연결되고 드레인은 제 3 노드에 연결되며 게이트는 제 3 주사선에 연결되는 제 5 트랜지스터, 소스는 제 1 노드에 연결되고 드레인은 상기 애노드 전극에 연결되며 게이트는 발광제어선에 연결되는 제 6 트랜지스터, 상기 제 2 노드와 상기 제 1 전원선 사이에 형성되는 제 1 캐패시터 및 상기 제 2 노드와 상기 제 3 노드 사이에 형성되는 제 2 캐패시터를 포함하는 화소를 제공하는 것이다.

<11> 상기 목적을 달성하기 위하여 본 발명의 제 2 측면은, 제 1 내지 제 3 주사신호와 데이터신호 및 발광제어신호가 전달되어 화상을 표현하는 하나의 화소가 복수 개 배열되어 있는 화소부 및 상기 제 1 내지 제 3 주사신호를 순차적으로 생성하는 주사구동부를 포함하되, 상기 복수의 화소 중 적어도 하나의 화소는 애노드 전극, 캐소드 전극 및 상기 애노드 전극과 상기 캐소드 전극 사이에 위치하여 빛을 발광하는 발광층을 포함하는 유기발광다이오드, 소스는 제 1 전원선에 연결되고 드레인은 제 1 노드에 연결되며 게이트는 제 2 노드에 연결되는 제 1 트랜지스터, 소스는 데이터선에 연결되고 드레인은 제 3 노드에 연결되고 게이트는 제 1 주사선에 연결되는 제 2 트랜지스터, 소스는 상기 제 1 노드에 연결되고 드레인은 상기 제 2 노드에 연결되며 게이트는 제 2 주사선에 연결되는 제 3 트랜지스터, 소스는 상기 애노드 전극에 연결되고 드레인은 상기 제 3 노드에 연결되며 게이트는 상기 제 2 주사선에 연결되는 제 4 트랜지스터, 소스는 보상전원선에 연결되고 드레인은 제 3 노드에 연결되며 게이트는 제 3 주사선에 연결되는 제 5 트랜지스터, 소스는 제 1 노드에 연결되고 드레인은 상기 애노드 전극에 연결되며 게이트는 발광제어선에 연결되는 제 6 트랜지스터, 상기 제 2 노드와 상기 제 1 전원선 사이에 형성되는 제 1 캐패시터 및 상기 제 2 노드와 상기 제 3 노드 사이에 형성되는 제 2 캐패시터를 포함하는 유기전계발광표시장치를 제공하는 것이다.

효 과

<12> 본 발명에 따른 화소 및 그를 이용한 유기전계발광표시장치에 의하면, 트랜지스터의 문턱전압을 보상하여 문턱전압 편차에 따른 화질 저하를 방지할 수 있으며, 장시간 발광에 의한 소자 열화에 대한 보상을 할 수 있어 화질 저하를 방지할 수 있게 된다.

발명의 실시를 위한 구체적인 내용

<13> 이하, 본 발명의 실시예를 첨부한 도면을 참조하여 설명하면 다음과 같다.

<14> 도 2는 본 발명에 따른 유기전계발광표시장치의 구조를 나타내는 구조도이다. 도 2를 참조하여 설명하면, 유기전계발광표시장치는 화소부(100), 데이터구동부(200) 및 주사구동부(300)를 포함한다.

<15> 화소부(100)는 복수의 화소(101)가 배열되고 각 화소(101)에 전류의 흐름에 대응하여 빛을 발광하는 유기발광다이오드(미도시)를 포함한다. 그리고, 행방향으로 형성되며 주사신호를 전달하는 3n 개의 주사선(S11,S12,S13,S21,S22,S23,...Sn-11,Sn-12,Sn-13,Sn1,Sn2,Sn3)과 n 개의 발광제어선(E1,E2...En-1,En)과 열방향으로 형성되며 데이터신호를 전달하는 m 개의 데이터선(D1, D2,....Dm-1, Dm)이 배열된다. 또한, 제 1 전원(ELVDD)과 제 2 전원(ELVSS)을 외부에서 전달받아 구동한다. 따라서, 화소부(100)는 주사신호, 발광제어신호, 데이터신호, 제 1 전원(ELVDD) 및 제 2 전원(ELVSS)에 의해 화소회로에 흐르는 구동전류가 생성되어 구동전류에 의해 유기발광다이오드가 발광하여 영상을 표시한다.

<16> 또한, 하나의 화소(101)에 세 개의 주사선이 연결되어 세 개의 주사신호가 화소(101)에 전달된다. 하나의 주사신호가 화소(101)에 전달되면 유기발광다이오드의 전압이 화소(101)에 전달되고 또 다른 주사신호가 전달되면 트랜지스터의 문턱전압이 보상되고 나머지 주사신호가 전달되면 데이터신호가 화소(101)에 전달되어 유기발광다이오드의 전압에 의해 구동전류가 조절될 수 있도록 한다.

<17> 데이터구동부(200)는 화소부(100)에 데이터 신호를 인가하는 수단으로, 적색, 청색, 녹색의 성분을 갖는 비디오 데이터를 입력받아 데이터신호를 생성한다. 그리고, 데이터구동부(200)는 화소부(100)의 데이터선(D1,

D2,....Dm-1, Dm)과 연결되어 생성된 데이터 신호를 화소부(100)에 인가한다.

<18> 주사구동부(300)는 화소부(100)에 주사신호와 발광제어신호를 인가하는 수단으로, 주사선(S11,S12,S13,S21,S22,S23,...Sn-11,Sn-12,Sn-13,Sn1,Sn2,Sn3)과 발광제어선(E1,E2...En-1,En)에 연결되어 주사신호와 발광제어신호를 화소부(100)의 특정한 행에 전달한다. 주사신호가 전달된 화소(101)에는 데이터구동부(200)에서 출력된 데이터신호가 전달되어 화소(101)에서 구동전류가 생성되며 발광제어신호에 대응하여 생성된 구동전류가 유기발광다이오드로 흐르게 된다. 본 발명에서 하나의 화소(101)에 전달되는 주사선(S11,S12,S13,S21,S22,S23,...Sn-11,Sn-12,Sn-13,Sn1,Sn2,Sn3)은 각각 독립된 3개로 도시되어 있지만 이에 한정되지 않으며 하나의 화소(101)에 3개의 주사선이 연결되는 것이면 무방하며, 하나의 화소에 인접한 이전라인의 주사선 2개가 연결되는 것도 가능하다.

<19> 도 3은 도 2에 도시된 유기전계발광표시장치에 채용된 화소의 제 1 실시예를 나타내는 회로도이다. 도 3을 참조하여 설명하면, 화소는 제 1 트랜지스터(M1), 제 2 트랜지스터(M2), 제 3 트랜지스터(M3), 제 4 트랜지스터(M4), 제 5 트랜지스터(M5), 제 6 트랜지스터(M6), 제 1 캐패시터(C1), 제 2 캐패시터(C2) 및 유기발광다이오드(OLED)를 포함한다.

<20> 제 1 트랜지스터(M1)는 소스는 제 1 전원선(ELVDD)에 연결되고 드레인은 제 1 노드(N1)에 연결되며 게이트는 제 2 노드(N2)에 연결되어 제 2 노드(N2)의 전압에 대응하여 소스에서 드레인 방향으로 흐르는 구동전류의 양이 가변되도록 한다.

<21> 제 2 트랜지스터(M2)는 소스는 데이터선(Dm)에 연결되고 드레인은 제 2 캐패시터(C2)의 제 1 전극에 연결되며 게이트는 제 1 주사선(Sn1)에 연결되어 제 1 주사선(Sn1)을 통해 전달되는 주사신호에 대응하여 데이터선(Dm)을 통해 전달되는 데이터신호가 화소에 전달되도록 한다.

<22> 제 3 트랜지스터(M3)는 소스는 제 1 노드(N1)에 연결되고 드레인은 제 2 노드(N2)에 연결되며 게이트는 제 2 주사선(Sn2)에 연결되어 제 2 주사선(Sn2)을 통해 전달되는 주사신호에 대응하여 제 1 노드(N1)와 제 2 노드(N2)의 전압이 동일하게 하도록 하여 제 1 트랜지스터(M1)가 다이오드 연결이 되도록 한다.

<23> 제 4 트랜지스터(M4)는 소스는 유기발광다이오드의 애노드전극에 연결되고 드레인은 제 2 캐패시터(C2)의 제 1 전극에 연결되며 게이트는 제 2 주사선(Sn2)에 연결되어 제 2 주사선(Sn2)을 통해 전달되는 주사신호에 대응하여 유기발광다이오드(OLED)의 애노드전극과 캐소드 전극 사이의 전압을 제 2 캐패시터(C2)의 제 1 전극에 전달한다.

<24> 제 5 트랜지스터(M5)는 소스는 보상전원선(V_{DC})에 연결되고 드레인은 제 3 노드(N3)에 연결되며 게이트는 제 3 주사선(Sn3)에 연결되어 제 3 주사선(Sn3)을 통해 전달되는 주사신호에 대응하여 보상전원선(V_{DC})의 전압을 제 3 노드(N3)에 전달한다.

<25> 제 6 트랜지스터(M6)는 소스는 제 1 노드(N1)에 연결되고 드레인은 유기발광다이오드(OLED)의 애노드 전극에 전달되며 게이트는 발광제어선(En)에 연결되어 발광제어선(En)을 통해 전달되는 발광제어신호에 대응하여 구동전류가 유기발광다이오드(OLED)로 전달되도록 한다.

<26> 제 1 캐패시터(C1)는 제 1 전원선(ELVDD)과 제 2 노드(N2) 사이에 연결되어 제 2 노드(N2)의 전압이 유지도록 한다.

<27> 제 2 캐패시터(C2)는 제 2 노드(N2)와 제 3 노드(N3) 사이에 연결되어 제 1 캐패시터(C1)와 커플링 동작에 의해 제 2 노드(N2)의 전압이 조절될 수 있도록 한다.

<28> 유기발광다이오드(OLED)는 애노드 전극, 캐소드 전극 및 애노드 전극과 캐소드 전극 사이에 형성되는 발광층을 포함하며 애노드 전극에서 캐소드 전극 사이로 전류가 흐르게 되면 발광층에서 흐르는 전류의 양에 따라 발광하는 빛의 세기를 달리하여 계조를 표현할 수 있도록 한다.

<29> 도 4는 도 3에 도시된 화소에 전달되는 신호를 나타내는 타이밍도이다. 도 4를 참조하여 설명하면, 화소에는 제 1 주사선(Sn1)을 통해 전달되는 주사신호를 제 1 주사신호(sn1), 제 2 주사선(Sn2)을 통해 전달되는 주사신호를 제 2 주사신호(sn2), 제 3 주사선(Sn3)을 통해 전달되는 주사신호를 제 3 주사신호(sn3)라고 칭한다. 그리고, 데이터선(Dm)을 통해 데이터신호가 전달되며 발광제어선(En)을 통해 발광제어신호(en)가 전달된다.

<30> 먼저 T1 구간을 보면 제 2 주사신호(sn2)와 발광제어신호(en)가 로우상태가 되면 제 3 트랜지스터(M3)와 제 4 트랜지스터(M4) 및 제 6 트랜지스터(M6)가 온 상태가 되어 제 1 전원(ELVDD)에서 유기발광다이오드(OLED)방향으

로 전류가 흐르게 된다. 이때, 소자 특성상 유기발광다이오드(OLED)에 전류가 흐르더라도 전압(이하 Vel 전압)이 형성되며 형성된 Vel을 이용하여 제 1 캐패시터(C1) 및 제 2 캐패시터(C2)를 초기화한다.

<31> 그리고, T2구간에서는 제 3 주사신호(sn3)가 로우 상태가 되고 발광제어신호는 하이 상태가 되어 유기발광다이오드(OLED)에는 전류가 흐르지 않게 된다.

<32> 제 2 주사신호(sn2)가 온 상태가 되면 제 3 트랜지스터(M3)와 제 4 트랜지스터(M4)가 온 상태가 된다. 그러면, 제 3 트랜지스터(M3)의 턴 온에 의해 제 1 트랜지스터(M1)가 다이오드 연결이 되어 제 2 노드(N2)에 제 1 트랜지스터(M1)의 문턱전압이 전달되게 되고, 하기의 수학식 2에 해당하는 전압이 제 2 노드(N2)에 인가되게 된다.

수학식 2

<33> $$Vg=ELVDD+Vth$$

<34> 여기서, Vg는 제 2 노드(N2)의 전압, ELVDD는 제 1 전원의 전압, Vth는 제 1 트랜지스터(M1)의 문턱전압을 의미한다. 또한, 제 3 노드(N3)에 Vel 전압이 전달된다.

<35> 그리고, T3 구간에서 제 3 주사신호(sn3)에 의해 제 5 트랜지스터(M5)가 온 상태가 되면 제 3 노드(N3)에 보상전원선(V_{DC})의 전압이 전달되어 제 2 노드(N2)의 전압이 보상전원전압(V_{DC})에서 Vel 의 차이에 해당하는 전압에 대응하게 된다. 즉, 하기의 수학식 3에 해당하는 전압이 제 2 노드(N2)의 전압이 된다.

수학식 3

<36> $$Vg=ELVDD+Vth+\left(\frac{C2}{C1+C2}\right)(V_{DC}-Vel)$$

<37> 그리고, T4 구간에서 제 1 주사신호(sn1)에 의해 제 2 트랜지스터(M2)가 온 상태가 되면, 제 3 노드(N3)의 전압이 V_{DC}에서 데이터신호의 전압(Vdata)으로 변경되어 제 2 캐패시터(C2)에 의해 제 2 노드(N2)의 전압이 하기의 수학식 4와 같이 변경된다.

수학식 4

<38> $$Vg=ELVDD+Vth+\left(\frac{C2}{C1+C2}\right)(V_{DC}-Vel)+\left(\frac{C2}{C1+C2}\right)(Vdata-V_{DC})$$

<39> 마지막으로, T5 구간에서 발광제어신호(en)에 의해 제 5 트랜지스터(M5)가 온상태가 되면 하기의 수학식 5와 같이 유기발광다이오드(OLED)에 전류가 흐르게 된다.

수학식 5

<40> $$I_d=\frac{\beta}{2}(Vgs-Vth)^2=\frac{\beta}{2}\left[\left(\frac{C2}{C1+C2}\right)(Vdata-Vel)\right]^2$$

<41> 따라서, 수학식 5를 보면 유기발광다이오드(OLED)에 흐르는 전류는 제 1 트랜지스터(M1)의 문턱전압과 무관하게 되며 ELVDD전압이 낮아져 발생하게 되는 IR 드롭도 방지할 수 있으며 유기발광다이오드(OLED)가 열화됨에 따라 변화된 Vel 값을 탐지하여 제 1 트랜지스터(M1)의 게이트 전압을 조절하여 유기발광다이오드(OLED)에 흐르는 전류를 더 조절할 수 있어 유기발광다이오드(OLED)의 열화에 의해 발생되는 화질저하를 보상할 수 있게 된다.

<42> 도 5는 도 2에 도시된 화소의 제 2 실시예를 나타내는 도면이고, 도 6은 도 5에 도시된 화소에 전달되는 신호를 나타내는 타이밍도이다. 도 5는 화소의 각각의 트랜지스터가 N 모스 트랜지스터로 구현되어 있어 도 4에 도시된 신호가 반전된 도 6에 도시된 신호가 입력되면 도 3에 도시된 화소와 동일한 동작을 수행하게 된다.

<43> 본 발명의 바람직한 실시예가 특정 용어들을 사용하여 기술되어 왔지만, 그러한 기술은 단지 설명을 하기 위한 것이며, 다음의 청구범위의 기술적 사상 및 범위로부터 이탈되지 않고 여러 가지 변경 및 변화가 가해질 수 있

는 것으로 이해되어져야 한다.

도면의 간단한 설명

<44> 도 1은 일반적인 유기전계발광표시장치에서 채용한 화소의 구조를 나타내는 회로도이다.

<45> 도 2는 본 발명에 따른 유기전계발광표시장치의 구조를 나타내는 구조도이다.

<46> 도 3은 도 2에 도시된 유기전계발광표시장치에 채용된 화소의 제 1 실시예를 나타내는 회로도이다.

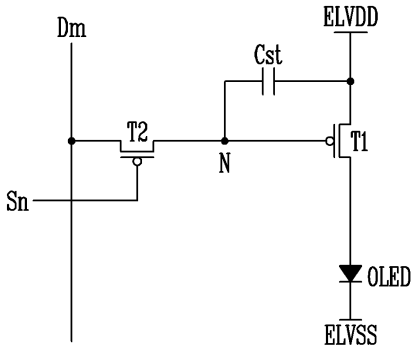
<47> 도 4는 도 3에 도시된 화소에 전달되는 신호를 나타내는 타이밍도이다.

<48> 도 5는 도 2에 도시된 유기전계발광표시장치에 채용된 화소의 제 2 실시예를 나타내는 도면이다.

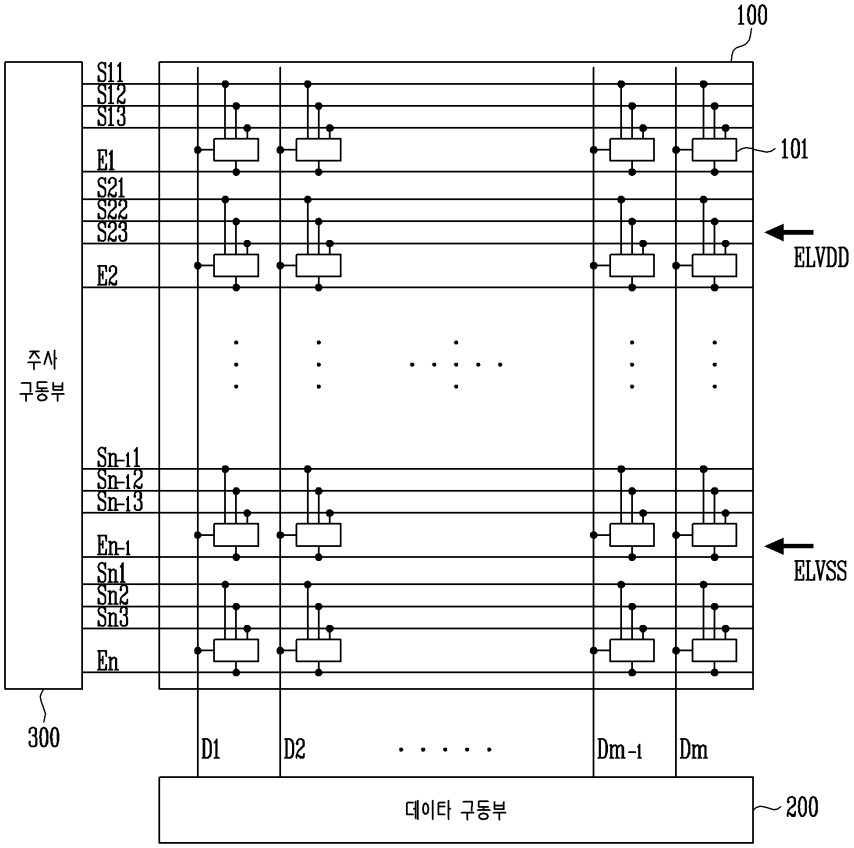
<49> 도 6은 도 5에 도시된 화소에 전달되는 신호를 나타내는 타이밍도이다.

도면

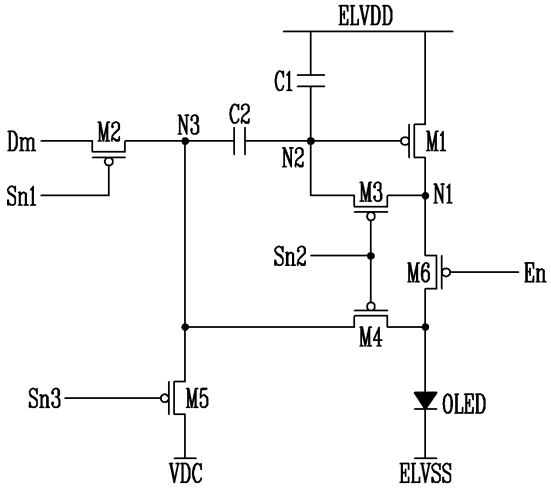
도면1



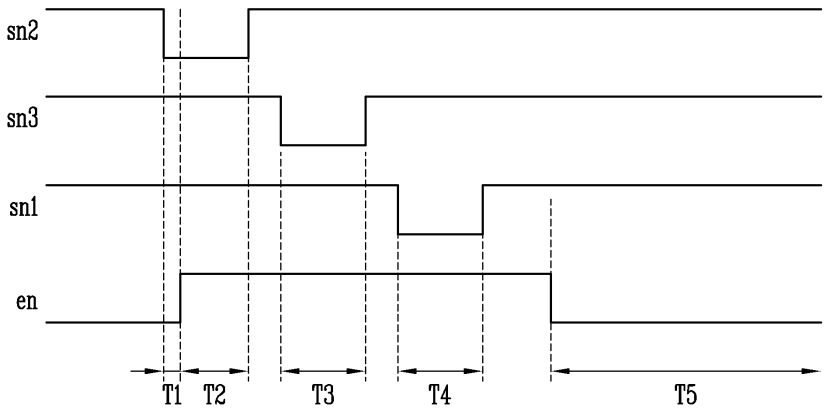
도면2


100
S11
S12
S13
E1
S21
S22
S23
E2
101
ELVDD
주사
구동부
Sn-11
Sn-12
Sn-13
En-1
Sn1
Sn2
Sn3
En
ELVSS
300
D1
D2
Dm-1
Dm
데이타 구동부
200

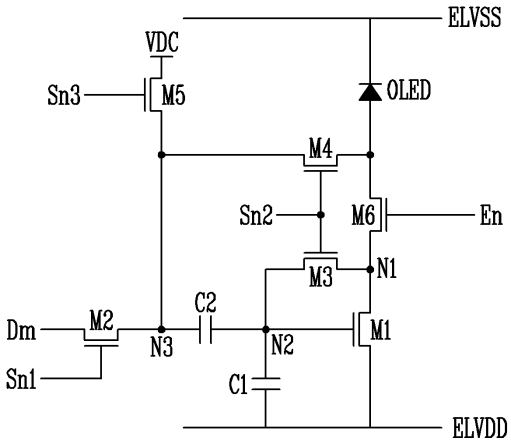
도면3


ELVDD
C1
Dm
M2
N3
C2
N2
M1
Sn1
M3
N1
Sn2
M6
En
M4
Sn3
M5
OLED
VDC
ELVSS

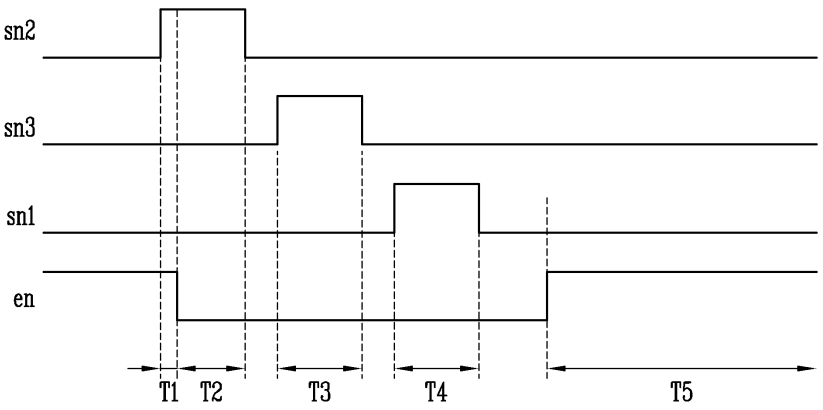
도면4


sn2
sn3
sn1
en
T1
T2
T3
T4
T5

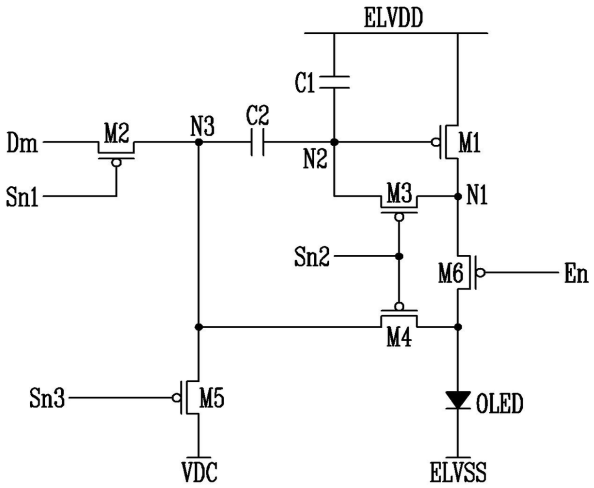
도면5


ELVSS
VDC
Sn3
M5
OLED
M4
Sn2
M6
En
M3
N1
C2
Dm
M2
N3
N2
M1
Sn1
C1
ELVDD

도면6


sn2
sn3
sn1
en
T1
T2
T3
T4
T5

专利名称(译)	使用相同的像素和有机电致发光显示器		
公开(公告)号	KR1020090042006A	公开(公告)日	2009-04-29
申请号	KR1020070107851	申请日	2007-10-25
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三圣母工作显示有限公司		
当前申请(专利权)人(译)	三圣母工作显示有限公司		
[标]发明人	SAMIL HAN 한삼일 JINTAE JEONG 정진태		
发明人	한삼일 정진태		
IPC分类号	G09G3/30 G09G3/32 G09G3/20 H05B33/12		
CPC分类号	G09G2300/0852 G09G2300/0861 G09G2310/0262 G09G2320/043 G09G3/3233 G09G2300/0819		
代理人(译)	SHIN，YOUNG MOO		
其他公开文献	KR100897172B1		
外部链接	Espacenet		

摘要(译)

本发明提供包括有机发光二极管的像素，以及形成在第一晶体管和第一晶体管之间的第一电容器，所述第一晶体管包括位于阳极电极和阴极电极之间的发光层，阳极电极和阴极电极并且发光。关于在第一晶体管之间形成的第一电容器，栅极连接到第二节点，漏极连接到第一节点，源极连接到第一电源线第二晶体管，其中栅极连接到第一扫描线漏极连接到第三节点，源极连接到第三晶体管的数据线，其中栅极连接到第二扫描线，漏极连接到第二节点，源极连接到第一节点，第四晶体管，哪个栅极连接到第二扫描线，漏极连接到第三节点，源极连接到阳极电极第五晶体管，其中栅极连接到第三扫描线，漏极连接到第三节点，源极是连接到补偿电源线的第六晶体管，其中栅极连接到发光控制线，而源极连接到第一节点，漏极连接到阳极选择在第二节点和第三节点之间形成第二节点和第一电源线以及第二电容器。