



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0061181
(43) 공개일자 2008년07월02일

(51) Int. Cl.

H05B 33/04 (2006.01) H05B 33/22 (2006.01)

(21) 출원번호 10-2006-0136195

(22) 출원일자 2006년12월28일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

남우진

경기 성남시 분당구 서현동 96(13/7) 우성APT
219-1203

(74) 대리인

허용특

전체 청구항 수 : 총 15 항

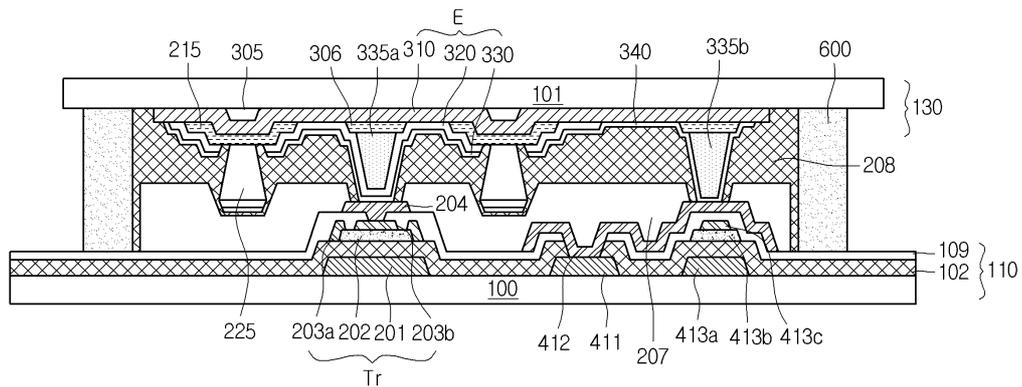
(54) 유기전계발광표시장치 및 그 제조방법

(57) 요약

본 발명은 유기전계발광표시장치에 관한 것으로, 특히 상하관의 합착 특성을 향상시키고, 외부 습기 침투를 방지하도록 한 유기전계발광표시장치 및 그 제조방법을 개시한다. 개시된 본 발명은 유기전계발광표시장치는, 제 1 기판; 제 2 기판; 상기 제 1 기판 상에 형성된 유기전계발광층; 상기 제 2 기판 상에 형성된 박막 트랜지스터; 및 상기 제 1 기판과 제 2 기판 사이에 개재된 접착막과 평탄화막을 포함한다.

본 발명은 상하관 이격 방지 및 외부 습기 침투를 방지할 수 있는 효과가 있다.

대표도 - 도2



특허청구의 범위

청구항 1

제 1 기관;

제 2 기관;

상기 제 1 기관 상에 형성된 유기전계발광층;

상기 제 2 기관 상에 형성된 박막 트랜지스터; 및

상기 제 1 기관과 제 2 기관 사이에 개재된 접착막과 평탄화막을 포함하는 유기전계발광표시장치.

청구항 2

제 1 항에 있어서, 상기 평탄화막은 유기절연막인 것을 특징으로 하는 유기전계발광표시장치.

청구항 3

제 1 항에 있어서, 상기 접착막은 셀레, 폴리이미드, 폴리아미드 또는 에폭시 수지중 어느 하나를 사용하는 것을 특징으로 하는 유기전계발광표시장치.

청구항 4

제 1 항에 있어서, 상기 제 1 기관은 상기 유기전계발광층에 전원을 공급하기 위해 형성한 전극과 제 2 기관의 박막트랜지스터와의 전기적 콘택을 위한 컬럼스페이서와, 상기 유기전계발광층을 서브픽셀 단위로 분리하는 격벽을 더 포함하는 것을 특징으로 하는 유기전계발광표시장치.

청구항 5

제 4 항에 있어서, 상기 접착막과 평탄화막 상에는 상기 제 1 기관의 컬럼스페이서가 삽입될 콘택홀과 상기 제 1 기관의 격벽이 삽입될 홈이 형성된 것을 특징으로 하는 유기전계발광표시장치.

청구항 6

제 1 항에 있어서, 상기 접착막과 평탄화막은 상기 제 1 기관과 제 2 기관이 사이를 전공간을 채우도록 형성된 것을 특징으로 하는 유기전계발광표시장치.

청구항 7

기관 상에 박막 트랜지스터와 전원 배선을 형성하는 단계;

상기 박막 트랜지스터가 형성된 기관 상에 평탄화막을 형성하는 단계;

상기 평탄화막이 형성된 기관 상에 포토공정을 진행하여 콘택홀과 홈을 형성하는 단계; 및

상기 평탄화막 상에 접착막을 형성하는 단계를 포함하는 것을 특징으로 하는 유기전계발광표시장치 제조방법.

청구항 8

제 7 항에 있어서, 상기 접착막이 형성된 기관에 유기전계발광층이 형성된 상부기관을 합착하는 단계를 더 포함하는 것을 특징으로 하는 유기전계발광표시장치 제조방법.

청구항 9

제 8 항에 있어서, 상기 합착 단계는 자외선(UV) 조사, 히팅(heating) 공정 또는 레이저 조사 공정중 어느 하나의 공정을 더 포함하는 것을 특징으로 하는 유기전계발광표시장치 제조방법.

청구항 10

제 7 항에 있어서, 상기 접착막은 상기 평탄화막의 콘택홀과 홈이외의 영역에만 형성되는 것을 특징으로 하는 유기전계발광표시장치 제조방법.

청구항 11

제 7 항에 있어서, 상기 접착막은 셀레, 폴리이미드, 폴리아미드 또는 에폭시 수지중 어느 하나인 것을 특징으로 하는 유기전계발광표시장치 제조방법.

청구항 12

제 7 항에 있어서, 상기 평탄화막 상에 접착막을 형성하는 단계는, 상기 평탄화막 표면에 접착막이 쉽게 형성될 수 있도록 평탄화막 표면처리 공정을 더 포함하는 것을 특징으로 하는 유기전계발광표시장치 제조방법.

청구항 13

제 8 항에 있어서, 상기 접착막의 두께는 상기 상부기관과 합착될 때, 기관 사이 전공간을 채울수 있는 범위의 두께인 것을 특징으로 하는 유기전계발광표시장치 제조방법.

청구항 14

제 8 항에 있어서, 상기 상부기관은 상기 박막트랜지스터와 전기적 콘택을 위한 컬럼스페이서와, 상기 유기전계발광층을 서브픽셀 단위로 분리하는 격벽을 더 포함하는 것을 특징으로 하는 유기전계발광표시장치 제조방법.

청구항 15

제 7 항에 있어서, 상기 평탄화막 상에 접착막은 롤프린팅 방법으로 형성하는 것을 특징으로 하는 유기전계발광표시장치 제조방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <11> 본 발명은 유기전계발광표시장치에 관한 것으로, 특히 상하관의 합착 특성을 향상시키고, 외부 습기 침투를 방지하도록 한 유기전계발광표시장치 및 그 제조방법에 관한 것이다.
- <12> 최근, 음극선관(Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 평판표시장치들이 개발되고 있다. 이러한 평판표시장치는 액정표시장치(Liquid Crystal Display), 전계 방출 표시장치(Field Emission Display), 플라즈마 디스플레이 패널(Plasma Display Panel) 및 전계발광(Electro-Luminescence)표시장치 등이 있다.
- <13> 최근에 이와 같은 평판표시장치의 표시품질을 높이고 대화면을 시도하는 연구들이 활발히 진행되고 있다. 이들 중 전계발광표시장치는 스스로 발광하는 자발광 소자이다. 전계발광표시장치는 전자 및 정공 등의 캐리어를 이용하여 형광물질을 여기 시킴으로써 비디오 영상을 표시하게 된다. 이 전계발광표시장치는 사용하는 재료에 따라 무기 전계발광표시장치와 유기 전계발광표시장치로 크게 나누어진다. 상기 유기 전계발광표시장치는 100~200V의 높은 전압을 필요로 하는 무기 전계발광표시장치에 비해 5~20V 정도의 낮은 전압으로 구동됨으로써 직류 저전압 구동이 가능하다.
- <14> 또한, 유기 전계발광표시장치는 넓은 시야각, 고속 응답성, 고 콘트라스트비(contrast ratio) 등의 뛰어난 특징이 있으므로, 그래픽 디스플레이의 픽셀(pixel), 텔레비전 영상 디스플레이나 표면 광원(Surface Light Source)의 픽셀로서 사용될 수 있으며, 얇고 가벼우며 색감이 좋기 때문에 차세대 평면 디스플레이로서 적합하다.
- <15> 한편, 이러한 유기 전계발광표시장치의 구동방식으로는 별도의 박막트랜지스터를 구비하지 않는 패시브 매트릭스 방식(Passive matrix type)이 주로 이용되고 있다.
- <16> 그러나, 상기 패시브 매트릭스 방식은 해상도나 소비전력, 수명 등에 많은 제한적인 요소가 있기 때문에, 고해상도나 대화면을 요구하는 차세대 디스플레이 제조를 위한 액티브 매트릭스형 전계발광표시장치가 연구/개발되고 있다.

- <17> 이하, 첨부된 도면을 참조하여 종래의 유기전계발광표시장치를 상세히 설명하면 다음과 같다.
- <18> 도 1은 종래 하부발광방식 유기전계발광표시장치의 개략적인 단면도로서, 이는 하부 발광방식으로 동작하는 AMOLED의 단면 구조를 나타내고 있다.
- <19> 설명의 편의상 적(R), 녹(G), 청(B)의 서브 픽셀(sub pixel)들로 이루어진 하나의 픽셀(pixel) 영역을 중심으로 도시하였다.
- <20> 도시된 바와 같이, 제 1 기관(10)의 투명 기관(1) 상부에는 서브 픽셀별로 박막트랜지스터(T)와 제 1 전극(12)이 형성되어 있고, 상기 박막트랜지스터(T) 및 제 1 전극(12) 상부에는 적(Red), 녹(Green), 청(Blue) 컬러를 띠는 유기전계발광층(14)이 형성되어 있고, 유기전계발광층(14) 상부에는 제 2 전극(16)이 형성되어 있다. 상기 제 1, 2 전극(12, 16)은 유기전계발광층(14)에 전계를 인가해주는 역할을 한다.
- <21> 이와 같이, 상기 유기전계발광층(14)이 형성된 제 1 기관(10)은 제 2 기관(30)과 실(40)에 의해 합착된다.
- <22> 한 예로, 하부발광방식 구조에서 상기 제 1 전극(12)을 양극(anode)으로, 제 2 전극(16)을 음극(cathode)으로 구성할 경우 제 1 전극(12)은 투명도전성 물질에서 선택되고, 제 2 전극(16)은 일함수가 낮은 금속물질에서 선택되며, 이런 조건 하에서 상기 유기전계발광층(14)은 제 1 전극(12)과 접하는 층에서부터 정공주입층(14a ; hole injection layer), 정공수송층(14b ; hole transporting layer), 발광층(14c ; emission layer), 전자수송층(14d ; electron transporting layer) 순서대로 적층된 구조를 이룬다.
- <23> 이때, 상기 발광층(14c)은 서브픽셀별로 적, 녹, 청 컬러를 구현하는 발광물질이 차례대로 배치된 구조를 가진다.
- <24> 이와 같이, 기존의 유기전계발광표시장치는 박막트랜지스터(T)와 전극을 포함하는 어레이 소자와 유기전계발광 다이오드가 동일 기관 상에 적층된 구조로 이루어지는 것을 특징으로 하였다.
- <25> 그러나, 앞서 설명한 종래의 하부 발광방식의 유기전계발광표시장치는, 상기 어레이 소자 및 유기전계발광 다이오드가 형성된 기관과 별도의 인캡슐레이션용 기관의 합착을 통해 소자를 제작하는데, 이 경우 어레이 소자의 수율과 유기전계발광 다이오드의 수율의 곱이 유기전계발광 소자의 수율을 결정하기 때문에, 후반 공정에 해당되는 유기전계발광 다이오드 공정에 의해 전체 공정 수율이 크게 제한되는 문제점이 있다. 이로 인하여, 양품의 어레이 소자를 제조하는데 소요되었던 제반 경비 및 재료비 손실이 초래되고, 생산수율이 저하되는 문제점이 있다.
- <26> 또한, 하부 발광방식의 유기전계발광표시장치는, 상하부 기관을 양측 가장자리에 형성한 실에 의해 합착하고, 기관 사이의 내부 공간이 비어 있어 외부 습기가 침투하여 소자 특성을 저하하는 단점이 있다.

발명이 이루고자 하는 기술적 과제

- <27> 본 발명은, 적, 녹, 청색 유기전계발광층이 형성된 상판과, 박막트랜지스터등이 형성된 하판으로 구성하고, 내측에 평탄화막과 접착막을 형성하여 상하판 이격 방지 및 외부 습기 침투를 방지할 수 있는 유기전계발광표시장치 및 그 제조방법을 제공함에 그 목적이 있다.
- <28> 또한, 본 발명은 상판과 하판 사이의 셀갭을 유지하도록 스페이서의 안정성을 확보하여 스페이서 콘택저항을 최소화한 유기전계발광표시장치 및 그 제조방법을 제공함에 다른 목적이 있다.
- <29> 또한, 본 발명은 상하판 사이에 평탄화막을 형성하여 상하판의 합착시 단차 보상을 할 수 있는 유기전계발광표시장치 및 그 제조방법을 제공함에 또 다른 목적이 있다.

발명의 구성 및 작용

- <30> 상기한 목적을 달성하기 위한, 본 발명에 따른 유기전계발광표시장치는,
- <31> 제 1 기관;
- <32> 제 2 기관;
- <33> 상기 제 1 기관 상에 형성된 유기전계발광층;
- <34> 상기 제 2 기관 상에 형성된 박막 트랜지스터; 및

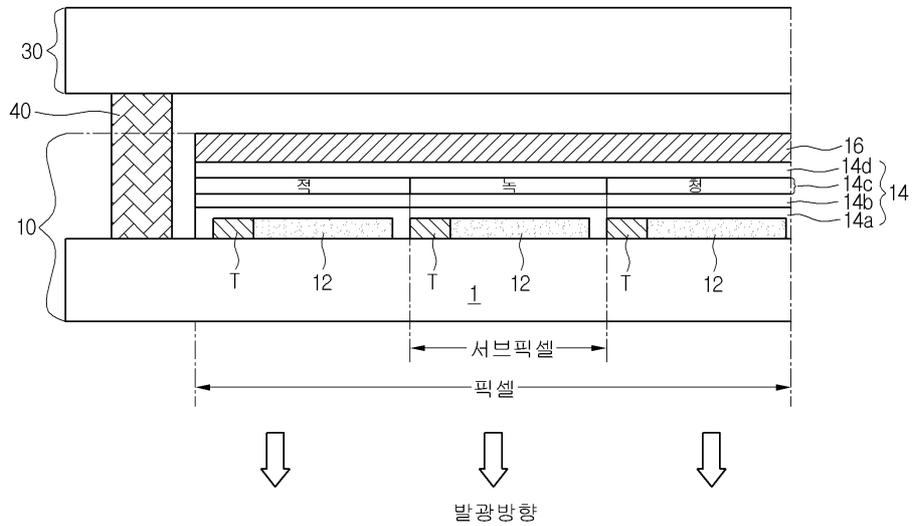
- <35> 상기 제 1 기판과 제 2 기판 사이에 개재된 접착막과 평탄화막을 포함한다.
- <36> 본 발명의 다른 실시예에 의한 유기전계발광표시장치 제조방법은,
- <37> 기판 상에 박막 트랜지스터와 전원 배선을 형성하는 단계;
- <38> 상기 박막 트랜지스터가 형성된 기판 상에 평탄화막을 형성하는 단계;
- <39> 상기 평탄화막이 형성된 기판 상에 포토공정을 진행하여 콘택홀과 홈을 형성하는 단계; 및
- <40> 상기 평탄화막 상에 접착막을 형성하는 단계를 포함한다.
- <41> 본 발명에 의하면, 적, 녹, 청색 유기전계발광층이 형성된 상판과, 박막트랜지스터등이 형성된 하판으로 구성하고, 내측에 평탄화막과 접착막을 형성하여 상하판 이격 방지 및 외부 습기 침투를 방지할 수 있다.
- <42> 또한, 본 발명은 상판과 하판 사이의 셀갭을 유지하도록 스페이서의 안정성을 확보하여 스페이서 콘택저항을 최소화한 이점이 있다.
- <43> 또한, 본 발명은 상하판 사이에 평탄화막을 형성하여 상하판의 합착시 단차 보상을 할 수 있다.
- <44> 이하, 첨부한 도면에 의거하여 본 발명의 실시 예를 자세히 설명하도록 한다.
- <45> 도 2는 본 발명에 따른 유기전계발광표시장치의 합착 구조를 도시한 도면이다.
- <46> 도 2에 도시된 바와 같이, 본 발명의 실시예에 따른 유기전계발광표시장치는 적(R), 녹(G), 청(B)의 유기전계발광 다이오드(E)가 서브 픽셀(sub pixel) 단위로 형성된 상판(130)과, 상기 유기전계발광 다이오드(E)에 대응되도록 박막트랜지스터(Tr)를 포함하는 어레이층이 형성된 하판(110)이 절재(600)에 의해 합착된 구조로 되어 있다. 또한, 본 발명에서는 상판(130)과 하판(110) 사이에 평탄화막(207)과 접착막(208)이 채워져 있어 제 1, 2 컬럼스페이서(335a, 335b)의 콘택 특성을 개선하고, 외부 습기의 침투를 방지하도록 하였다.
- <47> 상기 상판(130)의 제 2 절연기판(101)은 제 1 전극(310)이 형성되어 있고, 서브 픽셀 영역의 상기 제 1 전극(310) 상에는 유기전계발광층(320)과 제 2 전극(330)이 형성되어 있다. 또한, 상기 서브 픽셀 영역 일측에는 제 1 컬럼스페이서(335a)가 형성되어 있어 상판(130)의 제 2 전극(330)이 하판(110)의 박막 트랜지스터와 전기적으로 콘택된다.
- <48> 또한, 상기 절재(600)가 형성된 상판(130) 가장자리 영역에는 제 2 컬럼스페이서(335b)가 형성되어 있어, 하판(110)의 전원배선(411)으로부터 인가되는 전류를 상판(130)의 제 1 전극(310)에 전달하는 역할을 한다.
- <49> 또한, 상기 서브 픽셀 영역들은 버퍼층(215)과 격벽(225)들에 의해 분리되어 있다.
- <50> 상기 하판(110) 상에는 상기 상판(130)의 제 1 컬럼스페이서(335a)에 의해 제 2 전극(330)과 전기적으로 콘택되는 박막트랜지스터(Tr)가 형성되어 있다. 따라서, 상기 박막트랜지스터로부터 인가되는 데이터 신호에 따라 상기 상판(130)의 제 1 전극(310), 유기전계발광층(320) 및 제 2 전극(330)으로 구성된 유기전계발광 다이오드(E)를 동작시킨다.
- <51> 상기 박막트랜지스터(Tr)의 게이트 전극(201), 액티브층(202) 및 소스/드레인 전극(203a, 203b)으로 구성되어 있고, 상기 드레인 전극(203b) 상은 일부가 노출되어 있어 상기 상판(130)의 제 2 전극(330)과 전기적으로 콘택된다. 상기 드레인 전극(203b) 상에는 콘택부(204)가 형성되어 있다. 도면에 도시된 102는 게이트 절연막이다.
- <52> 본 발명에서는 하판(110) 상에 포토아크릴 계열의 평탄화막(207)이 형성되어 있고, 포토 공정에 의해 패터닝하여 제 1 컬럼 스페이서(335a)와 제 2 컬럼 스페이서(335b)의 콘택 영역을 가이드 할 수 있도록 하였다. 즉, 평탄화막(207)이 상판(130)에 형성된 제 1, 2 컬럼 스페이서(335a, 335b)가 구조적으로 안정화될 수 있도록 패터닝되어 있다.
- <53> 또한, 상판(130)에 형성된 격벽(225)도 패터닝된 평탄화막(207)과 구조적으로 체결될 수 있도록 형성되어 유기전계발광표시장치의 합착 구조를 보다 안정하게 하였다.
- <54> 아울러, 평탄화막(207) 상에 형성된 접착막(208)들도 상판(130)과 하판(110)이 합착되면서, 상하판(130, 110) 사이를 채우기 때문에 상하판(130, 110)의 이격 방지 및 외부 습기의 침투를 방지한다.
- <55> 또한, 상기 하판(110)의 외곽 영역에는 전원배선(411)이 형성되어 있고, 상기 전원배선(411) 상에는 전원전극(412)이 형성되어 있어 상기 전원배선(411)이 상기 제 2 컬럼스페이서(335b)에 의해 상판(130)의 제 1 전극

(310)과 전기적으로 연결된다.

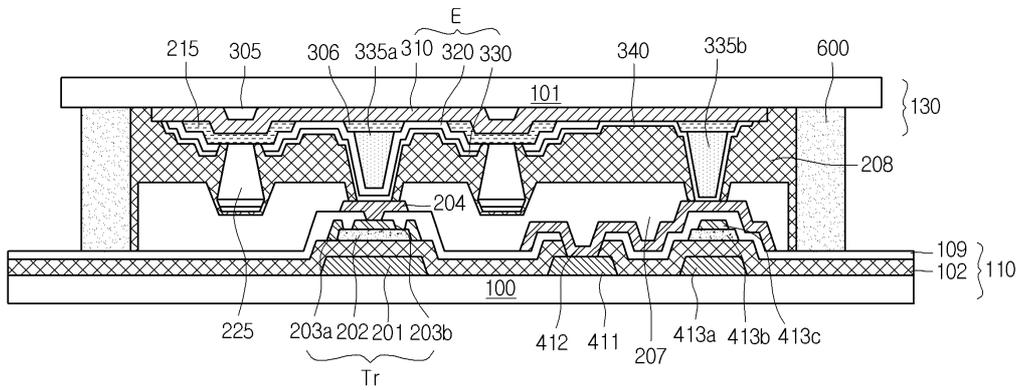
- <56> 따라서, 상기 전원배선(411)으로부터 공급되는 전압은 상기 제 1 전극(310)에 인가된다.
- <57> 상기 전원배선(411)과 상판의 제 1 전극(310)의 전기적 콘택을 위해 상기 전원전극(412) 하측에는 제 1, 2, 3 더미패턴(413a, 413b, 413c)이 형성되어 있다.
- <58> 상기 제 1 더미패턴(413a)은 게이트 전극(201) 형성시 함께 형성하고, 제 2 더미패턴(413b)은 액티브층(202) 형성시 함께 형성하고, 제 3 더미패턴(413c)은 소스/드레인 전극(203a, 203b) 형성시 함께 형성한다.
- <59> 따라서, 상기와 같은 구조를 갖는 상부발광방식 유기전계발광표시장치는 상판(130)의 제 1 전극(310) 상에 전원 전압을 인가한 상태에서 하판(110)의 박막 트랜지스터(Tr)로부터 제 2 전극(330) 상에 데이터 전압이 인가되어 상기 유기전계발광 다이오드(E)를 동작시킨다.
- <60> 상기 전원전압은 전원배선(411)과 전원전극(412)을 통해서, 상기 제 2 컬럼스페이서(335b) 상에 형성된 콘택전극(340)과 제 1 전극(310)에 전원전압을 인가한다. 상기 콘택전극(340)은 상기 제 2 전극(330) 형성시 동시에 패터닝된다.
- <61> 이와 같이 본 발명에서는 상판(130)과 하판(110) 사이에 접착막(208)과 평탄화막(207)이 채워져 있어 기관간의 접착력을 증대시켰다. 또한, 상하판(130, 110) 사이에 외부 습기가 침투하지 않도록 접착막(208)이 채워져 있어 기관 상의 소자를 보호할 수 있는 이점이 있다.
- <62> 도 3a 내지 도 3d는 본 발명에 따른 유기전계발광표시장치의 제조공정을 도시한 단면도이다.
- <63> 도 3a에 도시된 바와 같이, 제 1 절연기관(100) 상에 금속막을 형성한 다음 게이트 전극(201), 전원배선(411) 및 제 1 더미패턴(413a)을 형성한다. 이때, 금속막은 AlNd 또는 AlNd와 Mo의 이중 금속막을 사용할 수 있다.
- <64> 그런 다음, 상기 제 1 절연기관(100) 전면에 게이트 절연막(102)을 형성하고, 계속해서 비정질실리콘막과 금속막을 상기 제 1 절연기관(100) 전면에 형성한다. 그런 다음, 회절마스크 또는 하프톤 마스크 공정에 따라 식각하여 소스/드레인 전극(203a, 203b), 오믹콘택층과 채널층으로된 액티브층(202) 및 데이터 배선(미도시)을 동시에 형성한다. 상기 금속막은 Mo를 사용한다.
- <65> 이때, 상기 제 1 더미패턴(413a) 상부에는 액티브층과 소스/드레인 금속층으로 형성된 제 2, 3 더미패턴(413b, 413c)이 된다.
- <66> 상기와 같이 박막트랜지스터(Tr)가 형성되면 제 1 절연기관(100) 전면에 보호막(109)을 형성한 다음, 콘택홀 공정을 진행하여 상기 드레인 전극(203b)의 일부를 노출하고, 상기 전원배선(411)의 일부를 노출한다. 도면에는 도시되지 않았지만, 이때 패드 영역의 보호막(109)도 식각하여 패드를 노출시킨다.
- <67> 상기와 같이 보호막(109) 상에 콘택홀 공정이 완료되면, 제 1 절연기관(100) 상에 금속막을 형성한 다음, 패터닝하여 상기 드레인 전극(203b)과 전기적으로 콘택되는 콘택부(204)를 형성하고, 상기 전원배선(411)과 전기적으로 콘택되는 전원전극(412)을 형성한다.
- <68> 그런 다음, 도 3b에 도시한 바와 같이, 제 1 절연기관(100) 상에 유기절연막, 예를 들어 투명성 포토아크릴을 형성한 다음 패터닝하여 평탄화막(207)을 제 1 절연기관(100) 상에 형성한다. 이후, 평탄화막(207)은 포토공정에 따라 콘택부(204) 영역과 전원전극(412)에 콘택홀(281)이 형성되고, 상판의 격벽과 대응되는 영역에서는 평탄화막(207)의 일부가 제거되어 홈(282)이 형성된다.
- <69> 상기와 같이 평탄화막(207)이 제 1 절연기관(100) 상에 형성되면, 도 3c에 도시한 바와 같이, 제 1 절연기관(100) 전영역에 셀(seal)재로된 접착막(208)을 롤(roll) 프린팅 방법으로 형성하여 하판(110)을 완성한다. 접착막(208)은 평탄화막(207)중 콘택홀(281)과 홈(282) 영역 이외에만 소정의 두께로 형성된다. 접착막(208)의 두께는 유기전계발광층이 형성된 상판과 상기와 같이 박막트랜지스터가 형성된 하판(110)이 셀에 의해 합착될 때, 내부가 접착막(208)으로 채워질 정도로 두껍게 형성한다.
- <70> 또한, 접착막(208)을 평탄화막(207) 상에 형성하기 전에 접착막(208)이 평탄화막(207) 상에 쉽게 형성될 수 있도록 표면처리 공정을 추가할 수 있다.
- <71> 상기와 같이 접착막(208)이 제 1 절연기관(100) 상에 형성되면, 도 3d에 도시된 바와 같이, 도 2에서 설명한 상판(130)과 하판(110) 사이에 셀재(600)를 형성하여 합착한다. 이때, 상판(130)의 구성 요소중 설명하지 않은 부분은 도 2의 도면 부호를 참조하고, 구체적 설명을 생략한다. 또한, 상판(130)의 제조공정은 그 설명을 생략한

도면

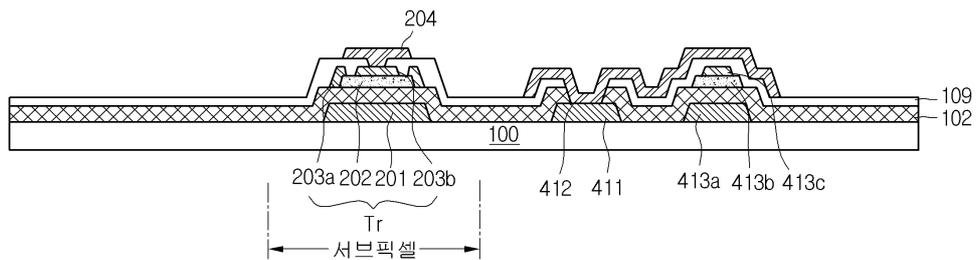
도면1



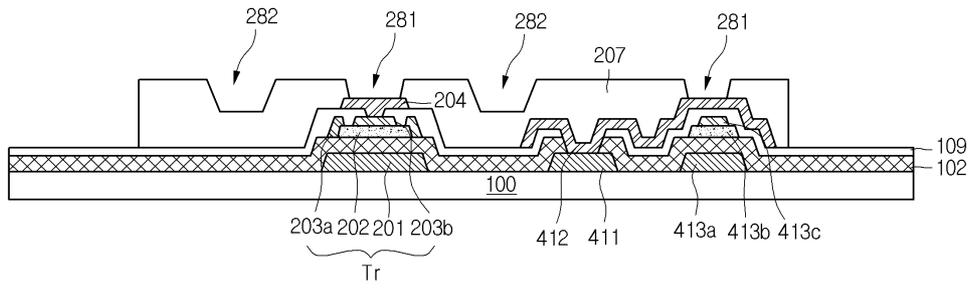
도면2



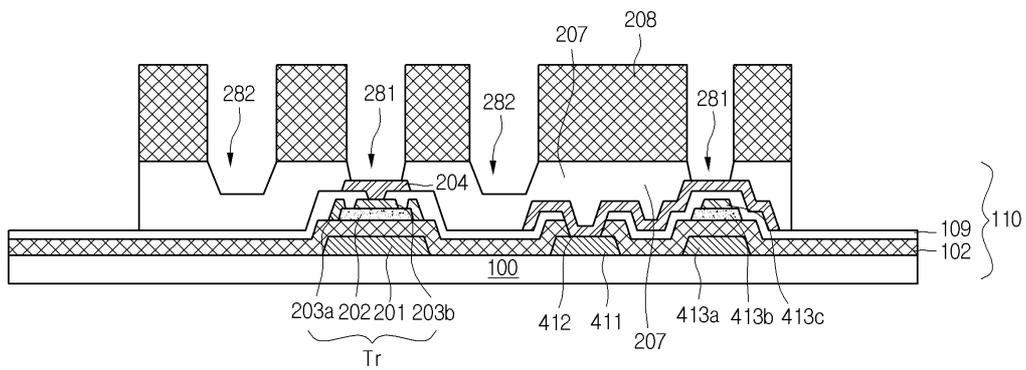
도면3a



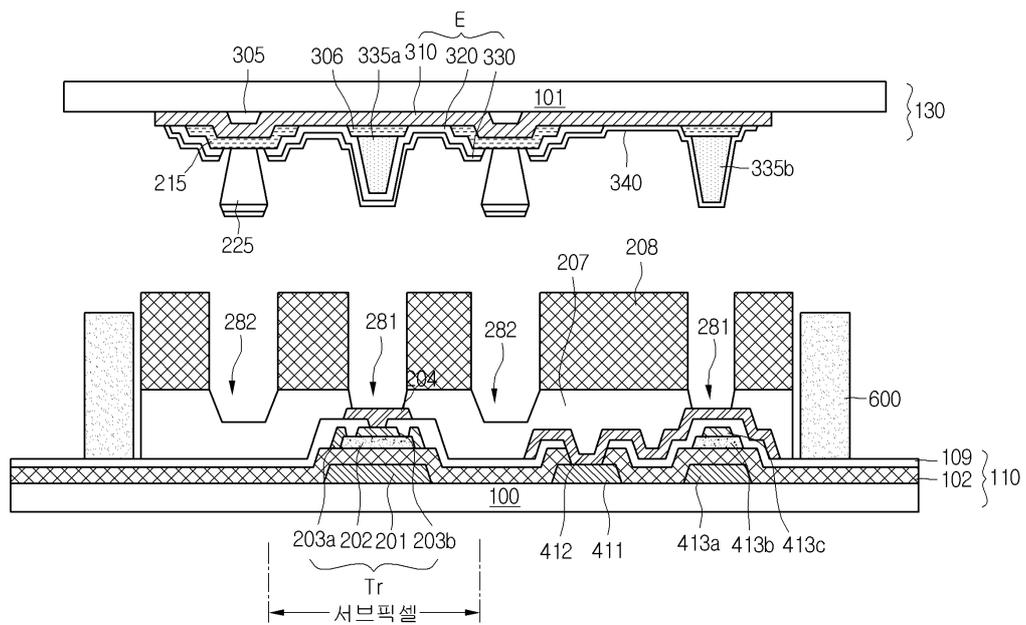
도면3b



도면3c



도면3d



| | | | |
|----------------|----------------------------------------------------------------------|---------|------------|
| 专利名称(译) | 有机电致发光显示装置及其制造方法 | | |
| 公开(公告)号 | KR1020080061181A | 公开(公告)日 | 2008-07-02 |
| 申请号 | KR1020060136195 | 申请日 | 2006-12-28 |
| [标]申请(专利权)人(译) | 乐金显示有限公司 | | |
| 申请(专利权)人(译) | LG显示器有限公司 | | |
| 当前申请(专利权)人(译) | LG显示器有限公司 | | |
| [标]发明人 | NAM WOO JIN | | |
| 发明人 | NAM, WOO JIN | | |
| IPC分类号 | H05B33/04 H05B33/22 | | |
| CPC分类号 | H01L51/5246 H01L27/3251 H01L27/3258 H01L51/525 H01L51/5253 H01L51/56 | | |
| 外部链接 | Espacenet | | |

摘要(译)

本发明公开了一种有机电致发光显示装置及其制造方法，尤其能够防止外部水分渗透，作为有机电致发光显示装置，上下面板的密封性能得到改善。所公开的发明包括有机电致发光显示装置，是第一基板;第二基板;有机电致发光层：形成在第一基板上形成的第二基板上的薄膜晶体管;在第一基板和第二基板之间允许胶层和平坦化膜。本发明具有可以防止上下面板空间保护和外部水分渗透的效果。有机电致发光层，分隔壁，胶层，水分，平面化膜，柱状间隔物。

