



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0055240
(43) 공개일자 2008년06월19일

(51) Int. Cl.

H05B 33/22 (2006.01) H05B 33/10 (2006.01)

(21) 출원번호 10-2006-0128273

(22) 출원일자 2006년12월15일

심사청구일자 없음

(71) 출원인

삼성전자주식회사

경기도 수원시 영통구 매탄동 416

(72) 발명자

이동원

경기 성남시 분당구 정자동 한솔마을청구아파트
110동 302호

(74) 대리인

권혁수, 송윤호, 오세준

전체 청구항 수 : 총 11 항

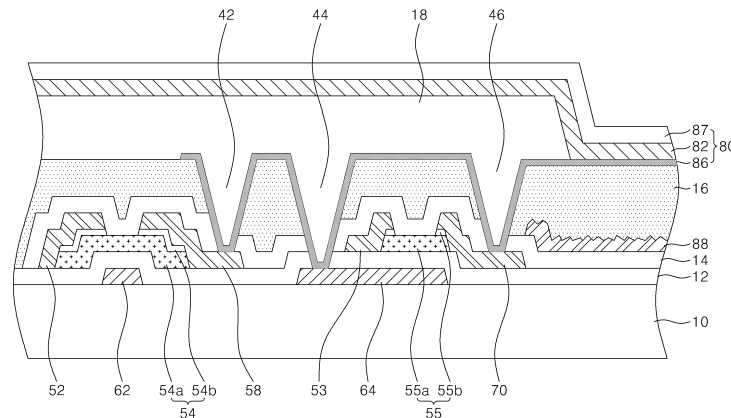
(54) 유기전계 발광표시장치 및 그 제조방법

(57) 요약

본 발명은 제조 비용을 절감할 수 있는 유기전계 발광표시장치 및 그 제조방법에 관한 것이다.

본 발명에 따른 유기전계 발광표시장치의 제조방법은 절연 기판 상에 스위치 박막트랜지스터 및 구동 박막트랜지스터를 형성하는 단계; 상기 스위치 박막트랜지스터 및 구동 박막트랜지스터를 노출하는 제 1 내지 제 3 컨택홀을 가지는 보호막을 형성하는 단계; 상기 스위치 박막트랜지스터 및 구동 박막트랜지스터와 중첩된 영역의 보호막을 노출하도록 컬러필터를 형성하는 단계; 상기 컬러필터를 덮도록 노즐을 이용한 잉크젯 방법을 통해 평탄화층을 형성하는 단계; 및 상기 평탄화층 상에 유기전계 발광셀을 형성하는 단계를 포함한다.

대표도 - 도2



특허청구의 범위

청구항 1

절연기관 상에 스위치 박막트랜지스터 및 구동 박막트랜지스터를 형성하는 단계;

상기 스위치 박막트랜지스터 및 구동 박막트랜지스터를 노출하는 제 1 내지 제 3 컨택홀을 가지는 보호막을 형성하는 단계;

상기 스위치 박막트랜지스터 및 구동 박막트랜지스터와 중첩된 영역의 보호막을 노출하도록 컬러필터를 형성하는 단계;

상기 컬러필터를 덮도록 노즐을 이용한 잉크젯 방법을 통해 평탄화층을 형성하는 단계; 및

상기 평탄화층 상에 유기전계 발광셀을 형성하는 단계를 포함하는 것을 특징으로 하는 유기전계 발광표시장치의 제조방법.

청구항 2

제 1 항에 있어서,

상기 컬러필터를 형성하는 단계는

상기 잉크젯 방법, 인쇄법, 전착법 및 안료분산법 중 어느 하나의 방법을 통해 형성하는 것을 특징으로 하는 유기전계 발광표시장치의 제조방법.

청구항 3

제 1 항에 있어서,

상기 평탄화층을 형성하는 단계는

상기 컬러필터가 형성된 기관을 마련하는 단계;

상기 컬러필터와 대응되는 위치에 잉크 노즐을 정렬하는 단계; 및

상기 컬러필터를 덮도록 상기 잉크 노즐 통해 잉크액을 토출하는 단계를 포함하는 것을 특징으로 하는 유기전계 발광표시장치의 제조방법.

청구항 4

제 3 항에 있어서,

상기 평탄화층은 아크릴계 수지 및 폴리이미드 수지 중 어느 하나로 형성되는 것을 특징으로 하는 유기전계 발광표시장치의 제조방법.

청구항 5

제 1 항에 있어서,

상기 유기전계 발광셀을 형성하는 단계는

제 1 전극을 형성하는 단계;

상기 제 1 전극을 따라 전면에 유기 발광층을 형성하는 단계; 및

상기 유기 발광층이 형성된 절연기관 전면에 제 2 전극을 형성하는 단계를 포함하는 것을 특징으로 하는 유기전계 발광표시장치의 제조방법.

청구항 6

절연기관 상에 스위치 박막트랜지스터 및 구동 박막트랜지스터를 형성하는 단계;

상기 스위치 박막트랜지스터 및 구동 박막트랜지스터를 노출하는 제 1 내지 제 3 컨택홀을 가지는 보호막을 형성하는 단계;

상기 스위치 박막트랜지스터 및 구동 박막트랜지스터와 중첩된 영역의 보호막을 노출하도록 컬러필터를 형성하는 단계;

상기 제 1 내지 제 3 콘택홀을 노출시키도록 상기 보호막 및 컬러필터의 상부면을 따라 노즐을 이용한 잉크젯 방법을 통해 평탄화층을 형성하는 단계; 및

상기 평탄화층 상에 유기전계 발광셀을 형성하는 단계를 포함하는 것을 특징으로 하는 유기전계 발광표시장치의 제조방법.

청구항 7

제 6 항에 있어서,

상기 평탄화층을 형성하는 단계는

상기 컬러필터 및 보호막이 형성된 절연기판을 마련하는 단계;

상기 절연기판 전면에 잉크 노즐을 정렬하는 단계; 및

상기 제 1 내지 제 3 콘택홀을 노출되도록 상기 절연기판 전면 상에 상기 잉크 노즐 통해 잉크액을 토출하는 단계를 포함하는 것을 특징으로 하는 유기전계 발광표시장치의 제조방법.

청구항 8

적색, 녹색, 청색 각각의 컬러를 구현하며, 표면이 불규칙한 컬러필터;

상기 컬러필터를 덮도록 형성되어 상기 컬러필터의 표면을 평탄하게 하는 평탄화층; 및

상기 평탄화층 상에 형성되는 유기전계 발광셀을 포함하는 것을 특징으로 하는 유기전계 발광표시장치.

청구항 9

제 8 항에 있어서,

제 1 내지 제 3 콘택홀에 의해 상기 제 1 전극과 전기적으로 연결되는 스위치 박막트랜지스터 및 구동 박막트랜지스터; 및

상기 스위치 박막트랜지스터 및 구동 박막트랜지스터를 보호하는 보호막을 더 포함하는 것을 특징으로 하는 유기전계 발광표시장치.

청구항 10

제 8 항에 있어서,

상기 유기전계 발광셀은

상기 평탄화층 상에 형성되어 빛을 투과하는 제 1 전극;

상기 제 1 전극 상에 형성되며 빛을 제공하는 유기 발광층; 및

상기 유기 발광층 상에 형성되며 빛을 투과하는 제 2 전극을 포함하는 것을 특징으로 하는 유기전계 발광표시장치.

청구항 11

제 8 항에 있어서,

상기 평탄화층은 상기 제 1 내지 제 3 콘택홀을 노출시키도록 상기 게이트 절연막을 따라 형성된 것을 특징으로 하는 유기전계 발광표시장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <15> 본 발명은 유기전계 발광표시장치 및 그 제조방법에 관한 것으로 특히, 제조 비용을 절감할 수 있는 유기전계 발광표시장치 및 그 제조방법에 관한 것이다.
- <16> 다양한 정보를 화면으로 구현해주는 영상표시장치는 정보통신시대의 핵심 기술로 더 얇고 더 가볍고 휴대가 가능하면서도 고성능의 방향으로 발전하고 있다. 이에 음극선관(CRT)의 단점인 무게와 부피를 줄일 수 있는 유기전계 발광표시장치와 같은 평판표시장치가 각광받고 있다. 여기서 유기전계 발광표시장치는 전극사이의 얇은 발광층을 이용한 자발광 소자로 종이와 같이 박막화가 가능하다는 장점이 있다.
- <17> 유기전계 발광표시장치는 구동 박막트랜지스터 및 스위치 박막트랜지스터, 박막트랜지스터 상에 형성된 유기발광층, 유기발광층과 중첩되는 위치에 형성된 컬러필터, 평탄화층, 평탄화층 상에 형성되어 빛을 투과시키는 제 1 전극, 빛을 반사시키는 제 2 전극, 제 1 및 제 2 전극 사이에 여러 층의 유기물층이 적층하여 형성된 유기발광층으로 구비한다.
- <18> 여기서, 컬러필터는 제조 과정에서 용매가 제거되고 고형분이 남아서 표면이 표면 상태가 뽕족하게 되거나 불안정하게 형성된다. 이러한, 컬러필터 상에 바로 제 1 전극을 형성한다면, 다음에 형성될 유기발광층 및 캐소스와 전기적으로 단락이 형성되는 문제점이 있다.
- <19> 이를 해결하기 위해, 현재 컬러필터의 평탄화를 위한 방법으로는 컬러필터와 박막트랜지스터를 덮도록 평탄화층을 형성하고 있다. 하지만, 평탄화층을 형성하는 경우는 별도의 마스크 공정이 필요함으로 제조비용이 상승하는 단점이 있다.

발명이 이루고자 하는 기술적 과제

- <20> 본 발명이 이루고자 하는 기술적 과제는 제조 비용을 절감할 수 있는 유기전계 발광표시장치 및 그 제조방법을 제공하는데 있다.

발명의 구성 및 작용

- <21> 상기 기술적 과제를 달성하기 위하여, 본 발명 제 1 실시 예에 따른 유기전계 발광표시장치의 제조방법은 절연기관 상에 스위치 박막트랜지스터 및 구동 박막트랜지스터를 형성하는 단계; 상기 스위치 박막트랜지스터 및 구동 박막트랜지스터를 노출하는 제 1 내지 제 3 콘택홀을 가지는 보호막을 형성하는 단계; 상기 스위치 박막트랜지스터 및 구동 박막트랜지스터와 중첩된 영역의 보호막을 노출하도록 컬러필터를 형성하는 단계; 상기 컬러필터를 덮도록 노즐을 이용한 잉크젯 방법을 통해 평탄화층을 형성하는 단계; 및 상기 평탄화층 상에 유기전계 발광셀을 형성하는 단계를 포함한다.
- <22> 상기 컬러필터를 형성하는 단계는 상기 잉크젯 방법, 인쇄법, 전착법 및 안료분산법 중 어느 하나의 방법을 통해 형성한다.
- <23> 여기서, 상기 평탄화층을 형성하는 단계는 상기 컬러필터가 형성된 기관을 마련하는 단계; 상기 컬러필터와 대응되는 위치에 잉크 노즐을 정렬하는 단계; 및 상기 컬러필터를 덮도록 상기 잉크 노즐 통해 잉크액을 토출하는 단계를 포함한다.
- <24> 상기 평탄화층은 아크릴계 수지 및 폴리이미드 수지 중 어느 하나로 형성된다.
- <25> 상기 유기전계 발광셀을 형성하는 단계는 제 1 전극을 형성하는 단계; 상기 제 1 전극을 따라 전면에 유기 발광층을 형성하는 단계; 및 상기 유기 발광층이 형성된 절연기관 전면에 제 2 전극을 형성하는 단계를 포함한다.
- <26> 상기 기술적 과제를 달성하기 위하여, 본 발명 제 2 실시 예에 따른 유기전계 발광표시장치의 제조방법은 절연기관 상에 스위치 박막트랜지스터 및 구동 박막트랜지스터를 형성하는 단계; 상기 스위치 박막트랜지스터 및 구동 박막트랜지스터를 노출하는 제 1 내지 제 3 콘택홀을 가지는 보호막을 형성하는 단계; 상기 스위치 박막트랜지스터 및 구동 박막트랜지스터와 중첩된 영역의 보호막을 노출하도록 컬러필터를 형성하는 단계; 상기 제 1 내지 제 3 콘택홀을 노출시키도록 상기 보호막 및 컬러필터의 상부면을 따라 노즐을 이용한 잉크젯 방법을 통해 평탄화층을 형성하는 단계; 및 상기 평탄화층 상에 유기전계 발광셀을 형성하는 단계를 포함한다.

- <27> 상기 평탄화층을 형성하는 단계는 상기 컬러필터 및 보호막이 형성된 절연기관을 마련하는 단계; 상기 절연기관 전면면에 잉크 노즐을 정렬하는 단계; 및 상기 제 1 내지 제 3 컨택홀을 노출되도록 상기 절연기관 전면 상에 상기 잉크 노즐 통해 잉크액을 토출하는 단계를 포함한다.
- <28> 상기 기술적 과제를 달성하기 위하여, 본 발명에 따른 유기전계 발광표시장치는 적색, 녹색, 청색 각각의 컬러를 구현하며, 표면이 불규칙한 컬러필터; 상기 컬러필터를 덮도록 형성되어 상기 컬러필터의 표면을 평탄하게 하는 평탄화층; 및 상기 평탄화층 상에 형성되는 유기전계 발광셀을 포함한다.
- <29> 제 1 내지 제 3 컨택홀에 의해 상기 제 1 전극과 전기적으로 연결되는 스위치 박막트랜지스터 및 구동 박막트랜지스터; 및 상기 스위치 박막트랜지스터 및 구동 박막트랜지스터를 보호하는 보호막을 더 포함한다.
- <30> 상기 유기전계 발광셀은 상기 평탄화층 상에 형성되어 빛을 투과하는 제 1 전극; 상기 제 1 전극 상에 형성되며 빛을 제공하는 유기 발광층; 및 상기 유기 발광층 상에 형성되며 빛을 투과하는 제 2 전극을 포함한다.
- <31> 상기 평탄화층은 상기 제 1 내지 제 3 컨택홀을 노출시키도록 상기 게이트 절연막을 따라 형성한다.
- <32> 상기 기술적 과제 외에 본 발명의 다른 기술적 과제 및 이점들은 첨부도면을 참조하여 본 발명의 바람직한 실시예에 대한 설명을 통해 명백하게 드러나게 될 것이다.
- <33> 이하, 본 발명의 바람직한 실시예를 도 1 내지 도 4를 참조하여 상세히 설명하기로 한다.
- <34> 도 1은 본 발명 제 1 실시예에 따른 평탄화층을 포함하는 유기전계 발광표시장치이고, 도 2는 본 발명 제 2 실시예에 따른 평탄화층을 포함하는 유기전계 발광표시장치를 나타내기 위한 단면도이다.
- <35> 도 1 및 도 2를 참조하면, 본 발명에 따른 유기전계 발광표시장치는 적색(R), 녹색(G), 청색(B) 및 백색(W) 서브 화소가 하나의 화소를 이룬다. 각각의 화소는 2*2 행렬의 형태로 배열되어 기본 화소 단위를 이루며, 기본 화소 단위가 행 방향 및 열 방향으로 반복되어 배치되어 있다. 이때, 적색(R), 녹색(G), 청색(B) 및 백색(W) 서브 픽셀은 컬러필터의 색상을 제외하고는 동일한 구조를 가진다. 따라서, 본 발명에서는 적색(R) 서브 픽셀 구조만을 설명한다.
- <36> 도 1을 참조하면, 본 발명에 따른 유기전계 발광표시장치는 절연기관(10) 상에 형성된 게이트 라인(20)과, 게이트 라인(20)과 교차하는 데이터 라인(30)과, 게이트 라인(20)과 교차하고 데이터 라인(30)과 나란하게 형성되어 서브 화소 영역을 마련하는 전원 라인(90)과, 게이트 라인(20) 및 데이터 라인(30)과 접속된 스위치 박막트랜지스터(T1)와, 스위치 박막트랜지스터(T1) 및 전원 라인(90)과 유기전계 발광 셀의 제 2 전극(87) 사이에 접속된 구동 박막트랜지스터(T2)와, 전원 라인(90)과 스위치 박막트랜지스터(T1)의 제 1 드레인 전극(58) 사이에 접속된 스토리지 캐패시터(C)와, 유기전계 발광 셀과 중첩되며 표면이 불규칙한 컬러필터(88)를 포함한다.
- <37> 게이트 라인(20)은 스위치 박막트랜지스터(T1)에 스캔 신호를 공급하며, 데이터 라인(30)은 스위치 박막트랜지스터(T1)에 데이터 신호를 공급하며, 전원 라인(90)은 구동 박막트랜지스터(T2)에 전원 신호를 공급한다.
- <38> 스위치 박막트랜지스터(T1)는 게이트 라인(20)에 스캔 펄스가 공급되면 턴-온되어 데이터 라인(30)에 공급된 데이터 신호를 스토리지 캐패시터 및 구동 박막트랜지스터(T2)의 제 2 게이트 전극(64)으로 공급한다. 이를 위해, 스위치 박막트랜지스터(T1)는 게이트 라인(20)과 접속된 제 1 게이트 전극(62), 데이터 라인(30)과 접속된 제 1 소스전극(52), 제 1 소스전극(52)과 마주하며 구동 박막트랜지스터(T2)의 제 2 게이트 전극(64) 및 스토리지 캐패시터와 접속된 제 1 드레인 전극(58), 제 1 소스전극(52) 및 제 1 드레인 전극(58) 사이에 채널부를 형성하는 제 1 반도체 패턴(54)을 구비한다. 여기서, 제 1 반도체 패턴(54)은 게이트 절연막(12)을 사이에 두고 제 1 게이트 전극(62)과 중첩되는 제 1 활성층(54a), 제 1 소스전극(52) 및 제 1 드레인 전극(58)과의 오믹 접촉을 위하여 채널부를 제외한 제 1 활성층(54a) 위에 형성된 제 1 오믹 접촉층(54b)을 구비한다.
- <39> 구동 박막트랜지스터(T2)는 제 2 게이트 전극(64)으로 공급되는 데이터 신호에 응답하여 전원 라인(90)으로부터 유기전계 발광 셀로 공급되는 전류를 제어함으로써 유기전계 발광 셀의 발광량을 조절하게 된다. 이를 위해, 구동 박막트랜지스터(T2)는 스위치 박막트랜지스터(T1)의 제 1 드레인 전극(58)과 연결 전극(60)을 통해 접속된 제 2 게이트 전극(64), 전원 라인(90)과 접속된 제 2 소스전극(53), 제 2 소스전극(53)과 마주하며 유기전계 발광 셀의 제 1 전극(86)과 접속된 제 2 드레인 전극(70), 제 2 소스 및 제 2 드레인 전극(53,70) 사이에 채널부를 형성하는 제 2 반도체 패턴(55)을 구비한다. 여기서, 연결 전극(60)은 평탄화층(16) 위에 제 1 전극(86)과 동일 재질로 형성된다. 연결 전극(60)은 제 1 컨택홀(42)을 통해 노출된 스위치 박막트랜지스터(T1)의 제 1 드레인 전극(58)과, 제 2 컨택홀(44)을 통해 노출된 구동 박막트랜지스터(T2)의 제 2 게이트 전극(64)을 연결시킨다. 제 1 컨택홀(42)은 보호막(14) 및 평탄화층(16)을 관통하여 제 1 드레인 전극(58)을 노출시키며, 제 2 컨

택홀(44)은 게이트 절연막(12), 보호막(14) 및 평탄화층(16)을 관통하여 제 2 게이트 전극(64)을 노출시킨다. 제 2 반도체 패턴(55)은 게이트 절연막(12)을 사이에 두고 제 2 게이트 전극(64)과 중첩되는 제 2 활성층(55a), 제 2 소스전극(53) 및 제 2 드레인 전극(70)과의 오믹 접촉을 위하여 채널부를 제외한 제 2 활성층(55a) 위에 형성된 제 2 오믹 접촉층(55b)을 포함한다.

- <40> 스토리지 캐패시터(C)는 전원 라인(90)과 구동 박막트랜지스터(T2)의 제 2 게이트 전극(64)이 게이트 절연막(12)을 사이에 두고 중첩됨으로써 형성된다. 이러한 스토리지 캐패시터(C)에 충전된 전압에 의해 스위치 박막트랜지스터(T1)가 턴-오프되더라도 구동 박막트랜지스터(T2)는 다음 프레임의 데이터 신호가 공급될 때까지 일정한 전류를 공급하여 유기전계 발광 셀이 발광을 유지하게 한다.
- <41> 제 2 전극(87)은 서브 화소 단위로 형성된 유기발광층(82)을 사이에 두고 제 1 전극(86)과 마주하게 된다. 제 1 전극(86)은 평탄화층(16) 위에서 컬러필터(88)와 중첩되도록 각 서브 화소 영역에 독립적으로 형성된다. 그리고, 제 1 전극(86)은 보호막(14) 및 평탄화층(16)을 각각 관통하는 제 3 컨택홀(46)을 통해 노출된 구동 박막트랜지스터의 제 2 드레인 전극(70)과 접속된다.
- <42> 컬러필터(88)는 보호막(14) 위에 유기전계 발광셀과 중첩되게 형성된다. 이에 따라, 컬러필터(88)는 유기발광층(82)으로부터 생성된 백색광을 이용하여 적색, 녹색 및 청색을 구현한다. 컬러필터(88)에서 생성된 적색, 녹색 및 청색광은 절연기관(10)을 통해 외부로 방출된다. 여기서, 컬러필터(88)의 표면은 고형분이 남아 거칠게 형성된다.
- <43> 평탄화층(16)은 컬러필터(88)의 표면의 평탄화를 위해 컬러필터(88)만을 덮도록 형성된다. 이러한 평탄화층(16)으로는 아크릴계 수지(Modacrylic resin) 또는 폴리이미드 수지(Polyimide Resin)로 이용된다. 이러한 평탄화층(16)은 컬러필터(88) 상에만 형성되어, 제조비용을 절감할 뿐만 아니라 제 1 전극(86)의 손상을 방지할 수 있다.
- <44> 또는, 도 2와 같이 평탄화층(16)은 스위치 박막트랜지스터(T1), 구동 박막트랜지스터(T2) 및 컬러필터(88)가 형성된 절연기관(10)의 평탄화를 위해 형성된다. 평탄화층(16)은 스위치 박막트랜지스터(T1) 및 구동 박막트랜지스터(T2)의 드레인 전극(58,70)을 노출시키는 제 1 및 제 3 컨택홀(42,46)과, 제 2 게이트 전극(64)을 노출시키는 제 2 컨택홀(44)을 가진다. 평탄화층(16)으로는 아크릴계 수지 또는 폴리이미드 수지로 이용된다.
- <45> 격벽(18)은 각 화소 영역의 제 1 전극(86)을 노출시키는 홀(19)을 가지도록 형성된다. 이러한 격벽(18)으로는 아크릴계의 유기물질이 이용된다.
- <46> 유기전계 발광 셀은 평탄화층(16) 위에 형성된 투명 도전 물질의 제 1 전극(86)과, 제 1 전극(86)과 격벽(18) 위에 형성된 발광층을 포함하는 유기발광층(82)과, 유기발광층(82) 위에 형성된 제 2 전극(87)으로 구성된다. 유기발광층(82)은 제 1 전극(86) 및 격벽(18) 위에 적층된 정공 주입층, 정공 수송층, 발광층, 전자 수송층, 전자 주입층으로 구성된다. 여기서, 발광층은 적색(R), 녹색(G) 및 청색(B)을 각각 구현하는 발광층들이 순차적으로 적층되어 3층 구조로 형성되거나 보색 관계를 가지는 발광층들이 적층되어 2층 구조로 형성되거나 백색을 구현하는 발광층으로 이루어진 단층 구조로 형성된다. 이에 따라, 유기발광층(82)에 포함된 발광층은 제 1 전극(86)에 공급된 전류량에 따라 발광하여 제 1 전극(86)을 경유하여 컬러필터(88)쪽으로 백색광을 방출하게 된다.
- <47> 이에 따라, 본 발명에 따른 유기전계 발광표시장치는 표면이 거친 컬러필터(88)를 덮는 평탄화층(16)을 구비함으로써 제조비용 및 제 1 전극(86)과의 전기적 단락을 방지할 수 있다.
- <48> 도 3a 및 도 3i는 본 발명에 따른 유기전계 발광표시장치의 제조방법을 나타내는 단면도들이다.
- <49> 도 3a를 참조하면, 절연기관(10) 위에 게이트 라인(20), 제 1 및 제 2 게이트 전극(62,64)을 포함하는 게이트 금속 패턴이 형성된다.
- <50> 게이트 금속 패턴은 절연기관(10) 상에 스퍼터링 방법 등의 증착 방법을 통해 게이트 금속층을 형성한 후 포토 리소그래피 공정 및 식각 공정을 통해 게이트 금속층이 패터닝됨으로써 형성된다.
- <51> 도 3b를 참조하면, 게이트 금속 패턴이 형성된 절연기관(10) 상에 게이트 절연막(12)과, 활성층(54a,55a) 및 오믹 접촉층(54b, 55b)을 각각 포함하는 제 1 및 제 2 반도체 패턴(54,55)이 형성된다.
- <52> 게이트 절연막(12)은 게이트 금속 패턴이 형성된 절연기관(10) 상에 PECVD 등의 증착 방법으로 산화 실리콘(SiOx), 질화 실리콘(SiNx) 등과 같은 무기 절연 물질이 전면 증착됨으로써 형성된다. 제 1 및 제 2 반도체 패

턴(54,55)은 아모퍼스 실리콘층과 n+ 아모퍼스 실리콘층을 형성한 후 포토리소그래피 공정과 다수의 식각 공정을 통해 패터닝함으로써 형성된다.

- <53> 도 3c를 참조하면, 반도체 패턴(54,55)이 형성된 절연기판(10) 상에 데이터 라인(30), 제 1 및 제 2 소스 전극(52,53), 제 1 및 제 2 드레인 전극(58,70)을 포함하는 소스/드레인 금속 패턴이 형성된다.
- <54> 소스/드레인 금속 패턴은 반도체 패턴(54,55)이 형성된 절연기판(10)상에 스퍼터링 등의 증착방법으로 소스/드레인 금속층을 형성한 후 포토리소그래피 공정과 식각 공정을 통해 패터닝함으로써 형성된다. 이 후, 제 1 및 제 2 소스 전극(52,53)과 제 1 및 제 2 드레인 전극(58,70)을 마스크를 이용하여 그 사이로 노출된 제 1 및 제 2 오믹 접촉층(54b, 55b)을 제거하여 채널부의 제 1 및 제 2 활성층(54a,55a)을 노출시킨다.
- <55> 도 3d를 참조하면, 소스/드레인 금속 패턴이 형성된 절연기판(10) 상에 제 1 내지 제 3 콘택홀(42,44,46)을 가지는 보호막(14)과, 그 보호막(14) 위에 적색(R)컬러 필터가 형성된다.
- <56> 구체적으로, 소스/드레인 금속 패턴이 형성된 절연기판(10) 상에는 산화 실리콘(SiO_x) 또는 질화 실리콘(SiN_x) 등과 같은 무기 절연 물질 또는 아크릴 수지 등과 같은 유기 절연 물질을 적층한다. 이 후, 유기 절연 물질을 포토리소그래피 공정 및 식각 공정을 통하여 제 1 내지 제 3 콘택홀(42,44,46)을 가지는 보호막(14)이 형성된다.
- <57> 이때, 제 1 콘택홀(42)은 보호막(14)을 관통하여 스위칭 박막트랜지스터(T1)의 제 1 드레인 전극(58)을 노출시키며, 제 2 콘택홀(44)은 게이트 절연막(12), 보호막(14)을 관통하여 구동 박막트랜지스터(T2)의 제 2 게이트 전극(64)을 노출시키며, 제 3 콘택홀(46)은 보호막(14)을 관통하여 구동 박막트랜지스터(T2)의 제 2 드레인 전극(70)을 노출시킨다.
- <58> 이 후, 보호막(14)이 형성된 절연기판(10) 상에 노즐을 통해 적색 컬러액과 용매를 가지는 잉크액을 토출하여 적색(R) 컬러 필터(88)가 형성된다. 또는, 적색 컬러필터(88)는 인쇄법, 전착법 및 안료분산법 중 어느 하나의 방법을 통해 형성할 수 있다.
- <59> 도 3e를 참조하면, 보호막(14) 및 적색 컬러 필터(88)가 형성된 절연기판(10) 상에 평탄화층(16)이 형성된다.
- <60> 구체적으로, 적색 컬러필터(88)가 형성된 절연 기판(10)과 대응되는 위치에 잉크 노즐(90)을 정렬한다. 그 후, 잉크 노즐(90) 통해 컬러액과 용매가 섞인 잉크액(92)을 적색 컬러필터(88)가 덮히도록 전사하여 평탄화층(16)을 형성한다.
- <61> 또 다른 방법으로는 도 4에 도시된 바와 같이, 적색 컬러필터(88)가 형성된 절연 기판(10) 전면과 대응하는 위치에 잉크 노즐(90)을 정렬한다. 그 다음, 잉크 노즐(90)을 통해 컬러액과 용매가 섞인 잉크액(92)을 전사하여 제 1 내지 제 3 콘택홀(42,44,46)을 노출시키는 평탄화층(16)을 형성한다. 이때, 평탄화층(16)으로는 아크릴계 수지 또는 폴리이미드 수지를 이용하는 것이 바람직하다.
- <62> 도 3f를 참조하면, 평탄화층(16)이 형성된 절연기판(10) 상에 연결 전극(90) 및 제 1 전극(86)을 포함하는 투명 도전 패턴이 형성된다.
- <63> 투명 도전 패턴은 평탄화층(16)이 형성된 절연기판(10) 상에 스퍼터링 등의 증착방법으로 투명 도전막을 형성한 후 포토리소그래피 공정과 식각 공정을 통해 패터닝함으로써 형성된다. 투명 도전막으로는 ITO(Indium Tin Oxide), TO(Tin Oxide), IZO(Indium Zinc Oxide)등이 이용된다.
- <64> 도 3g를 참조하면, 투명 도전 패턴이 형성된 절연기판(10) 상에 격벽(18)이 형성된다.
- <65> 격벽(18)은 투명 도전 패턴이 형성된 평탄화층(16) 위에 유기 절연물질을 도포하여 포토리소그래피 공정 및 식각 공정을 통해 형성된다.
- <66> 도 3h를 참조하면, 격벽(18)이 형성된 절연기판(10) 상에 유기발광층(82)이 형성된다.
- <67> 유기발광층(82)은 챔버 내에서 증착공정을 통해 형성된다. 유기발광층(82)에 포함된 발광층은 적색(R), 녹색(G) 및 청색(B)을 각각 구현하는 발광층들이 순차적으로 적층되어 3층 구조로 형성되거나 보색 관계를 가지는 발광층들이 적층되어 2층 구조로 형성되거나 백색을 구현하는 발광층으로 이루어진 단층 구조로 형성된다.
- <68> 도 3i를 참조하면, 유기발광층(82)이 형성된 절연기판(10) 상에 제 2 전극(86)이 형성된다.
- <69> 구체적으로, 제 2 전극(86)은 유기발광층(82)이 형성된 절연기판(10) 상에 증착됨으로써 형성된다. 이러한 제

2 전극(86))은 Al, Mg, Ag, Ca 또는 MgAg 등과 같은 반사율이 높은 금속으로 형성된다.

<70> 이에 따라, 본 발명에 따른 유기전계 발광표시장치의 제조방법은 잉크젯 방법을 이용하여 컬러필터(88) 및 평탄화층(16)을 형성함으로써 제조비용을 절감할 수 있다.

발명의 효과

<71> 상술한 바와 같이 본 발명에 따른 유기전계 발광표시장치 및 그의 제조방법은 고형분 성분이 남아 표면이 거친 컬러필터를 평탄화하기 위해 잉크젯 방법을 이용하여 컬러필터를 덮도록 평탄화층을 형성한다. 이에 따라, 본 발명에 따른 유기전계 표시장치의 제조방법은 잉크젯 방법을 이용하여 컬러필터 및 평탄화층을 형성하여 기존에 마스크 공정을 사용하지 않음으로써 제조비용을 절감할 수 있다. 또한, 유기전계 발광표시장치는 컬러필터 상에만 평탄화층을 형성함으로써 재료비용을 절감할 수 있다.

<72> 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 설명에 기재된 내용을 한정되는 것이 아니라 특허 청구의 범위에 의해 정해져야만 할 것이다.

도면의 간단한 설명

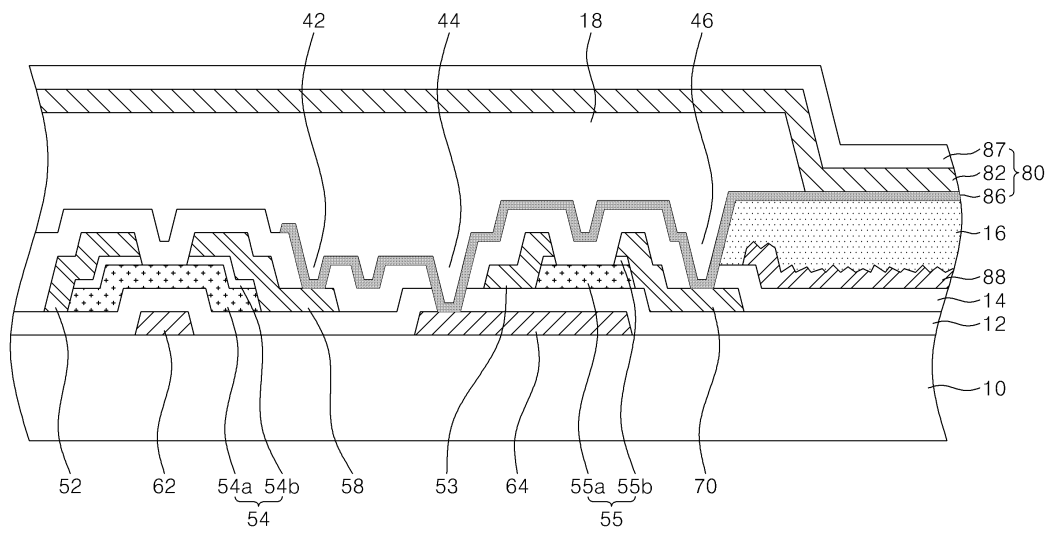
<1> 도 1은 본 발명 제 1 실시 예에 따른 평탄화층을 포함하는 유기전계 발광표시장치를 나타내기 위한 단면도이다.
 <2> 도 2는 본 발명 제 2 실시 예에 따른 평탄화층을 포함하는 유기전계 발광표시장치를 나타내기 위한 단면도이다.
 <3> 도 3a 내지 도 3i는 본 발명 제 1 실시 예에 따른 유기전계 발광표시장치의 제조방법을 나타내기 위한 단면도들이다.
 <4> 도 4는 본 발명 제 2 실시 예에 따른 평탄화층을 형성하는 방법을 나타내기 위한 단면도이다.

<도면의 주요부분에 따른 부호의 간단한 설명>

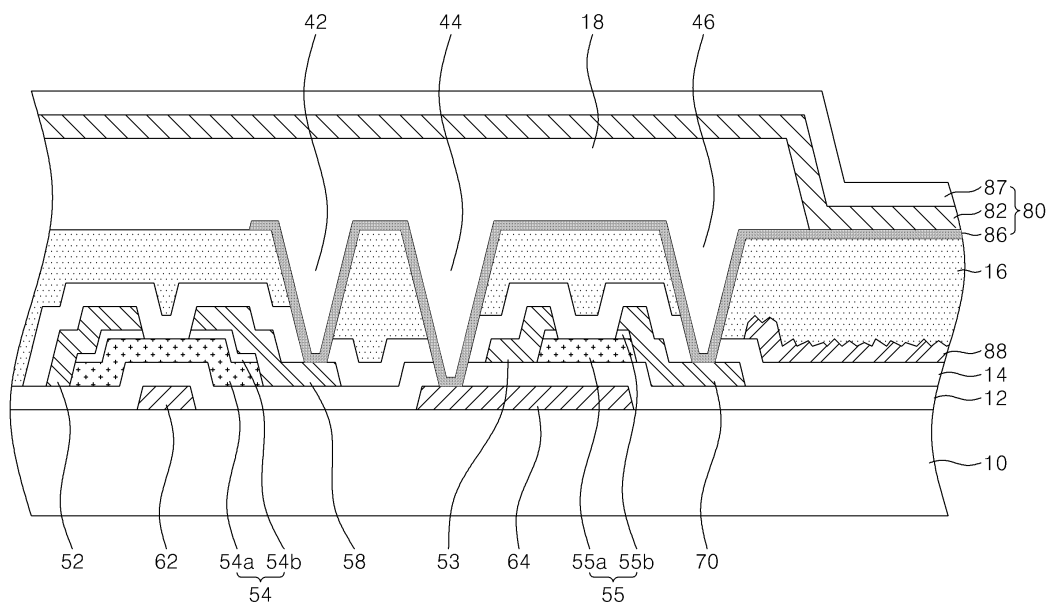
<6> 10 : 절연기판	12 : 게이트 절연막
<7> 14 : 보호막	16 : 평탄화층
<8> 18 : 격벽	20 : 게이트 라인
<9> 30 : 데이터 라인	42 : 제 1 컨택홀
<10> 44 : 제 2 컨택홀	46 : 제 3 컨택홀
<11> 52,53 : 소스전극	58,70 : 드레인 전극
<12> 54,55 : 반도체 패턴	60 : 제 1 전극
<13> 62,64 : 게이트 전극	82 : 유기발광층
<14> 86 : 제 2 전극	88 : 컬러필터

도면

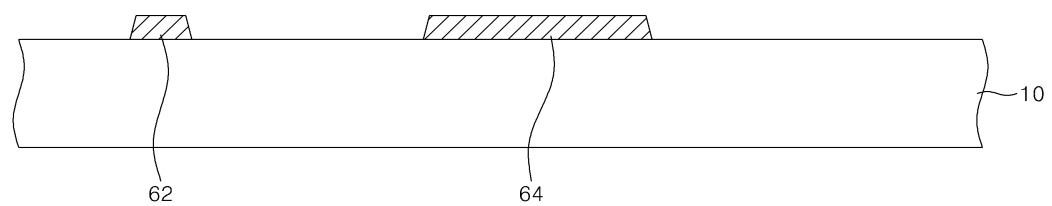
도면1



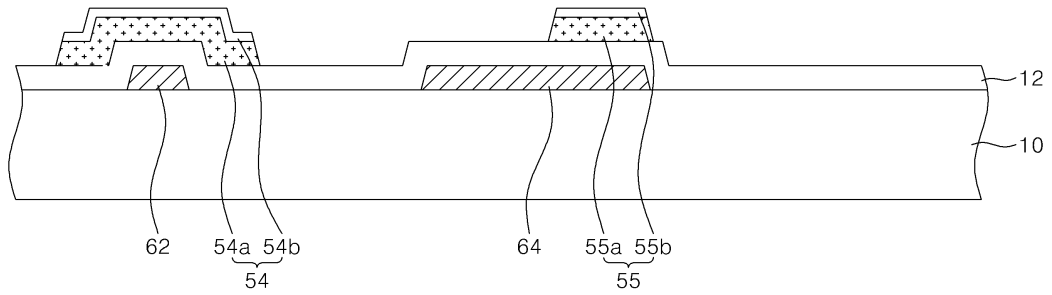
도면2



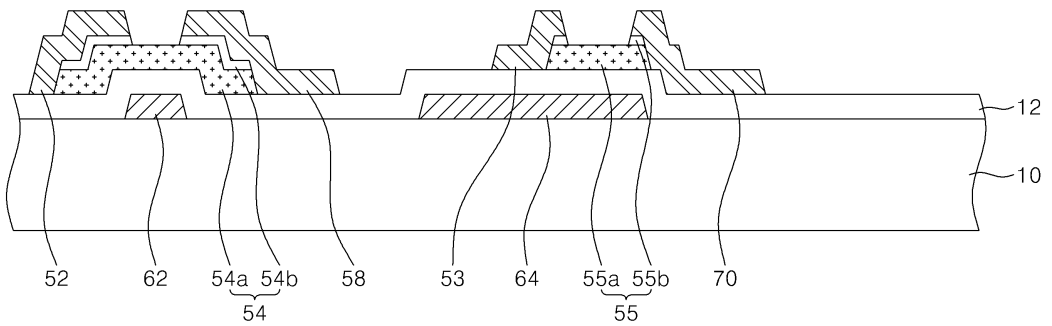
도면3a



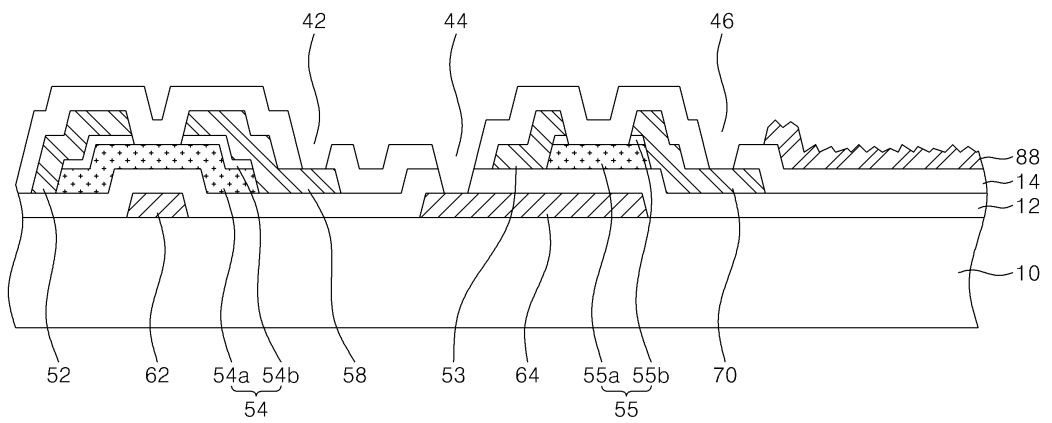
도면3b



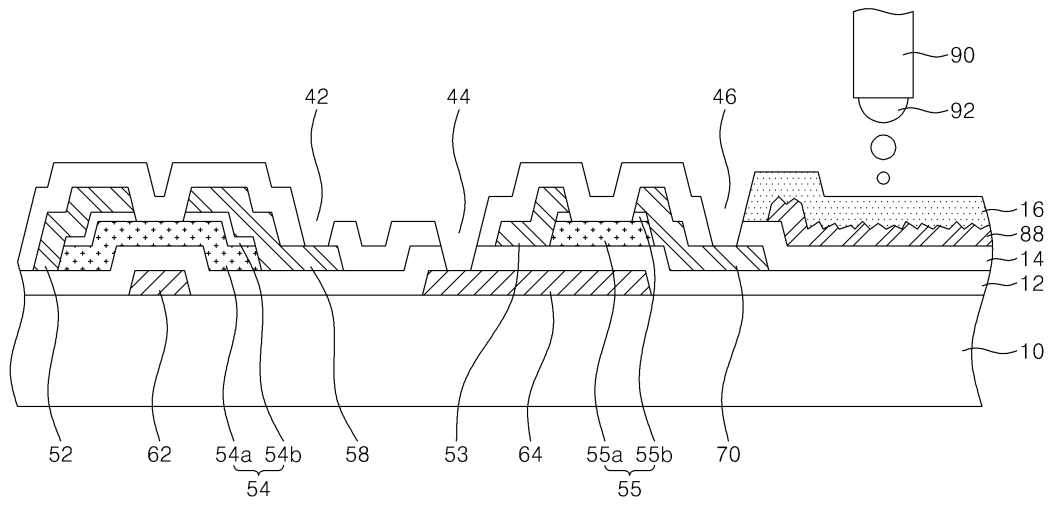
도면3c



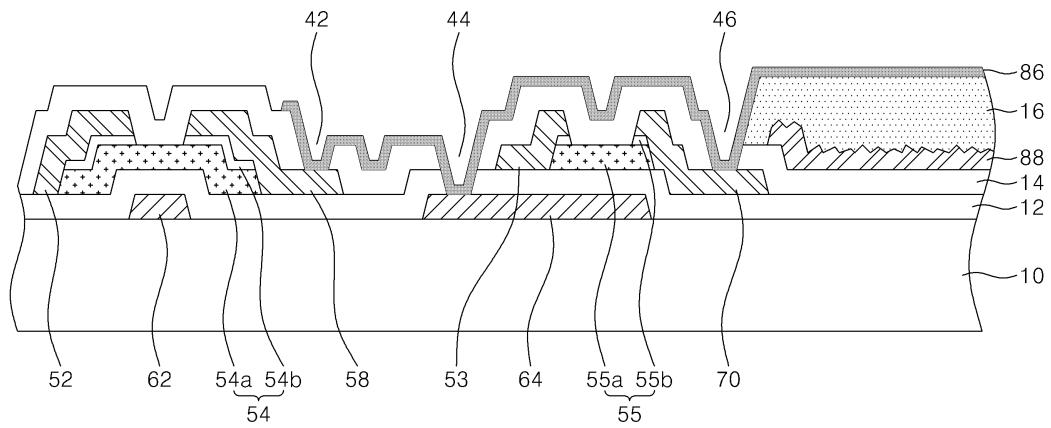
도면3d



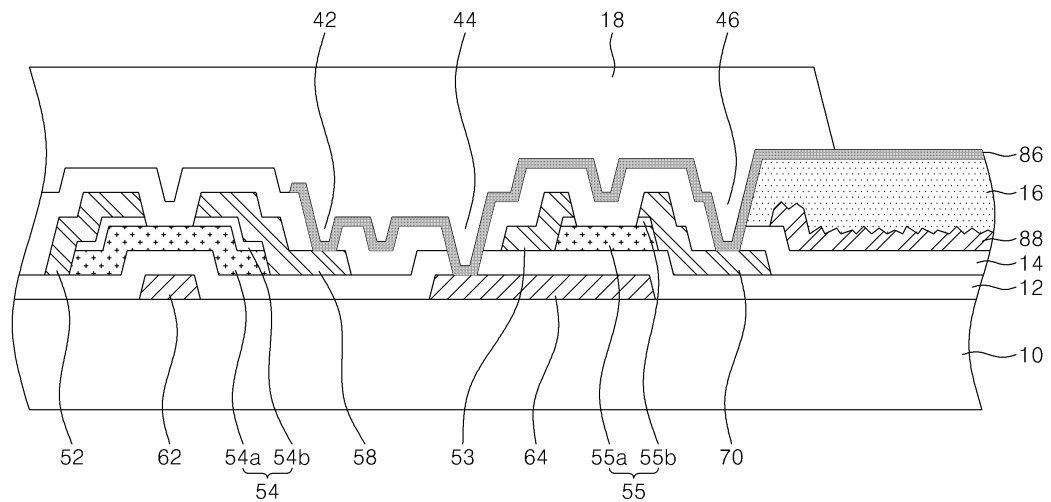
도면3e



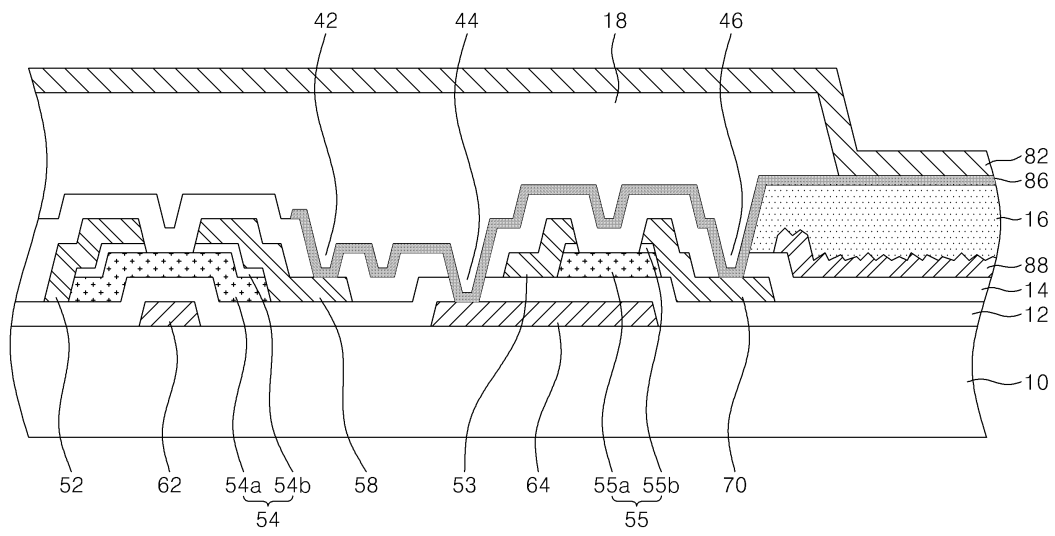
도면3f



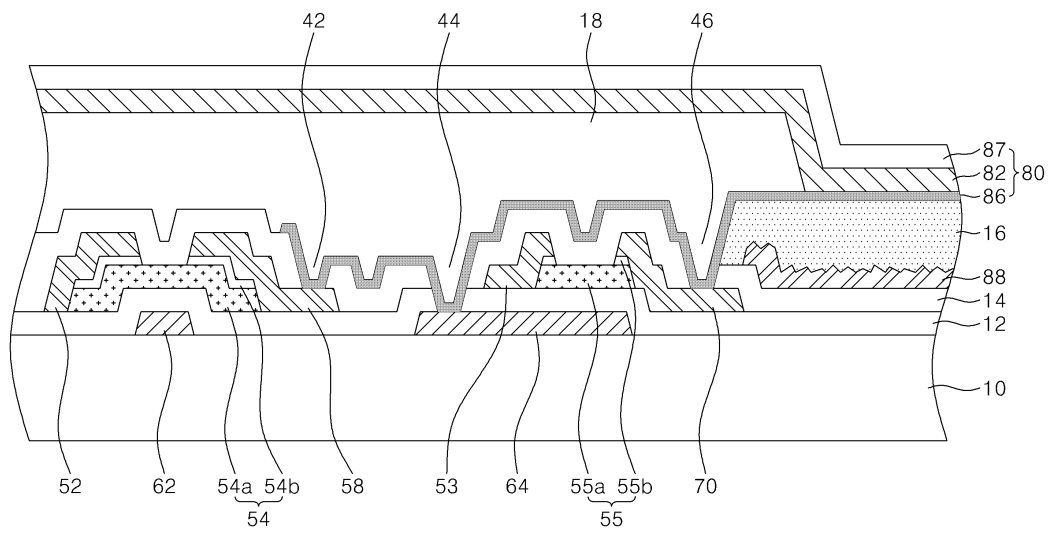
도면3g



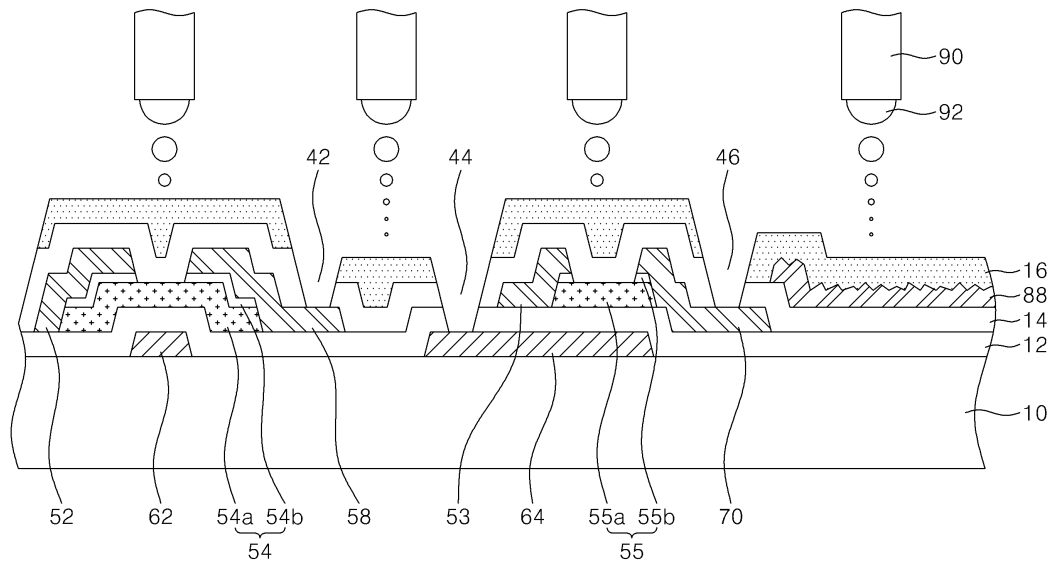
도면3h



도면3i



도면4



专利名称(译)	有机电致发光显示装置及其制造方法		
公开(公告)号	KR1020080055240A	公开(公告)日	2008-06-19
申请号	KR1020060128273	申请日	2006-12-15
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	LEE DONG WON		
发明人	LEE, DONG WON		
IPC分类号	H05B33/22 H05B33/10		
CPC分类号	H01L51/5237 H01L27/322 H01L27/3244 H01L51/56		
代理人(译)	KWON , HYUK SOO SE JUN OH 宋 , 云何		
外部链接	Espacenet		

摘要(译)

本发明涉及有机电致发光显示器及其制造方法，降低了制造成本。根据本发明的有机电致发光显示装置的制造方法包括在绝缘基板上形成开关薄膜晶体管和驱动薄膜晶体管的步骤；形成保护膜的步骤，该保护膜具有开关薄膜晶体管和暴露驱动薄膜晶体管的第一至第三接触孔；开关薄膜晶体管；形成平坦化层的步骤：通过形成滤色器的步骤，露出与驱动薄膜晶体管重叠的区域的保护膜：使用喷嘴的喷墨方法覆盖滤色器和步骤在平坦化层上形成有机电场辐射单元。平坦化层，喷墨方法和滤色器。

