



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2007-0109336
(43) 공개일자 2007년11월15일

(51) Int. Cl.

H05B 33/26 (2006.01) G09G 3/30 (2006.01)

(21) 출원번호 10-2006-0042163

(22) 출원일자 2006년05월10일

심사청구일자 없음

(71) 출원인

엘지전자 주식회사

서울특별시 영등포구 여의도동 20번지

(72) 발명자

현창호

경기도 용인시 포곡면 둔전리 319번지 인정멜로디
아파트 104동203호

김성중

서울 관악구 봉천2동 동부센트레빌아파트 106동
904호

(74) 대리인

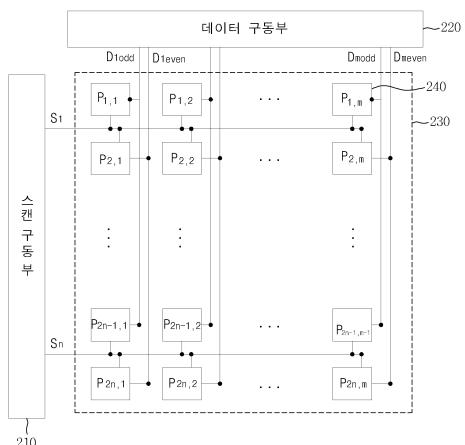
특허법인로얄

전체 청구항 수 : 총 22 항

(54) 전계발광표시장치

(57) 요 약

본 발명은, 데이터 라인들에 데이터 신호를 인가하는 데이터 구동부, 스캔 라인들에 스캔 신호를 인가하는 스캔 구동부 및 데이터 라인들과 스캔 라인들의 교차에 의해 한정되는 영역에 위치하고, n번째 스캔 라인에 $2n-1$ 및 $2n$ 번째 행에 위치한 화소 회로들이 공통 연결된 표시부를 포함하는 전계발광표시장치를 제공한다.

대표도 - 도2a

특허청구의 범위

청구항 1

데이터 라인들에 데이터 신호를 인가하는 데이터 구동부;

스캔 라인들에 스캔 신호를 인가하는 스캔 구동부; 및

상기 데이터 라인들과 상기 스캔 라인들의 교차에 의해 한정되는 영역에 위치하고, n번째 스캔 라인에 $2n-1$ 및 $2n$ 번째 행에 위치한 화소 회로들이 공통 연결된 표시부를 포함하는 전계발광표시장치.

청구항 2

제 1 항에 있어서,

상기 데이터 라인들은 m번째 열의 홀수행에 위치한 화소 회로들을 공통 연결하는 제 1 데이터 라인들 및 m번째 열의 짝수행에 위치한 화소 회로들을 공통 연결하는 제 2 데이터 라인들을 포함하는 전계발광표시장치.

청구항 3

제 2 항에 있어서,

상기 데이터 구동부는 멀티플렉서를 포함하는 전계발광표시장치.

청구항 4

제 3 항에 있어서,

상기 멀티플렉서는 상기 n번째 스캔 라인을 통하여 스캔 신호가 인가되는 경우, 상기 제 1 또는 제 2 데이터 라인들을 통하여 상기 $2n-1$ 및 $2n$ 번째 행에 위치한 화소 회로들에 선택적 또는 순차적으로 상기 데이터 신호를 인가하는 전계발광표시장치.

청구항 5

제 1 항 또는 제 4 항에 있어서,

상기 각각의 화소 회로들은,

상기 스캔 신호에 따라 스위칭 동작을 수행하기 위한 스위칭 트랜지스터, 상기 스위칭 트랜지스터를 통해 수신되는 데이터 신호를 저장하기 위한 저장 커패시터, 상기 커패시터에 저장된 상기 데이터 신호에 따라 구동전류를 전달하기 위한 구동 트랜지스터 및 상기 구동 트랜지스터에 연결되어 상기 구동전류에 따라 발광동작을 수행하기 위한 발광다이오드를 포함하는 것을 특징으로 하는 전계발광표시장치.

청구항 6

제 5 항에 있어서,

상기 화소 회로들은 계조 표현을 위해, 복수개의 서브필드로 나뉘어 구동되는 것을 특징으로 하는 전계발광표시장치.

청구항 7

제 6 항에 있어서,

상기 서브필드들은 상기 저장 커패시터에 데이터 신호가 저장되는 어드레스 구간 및 상기 저장된 데이터 신호에 의해 상기 발광다이오드가 발광하는 유지발광 구간을 포함하는 것을 특징으로 하는 전계발광표시장치.

청구항 8

제 7 항에 있어서,

상기 계조는 상기 서브필드들의 유지발광 구간의 합으로 표현되며, 상기 유지발광 구간은 바이너리 웨이트를 갖는 것을 특징으로 하는 전계발광표시장치.

청구항 9

제 7 항에 있어서,

상기 유지발광 구간은 하부 서브필드로 갈수록 길어지는 것을 특징으로 하는 전계발광표시장치.

청구항 10

데이터 라인들에 데이터 신호를 인가하는 데이터 구동부;

제 1 및 제 2 스캔 라인들에 제 1 및 제 2 스캔 신호를 선택적으로 인가하는 스캔 구동부; 및

상기 데이터 라인들과 상기 스캔 라인들의 교차에 의해 한정되는 영역에 위치하고, n번째 제 1 및 제 2 스캔 라인에 $2n-1$ 및 $2n$ 번째 행에 위치한 화소 회로들이 공통 연결된 표시부를 포함하는 전계발광표시장치.

청구항 11

제 10 항에 있어서,

상기 화소 회로들은 상기 제 1 스캔 신호에 의해 전체 화소 회로들이 발광하며, 상기 제 2 스캔 신호 및 데이터 신호에 의해 선택된 일부 화소 회로들의 발광이 제거되는 표시부를 포함하는 전계발광표시장치.

청구항 12

제 11 항에 있어서,

상기 각각의 화소 회로들은,

상기 제 1 스캔 신호에 의해 스위칭 동작을 수행하기 위한 제 1 스위칭 트랜지스터, 상기 제 2 스캔 신호에 의해 스위칭 동작을 수행하기 위한 제 2 스위칭 트랜지스터, 상기 제 1 스위칭 트랜지스터 또는 상기 제 2 스위칭 트랜지스터를 통해 수신되는 신호를 저장하기 위한 저장 커패시터, 상기 커패시터에 저장된 신호들에 따라 구동 전류를 전달하기 위한 구동 트랜지스터 및 상기 구동 트랜지스터에 연결되어 상기 구동전류에 따라 발광동작을 수행하기 위한 발광다이오드를 포함하는 것을 특징으로 하는 전계발광표시장치.

청구항 13

제 12 항에 있어서,

상기 제 1 스위칭 트랜지스터의 게이트 전극과 제 1 전극은 상기 제 1 스캔 라인에 공통 연결된 전계발광표시장치.

청구항 14

제 13 항에 있어서,

상기 제 2 스위칭 트랜지스터의 게이트 전극은 상기 제 2 스캔 라인에 연결되고, 상기 제 2 스위칭 트랜지스터의 제 1 전극은 데이터 라인에 연결된 전계발광표시장치.

청구항 15

제 14 항에 있어서,

상기 데이터 라인들은 m번째 열의 홀수행에 위치한 화소 회로들을 공통 연결하는 제 1 데이터 라인들 및 m번째 열의 짹수행에 위치한 화소 회로들을 공통 연결하는 제 2 데이터 라인들을 포함하는 전계발광표시장치.

청구항 16

제 15 항에 있어서,

상기 데이터 구동부는 멀티플렉서를 포함하는 전계발광표시장치.

청구항 17

제 16 항에 있어서,

상기 멀티플렉서는 상기 n번째 제 2 스캔 라인을 통하여 제 2 스캔 신호가 인가되는 경우, 상기 제 1 또는 제 2 데이터 라인들을 통하여 상기 $2n-1$ 및 $2n$ 번째 행에 위치한 화소 회로들에 선택적 또는 순차적으로 데이터 신호를 인가하는 전계발광표시장치.

청구항 18

제 10 항에 있어서,

상기 화소 회로들은 계조 표현을 위해, 복수개의 서브필드로 나뉘어 구동되는 것을 특징으로 하는 전계발광표시장치.

청구항 19

제 18 항에 있어서,

상기 서브필드들은 상기 구동 트랜지스터에 제 1 스캔 신호가 인가되어 발광다이오드가 발광하는 풀-온 구간 및 상기 발광 다이오드의 발광 유지 여부를 결정하는 유지발광 구간을 포함하는 전계발광표시장치.

청구항 20

제 19 항에 있어서,

상기 유지발광 구간은 상기 풀-온 구간 후에 발광이 유지되는 발광 구간, 상기 커페시터에 저장된 데이터 신호가 구동 트랜지스터에 전달되어 발광다이오드의 발광이 제거되는 제거 구간을 포함하는 전계발광표시장치.

청구항 21

제 20 항에 있어서,

상기 계조는 상기 서브필드들의 풀-온 구간 및 발광 구간의 합으로 표현되는 전계발광표시장치.

청구항 22

제 20 항 또는 제 21 항에 있어서,

상기 발광 구간은 하부 서브필드로 갈수록 길어지는 것을 특징으로 하는 전계발광표시장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

<13> 본 발명은 전계발광표시장치에 관한 것이다.

<14> 최근, 평판표시장치(FPD: Flat Panel Display)는 멀티미디어의 발달과 함께 그 중요성이 증대되고 있다. 이에 부응하여 액정 디스플레이(Liquid Crystal Display : LCD), 플라즈마 디스플레이 패널(Plasma Display Panel: PDP), 전계방출표시장치(Field Emission Display: FED), 전계발광표시장치(Electroluminescent Display Device) 등과 같은 여러 가지의 평면형 디스플레이가 실용화되고 있다.

<15> 특히, 유기전계발광표시장치는 응답속도가 1ms 이하로서 고속의 응답속도를 가지며, 소비 전력이 낮고, 자체 발광이므로 시야각에 문제가 없어서, 장치의 크기에 상관없이 동화상 표시 매체로서 장점이 있다. 또한, 저온 제작이 가능하고, 기존의 반도체 공정 기술을 바탕으로 제조 공정이 간단하므로 향후 차세대 평판 표시 장치로 주목받고 있다.

<16> 일반적으로, 유기전계발광표시장치는 형광성 유기 화합물을 전기적으로 여기시켜 발광시키는 표시장치로서, 행렬 형태로 배열된 $N \times M$ 개의 유기발광다이오드(OLED)들을 전압 구동(Voltage Programming) 혹은 전류 구동(Current Programming)하여 영상을 표현할 수 있다. 이와 같은 전계발광표시장치를 구동하는 방식에는 수동 매

트릭스(passive matrix) 방식과 박막 트랜지스터(thin film transistor)를 이용한 능동 매트릭스(active matrix) 방식이 있다. 수동 매트릭스 방식은 양극과 음극을 직교하도록 형성하고 라인을 선택하여 구동하는데 비해, 능동 매트릭스 방식은 박막 트랜지스터를 각 ITO(Indium Tin Oxide) 화소 전극에 연결하고 박막 트랜지스터의 게이트에 연결된 커패시터 용량에 의해 유지된 전압에 따라 구동하는 방식이다.

- <17> 도 1a는 종래의 전계발광표시장치를 나타낸 불력도이다.
- <18> 도 1a를 참조하면, 종래의 전계발광표시장치는 제어부(도시 안됨), 스캔 구동부(110), 데이터 구동부(120), 전원공급부(도시 안됨) 및 표시부(130)을 포함한다.
- <19> 제어부는 스캔 구동부(110), 데이터 구동부(120) 및 전원공급부에 제어신호를 출력하고, 전원공급부는 제어부의 구동 제어에 따라 스캔 구동부(110), 데이터 구동부(120) 및 표시부(130)에 구동에 필요한 전압을 출력한다.
- <20> 표시부(130)은 제 1 방향으로 배열되는 데이터 라인들(D1-Dm)과 제 1 방향과 교차되고 제 2 방향으로 배열되는 스캔 라인들(S1-Sn) 및 데이터 라인들(D1-Dm)과 스캔 라인들(S1-Sn)이 교차하는 영역에 위치하는 화소 회로들(140;P11-Pnm)을 포함한다.
- <21> 도 1b는 종래의 전계발광표시장치의 화소 회로를 도시한 회로도이다.
- <22> 도 1b를 참조하면, 화소 회로는 스위칭 트랜지스터(T1), 스위칭 트랜지스터를 통해 수신되는 데이터 신호를 저장하기 위한 커패시터(Cst), 커패시터에 저장된 데이터 신호에 따라 구동 전류를 발생하기 위한 구동 트랜지스터(T2) 및 구동 전류에 따라 발광 동작을 수행하기 위한 발광다이오드(OLED)를 포함한다.
- <23> 상기와 같은 전계발광표시장치의 동작을 설명하면, 먼저, 제어부로부터 스캔 구동부(110), 데이터 구동부(120) 및 전원공급부에 제어신호가 인가되면, 제어신호를 인가받은 전원공급부는 표시부에 전압을 출력하고, 스캔 구동부(110) 및 데이터 구동부(120)는 스캔 신호 및 데이터 신호를 화소 회로들(P11-Pnm)에 출력한다. 따라서, 화소 회로들(140;P11-Pnm)은 신호들을 전달받아 유기발광다이오드(OLED)를 발광시켜 표시부(130)에 소정의 화상을 표시하게 된다.
- <24> 상술한 바와 같이, 전계발광표시장치는 스캔 라인(S1-Sn)을 통해 각각의 행에 위치한 화소 회로들(P11-Pnm)에 스캔 신호들을 인가하며, 스캔 신호가 인가된 화소 회로들은 데이터 라인(D1-Dm)들을 통하여 데이터 신호가 인가되는 경우 선택되어, 데이터 신호에 대응하는 소정의 화상을 표시하게 된다. 또한, 데이터 신호에 의해 발광된 화소 회로들은 다음 데이터 신호가 인가될 때까지 발광 상태를 유지하게 된다.
- <25> 화소 회로들은 데이터 신호에 대응되는 전류를 출력하여 발광함으로써 계조를 표현하기 때문에, 화면의 품위를 향상시키기 위해서는 원화는 화소 회소들에 정확하게 데이터를 인가하는 것이 중요하다. 따라서, 스캔 구동부는 화소 회로들에 각각의 스캔 라인들을 통하여 스캔 신호들을 인가함에 있어서, 소정의 타임 딜레이, 즉 스캔 딜레이를 두고 스캔 신호들을 인가하게 된다.
- <26> 그러나, 전계발광표시장치의 해상도가 증가함에 따라 화소 회로들의 개수가 늘어나게 되었으며, 또한 화소 회로 간의 휙도 불균일을 보상하기 위하여 하나의 프레임을 여러 개의 서브 필드로 나누어 구동하는 디지털 구동 방식이 도입됨에 따라, 스캔 라인의 개수 또는 스캔 주파수가 커지게 되었다. 이에 따라, 스캔 딜레이가 발생하는 회수 또한 증가하게 되므로 상대적으로 영상을 표시하기 위한 발광 시간이 줄어들게 되는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

- <27> 따라서, 본 발명은 상기와 같은 문제점을 해결하기 위하여 안출된 것으로서, 전계발광표시장치의 구조 및 공정을 단순화하며, 화면의 품위를 향상시킬 수 있는 전계발광표시장치 및 그 구동방법을 제공함에 목적이 있다.

발명의 구성 및 작용

- <28> 상기 목적을 달성하기 위하여, 본 발명은, 데이터 라인들에 데이터 신호를 인가하는 데이터 구동부, 스캔 라인들에 스캔 신호를 인가하는 스캔 구동부 및 데이터 라인들과 스캔 라인들의 교차에 의해 한정되는 영역에 위치하고, n번째 스캔 라인에 2n-1 및 2n번째 행에 위치한 화소 회로들이 공통 연결된 표시부를 포함하는 전계발광표시장치를 제공한다.
- <29> 데이터 라인들은 m번째 열의 홀수행에 위치한 화소 회로들을 공통 연결하는 제 1 데이터 라인 및 m번째 열의 짹수행에 위치한 화소 회로들을 공통 연결하는 제 2 데이터 라인을 포함할 수 있다.

- <30> 데이터 구동부는 멀티플렉서를 포함할 수 있다.
- <31> 멀티플렉서는 n번째 스캔 라인을 통하여 스캔 신호가 인가되는 경우, 제 1 또는 제 2 데이터 라인들을 통하여 2n-1 및 2n번째 행에 위치한 화소 회로들에 선택적 또는 순차적으로 데이터 신호를 인가할 수 있다.
- <32> 각각의 화소 회로들은, 스캔 신호에 따라 스위칭 동작을 수행하기 위한 스위칭 트랜지스터, 스위칭 트랜지스터를 통해 수신되는 데이터 신호를 저장하기 위한 저장 커패시터, 커패시터에 저장된 데이터 신호에 따라 구동전류를 전달하기 위한 구동 트랜지스터 및 구동 트랜지스터에 연결되어 구동전류에 따라 발광동작을 수행하기 위한 발광다이오드를 포함할 수 있다.
- <33> 화소 회로들은 계조 표현을 위해, 복수개의 서브필드로 나뉘어 구동될 수 있다.
- <34> 또한, 본 발명은 데이터 라인들에 데이터 신호를 인가하는 데이터 구동부, 제 1 및 제 2 스캔 라인들에 제 1 및 제 2 스캔 신호를 선택적으로 인가하는 스캔 구동부 및 데이터 라인들과 스캔 라인들의 교차에 의해 한정되는 영역에 위치하고, n번째 제 1 및 제 2 스캔 라인에 2n-1 및 2n번째 행에 위치한 화소 회로들이 공통 연결된 표시부를 포함하는 전계발광표시장치를 제공한다.
- <35> 화소 회로들은 제 1 스캔 신호에 의해 전체 화소 회로들이 발광하며, 제 2 스캔 신호 및 데이터 신호에 의해 선택된 일부 화소 회로들의 발광이 제거되는 표시부를 포함할 수 있다.
- <36> 데이터 라인들은 m번째 열의 홀수행에 위치한 화소 회로들을 공통 연결하는 제 1 데이터 라인들 및 m번째 열의 짹수행에 위치한 화소 회로들을 공통 연결하는 제 2 데이터 라인들을 포함할 수 있다.
- <37> 데이터 구동부는 멀티플렉서를 포함할 수 있다.
- <38> 멀티플렉서는 n번째 제 2 스캔 라인을 통하여 제 2 스캔 신호가 인가되는 경우, 상기 제 1 또는 제 2 데이터 라인들을 통하여 상기 2n-1 및 2n번째 행에 위치한 화소 회로들에 선택적 또는 순차적으로 데이터 신호를 인가할 수 있다.
- <39> 상기 각각의 화소 회로들은, 제 1 스캔 신호에 의해 스위칭 동작을 수행하기 위한 제 1 스위칭 트랜지스터, 제 2 스캔 신호에 의해 스위칭 동작을 수행하기 위한 제 2 스위칭 트랜지스터, 제 1 스위칭 트랜지스터 또는 제 2 스위칭 트랜지스터를 통해 수신되는 신호들을 저장하기 위한 저장 커패시터, 커패시터에 저장된 신호들에 따라 구동전류를 전달하기 위한 구동 트랜지스터 및 구동 트랜지스터에 연결되어 구동전류에 따라 발광동작을 수행하기 위한 발광다이오드를 포함할 수 있다.
- <40> 제 1 스위칭 트랜지스터의 게이트 전극과 제 1 전극은 제 1 스캔 라인에 공통 연결될 수 있다.
- <41> 제 2 스위칭 트랜지스터의 게이트 전극은 제 2 스캔 라인에 연결되고, 제 2 스위칭 트랜지스터의 제 1 전극은 데이터 라인에 연결될 수 있다.
- <42> 화소 회로들은 계조 표현을 위해, 복수개의 서브필드로 나뉘어 구동될 수 있다.
- <43> 이하 도면을 참조하여 본 발명의 실시예들을 상세히 설명한다.
- <44> 도 2a는 본 발명의 일 실시예에 따른 전계발광표시장치를 도시한 블록도이다.
- <45> 도 2a를 참조하면, 전계발광표시장치는 제어부(도시 안됨), 스캔 구동부(210), 데이터 구동부(220), 전원공급부(도시 안됨) 및 표시부(230)을 포함한다.
- <46> 제어부는 스캔 구동부(210), 데이터 구동부(220) 및 전원공급부에 제어신호를 출력하고, 전원공급부는 제어부의 구동 제어에 따라 스캔 구동부(210), 데이터 구동부(220) 및 표시부(230)에 구동에 필요한 전압을 출력한다.
- <47> 데이터 구동부(220)는 멀티 플렉서(도시 안됨)를 포함할 수 있으며, 멀티 플렉서의 출력단은 데이터 라인들과 연결되어 있다.
- <48> 표시부(230)는 제 1 방향으로 배열되고, 각 열의 홀수행에 위치한 화소 회로들을 공통 연결하거나, 각 열의 짹수행에 위치한 화소 회로들을 공통 연결하는 제 1 및 제 2 데이터 라인들($D_{1,odd}, D_{1,even}, -D_{m,odd}, D_{m,even}$), 제 1 방향과 교차되고 제 2 방향으로 배열되는 스캔 라인들(S_1-S_n) 및 제 1 및 제 2 데이터 라인들($D_{1,odd}, D_{1,even}, -D_{m,odd}, D_{m,even}$)과 스캔 라인들(S_1-S_n)이 교차하는 화소 영역에 위치하는 화소 회로들($P_{11}-P_{2nm}$)을 포함한다.
- <49> 화소 회로들들($P_{11}-P_{2nm}$) 중 2n-1 및 2n번째 행에 위치하는 화소 회로들은 n번째 스캔 라인(S_n)에 공통 연결될

수 있다.

- <50> 또한, 각 열의 홀수행에 위치하는 화소 회로들($P1_m - P2_{n-1m}$)이 제 1 데이터 라인(Dm_{odd})에 공통 연결되고, 각 열의 짹수행에 위치하는 화소 회로들($P2_m - P2_{nm}$)이 제 2 데이터 라인(Dm_{even})에 공통 연결된다.
- <51> 도 2b는 본 발명의 일 실시예에 따른 전계발광표시장치의 화소 회로를 도시한 회로도이다.
- <52> 도 2b를 참조하면, 화소 회로는 스위칭 트랜지스터(T1), 스위칭 트랜지스터를 통해 수신되는 데이터 신호를 저장하기 위한 커페시터(Cst), 커페시터에 저장된 데이터 신호에 따라 구동 전류를 발생하기 위한 구동 트랜지스터(T2) 및 구동 전류에 따라 발광 동작을 수행하기 위한 발광다이오드(OLED)를 포함한다.
- <53> 스위칭 트랜지스터(T1)는 스캔 라인(S_n)으로부터의 스캔 신호에 응답하여 데이터 라인(Dm_{odd}, Dm_{even})으로부터의 데이터 신호를 전달한다. 여기서, 홀수행의 화소 회로에 위치한 스위칭 트랜지스터는 홀수행에 데이터 신호를 전달하는 데이터 라인(Dm_{odd})에 연결되고, 짹수행의 화소 회로에 위치한 스위칭 트랜지스터는 짹수행에 데이터 신호를 전달하는 데이터 라인(Dm_{even})에 연결된다. 데이터 라인(Dm_{odd}, Dm_{even})에 연결되어 있는 멀티플렉서(MUX)는 상기 데이터 라인(Dm_{odd}, Dm_{even})들에 선택적으로 또는 순차적으로 데이터 신호를 인가할 수 있다. 커페시터(Cst)는 스위칭 트랜지스터(T1)를 통해 수신되는 데이터 신호를 저장하여 구동 트랜지스터(T2)의 게이트-소스 전압(Vgs)을 일정 기간 유지한다. 구동 트랜지스터(T2)의 게이트 전극은 스위칭 트랜지스터(T1)에 연결되어 스위칭 트랜지스터(T1)를 통하여 전달된 데이터 신호에 상응하는 구동 전류를 발광다이오드(OLED)로 출력한다. 발광다이오드(OLED)는 애노드, 캐소드 및 애노드와 캐소드 사이에 위치하는 발광층을 포함하며, 애노드(anode)는 구동 트랜지스터(T2)의 드레인 단자와 연결되어 제 1 전압 라인(Vdd)과 연결되고, 캐소드(cathode)는 제 2 전압 라인(Vss)에 연결되어 구동 트랜지스터(T2)에서 흐르는 전류에 해당하는 빛을 발광하게 된다.
- <54> 상기와 같은 전계발광표시장치의 동작을 설명하면, 제어부로부터 스캔 구동부(210), 데이터 구동부(220) 및 전원공급부에 제어 신호가 인가된다. 제어 신호를 인가받은 전원공급부는, 스캔 구동부(210), 데이터 구동부(220), 표시부(230)에 구동에 필요한 전압을 출력한다.
- <55> 스캔 구동부(210)는 제어부의 제어 신호에 따라 스캔 구동부(210)에 연결된 스캔 라인들($S1-S_n$)에 로우 레벨의 스캔 신호를 출력하고, 데이터 구동부(220)는 제어부의 제어 신호에 따라, 스캔 구동부(210)에서 출력되는 스캔 신호에 동기되어 데이터 구동부(220)에 연결된 제 1 및 제 2 데이터 라인들($D1_{odd}, D1_{even}, -Dm_{odd}, Dm_{even}$)을 통하여 데이터 신호들을 해당 화소 회로들($P1-P2_{nm}$)에 인가한다.
- <56> 이때, $2n-1$ 및 $2n$ 번째 행에 위치하는 화소 회로들은 n 번째 스캔 라인(S_n)에 공통 연결되어 있으므로, 하나의 스캔 신호는 하나의 스캔 라인(S_n)에 연결된 두 행의 화소 회로들에 인가된다. 데이터 구동부(220)의 멀티 플렉서(도 2b의 MUX)는 제 1 및 제 2 데이터 라인들(Dm_{odd}, Dm_{even})을 통하여 스캔 신호가 인가된 두 행의 화소 회로들에 선택적으로 또는 순차적으로 데이터 신호를 인가한다.
- <57> 화소 회로들($P1-P_{nm}$)의 스위칭 트랜지스터(MS)는 스캔 라인(S_n)으로부터의 스캔 신호에 응답하여 구동 트랜지스터(MD)의 게이트에 데이터 라인((Dm_{odd} 또는 Dm_{even}))으로부터의 데이터 신호를 전달한다. 데이터 신호를 받은 구동 트랜지스터(MD)는 턴-온되어 데이터 신호와 제 1 전원 라인(Vdd)에 인가된 전압의 차이에 상응하는 구동 전류를 유기발광다이오드(OLED)에 인가하여, 표시부(230)에 소정의 화상을 표시하게 된다.
- <58> 도 2c는 본 발명의 일 실시예에 따른 전계발광표시장치의 프레임 구성도이다.
- <59> 도 2c를 참조하면, 본 발명의 일 실시예에 따른 전계발광표시장치는 한 개의 프레임(Frame)에 6비트를 표시하기 위해서 6개의 제 1 내지 제 6 서브필드(SFX 1 내지 SFX 6)를 사용할 수 있다. 이때 각 서브필드(SFX 1 내지 SFX 6)는 어드레스 구간과 유지발광구간을 갖을 수 있다.
- <60> 모든 서브필드(SFX 1 내지 SF6)마다 어드레스 구간은 동일하며, 어드레스 구간은 구동 트랜지스터(T2)가 턴-온된 상태에서 데이터 신호가 저장 커페시터(Cst)에 저장되는 구간을 의미한다. 이때 어드레스 구간에는 데이터 신호를 저장 커페시터(Cst)에 저장할 뿐만 아니라 구동 트랜지스터(T2)에 의해 공급되는 출력전류에 의해 유기발광다이오드(OLED)가 발광한다.
- <61> 한편, 유지발광구간은 어드레스 구간과 별도로 다음 데이터 신호가 인가되지 전까지 저장 커페시터(Cst)에 저장된 데이터 신호에 의하여 유기발광다이오드(OLED)가 발광을 유지하는 구간이다.

- <62> 이 유지발광구간은 바이너리 웨이트(binary weight)를 가질 수 있다. 즉, 각각의 서브필드의 유지발광구간은, SF₂ = 2*SF₁, SF₃ = 4*SF₁, SF₄ = 8*SF₁, SF₅=16*SF₁, SF₆=32*SF₁으로, 상위 계조로 갈수록 길어지고 하위 계조로 갈수록 짧아진다.
- <63> 상기와 같이 하나의 프레임이 6개의 서브필드로 구성되어 있고 유지발광구간이 바이너리 웨이트(binary weight)를 가진 경우 6개의 서브필드의 유지발광구간의 조합에 따라 전계발광표시장치의 계조를 표현할 수 있다.
- <64> 따라서, 본 발명의 일 실시예에 따르면, 2n-1 및 2n번째 행에 위치하는 화소 회로들을 n번째 스캔 라인(S_n)에 공통 연결함으로써, 스캔 라인의 수가 반으로 줄어들게 된다. 이로써, 전체 스캔 딜레이의 합이 반으로 감소하여, 발광에 사용할 수 있는 시간이 증가하므로, 전계발광표시장치의 휙도를 증가시킬 수 있다.
- <65> 또한, 본 발명의 일 실시예와 같이, 하나의 프레임을 복수개의 서브필드로 분할하여 계조를 표현하는 경우 스캔 회수가 많아지므로, 발광에 사용할 수 있는 시간은 더욱 증가하게 된다. 따라서, 디지털 구동에 있어서, 더욱 효과적으로 휙도를 향상시킬 수 있다.
- <66> 도 3a는 본 발명의 다른 실시예에 따른 전계발광표시장치를 도시한 블록도이다.
- <67> 도 3a를 참조하면, 본 발명의 다른 실시예에 따른 전계발광표시장치는 제어부(도시 안됨), 제 1 스캔 구동부(310) 및 제 2 스캔 구동부(315), 데이터 구동부(320) 및 표시부(330)을 포함한다.
- <68> 제 1 및 제 2 스캔 구동부(310,315)는 표시부(330)에 제 1 스캔 신호와 제 2 스캔 신호를 출력한다. 데이터 구동부(320)는 제 1 스캔 신호 또는 제 2 스캔 신호에 의해 선택된 화소 회로들에 데이터 신호를 인가한다. 데이터 구동부(320)는 멀티 플렉서(도시 안됨)를 포함할 수 있으며, 멀티 플렉서의 출력단은 데이터 라인들(D_{1,odd},D_{1,even},-D_{m,odd},D_{m,even})과 연결되어 있다.
- <69> 표시부(330)는 제 1 방향으로 배열되고, 각 열의 홀수행에 위치한 화소 회로들을 공통 연결하거나, 각 열의 짹수행에 위치한 화소 회로들을 공통 연결하는 제 1 및 제 2 데이터 라인들(D_{1,odd},D_{1,even},-D_{m,odd},D_{m,even}), 제 1 방향과 교차하고 제 2 방향으로 배열되는 제 1 스캔 라인들(SW₁-SW_n), 제 1 스캔 라인들과 평행하게 배열되는 제 2 스캔 라인들(SE₁-SE_n) 및 데이터 라인들(D_{1,odd},D_{1,even},-D_{m,odd},D_{m,even})과 제 1 스캔 라인들(SW₁-SW_n) 및 제 2 스캔 라인들(SE₁-SE_n)의 교차에 의하여 한정되는 화소 영역들에 위치하는 화소 회로들(P₁₁-P_{2nm})을 포함한다.
- <70> 화소 회로들(P₁₁-P_{2nm}) 중 2n-1 및 2n번째 행에 배치된 화소 회로들은 n번째 제 1 스캔 라인(S_{Wn}) 및 제 2 스캔 라인(SE_n)에 공통 연결된다.
- <71> 또한, 각 열의 홀수행에 위치하는 화소 회로들(P_{1m} - P_{2n-1m})은 제 1 데이터 라인(D_{m,odd})에 공통 연결되고, 각 열의 짹수행에 위치하는 화소 회로들(P_{2m} - P_{2nm})은 제 2 데이터 라인(D_{m,even})에 공통 연결된다.
- <72> 도 3b는 본 발명의 다른 실시예에 따른 화소 회로를 도시한 회로도이다.
- <73> 도 3a를 참조하면, 화소 회로는 제 1 스위칭 트랜지스터(T1), 제 2 스위칭 트랜지스터(T2), 제 1 스위칭 트랜지스터(T1) 또는 제 2 스위칭 트랜지스터(T2)를 통해 수신되는 신호들을 저장하기 위한 커페시터(Cst) 및 커페시터에 저장된 신호에 따라 구동 전류를 발생하기 위한 구동 트랜지스터(T3) 및 구동 전류에 따라 발광 동작을 수행하기 위한 발광다이오드(OLED)를 포함한다.
- <74> 제 1 스위칭 트랜지스터(T1)는 제 1 스캔 라인(SW_n)으로부터의 스캔 신호를 구동 트랜지스터(T3)에 전달하며, 제 1 스위칭 트랜지스터(T1)의 게이트 전극 및 제 1 전극은 제 1 스캔 라인(SW_n)에 공통 연결되어 있다. 제 2 스위칭 트랜지스터(T2)는 제 2 스캔 라인(SE_n)으로부터 스캔 신호가 인가되면, 데이터 라인(D_m)으로부터의 데이터 신호를 구동 트랜지스터에 전달한다. 저장 커페시터(Cst)는 제 1 스위칭 트랜지스터(T1) 또는 제 2 스위칭 트랜지스터(T2)를 통해 수신되는 신호들을 저장하여 구동 트랜지스터(T3)의 게이트-소스 전압(V_{gs})을 일정 기간 유지한다. 구동 트랜지스터(T3)의 게이트 전극은 제 1 스위칭 트랜지스터(T1) 및 제 2 스위칭 트랜지스터(T2)에 연결되어 제 1 스위칭 트랜지스터(T1) 또는 제 2 스위칭 트랜지스터(T2)를 통하여 전달된 신호에 상응하는 구동 전류를 발광다이오드(OLED)로 출력한다. 유기발광다이오드(OLED)는 애노드, 캐소드 및 애노드와 캐소드 사이에 위치하는 발광층을 포함하며, 애노드(anode)는 구동 트랜지스터(T3)의 드레인 단자와 연결되어 제 1 전압 라인(V_{dd})과 연결되고, 캐소드(cathode)는 제 2 전압 라인(V_{ss})에 연결되어 구동 트랜지스터(T3)에서 흐르는 전류에 해당하는 빛을 발광하게 된다.
- <75> 상기와 같은 전계발광표시장치의 동작을 설명하면, 제어부로부터 제 1 스캔 구동부(310) 및 전원공급부에 제어

신호가 인가된다. 제어 신호를 인가받은 전원공급부는, 제 1 스캔 구동부(310) 및 표시부(230)에 구동에 필요한 전압을 출력한다.

<76> 제 1 스캔 구동부(310)는 제어부의 제어 신호에 따라 제 1 스캔 라인들(SE1-SEn)에 로우 레벨의 스캔 신호를 출력한다.

<77> 이때, 화소 회로들(P11-P2nm) 중 2n-1 및 2n번째 행에 위치하는 화소 회로들은 n번째 스캔 라인(Sn)에 공통 연결되어 있으므로, 하나의 스캔 신호는 하나의 스캔 라인(Sn)에 연결된 두 행의 화소 회로들에 인가된다.

<78> 화소 회로들(P11-P2nm)의 제 1 스위칭 트랜지스터(T1)는 제 1 스캔 라인(SWn)으로부터의 제 1 스캔 신호에 응답하여, 구동 트랜지스터(T3)의 게이트 전극에 스캔 신호를 전달한다. 스캔 신호를 받은 구동 트랜지스터(T3)는 턴-온되어 스캔 신호와 제 1 전원 라인(Vdd)에 인가된 전압의 차이에 상응하는 구동 전류를 유기발광다이오드(OLED)에 인가한다. 이때, 제 1 스위칭 트랜지스터(T1)의 게이트 전극 및 제 1 전극을 통하여 제 2 전극에 스캔 신호가 인가되므로, 모든 화소 회로들(P11-P2nm)은 턴-온되어 발광한다.

<79> 다음으로, 제어부로부터 제 2 스캔 구동부(315), 데이터 구동부(320) 및 전원공급부에 제어 신호가 인가된다. 제어 신호를 인가받은 전원공급부는, 제 2 스캔 구동부(315), 데이터 구동부(320), 표시부(330)에 구동에 필요한 전압을 출력한다.

<80> 제 2 스캔 구동부(315)는 제어부의 제어 신호에 따라 제 2 스캔 구동부(315)에 연결된 스캔 라인들(S1-Sn)에 하이 레벨의 스캔 신호를 출력하고, 데이터 구동부(320)는 제어부의 제어 신호에 따라, 제 2 스캔 구동부(315)에서 출력되는 스캔 신호에 동기되어 데이터 구동부(320)에 연결된 데이터 라인들(D_{1,odd}, D_{1,even}, -D_{m,odd}, D_{m,even})을 통하여 데이터 신호들을 해당 화소 회로들(P1-P2nm)에 인가한다.

<81> 이때, 화소 회로들(P11-P2nm) 중 2n-1 및 2n번째 행에 위치하는 화소 회로들은 n번째 제 2 스캔 라인(SEn)에 공통 연결되어 있으므로, 하나의 제 2 스캔 신호는 하나의 제 2 스캔 라인(SEn)에 연결된 두 행의 화소 회로들에 인가된다. 데이터 구동부(200)의 멀티 플렉서(MUX)는 제 1 및 제 2 데이터 라인들(D_{1,odd}, D_{1,even}, -D_{m,odd}, D_{m,even})을 통하여 스캔 신호가 인가된 두 행의 화소 회로들에 선택적으로 또는 순차적으로 데이터 신호를 인가한다.

<82> 화소 회로들(P1-Pnm)의 제 2 스위칭 트랜지스터(T2)는 제 2 스캔 라인(SEn)으로부터의 스캔 신호에 응답하여 구동 트랜지스터(T3)의 게이트 전극에 데이터 라인(Dm)으로부터의 데이터 신호를 전달한다. 이때의 데이터 신호는 발광을 제거하는 소거 데이터 신호일 수 있다. 따라서, 데이터 신호를 받은 구동 트랜지스터(T3)는 턴-오프되어 화소 회로들은 선택적으로 발광을 멈추게 된다.

<83> 즉, 본 발명의 다른 실시예에 따른 전계발광표시장치는 제 1 스캔 라인을 통하여 스캔 신호가 인가되면, 표시부의 모든 화소 회로들이 발광을 하게 되며, 제 2 스캔 라인을 통하여 스캔 신호가 인가되고, 선택적으로 데이터 신호가 인가되면 선택된 화소 회로들은 발광을 멈추게 된다.

<84> 도 3c는 본 발명의 다른 실시예에 따른 전계발광표시장치의 프레임 구성도이다.

<85> 도 3c을 참조하면, 하나의 프레임은 제 1 내지 제 6 서브필드(SF1 내지 SF6)로 구성되어 있다. 이때 제 1 서브필드는 풀-온 구간(A)과 유지발광구간(B)을 포함한다. 풀-온 구간(A)은 제 1 스캔 신호에 의하여 모든 화소 회로의 발광다이오드가 발광하는 구간이며, 유지발광구간(B)은 제 2 스캔 신호가 인가되고, 데이터 신호가 인가되어 발광이 중단되는 제거구간(B')과 발광구간(B'')으로 구분되게 된다.

<86> 도 3d는 본 발명의 다른 실시예에 따른 전계발광표시장치의 타이밍도이다.

<87> 도 3d를 참조하면, 제 1 스캔 신호와 제 2 스캔 신호가 제 1 스캔 구동부와 제 2 스캔 구동부로부터 화소 회로부에 인가된다. 제 1 서브필드에는 제 1 스캔 신호와 제 2 스캔 신호가 모두 순차적으로 제 1 및 제 2 스캔 라인들에 공급되지만, 제 2 서브필드부터는 제 2 스캔 신호만이 공급된다. 즉, 제 1 서브필드에서 제 1 스캔 신호에 의해 모든 화소 회로들을 발광시킨 다음, 제 2 스캔 신호에 동기된 소거 데이터 신호에 의해 제 1 서브필드부터 선택적으로 오프시킴으로써, 제 1 내지 제 6 서브필드의 조합에 의해 계조를 표현하게 된다.

<88> 결과적으로 본 발명의 일실시예에 따른 전계발광표시장치(30)는 풀-온구간(A) 동안 전체 화소 회로들을 풀-온 시킨 후 제거 구간(B') 동안 데이터 신호에 의해 화소 회로들을 선택적으로 오프 또는 제거하므로 최소 계조의 크기를 낮출 수 있다.

<89> 도 3d에서 제 1 및 2 스캔 신호 클럭(Sclk, Eclk)은 각각 제 1 스캔 신호와 제 2 스캔 신호에 사용되는 클럭들

이며, 제 1 및 제 2 스캔 동기 신호(Svst, Evst)는 초기 시작 동기 신호로 각각의 스캔 라인의 클럭과 동기하여 스캔 라인에서 순차적인 출력을 내보낸다.

<90> 상술한 바와 같이, 본 발명의 다른 실시예에 따른 전계발광표시장치는, 따라서, 본 발명의 일 실시예에 따르면, 2^{n-1} 및 2^n 번째 행에 위치하는 화소 회로들을 n 번째 스캔 라인(Sn)에 공통 연결함으로써, 스캔 라인의 수가 반으로 줄어들게 된다. 이로써, 전체 스캔 딜레이의 합이 반으로 감소하여, 발광에 사용되는 시간이 증가하므로, 전계발광표시장치의 휘도를 증가시킬 수 있다.

<91> 또한, 본 발명의 일 실시예와 같이, 하나의 프레임을 복수개의 서브필드로 분할하여 계조를 표현하는 경우 스캔 딜레이의 합이 더 많아지므로, 디지털 구동에 있어서, 더욱 효과적으로 휘도를 향상시킬 수 있다.

<92> 아울러, 본 발명의 다른 실시예에 따른 전계발광표시장치는, 제 1 스캔 신호에 의하여 전체 화소 회로들을 풀-온 시킨 다음, 제 2 스캔 신호 및 소거 데이터 신호에 의하여 선택적으로 화소 회로들을 오프시킴으로써, 최소 계조의 크기를 낮출 수 있다. 이로써, 다양한 계조의 표현이 가능해진다.

<93> 이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자는 본 발명의 그 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 따라서 이상에서 기술한 실시예들은 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이므로, 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 하며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.

발명의 효과

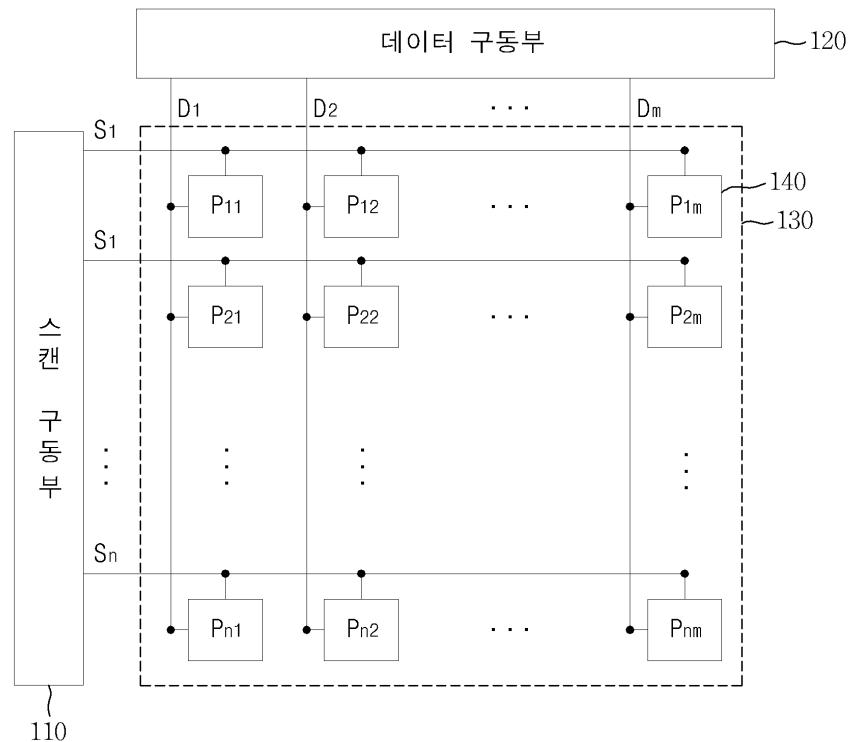
<94> 상술한 바와 같이, 본 발명은 전계발광표시장치의 휘도를 증가시켜 품위를 향상시킬 수 있다. 또한, 전계발광표시장치의 최소 휘도를 확보하여 계조 표현을 향상시킬 수 있다.

도면의 간단한 설명

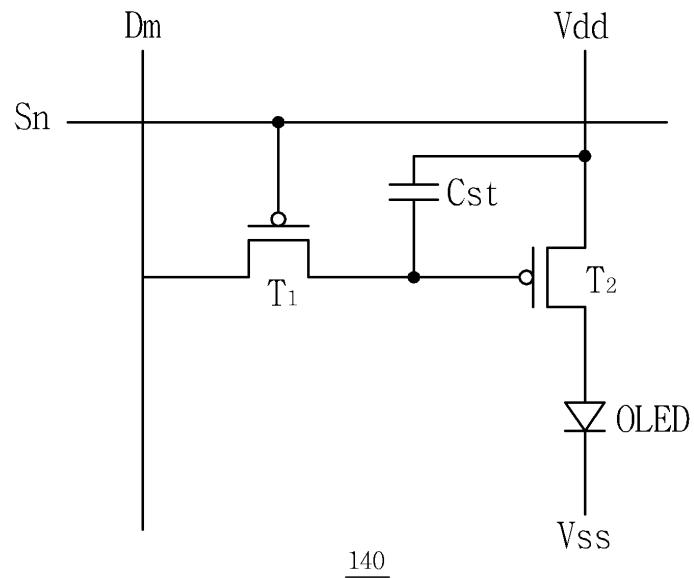
- <1> 도 1a는 종래기술에 따른 전계발광표시장치를 도시한 블록도이다.
- <2> 도 1b는 종래기술에 따른 전계발광표시장치의 화소 회로를 도시한 회로도이다.
- <3> 도 2a는 본 발명의 일 실시예에 따른 전계발광표시장치를 도시한 블록도이다.
- <4> 도 2b는 본 발명의 일 실시예에 따른 전계발광표시장치의 화소 회로를 도시한 회로도이다.
- <5> 도 2c는 본 발명의 일 실시예에 따른 전계발광표시장치의 프레임 구성도이다.
- <6> 도 3a는 본 발명의 다른 실시예에 따른 전계발광표시장치를 도시한 블록도이다.
- <7> 도 3b는 본 발명의 다른 실시예에 따른 전계발광표시장치의 화소 회로를 도시한 회로도이다.
- <8> 도 3c는 본 발명의 다른 실시예에 따른 전계발광표시장치의 프레임 구성도이다.
- <9> 도 3d는 본 발명의 다른 실시예에 따른 전계발광표시장치의 동작을 설명하기 위한 타이밍도이다.
- <10> * 도면의 주요부분에 대한 부호의 설명 *
- <11> 110, 210, 310: 스캔 구동부 120, 220, 320: 데이터 구동부
- <12> 130, 230, 330: 표시부 140, 240, 340: 화소 회로

도면

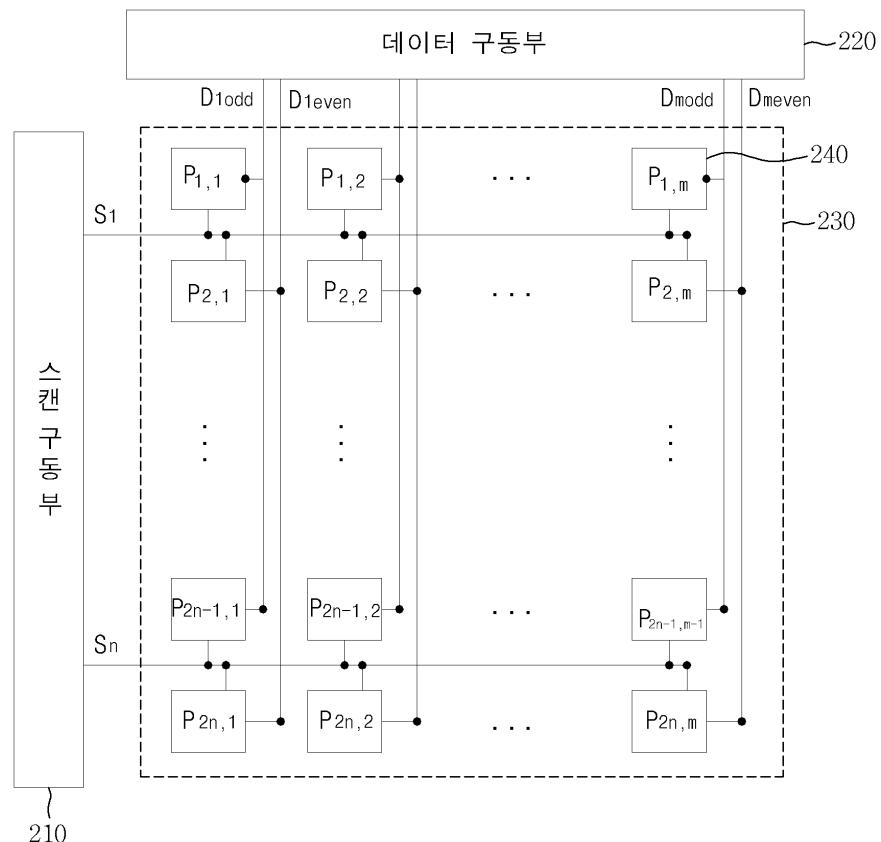
도면1a



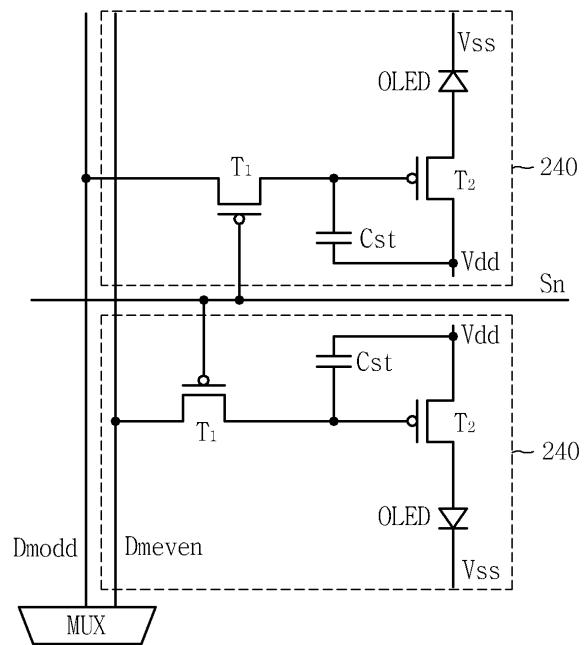
도면1b



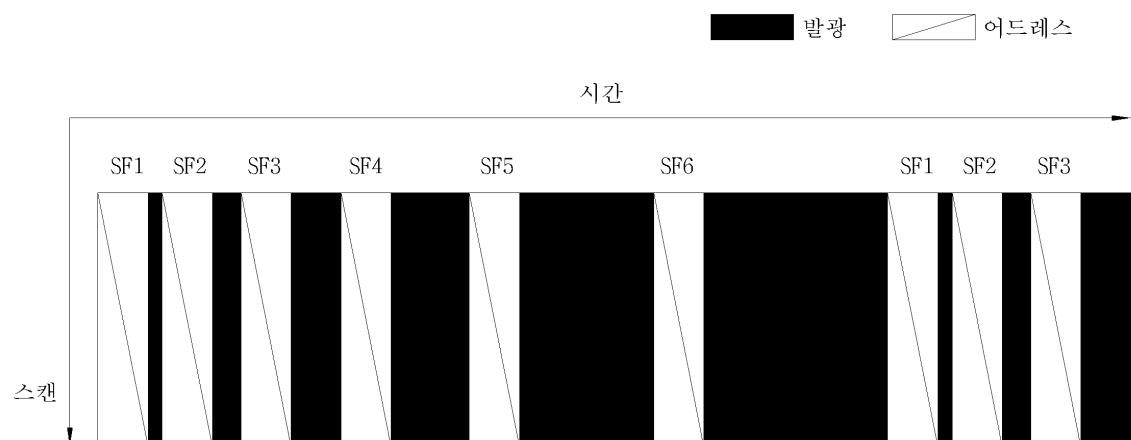
도면2a



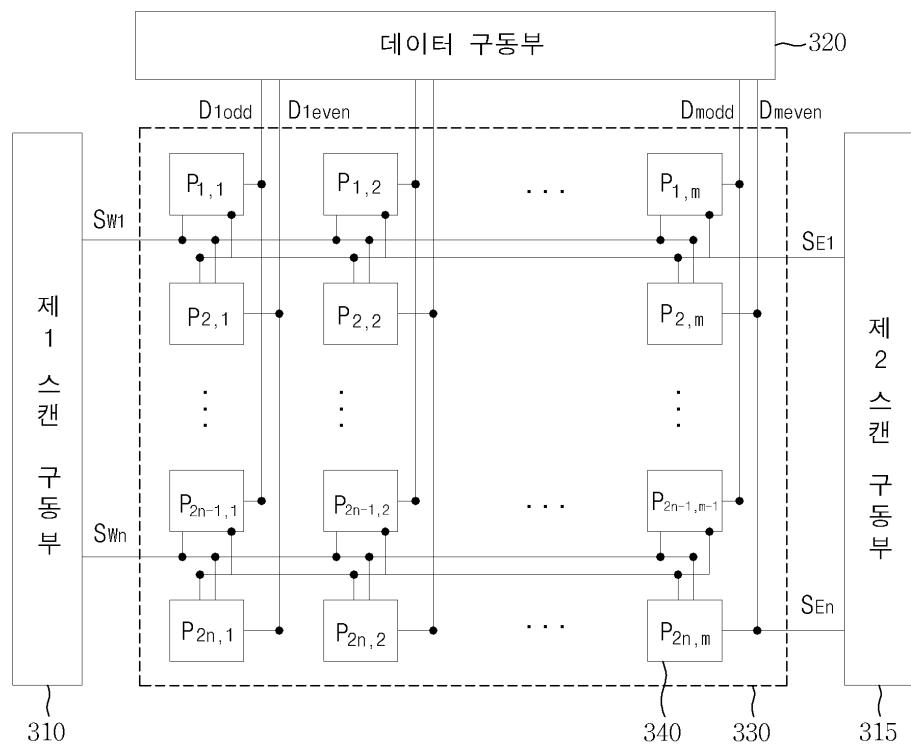
도면2b



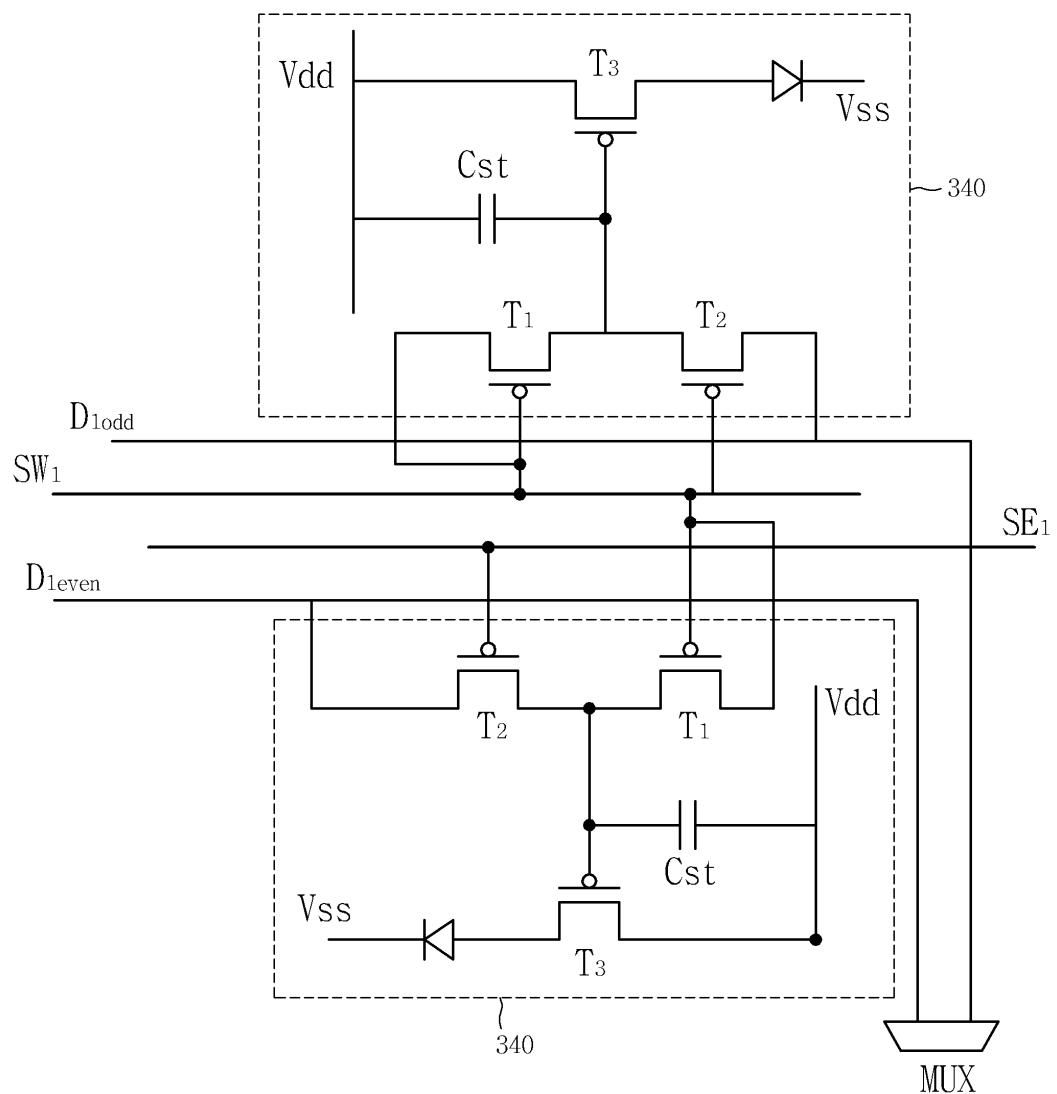
도면2c



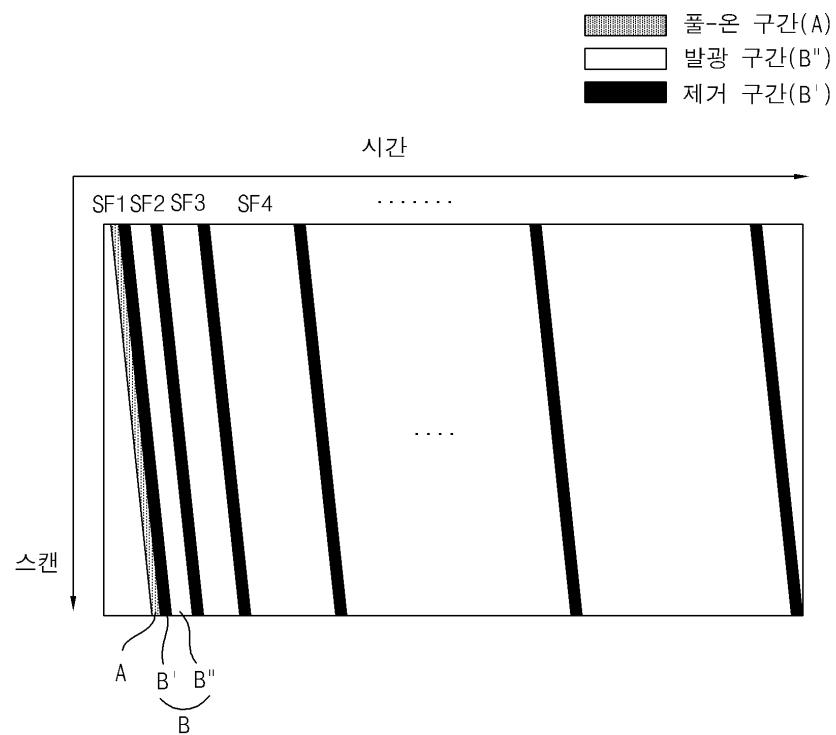
도면3a



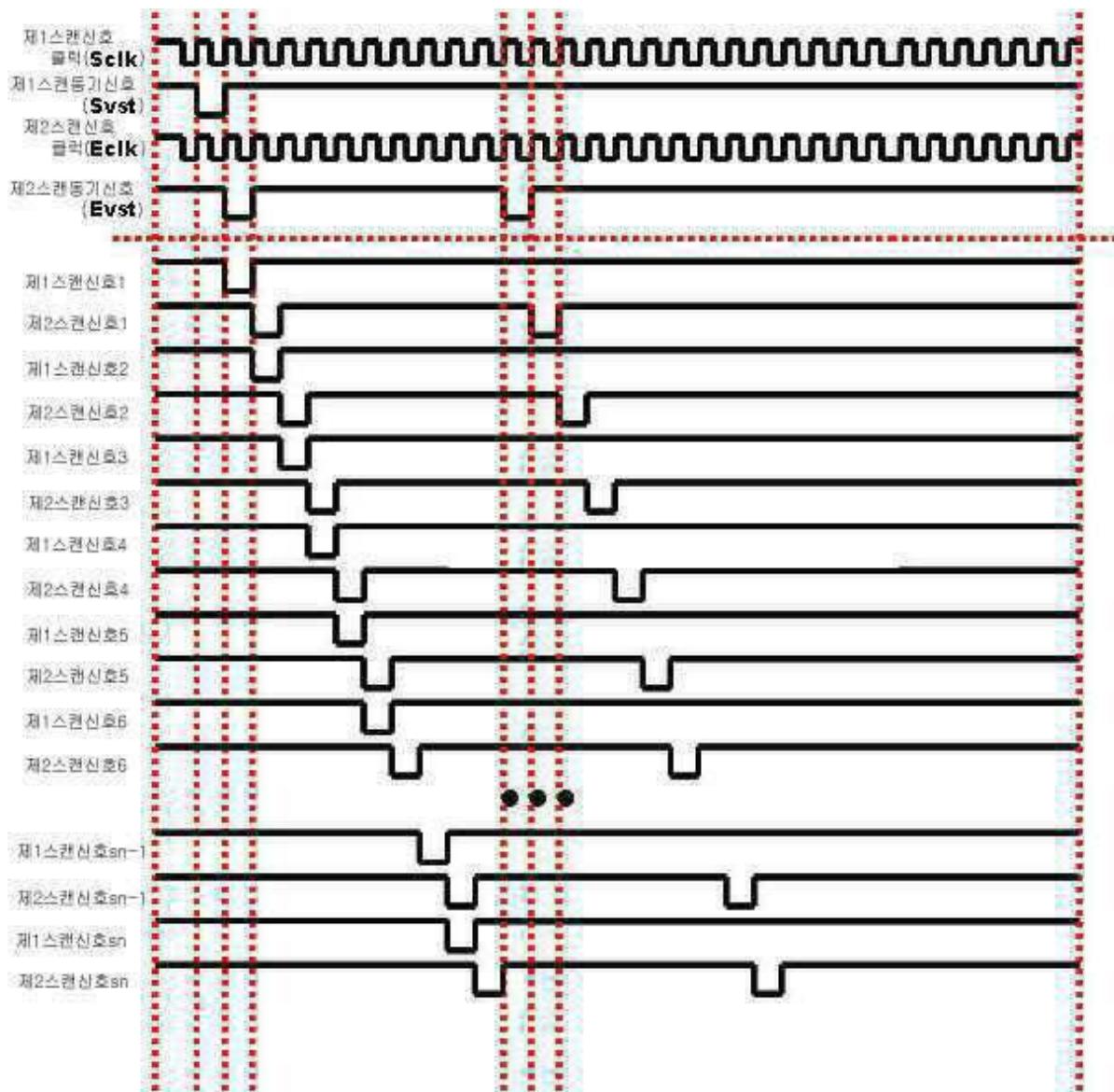
도면3b



도면3c



도면3d



专利名称(译)	电致发光显示器		
公开(公告)号	KR1020070109336A	公开(公告)日	2007-11-15
申请号	KR1020060042163	申请日	2006-05-10
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	HYEON CHANG HO 현창호 KIM SEONG JOONG 김성중		
发明人	현창호 김성중		
IPC分类号	H05B33/26 G09G3/30		
CPC分类号	G09G3/3233 G09G2300/0842 G09G2300/0852 H01L27/3244		
其他公开文献	KR101227139B1		
外部链接	Espacenet		

摘要(译)

本发明提供一种电致发光显示器，包括：显示单元，位于限制区域内，数据驱动器授权数据线中的数据信号；以及扫描驱动器，授权扫描线中的扫描信号数据线和扫描线的交叉点，其中位于 $2n-1$ 和 $2n$ 数行中的像素电路通常连接到第 n 扫描线。电致发光显示器，扫描延迟，数字操作，删除数据信号。

