



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2008년10월24일
(11) 등록번호 10-0865394
(24) 등록일자 2008년10월20일

(51) Int. Cl.

G09G 3/30 (2006.01) G09G 3/32 (2006.01)

G09G 3/20 (2006.01) H05B 33/12 (2006.01)

(21) 출원번호 10-2007-0020736

(22) 출원일자 2007년03월02일

심사청구일자 2007년03월02일

(65) 공개번호 10-2008-0080712

(43) 공개일자 2008년09월05일

(56) 선행기술조사문헌

KR1020050119367 A

(뒷면에 계속)

전체 청구항 수 : 총 33 항

심사관 : 조기덕

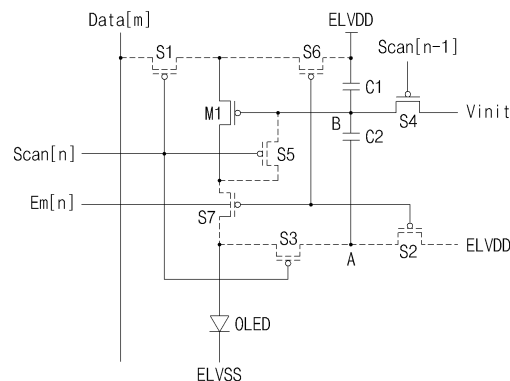
(54) 유기 전계 발광 표시 장치

(57) 요약

본 발명은 유기 전계 발광 표시 장치에 관한 것으로, 해결하고자 하는 기술적 과제는 유기 전계 발광 소자에 전달되는 전류량을 조절하여 유기 전계 발광 소자의 효율 감소에 의한 잔상현상을 억제하고 구동트랜지스터의 문턱전압을 보상하는 유기 전계 발광 표시 장치를 제공하는 것이다.

이를 위해 본 발명은 주사선에 제어전극이 전기적으로 연결되고, 데이터선과 제1전원전압선 사이에 전기적으로 연결된 제1스위칭소자와, 제1전원전압선과 제2전원전압선 사이에 전기적으로 연결된 구동트랜지스터와, 발광제어선에 제어전극이 전기적으로 연결되고, 제1전원전압선과 구동트랜지스터 사이에 전기적으로 연결된 제2스위칭소자와, 주사선에 제어전극이 전기적으로 연결되고 제2스위칭소자와 구동트랜지스터 사이에 전기적으로 연결된 제3스위칭소자와, 제1전원전압선과 구동트랜지스터의 제어전극 사이에 전기적으로 연결된 제1용량성소자와, 제1용량성소자와 제2스위칭소자 사이에 전기적으로 연결된 제2용량성소자 및 구동트랜지스터와 제2전원전압선 사이에 전기적으로 연결된 유기전계발광소자를 포함하여 이루어진 것을 특징으로 하는 유기 전계 발광 표시 장치를 개시한다.

대표도 - 도5



(56) 선행기술조사문헌

KR1020070019463 A

KR1020060004615 A

KR1020050005646 A

JP2006138953 A

특허청구의 범위

청구항 1

주사선에 제어전극이 전기적으로 연결되고, 데이터선에 제1전극이 전기적으로 연결된 제1스위칭소자;

상기 제1스위칭소자의 제2전극에 제1전극이 전기적으로 연결된 구동트랜지스터;

발광제어선에 제어전극이 전기적으로 연결되고, 제1전원전압선에 제2전극이 전기적으로 연결된 제2스위칭소자;

상기 주사선에 제어전극이 전기적으로 연결되고, 상기 제2스위칭소자의 제1전극에 제2전극이 전기적으로 연결된 제3스위칭소자;

상기 제1전원전압선과 상기 구동트랜지스터의 제어전극 사이에 전기적으로 연결된 제1용량성소자;

상기 제1용량성소자와 상기 제2스위칭소자의 제1전극 사이에 전기적으로 연결된 제2용량성소자; 및

상기 제3스위칭소자의 제1전극과 제2전원전압선 사이에 전기적으로 연결되며, 상기 구동트랜지스터를 통해 인가되는 전류에 의해 발광하는 유기전계발광소자를 포함하여 이루어진 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 2

청구항 1 항에 있어서,

상기 제1스위칭소자는 제어전극이 상기 주사선에 전기적으로 연결되고, 제1전극이 상기 데이터선에 전기적으로 연결되고, 제2전극이 상기 구동트랜지스터의 제1전극에 전기적으로 연결된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 3

청구항 1 항에 있어서,

상기 제2스위칭소자는 제어전극이 상기 발광제어선에 전기적으로 연결되고, 제1전극이 상기 제3스위칭소자와 상기 제2용량성소자 사이에 전기적으로 연결되고, 제2전극이 상기 제1전원전압선에 전기적으로 연결된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 4

청구항 1 항에 있어서,

상기 제3스위칭소자는 제어전극이 상기 주사선에 전기적으로 연결되고, 제1전극이 상기 유기전계발광소자의 애노드에 전기적으로 연결되고, 제2전극이 상기 제2스위칭소자의 제1전극에 전기적으로 연결된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 5

청구항 1 항에 있어서,

상기 제1용량성소자는 제1전극이 상기 제1전원전압선에 전기적으로 연결되고, 제2전극이 상기 구동트랜지스터의 제어전극과 상기 제2용량성소자의 제1전극 사이에 전기적으로 연결된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 6

청구항 1 항에 있어서,

상기 제2용량성소자는 제1전극이 상기 구동트랜지스터의 제어전극과 상기 제1용량성소자의 제2전극 사이에 전기적으로 연결되고, 제2전극이 상기 제2스위칭소자의 제1전극과 상기 제3스위칭소자의 제2전극 사이에 전기적으로 연결된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 7

청구항 1 항에 있어서,

상기 구동트랜지스터는 제어전극이 상기 제1용량성소자와 상기 제2용량성소자 사이에 전기적으로 연결되고, 제1전극이 상기 제1스위칭소자와 상기 제1전원전압선 사이에 전기적으로 연결된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 8

청구항 1 항에 있어서,

상기 유기전계발광소자는 애노드가 상기 제3스위칭소자의 제1전극에 전기적으로 연결되고, 캐소드가 상기 제2전원전압선에 전기적으로 연결된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 9

청구항 1 항에 있어서,

상기 구동트랜지스터에는 상기 구동트랜지스터의 제어전극에 초기화 전압을 인가하여 상기 제1용량성 소자와 상기 제2용량성 소자에 저장된 전압을 초기화 하는 제4스위칭소자가 전기적으로 연결된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 10

청구항 9항에 있어서,

상기 제4스위칭소자는 제어전극이 이전주사선에 전기적으로 연결되고, 제1전극이 상기 제1용량성소자와 상기 제2용량성소자 사이에 전기적으로 연결되고, 제2전극이 제3전원전압선에 전기적으로 연결된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 11

청구항 1 항에 있어서,

상기 구동트랜지스터에는 상기 구동트랜지스터를 다이오드 연결시키는 제5스위칭소자가 전기적으로 연결된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 12

청구항 11 항에 있어서,

상기 제5스위칭소자는 제어전극이 상기 주사선에 전기적으로 연결되고, 제1전극이 상기 구동트랜지스터의 제어전극에 전기적으로 연결되고, 제2전극이 상기 구동트랜지스터의 제2전극에 전기적으로 연결된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 13

청구항 1 항에 있어서,

상기 구동트랜지스터에는 상기 구동트랜지스터에 제1전원전압을 인가하는 제6스위칭소자가 전기적으로 연결된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 14

청구항 13 항에 있어서,

상기 제6스위칭소자는 제어전극이 상기 발광제어선에 전기적으로 연결되고, 제1전극이 상기 제1스위칭소자와 상기 구동트랜지스터 사이에 전기적으로 연결되고, 제2전극이 상기 제1전원전압선과 상기 제1용량성소자 사이에 전기적으로 연결된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 15

청구항 1 항에 있어서,

상기 구동트랜지스터와 상기 유기 전계 발광 소자 사이에는 구동전류를 상기 유기 전계 발광 소자에 인가하는 제7스위칭소자가 전기적으로 연결된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 16

청구항 15 항에 있어서,

상기 제7스위칭소자는 제어전극이 상기 발광제어선에 전기적으로 연결되고, 제1전극이 상기 구동트랜지스터에 전기적으로 연결되고, 제2전극이 상기 유기전계발광소자와 상기 제3스위칭소자 사이에 전기적으로 연결된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 17

청구항 1 항에 있어서,

상기 제1용량성소자와 제3전원전압선 사이에 전기적으로 연결되고, 이전주사선에 제어전극이 전기적으로 연결된 제4스위칭소자;

상기 구동트랜지스터를 다이오드 구조로 연결시키는 제5스위칭소자;

상기 발광제어선에 제어전극이 전기적으로 연결되고, 상기 구동트랜지스터 와 상기 제1전원전압선 사이에 전기적으로 연결된 제6스위칭소자; 및

상기 발광제어선에 제어전극이 전기적으로 연결되고, 상기 구동트랜지스터와 상기 유기전계발광소자 사이에 전기적으로 연결된 제7스위칭소자를 포함하여 이루어진 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 18

청구항 17 항에 있어서,

상기 제4스위칭소자는 제어전극이 상기 이전주사선에 전기적으로 연결되고, 제1전극이 상기 제1용량성소자와 상기 제2용량성소자 사이에 전기적으로 연결되고, 제2전극이 제3전원전압선에 전기적으로 연결된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 19

청구항 17 항에 있어서,

상기 제5스위칭소자는 제어전극이 상기 주사선에 전기적으로 연결되고, 제1전극이 상기 구동트랜지스터의 제어전극에 전기적으로 연결되고, 제2전극이 상기 제7스위칭소자와 상기 구동트랜지스터 사이에 전기적으로 연결된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 20

청구항 17 항에 있어서,

상기 제6스위칭소자는 제어전극이 상기 발광제어선에 전기적으로 연결되고, 제1전극이 상기 제1스위칭소자와 상기 구동트랜지스터 사이에 전기적으로 연결되고, 제2전극이 상기 제1전원전압선과 상기 제1용량성소자 사이에 전기적으로 연결된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 21

청구항 17 항에 있어서,

상기 제7스위칭소자는 제어전극이 상기 발광제어선에 전기적으로 연결되고, 제1전극이 상기 구동트랜지스터와 상기 제5스위칭소자 사이에 전기적으로 연결되고, 제2전극이 상기 유기전계발광소자와 상기 제3스위칭소자 사이에 전기적으로 연결된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 22

청구항 17 항에 있어서,

상기 제1스위칭소자 내지 제7스위칭소자는 P형 채널 트랜지스터인 것을 특징으로 하는 유기 전계 발광 표시 장

치.

청구항 23

청구항 1 항에 있어서,

상기 구동트랜지스터는 P형 채널 트랜지스터인 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 24

청구항 1 항에 있어서,

상기 유기전계발광소자는 발광층을 구비하고 있으며, 상기 발광층은 형광재료 및 인광재료중 선택된 어느하나 또는 그 혼합물인 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 25

청구항 1 항에 있어서,

상기 구동트랜지스터는 비정질실리콘박막트랜지스터, 폴리실리콘박막트랜지스터, 유기박막트랜지스터 및 나노박막트랜지스터 중 선택된 어느 하나인 것을 특징으로하는 유기 전계 발광 표시 장치.

청구항 26

청구항 1항에 있어서,

상기 구동트랜지스터는 니켈(Ni), 카드뮴(Cd), 코발트(Co), 티타늄(Ti), 팔라듐(Pd) 및 텅스텐(W)중 선택된 어느 하나를 갖는 폴리 실리콘 트랜지스터인 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 27

청구항 1 항에 있어서,

상기 제2전원전압선의 제2전원전압은 상기 제1전원전압선의 제1전원전압보다 낮은 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 28

청구항 1 항에 있어서,

상기 제1용량성소자와 이전주사선 사이에 전기적으로 연결되고, 상기 이전주사선에 제어전극이 전기적으로 연결된 제4스위칭소자;

상기 구동트랜지스터를 다이오드 구조로 연결시키는 제5스위칭소자;

상기 발광제어선에 제어전극이 전기적으로 연결되고, 상기 구동트랜지스터 와 상기 제1전원전압선 사이에 전기적으로 연결된 제6스위칭소자; 및

상기 발광제어선에 제어전극이 전기적으로 연결되고, 상기 구동트랜지스터와 상기 유기전계발광소자 사이에 전기적으로 연결된 제7스위칭소자를 포함하여 이루어진 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 29

청구항 28 항에 있어서,

상기 제4스위칭소자는 제어전극이 상기 이전주사선에 전기적으로 연결되고, 제1전극이 상기 제1용량성소자와 상기 제2용량성소자 사이에 전기적으로 연결되고, 제2전극이 상기 이전주사선에 전기적으로 연결된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 30

청구항 28 항에 있어서,

상기 제5스위칭소자는 제어전극이 상기 주사선에 전기적으로 연결되고, 제1전극이 상기 구동트랜지스터의 제어

전극에 전기적으로 연결되고, 제2전극이 상기 제7스위칭소자와 상기 구동트랜지스터 사이에 전기적으로 연결된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 31

청구항 28 항에 있어서,

상기 제6스위칭소자는 제어전극이 상기 발광제어선에 전기적으로 연결되고, 제1전극이 상기 제1스위칭소자와 상기 구동트랜지스터 사이에 전기적으로 연결되고, 제2전극이 상기 제1전원전압선과 상기 제1용량성소자 사이에 전기적으로 연결된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 32

청구항 28 항에 있어서,

상기 제7스위칭소자는 제어전극이 상기 발광제어선에 전기적으로 연결되고, 제1전극이 상기 구동트랜지스터와 상기 제5스위칭소자 사이에 전기적으로 연결되고, 제2전극이 상기 유기전계발광소자와 상기 제3스위칭소자 사이에 전기적으로 연결된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 33

청구항 28 항에 있어서,

상기 제1스위칭소자 내지 제7스위칭소자는 P형 채널 트랜지스터인 것을 특징으로 하는 유기 전계 발광 표시 장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <25> 본 발명은 유기 전계 발광 표시 장치에 관한 것으로, 더욱 상세하게는 유기 전계 발광 소자의 효율 감소에 의한 잔상(image sticking)을 억제할 수 있고 구동트랜지스터의 문턱전압(threshold voltage)을 보상할 수 있는 유기 전계 발광 표시 장치에 관한 것이다.
- <26> 종래의 유기 전계 발광 표시 장치는 형광성 또는 인광성 유기 화합물을 전기적으로 여기시켜 발광시키는 표시 장치로서, N×M개의 유기 발광셀들을 구동하여 영상을 표현할 수 있도록 되어 있다. 이러한 유기 발광셀은 도 1에서 나타난 바와 같이 애노드(ITO), 유기박막, 캐소드(metal)의 구조로 되어 있다. 유기 박막은 전자와 정공의 균형을 좋게 하여 발광 효율을 향상시키기 위해 발광층(emitting layer, EML), 전자 수송 층(electron transport layer, ETL) 및 정공수송층(hole transport layer, HTL)을 포함한 다층 구조로 이루어지고, 또한 별도의 전자 주입층(electron injecting layer, EIL)과 정공 주입층(hole injecting layer, HIL)을 포함할수 있다.
- <27> 애노드전극은 발광층(EML)으로 정공을 공급할 수 있도록 제 1 전원과 접속된다. 캐소드전극은 발광층(EML)으로 전자를 공급할 수 있도록 제 1 전원보다 낮은 제 2 전원과 접속된다. 즉 애노드전극은 캐소드전극에 비하여 상대적으로 높은 정극성(+)의 전위를 갖고, 캐소드전극은 애노드전극에 비하여 상대적으로 낮은 부극성(-)의 전위를 갖는다.
- <28> 정공 수송층(HTL)은 애노드전극으로부터 공급되는 정공을 가속하여 발광층(EML)으로 공급하다. 전자 수송층(ETL)은 캐소드전극으로부터 공급되는 전자를 가속하여 발광층(ETL)으로부터 공급되는 전자는 발광층(EML)에서 충돌한다. 이때, 발광층(EML)에서 전자와 정공이 재결합하게 되고, 이에 따라 소정의 빛이 생성된다. 실질적으로 발광층(EML)은 유기물질 등으로 형성되어 전자와 정공이 재결합할 때 적색(R), 녹색(G) 및 청색(B) 중 어느 하나의 빛을 생성한다.
- <29> 이와 같은 유기전계발광소자(OLED)에서 애노드전극에 인가되는 전압은 캐소드전극에 인가되는 전압보다 항상 높게 설정되기 때문에 애노드전극쪽에는 부극성(-)의 캐리어(Carrier)들이 위치되고, 캐소드전극쪽에는 정극성

(+)의 캐리어들이 위치된다. 여기서, 애노드전극에 위치된 부극성(-)의 캐리어들 및 캐소드전극에 위치된 정극성(+)의 캐리어들이 장시간 유지되면 발광에 기여하는 전자 및 정공들의 이동량이 적어진다. 그래서 유기전계발광소자(OLED)는 사용할수록 효율이 감소되어 수명이 짧아지고 잔상현상이 일어나게 된다.

발명이 이루고자 하는 기술적 과제

<30> 본 발명은 상술한 종래의 문제점을 극복하기 위한 것으로서, 본 발명의 목적은 유기 전계 발광 소자에 전달되는 전류량을 조절하여 유기 전계 발광 소자의 효율 감소에 의한 잔상현상을 억제하는 유기 전계 발광 표시 장치를 제공하는데 있다.

<31> 또한 본 발명의 다른목적은 구동트랜지스터의 문턱전압의 불규칙성을 보상하여 고계조의 유기 전계 발광 표시 장치를 제공하는 데 있다.

발명의 구성 및 작용

<32> 상기한 목적을 달성하기 위해 본 발명에 의한 유기 전계 발광 표시 장치는 주사선에 제어전극이 전기적으로 연결되고, 데이터선과 제1전원전압선 사이에 전기적으로 연결된 제1스위칭소자와 상기 제1전원전압선과 제2전원전압선 사이에 전기적으로 연결된 구동트랜지스터와 발광제어선에 제어전극이 전기적으로 연결되고, 상기 제1전원전압선과 상기 구동트랜지스터 사이에 전기적으로 연결된 제2스위칭소자와 상기 주사선에 제어전극이 전기적으로 연결되고, 상기 제2스위칭소자와 상기 구동트랜지스터 사이에 전기적으로 연결된 제3스위칭소자와 상기 제1전원전압선과 상기 구동트랜지스터의 제어전극 사이에 전기적으로 연결된 제1용량성소자와 상기 제1용량성소자와 상기 제2스위칭소자 사이에 전기적으로 연결된 제2용량성소자 및상기 구동트랜지스터와 상기 제2전원전압선 사이에 전기적으로 연결된 유기전계발광소자를 포함할 수 있다.

<33> 상기 제1스위칭소자는 제어전극이 상기 주사선에 전기적으로 연결되고, 제1전극이 상기 데이터선에 전기적으로 연결되고, 제2전극이 상기 구동트랜지스터의 제1전극에 전기적으로 연결될 수 있다.

<34> 상기 제2스위칭소자는 제어전극이 상기 발광제어선에 전기적으로 연결되고, 제1전극이 상기 제3스위칭소자와 상기 제2용량성소자 사이에 전기적으로 연결되고, 제2전극이 상기 제1전원전압선에 전기적으로 연결될 수 있다.

<35> 상기 제3스위칭소자는 제어전극이 상기 주사선에 전기적으로 연결되고, 제1전극이 상기 유기전계발광소자의 애노드에 전기적으로 연결되고, 제2전극이 상기 제2스위칭소자의 제1전극에 전기적으로 연결될 수 있다.

<36> 상기 제1용량성소자는 제1전극이 상기 제1전원전압선에 전기적으로 연결되고, 제2전극이 상기 구동트랜지스터의 제어전극과 제2용량성소자의 제1전극 사이에 전기적으로 연결될 수 있다.

<37> 상기 제2용량성소자는 제1전극이 상기 구동트랜지스터의 제어전극에 전기적으로 연결되고, 제2전극이 상기 제2스위칭소자의 제1전극과 제3스위칭소자의 제2전극 사이에 전기적으로 연결될 수 있다.

<38> 상기 구동트랜지스터는 제어전극이 상기 제1용량성소자와 상기 제2용량성소자 사이에 전기적으로 연결되고, 제1전극이 상기 제1스위칭소자와 상기 제1전원전압선 사이에 전기적으로 연결되고, 제2전극이 상기 유기전계발광소자의 애노드에 전기적으로 연결될 수 있다.

<39> 상기 유기전계발광소자는 애노드가 상기 제3스위칭소자의 제1전극과 상기 구동트랜지스터의 제2전극 사이에 전기적으로 연결되고, 캐소드가 상기 제2전원전압선에 전기적으로 연결될 수 있다.

<40> 상기 구동트랜지스터에는 상기 구동트랜지스터의 제어전극에 초기화 전압을 인가하여 상기 제1용량성 소자와 상기 제2용량성 소자에 저장된 전압을 초기화 하는 제4스위칭소자가 전기적으로 연결될 수 있다.

<41> 상기 제4스위칭소자는 제1전극이 상기 제1용량성소자와 상기 제2용량성소자 사이에 전기적으로 연결되고, 제2전극이 제3전원전압선에 전기적으로 연결되고, 제어전극이 이전주사선에 전기적으로 연결될 수 있다.

<42> 상기 구동트랜지스터에는 상기 구동트랜지스터를 다이오드 연결시키는 제5스위칭소자가 전기적으로 연결될 수 있다.

<43> 상기 제5스위칭소자는 제어전극이 상기 주사선에 전기적으로 연결되고, 제1전극이 상기 구동트랜지스터의 제어전극에 전기적으로 연결되고, 제2전극이 상기 유기전계발광소자의 애노드와 구동트랜지스터의 제2전극 사이에 전기적으로 연결될 수 있다.

<44> 상기 구동트랜지스터에는 상기 구동트랜지스터에 제1전원전압을 인가하는 제6스위칭소자가 전기적으로 연결될

수 있다.

- <45> 상기 제6스위칭소자는 제어전극이 상기 발광제어선에 전기적으로 연결되고, 제1전극이 상기 제1스위칭소자와 구동트랜지스터 사이에 전기적으로 연결되고, 제2전극이 상기 제1전원전압선과 제1용량성소자 사이에 전기적으로 연결될 수 있다.
- <46> 상기 구동트랜지스터와 상기 유기 전계 발광 소자 사이에는 구동전류를 유기 전계 발광 소자에 인가하는 제7스위칭소자가 전기적으로 연결될 수 있다.
- <47> 상기 제7스위칭소자는 제어전극이 상기 발광제어선에 전기적으로 연결되고, 제1전극이 상기 구동트랜지스터와 제5스위칭소자 사이에 전기적으로 연결되고, 제2전극이 상기 유기전계발광소자와 제3스위칭소자 사이에 전기적으로 연결될 수 있다.
- <48> 상기 제1용량성소자와 제3전원전압선 사이에 전기적으로 연결되고, 이전주사선에 제어전극이 전기적으로 연결된 제4스위칭소자와 상기 구동트랜지스터를 다이오드 연결시키는 제5스위칭소자와 상기 발광제어선에 제어전극이 전기적으로 연결되고, 상기 구동트랜지스터 와 상기 제1전원전압선 사이에 전기적으로 연결된 제6스위칭소자 및 상기 발광제어선에 제어전극이 전기적으로 연결되고, 상기 구동트랜지스터와 상기 유기전계발광소자 사이에 전기적으로 연결된 제7스위칭소자를 포함할 수 있다.
- <49> 상기 제4스위칭소자는 제어전극이 상기 이전주사선에 전기적으로 연결되고, 제1전극이 상기 제1용량성소자와 상기 제2용량성소자 사이에 전기적으로 연결되고, 제2전극이 제3전원전압선에 전기적으로 연결될 수 있다.
- <50> 상기 제5스위칭소자는 제어전극이 상기 주사선에 전기적으로 연결되고, 제1전극이 상기 구동트랜지스터의 제어전극에 전기적으로 연결되고, 제2전극이 상기 유기전계발광소자의 애노드에 전기적으로 연결될 수 있다.
- <51> 상기 제6스위칭소자는 제어전극이 상기 발광제어선에 전기적으로 연결되고, 제1전극이 상기 제1스위칭소자와 구동트랜지스터 사이에 전기적으로 연결되고, 제2전극이 상기 제1전원전압선과 제1용량성소자 사이에 전기적으로 연결될 수 있다.
- <52> 상기 제7스위칭소자는 제어전극이 상기 발광제어선에 전기적으로 연결되고, 제1전극이 상기 구동트랜지스터에 전기적으로 연결되고, 제2전극이 상기 유기전계발광소자와 제3스위칭소자 사이에 전기적으로 연결될 수 있다.
- <53> 상기 제1스위칭소자 내지 제7스위칭소자는 P형 채널 트랜지스터일 수 있다.
- <54> 상기 구동트랜지스터는 P형 채널 트랜지스터일 수 있다.
- <55> 상기 유기전계발광소자는 발광층을 구비하고 있으며, 상기 발광층은 형광재료 및 인광재료중 선택된 어느하나 또는 그 혼합물일 수 있다.
- <56> 상기 구동트랜지스터는 비정질실리콘박막트랜지스터, 폴리실리콘박막트랜지스터, 유기박막트랜지스터 및 나노박막트랜지스터 중 선택된 어느 하나일 수 있다.
- <57> 상기 구동트랜지스터는 니켈(Ni), 카드뮴(Cd), 코발트(Co), 티타늄(Ti), 팔라듐(Pd) 및 텅스텐(W)중 선택된 어느 하나를 갖는 폴리 실리콘 트랜지스터일 수 있다.
- <58> 상기 제2전원전압선의 제2전원전압은 상기 제1전원전압선의 제1전원전압보다 낮을 수 있다.
- <59> 상기 제1용량성소자와 이전주사선 사이에 전기적으로 연결되고, 이전주사선에 제어전극이 전기적으로 연결된 제4스위칭소자와 상기 구동트랜지스터를 다이오드 연결시키는 제5스위칭소자와 상기 발광제어선에 제어전극이 전기적으로 연결되고, 상기 구동트랜지스터 와 상기 제1전원전압선 사이에 전기적으로 연결된 제6스위칭소자와 및 상기 발광제어선에 제어전극이 전기적으로 연결되고, 상기 구동트랜지스터와 상기 유기전계발광소자 사이에 전기적으로 연결된 제7스위칭소자를 포함할 수 있다.
- <60> 상기와 같이 하여 본 발명에 의한 유기 전계 발광 표시 장치는 유기 전계 발광 소자에 전달되는 전류량을 조절하여 유기 전계 발광 소자의 효율 감소에 의한 잔상현상을 억제하게 된다.
- <61> 또한 상기와 같이 하여 본명에 의한 유기 전계 발광 표시 장치는 구동트랜지스터의 문턱전압의 불규칙성을 보상하여 고계조를 구현한다.
- <62> 유기 전계 발광 소자는 양극(Anode), 유기층 및 캐소드(Cathode)로 이루어져 있다. 상기 유기층은 전자와 정공이 만나 여기자(Exciton)를 형성하여 발광하는 발광층(Emitting Layer, EML), 전자를 수송하는 전자 수송층

(Electron Transport Layer, ETL), 정공을 수송하는 정공 수송층(Hole Transport Layer, HTL)으로 이루어질 수 있다. 또한, 상기 전자 수송층의 일측면에는 전자를 주입하는 전자 주입층(Electron Injecting Layer, EIL)이 형성되고, 상기 정공 수송층의 일측면에는 정공을 주입하는 정공 주입층(Hole Injecting Layer, HIL)이 더 형성될 수 있다. 더불어, 인광형 유기 전계 발광 소자의 경우에는 정공 억제층(Hole Blocking Layer, HBL)이 발광층(EML)과 전자수송층(ETL) 사이에 선택적으로 형성될 수 있으며, 전자 억제층(Electron Blocking Layer, EBL)이 발광층(EML)과 정공 수송층(HTL) 사이에 선택적으로 형성될 수 있다.

<63> 또한, 상기 유기층은 두 종류의 층을 혼합하여 그 두께를 감소시키는 슬림형 유기 전계 발광 소자(Slim OLED) 구조로 형성할 수도 있다. 예를 들면, 정공 주입층과 정공 수송층을 동시에 형성하는 정공 주입 수송층(Hole Injection Transport Layer, HITL) 구조 및 전자 주입층과 전자 수송층을 동시에 형성하는 전자 주입 수송층(Electron Injection Transport Layer, EITL)구조를 선택적으로 형성할 수 있다. 상기와 같은 슬림형 유기 전계 발광 소자는 발광 효율을 증가시키는데 그 사용의 목적이 있다.

<64> 또한, 양극과 발광층 사이에는 선택층으로서 버퍼층(Buffer Layer)을 형성할 수 있다. 상기 버퍼층은 전자를 버퍼링하는 전자 버퍼층(Electron Buffer Layer)과 정공을 버퍼링하는 정공 버퍼층(Hole Buffer Layer)으로 구분할 수 있다. 상기 전자 버퍼층은 음극과 전자 주입층(EIL) 사이에 선택적으로 형성할 수 있으며, 상기 전자 주입층(EIL)의 기능을 대신하여 형성할 수 있다. 이때 상기 유기층의 적층 구조는 발광층(EML)/전자 수송층(ETL)/전자 버퍼층(Electron Buffer Layer)/음극이 될 수 있다. 또한, 상기 정공 버퍼층은 양극과 정공 주입층(HIL) 사이에 선택적으로 형성할 수 있으며, 정공 주입층(HIL)의 기능을 대신하여 형성할 수 있다. 이때 상기 유기층의 적층 구조는 양극/정공 버퍼층(Hole Buffer Layer)/정공 수송층(HTL)/발광층(EML)이 될 수 있다.

<65> 상기 구조에 대하여 가능한 적층 구조를 기재하면 다음과 같다.

<66> a) 정상 적층 구조(Normal Stack Structure)

<67> 1) 양극/정공 주입층/정공 수송층/발광층/전자 수송층/전자 주입층/음극

<68> 2) 양극/정공 버퍼층/정공 주입층/정공 수송층/발광층/전자 수송층/전자 주입층/음극

<69> 3) 양극/정공 주입층/정공 수송층/발광층/전자 수송층/전자 주입층/전자 버퍼층/음극

<70> 4) 양극/정공 버퍼층/정공 주입층/정공 수송층/발광층/전자 수송층/전자 주입층/전자 버퍼층/음극

<71> 5) 양극/정공 주입층/정공 버퍼층/정공 수송층/발광층/전자 수송층/전자 주입층/음극

<72> 6) 양극/정공 주입층/정공 수송층/발광층/전자 수송층/전자 버퍼층/전자 주입층/음극

<73> b) 정상 슬림 구조(Normal Slim Structure)

<74> 1) 양극/정공 주입 수송층/발광층/전자 수송층/전자 주입층/음극

<75> 2) 양극/정공 버퍼층/정공 주입 수송층/발광층/전자 수송층/전자 주입층/음극

<76> 3) 양극/정공 주입층/정공 수송층/발광층/전자 주입 수송층/전자 버퍼층/음극

<77> 4) 양극/정공 버퍼층/정공 수송층/발광층/전자 주입 수송층/전자 버퍼층/음극

<78> 5) 양극/정공 주입 수송층/정공 버퍼층/발광층/전자 수송층/전자 주입층/음극

<79> 6) 양극/정공 주입층/정공 수송층/발광층/전자 버퍼층/전자 주입수송층/음극

<80> c) 역상 적층구조(Inverted Stack Structure)

<81> 1) 음극/전자 주입층/전자 수송층/발광층/정공 수송층/정공 주입층/양극

<82> 2) 음극/전자 주입층/전자 수송층/발광층/정공 수송층/정공 주입층/정공 버퍼층/양극

<83> 3) 음극/전자 버퍼층/전자 주입층/전자 수송층/발광층/정공 수송층/정공 주입층/양극

<84> 4) 음극/전자 버퍼층/전자 주입층/전자 수송층/발광층/정공 수송층/정공 버퍼층/양극

<85> 5) 음극/전자 주입층/전자 수송층/발광층/정공 수송층/정공 버퍼층/정공 주입층/양극

<86> 6) 음극/전자 주입층/전자 버퍼층/전자 수송층/발광층/정공 수송층/정공 주입층/양극

- <87> d) 역상 슬림 구조 (Inverted Silm Structure)
- <88> 1) 음극/전자 주입층/전자 수송층/발광층/정공 주입 수송층/양극
- <89> 2) 음극/전자 주입층/전자 수송층/발광층/정공 주입 수송층/정공 버퍼층/양극
- <90> 3) 음극/전자 버퍼층/전자 주입 수송층/발광층/정공 수송층/정공 주입층/양극
- <91> 4) 음극/전자 버퍼층/전자 주입 수송층/발광층/정공 수송층/정공 버퍼층/양극
- <92> 5) 음극/전자 주입층/전자 수송층/발광층/정공 버퍼층/정공 주입 수송층/양극
- <93> 6) 음극/전자 주입 수송층/전자 버퍼층/발광층/정공 수송층/정공 주입층/양극
- <94> 이와 같은 유기 전계 발광 소자를 구동하는 방식으로서는 수동 매트릭스(Passive matrix) 방식과 능동 매트릭스(Active matrix) 방식이 알려져 있다. 상기 수동 매트릭스 방식은 양극과 음극을 직교하도록 형성하고 라인을 선택하여 구동함으로써 제작 공정이 단순하고 투자비가 적으나 대화면 구현시 전류 소모량이 많다는 단점이 있다. 상기 능동 매트릭스 방식은 박막 트랜지스터와 같은 능동 소자 및 용량성 소자를 각 화소에 형성함으로써 전류 소모량이 적고 화질 및 수명이 우수하며 중대형까지 확대 가능하다는 장점이 있다.
- <95> 상술한 바와 같이 능동 매트릭스 방식에서는 유기 전계 발광 소자와 박막 트랜지스터를 기반으로 한 화소 회로 구성이 필수적인데, 이때, 박막트랜지스터의 결정화 방법으로는 다결정실리콘(Poly Silicon)으로 결정화 하는 엑시머 레이저(Excimer Laser)를 사용한 레이저 결정화 방법(ELA)과 금속촉매(Promoting Material)을 사용한 금속촉매 결정화 방법(MIC: Metal Induced Crystallization)과 고상결정화(SPC: Solid Phase Crystallization) 방법등이 있다. 이외에도 기존 레이저 결정화 방법에 마스크를 추가로 사용하는(SLS: Sequential Lateral Solidification) 방법들이 있다. 또한 비정질 실리콘(a-Si)과 다결정 실리콘(Poly Silicon)사이의 결정립 크기를 가지는 마이크로 실리콘(micro Silicon)으로 결정화하는 결정립 방법에는 크게 열결정화 방법(Thermal Crystallization Method)과 레이저 결정화 방법(Laser Crystallization Method)가 있다.
- <96> 상기 마이크로 실리콘은 결정립의 크기가 1nm에서 100nm까지 인 것을 통상적으로 말한다. 상기 마이크로 실리콘의 전자이동도는 1에서 50이하이며 정공이동도는 0.01에서 0.2이하인 것인 특징이다. 상기 마이크로 실리콘은 상기 다결정 실리콘에 비해 결정립의 크기가 작은 것이 특징이며 폴리실리콘에 비해 결정립사이의 돌출부 영역이 작게 형성되어 결정립간에 전자가 이동할 경우에 저항을 주지 않게 되어 균일한 특성을 보여줄 수 있다.
- <97> 상기 마이크로 실리콘(micro Silicon)으로 결정화하는 상기 열결정화 방법은 비정질 실리콘을 증착함과 동시에 결정화구조를 얻는 방법과 재가열(Reheating)방법이 있다.
- <98> 상기 마이크로 실리콘(micro Silicon)으로 결정화하는 상기 레이저 결정화 방법은 비정질 실리콘을 화학진공증착(Cheical Vapor Deposition)방법으로 증착한 후 레이저를 이용하여 결정화 하는 방법인데 이때 사용되는 레이저의 종류는 주로 다이오드 레이저(Diode Laser)가 있다. 상기 다이오드 레이저는 주로 800nm대 적색 파장을 이용하며 상기 적색 파장은 마이크로 실리콘 결정질이 균일하게 결정화 되는데 기여하는 역할을 한다.
- <99> 상기 다결정실리콘(Poly Silicon)으로 결정화 하는 상기 레이저 결정화 방법은 박막트랜지스터를 다결정실리콘(Poly Silicon)으로 결정화 하는 방법중 가장 많이 이용되고 있다. 기존의 다결정 액정표시장치의 결정화 방법을 그대로 이용할 수 있을 뿐만 아니라 공정방법이 간단하며 공정방법에 대한 기술 개발이 완료된 상태이다.
- <100> 상기 다결정실리콘(Poly Silicon)으로 결정화 하는 상기 금속촉매 결정화 방법은 상기 레이저 결정화 방법을 사용하지 않고 저온에서 결정화 할 수 방법중 하나이다. 초기에는 비정질 실리콘(a-Si)표면에 금속촉매금속인 Ni, Co, Pd, Ti등을 증착 혹은 스퍼코팅하여 상기 금속촉매 금속이 상기 비정질 실리콘 표면에 직접 침투하여 상기 비정질 실리콘의 상을 변화시키면서 결정화 하는 방법으로 저온에서 결정화 할 수 있는 장점이 있다.
- <101> 상기 금속촉매 결정화 방법의 다른 하나는 상기 비정질 실리콘 표면에 금속층을 개재시킬 때 마스크를 이용해 상기 박막트랜지스터의 특정 영역에 니켈실리사이드와 같은 오염물이 개재되는 최대한 억제할 수 있는 장점이 있다. 상기 결정화 방법을 금속촉매유도측면결정화 방법(MILC: Metal Induced Lateral Crystallization)이라고 한다. 상기 금속촉매유도측면결정화 방법에 사용되는 마스크로는 새도우 마스크(Shadow)마스크가 사용될 수 있는데 상기 새도우 마스크는 선형 마스크 혹은 점형 마스크일 수 있다. 상기 금속촉매 결정화 방법의 또 다른 하나는 상기 비정질 실리콘 표면에 금속촉매층을 증착 혹은 스퍼코팅할 때 캡핑층(Capping Layer)을 먼저 개재시켜 상기 비정질 실리콘으로 유입되는 금속 촉매량을 컨트롤하는 금속촉매유도캡핑층결정화 방법(MICC: Metal Induced Crystallization with Capping Layer)이 있다. 상기 캡핑층으로는 실리콘질화막(Silicon Nitride)막을

사용할 수 있다. 상기 실리콘 질화막의 두께에 따라 상기 금속 촉매층에서 상기 비정질 실리콘으로 유입되는 금속 촉매량이 달라진다. 이때 상기 실리콘 질화막으로 유입되는 금속 촉매는 상기 실리콘 질화막 전체에 형성될 수도 있고, 새도우 마스크등을 사용하여 선택적으로 형성될 수 있다. 상기 금속 촉매층이 상기 비정질 실리콘을 다결정 실리콘으로 결정화가 된 이후에 선택적으로 상기 캡핑층을 제거할 수 있다. 상기 캡핑층 제거방법에는 습식 식각방법(Wet Etching)방법 혹은 건식 식각방법(Dry Etching)을 사용할 수 있다. 추가적으로, 상기 다결정 실리콘이 형성된 이후에 게이트 절연막을 형성하고 상기 게이트 절연막 상에 게이트 전극을 형성한다. 상기 게이트 전극상에 층간절연막(Interlayer)을 형성할 수 있다. 상기 층간 절연막상에 비아홀(Via Hole)을 형성한 후에 불순물을 상기 비아홀을 통해서 결정화된 다결정실리콘 상으로 투입하여 내부의 형성된 금속촉매 불순물을 추가적으로 제거할 수 있다. 상기 금속 촉매 불순물을 추가적으로 제거하는 방법을 게터링 공정(Gattering Process)라고 한다. 상기 게터링 공정에는 상기 불순물을 주입하는 공정외에 저온에서 박막트랜지스터를 가열하는 가열공정(Heating Process)이 있다. 상기 게터링 공정을 통해서 양질의 박막트랜지스터를 구현할 수 있다.

- <102> 이하, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 본 발명을 용이하게 실시할 수 있을 정도로 본 발명의 바람직한 실시예를 첨부된 도면을 참조하여 상세하게 설명하면 다음과 같다.
- <103> 여기서, 명세서 전체를 통하여 유사한 구성 및 동작을 갖는 부분에 대해서는 동일한 도면 부호를 붙였다. 또한, 어떤 부분이 다른 부분과 전기적으로 연결되어 있다고 할 때, 이는 직접적으로 연결되어 있는 경우뿐만 아니라 그 중간에 다른 소자를 사이에 두고 연결되어 있는 경우도 포함한다.
- <104> 도 2를 참조하면, 본 발명에 따른 유기 전계 발광 표시 장치의 구성이 블록도로서 도시되어 있다.
- <105> 도 2에서 도시된 바와 같이 평판 표시 장치(100)는 주사구동부(110), 데이터구동부(120), 발광 제어 구동부(130) 유기 전계 발광 표시 패널(140)(이하, 패널), 제1전원 전압 공급부(150), 제2전원 전압 공급부(160) 및 제3전원 전압 공급부(170)를 포함 할 수 있다.
- <106> 상기 주사 구동부(110)는 다수의 주사선(Scan[1], Scan[2], ..., Scan[n])을 통하여 상기 패널(140)에 주사신호를 순차적으로 인가할 수 있다.
- <107> 상기 데이터 구동부(120)는 다수의 데이터선 (Data[1], Data[2], ..., Data[m])을 통하여 상기 패널(140)에 데이터 신호를 인가할 수 있다.
- <108> 상기 발광 제어 구동부(130)는 다수의 발광제어선 (Em[1], Em[2], ..., Em[n])을 통하여 상기 패널(140)에 발광제어신호를 순차적으로 인가할 수 있다.
- <109> 또한 상기 패널(140)은 열방향으로 배열되어 있는 다수의 주사선(Scan[1], Scan[2], ..., Scan[n]) 및 발광제어선 (Em[1], Em[2], ..., Em[n])과, 행방향으로 배열되는 다수의 데이터선(Data[1], Data[2], ..., Data[m])과, 상기의 다수의 주사선(Scan[1], Scan[2], ..., Scan[n]) 및 데이터선 (Data[1], Data[2], ..., Data[m])과 발광제어선 (Em[1], Em[2], ..., Em[n])에 의해 정의되는 화소 회로(141, Pixel)를 포함 할 수 있다.
- <110> 여기서 상기 화소 회로(Pixel, 141)는 이웃하는 두 주사선(또는 발광제어선)과 이웃하는 두 데이터선에 의해 정의 되는 화소 영역에 형성 될 수 있다. 물론, 상술한 바와 같이 상기 주사선(Scan[1], Scan[2], ..., Scan[n])에는 상기 주사 구동부(110)로 부터 주사신호가 인가될 수 있고, 상기 데이터선 (Data[1], Data[2], ..., Data[m])에는 상기의 데이터 구동부(120)로 부터 데이터 신호가 인가될 수 있으며, 상기 발광제어선 (Em[1], Em[2], ..., Em[n])에는 상기 발광제어 구동부(130)로 부터 발광제어신호가 인가될 수 있다.
- <111> 또한 상기 제1전원 전압 공급부(150) 내지 상기 제3전원 전압 공급부(170)은 상기 패널(140)에 구비된 각 화소 회로(141)에 제1전원전압 내지 제3전원전압을 공급하는 역할을 한다.
- <112> 도 3는 본 발명의 일실시예에 의한 유기 전계 발광 표시 장치의 화소 회로를 도시한 회로도이다. 이하에서 설명하는 화소 회로는 모두 도 2에 개시된 유기전계 발광표시장치(100)중 하나의 화소 회로(Pixel, 141)를 의미한다.
- <113> 도 3에서 도시된 바와 같이 유기 전계 발광 표시 장치의 화소회로는 주사선(Scan[n]), 이전주사선(Scan[n-1]), 데이터선(Data[m]), 발광제어선(Em[n]), 제1전원 전압선(ELVDD), 제2전원 전압선(ELVSS), 제3전원 전압선(Vinit), 제1스위칭소자(S1), 제2스위칭소자(S2), 제3스위칭소자(S3), 제4스위칭소자(S4), 제5스위칭소자(S5), 제6위칭 소자(S6), 제7스위칭소자, 제1용량성소자(C1), 제2용량성소자(C2), 구동트랜지스터(M1) 및 유기 전계 발광 소자(OLED)를 포함한다.

- <114> 상기 주사선(Scan[n])은 발광 시키고자 하는 유기 전계 발광 소자(OLED)를 선택하는 주사신호를 상기 제1스위칭 소자(S1)의 제어 전극에 인가하는 역할을 한다. 물론, 이러한 주사선(Scan[n])은 주사신호를 생성하는 주사 구동부(110, 도 2 참조)에 전기적으로 연결된다.
- <115> 상기 이전주사선(Scan[n-1])은 앞서 선택되는 n-1번째 주사선을 공통 연결하여 이용한다는 점에서 Scan[n-1]로 표시하였다. 상기 이전주사선(Scan[n-1])은 제4스위칭소자(S4)의 제어전극에 전기적으로 연결되어 제4스위칭소자(S4)를 제어한다. 상기 제4스위칭소자(S4)는 제3전원 전압(Vinit)을 제1용량성소자(C1)와 제2용량성소자(C2)에 인가하여 저장되어 있던 전압을 초기화시킨다.
- <116> 상기 데이터선(Data[m])은 발광 휘도에 비례하는 데이터 신호(전압)를 상기 제1용량성소자(C1)와 상기 구동트랜지스터(M1)에 인가하는 역할을 한다. 물론, 이러한 데이터선(Data[m])은 데이터 신호를 생성하는 데이터 구동부(120, 도 2 참조)에 전기적으로 연결될 수 있다.
- <117> 상기 발광제어선(Em[n])은 실질적으로 상기 유기 전계 발광 소자(OLED)의 발광 시간을 제어할 수 있도록, 상기 제7스위칭소자(S7)의 제어 전극에 전기적으로 연결된다. 그리고 제2스위칭소자(S2)와 제5스위칭소자(S5)의 제어 전극에 전기적으로 연결되어 제2스위칭소자(S2)와 제5스위칭소자(S5)를 제어한다. 물론, 이러한 발광제어선(Em[n])은 발광제어신호를 생성하는 발광 제어 구동부(130, 도 2참조)에 전기적으로 연결된다.
- <118> 상기 제1전원 전압선(ELVDD)은 제1전원전압이 유기 전계 발광 소자(OLED)에 인가되도록 한다. 물론, 이러한 제1전원전압선(ELVDD)은 제1전원전압을 인가하는 제1전원전압 공급부(150, 도 2 참조)에 연결된다.
- <119> 상기 제2전원 전압선(ELVSS)은 제2전원전압이 유기 전계 발광 소자(OLED)에 인가되도록 한다. 물론, 이러한 제2전원전압선(ELVSS)은 제2전원전압을 공급하는 제2전원전압 공급부(160, 도 2 참조)에 연결된다. 여기서, 상기 제1전원전압은 통상적으로 상기 제2전원전압에 비해 하이 레벨(high level)이다.
- <120> 상기 제3전원 전압선(Vinit)은 제3전원전압이 제1용량성소자(C1)와 제2용량성소자(C2)에 인가되도록 한다. 물론 이러한 제3전원전압선(Vinit)은 제3전원전압을 인가하는 제3전원전압 공급부(170, 도 2 참조)에 연결된다.
- <121> 상기 제1스위칭소자(S1)는 제1전극이 상기 데이터선(Data[m])에 전기적으로 연결되고, 제2전극이 구동트랜지스터(M1)의 제1전극에 전기적으로 연결되며, 제어 전극이 주사선(Scan[n])에 전기적으로 연결된다. 이러한 제1스위칭소자(S1)는 주사선(Scan[n])을 통하여 제어전극에 로우레벨의 주사신호가 인가되면 턴온되어, 데이터 신호를 구동트랜지스터(M1)의 제1전극에 인가한다.
- <122> 상기 제2스위칭소자(S2)는 제1전극이 제2용량성소자(C2)와 제3스위칭소자(S3) 사이에 전기적으로 연결되고, 제2전극이 제1전원전압선(ELVDD)에 전기적으로 연결되며, 제어전극이 상기 발광제어선(Em[n])에 전기적으로 연결된다. 이러한 제2스위칭소자(S2)는 발광제어선(Em[n])을 통하여 제어전극에 로우레벨의 발광제어신호가 인가되면 턴온되어, 제1전원전압을 제2용량성소자(C2)의 제2전극(A)에 인가한다.
- <123> 상기 제3스위칭소자(S3)는 제1전극이 제7스위칭소자(S7)와 유기전계발광소자(OLED) 사이에 전기적으로 연결되고, 제2전극이 제2용량성소자(C2)와 제2스위칭소자(S2)소자 사이에 전기적으로 연결되며, 제어전극이 상기 주사선(Scan[n])에 전기적으로 연결된다. 이러한 제3스위칭소자(S3)는 주사선(Scan[n])을 통하여 제어전극에 로우레벨의 주사신호가 인가되면 턴온되어, 유기전계발광소자(OLED)의 문턱전압을 제2용량성소자(C2)의 제2전극(A)에 인가한다.
- <124> 상기 제4스위칭소자(S4)는 제1전극이 상기 제1용량성소자(C1)과 제2용량성소자(C2) 사이(B)에 전기적으로 연결되고, 제2전극은 제3전원전압선(Vinit)에 전기적으로 연결되며, 제어전극은 이전 주사선(Scan[n-1])에 전기적으로 연결된다. 이러한 제4스위칭소자(S4)는 이전 주사선(Scan[n-1])을 통하여 제어전극에 로우레벨의 주사신호가 인가되면 턴온되어, 제1용량성소자(C1)와 제2용량성소자(C2)에 저장되어 있던 전압을 초기화시킨다.
- <125> 상기 제5스위칭소자(S5)는 제1전극이 구동트랜지스터(M1)의 제어 전극에 전기적으로 연결되고, 제2전극이 구동트랜지스터(M1)와 제7스위칭소자(S7) 사이에 전기적으로 연결되며, 제어전극은 주사선(Scan[n])에 전기적으로 연결된다. 이러한 제5스위칭소자(S5)는 주사선(Scan[n])을 통하여 제어 전극에 로우레벨의 주사신호가 인가되면 턴온되어, 구동트랜지스터(M1)를 다이오드 구조로 연결한다.
- <126> 상기 제6스위칭소자(S6)는 제1전극이 구동트랜지스터(M1)의 제1전극에 전기적으로 연결되고, 제2전극이 제1전원전압선(ELVDD)과 제1용량성소자(C1)의 제1전극 사이에 전기적으로 연결되며 제어전극이 발광제어선(Em[n])에 전기적으로 연결된다. 이러한 제6스위칭소자(S6)는 발광제어선(Em[n])을 통하여 제어전극에 로우레벨의 발광제어

신호가 인가되면 턴온되어, 상기 제1전원전압선(ELVDD)의 제1전원전압을 상기 구동트랜지스터(M1)에 인가한다.

- <127> 상기 제7스위칭소자(S7)는 제1전극이 구동트랜지스터(M1)와 제5스위칭소자 사이에 전기적으로 연결되고, 제2전극이 제3스위칭소자(S3)의 제1전극과 유기 전계 발광 소자(OLED)의 애노드 사이에 전기적으로 연결되며, 제어전극이 발광제어선(Em[n])에 전기적으로 연결된다. 이러한 제7스위칭소자(S7)는 발광제어선(Em[n])을 통하여 제어전극에 로우레벨의 발광제어신호가 인가되면 턴온되어, 구동트랜지스터(M1)에서 전달받은 전류를 유기 전계 발광 소자(OLED)로 인가한다.
- <128> 상기 제1용량성소자(C1)는 제1전극이 제1전원전압선(ELVDD)에 전기적으로 연결되고, 제2전극은 제2용량성소자(C2)의 제1전극과 구동트랜지스터(M1)의 제어전극 사이에 전기적으로 연결된다.
- <129> 상기 제2용량성소자(C2)는 제1전극이 구동트랜지스터(M1)와 제1용량성소자(C1) 사이에 전기적으로 연결되고, 제2전극이 제2스위칭소자(S2)와 제3스위칭소자(S3) 사이에 전기적으로 연결된다.
- <130> 상기 구동트랜지스터(M1)는 제1전극이 상기 제1스위칭소자(S1)와 상기 제6스위칭소자(S6) 사이에 전기적으로 연결되고, 제2전극이 상기 제7스위칭소자(S7)에 전기적으로 연결되며, 제어 전극이 상기 제4스위칭소자(S4)의 제1전극에 전기적으로 연결될 수 있다. 이러한 구동트랜지스터(M1)는 P형 채널 트랜지스터로서 제어 전극을 통하여 로우 레벨(또는 음의 전압)의 데이터 신호가 인가되면 턴온되어, 제1전원전압선(ELVDD)으로부터 일정량의 전류를 유기 전계 발광 소자(OLED) 쪽으로 공급하는 역할을 한다. 물론, 상기 로우 레벨(또는 음의 전압)의 데이터 신호는 제1용량성소자(C1)와 제2용량성소자(C2)에 인가되어 그것을 충전시키므로, 상기 제1스위칭소자(S1)가 턴오프된다고 해도 일정 시간동안 상기 제1용량성소자(C1)와 제2용량성소자(C2)의 충전 전압에 의해 상기 구동트랜지스터(M1)의 제어 전극에 로우 레벨(또는 음의 전압)의 데이터 신호가 계속 인가된다.
- <131> 여기서, 상기 구동트랜지스터(M1)는 비정질 실리콘 박막 트랜지스터, 폴리 실리콘 박막 트랜지스터, 유기 박막 트랜지스터, 나노 박막 반도체 트랜지스터 및 그 등가물중 선택된 어느 하나일 수 있으나 여기서 그 재질 또는 종류를 한정하는 것은 아니다.
- <132> 또한, 상기 구동트랜지스터(M1)가 폴리 실리콘 박막 트랜지스터일 경우, 이는 레이저 결정화 방법, 금속 유도 결정화 방법 및 그 등가 방법중 선택된 어느 하나의 방법으로 형성될 수 있으나, 본 발명에서 상기 폴리 실리콘 박막 트랜지스터의 제조 방법을 한정하는 것은 아니다.
- <133> 참고로, 상기 레이저 결정화 방법은 비정질 실리콘에 예를 들면 엑시머 레이저를 조사하여 결정화하는 방법이고, 상기 금속 유도 결정화 방법은 비정질 실리콘 위에 예를 들면 금속을 위치시키고 소정 온도를 가하여 상기 금속으로부터 결정화가 시작되도록 하는 방법이다.
- <134> 더불어, 상기 금속 유도 결정화 방법에 의해 상기 구동트랜지스터(M1)가 제조되었을 경우, 상기 구동트랜지스터(M1)에는 니켈(Ni), 카드뮴(Cd), 코발트(Co), 티타늄(Ti), 팔라듐(Pd), 텅스텐(W) 및 그 등가물 중 선택된 어느 하나가 더 포함될 수 있다.
- <135> 상기 유기 전계 발광 소자(OLED)는 애노드가 제7스위칭소자(S7)와 제3스위칭소자(S3) 사이에 전기적으로 연결되고, 캐소드가 제2전원전압선(ELVSS)에 전기적으로 연결될 수 있다. 이러한 유기 전계 발광 소자(OLED)는 상기 구동트랜지스터(M1)를 통하여 제어되는 전류에 의해 소정 밝기로 발광하는 역할을 한다. 여기서, 상기 유기 전계 발광 소자(OLED)는 발광층(EML, 도1 참조)을 구비하고 있으며, 상기 발광층(EML)은 형광 재료, 인광 재료, 그 혼합물 및 그 등가물중 선택된 어느 하나일 수 있다. 여기서, 상기 발광층은 저분자 또는 고분자중 선택된 어느 하나를 이용할 수 있으나, 여기서 그 재료를 한정하는 것은 아니다. 상기 저분자는 재료 특성이 잘 알려져 있어 개발이 쉽고 초기 양산이 가능하다. 상기 고분자는 상기 저분자에 비해 열적 안정성이 높으며 기계적 강도가 우수하여 자연색과 같은 색감을 지닌다.
- <136> 또한, 상기 발광층은 발광 메커니즘에 따라 형광재료 또는 인광재료중 선택된 어느 하나를 이용할 있다. 상기 형광재료는 호스트 재료로서 알루미늄노린 착제(Alq3), 베릴륨 키노린 착제(BeBq2), Almq(4-methyl-8-hydroxyquinoline), BAlq, 히드록시페닐옥사졸, 히드록시페닐디아졸(ZnPBO, ZnPBT), 아조메틴 금속 착제, 디스티릴벤젠 유도체, DTVBi 유도체, DSB 유도체 및 이의 등가물질을 이용할 수 있다. 또한, 형광재료의 게스트 재료로서 쿠마린 유도체, DCM(dicyanomethylene), 키나크리돈, 루블렌, 페틸렌 및 이의 등가물질을 사용하는 것이 가능하며, 이로서 본 발명을 한정하는 것은 아니다. 그리고, 인광재료의 경우는 Btp2Ir(acac), Ir(ppy)3, Ir(thpy)3, Ir(t5m-thpy)3, Ir(t-5CF3-py)3, Ir(t-5t-py)3, Ir(mt-5mt-py)3, Ir(btpy)3, Ir(tflpy)3, Ir(piq)3, 및 Ir(tiq)3를 포함하는 Ir화합물과, 이외에도, 백금, 금, 오스미엄(Osmium), Ru, Re 착제 및 이의

등가물을 이용할 수 있다. 그러나, 여기서 상기 발광층(EML)의 재질 또는 종류를 한정하는 것은 아니다.

- <137> 또한, 상기 발광층(EML)은 적색 발광 재료, 녹색 발광 재료, 청색 발광 재료, 그 혼합물질 및 그 등가물중 선택된 어느 하나일 수 있으나, 여기서 그 재질 또는 종류를 한정하는 것은 아니다.
- <138> 이때, 구동트랜지스터 및 스위칭소자의 결정화 방법으로는 다결정실리콘(Poly Silicon)으로 결정화 하는 엑시머레이저(Excimer Laser)를 사용한 레이저 결정화 방법(ELA)과 금속촉매(Promoting Material)을 사용한 금속촉매 결정화 방법(MIC: Metal Induced Crystallization)과 고상결정화(SPC: Solid Phase Crystallization)방법등이 있다. 이외에도 기존 레이저 결정화 방법에 마스크를 추가로 사용하는(SLS: Sequential Lateral Solidification) 방법들이 있다. 또한 비정질 실리콘(a-Si)과 다결정 실리콘(Poly Silicon)사이의 결정립 크기를 가지는 마이크로 실리콘(micro Silicon)으로 결정화하는 결정립 방법에는 크게 열결정화 방법(Thermal Crystallization Method)과 레이저 결정화 방법(Laser Crystallization Method)가 있다.
- <139> 상기 마이크로 실리콘은 결정립의 크기가 1nm에서 100nm까지 인 것을 통상적으로 말한다. 상기 마이크로 실리콘의 전자이동도는 1에서 50이하이며 정공이동도는 0.01에서 0.2이하인 것인 특징이다. 상기 마이크로 실리콘은 상기 다결정 실리콘에 비해 결정립의 크기가 작은 것이 특징이며 폴리실리콘에 비해 결정립사이의 돌출부 영역이 작게 형성되어 결정립간에 전자가 이동할 경우에 지장을 주지 않게 되어 균일한 특성을 보여줄 수 있다.
- <140> 상기 마이크로 실리콘(micro Silicon)으로 결정화하는 상기 열결정화 방법은 비정질 실리콘을 증착함과 동시에 결정화구조를 얻는 방법과 재가열(Reheating)방법이 있다.
- <141> 상기 마이크로 실리콘(micro Silicon)으로 결정화하는 상기 레이저 결정화 방법은 비정질 실리콘을 화학진공증착(Cheical Vapor Deposition)방법으로 증착한 후 레이저를 이용하여 결정화 하는 방법인데 이때 사용되는 레이저의 종류는 주로 다이오드 레이저(Diode Laser)가 있다. 상기 다이오드 레이저는 주로 800nm대 적색 파장을 이용하며 상기 적색 파장은 마이크로 실리콘 결정질이 균일하게 결정화 되는데 기여하는 역할을 한다.
- <142> 상기 다결정실리콘(Poly Silicon)으로 결정화 하는 상기 레이저 결정화 방법은 박막트랜지스터를 다결정실리콘(Poly Silicon)으로 결정화 하는 방법중 가장 많이 이용되고 있다. 기존의 다결정 액정표시장치의 결정화 방법을 그대로 이용할 수 있을 뿐만 아니라 공정방법이 간단하며 공정방법에 대한 기술 개발이 완료된 상태이다.
- <143> 상기 다결정실리콘(Poly Silicon)으로 결정화 하는 상기 금속촉매 결정화 방법은 상기 레이저 결정화 방법을 사용하지 않고 저온에서 결정화 할 수 방법중 하나이다. 초기에는 비정질 실리콘(a-Si)표면에 금속촉매금속인 Ni, Co, Pd, Ti등을 증착 혹은 스퍼터코팅하여 상기 금속촉매 금속이 상기 비정질 실리콘 표면에 직접 침투하여 상기 비정질 실리콘의 상을 변화시키면서 결정화 하는 방법으로 저온에서 결정화 할 수 있는 장점이 있다.
- <144> 상기 금속촉매 결정화 방법의 다른 하나는 상기 비정질 실리콘 표면에 금속층을 개재시킬 때 마스크를 이용해 상기 박막트랜지스터의 특정 영역에 니켈실리사이드와 같은 오염물이 개재되는 최대한 억제할 수 있는 장점이 있다. 상기 결정화 방법을 금속촉매유도측면결정화 방법(MILC: Metal Induced Lateral Crystallization)이라고 한다. 상기 금속촉매유도측면결정화 방법에 사용되는 마스크로는 새도우 마스크(Shadow)마스크가 사용될 수 있는데 상기 새도우 마스크는 선형 마스크 혹은 점형 마스크일 수 있다.
- <145> 상기 금속촉매 결정화 방법의 또 다른 하나는 상기 비정질 실리콘 표면에 금속촉매층을 증착 혹은 스퍼터코팅할 때 캡핑층(Capping Layer)을 먼저 개재시켜 상기 비정질 실리콘으로 유입되는 금속 촉매량을 컨트롤하는 금속촉매유도캡핑층결정화 방법(MICC: Metal Induced Crystallization with Capping Layer)이 있다. 상기 캡핑층으로는 실리콘질화막(Silicon Nitride)막을 사용할 수 있다. 상기 실리콘 질화막의 두께에 따라 상기 금속 촉매층에서 상기 비정질 실리콘으로 유입되는 금속 촉매량이 달라진다. 이때 상기 실리콘 질화막으로 유입되는 금속 촉매는 상기 실리콘 질화막 전체에 형성될 수 도 있고, 새도우 마스크등을 사용하여 선택적으로 형성될 수 있다. 상기 금속 촉매층이 상기 비정질 실리콘을 다결정 실리콘으로 결정화가 된 이후에 선택적으로 상기 캡핑층을 제거할 수 있다. 상기 캡핑층 제거방법에는 습식 식각방법(Wet Etching)방법 혹은 건식 식각방법(Dry Etching)을 사용할 수 있다. 추가적으로, 상기 다결정 실리콘이 형성된 이후에 게이트 절연막을 형성하고 상기 게이트 절연막 상에 게이트 전극을 형성한다. 상기 게이트 전극상에 층간절연막(Interlayer)을 형성할 수 있다. 상기 층간절연막상에 비아홀(Via Hole)을 형성한 후에 불순물을 상기 비아홀을 통해서 결정화된 다결정실리콘 상으로 투입하여 내부의 형성된 금속촉매 불순물을 추가적으로 제거할 수 있다. 상기 금속 촉매 불순물을 추가적으로 제거하는 방법을 게터링 공정(Gattering Process)라고 한다. 상기 게터링 공정에는 상기 불순물을 주입하는 공정 외에 저온에서 박막트랜지스터를 가열하는 가열공정(Heating Process)이 있다. 상기 게터링 공정을 통해서 양질의 박막트랜지스터를 구현할 수 있다.

- <146> 도 4를 참조하면, 도 3에 도시된 유기 전계 발광 표시 장치 화소 회로의 구동 타이밍도가 도시되어 있다. 도 4와 같이 유기 전계 발광 표시 장치 화소 회로의 구동 타이밍도는 초기화기간(T1)을 나타내는 도 5, 제1지연기간(D1), 데이터기입기간(T2)을 나타내는 도6, 제2지연기간(D2) 및 발광기간(T5)을 나타내는 도7을 포함하여 이루어져 있다. 여기서, 본발명의 일실시예에 따른 유기 전계 발광 표시 장치의 화소 회로의 동작에 대하여 도 5 내지 도 7을 참조하여 설명한다.
- <147> 도 5를 참조하면, 도 3에 도시된 화소회로에서 초기화기간(T1)중 화소회로 동작이 도시되어 있다.
- <148> 상기 초기화기간(T1)은 이전주사선(Scan[n-1])에 전기적으로 연결된 화소회로에 로우레벨의 주사신호가 인가되어 제4스위칭소자(S4)가 턴온 된다. 턴온된 제4스위칭소자(S4)에 의해 제3전원전압(Vinit)이 구동트랜지스터의 제어 전극으로 전달된다. 이때 제1용량성소자(C1)에 저장되어 있던 전압과 제2용량성소자(C2)에 저장되어 있던 전압 즉, 제1구동트랜지스터의 제어 전극의 전압이 초기화 된다.
- <149> 그리고 상기 초기화기간(T1)과 데이터기입기간(T2) 사이에 제1지연기간(D1)은 상기 주사선(Scan[n])의 주사신호가 하이레벨로 유지된 상태에서 데이터선(Data[m])의 데이터전압(V_{DATA})이 상기 주사선(Scan[n])에 연결된 화소 회로에 대응하는 데이터전압(V_{DATA})으로 변경된다. 만약 제1지연기간(D1)이 없으면, 현재의 데이터전압(V_{DATA})이 인가되기 전에 상기 주사선(Scan[n])의 주사신호가 로우레벨이 되는 경우에, 데이터선(Data[m])에 인가되어 있던 이전데이터전압이 제1스위칭소자(S1)을 통해 구동트랜지스터(M1)에 인가될 수 있기 때문에 제1지연기간(D1)이 필요하다.
- <150> 도 6을 참조하면, 도 3에 도시된 화소 회로에서 데이터기입기간(T2)중 화소회로 동작을 도시한 것이다.
- <151> 상기 데이터기입기간(T2)은 주사선(Scan[n])에 전기적으로 연결된 화소회로에 로우레벨의 주사신호가 인가되어 제1스위칭소자(S1), 제3스위칭소자(S3) 및 제5스위칭소자(S5)가 턴온된다.
- <152> 상기 제1스위칭소자(S1)은 턴온되어 데이터선(Data[m])의 데이터신호가 구동트랜지스터로 인가된다. 상기 제3스위칭소자(S3)는 턴온되어 유기 전계 발광 소자(OLED)의 문턱전압(V_{THOLED})이 제2용량성소자(C2)의 제2전극(A)에 인가된다. 구동트랜지스터는, 제5스위칭소자(S5)가 턴온되어 다이오드 구조로 연결된다. 이때 구동트랜지스터가 다이오드 구조로 연결되어 구동트랜지스터(M1)의 문턱전압(V_{TH})과 데이터전압(V_{DATA})의 차에 해당하는 전압이 구동트랜지스터의 제어전극인 제1용량성소자(C1)와 제2용량성소자(C2) 사이(B)에 인가되어 구동트랜지스터(M1)의 문턱전압은 보상된다.
- <153> 다음 데이터기입기간(T2)와 발광기간(T3)사이에는 제2지연기간(D2)은 상기 발광제어선(Em[n])의 발광제어신호가 로우레벨이 되기 이전에 상기 주사선(Scan[n])의 주사신호가 하이레벨이 되어 일정한 시간이 흐르게 되는데 된다. 이것은 화소 회로 동작시 각 소자의 지연으로 발생할 수 있는 지연현상으로 유기전계발광소자의 발광 오류현상을 방지하기 위함이다.
- <154> 도 7을 참조하면, 도 3에 도시된 화소 회로에서 발광기간(T3)중 화소회로 동작을 도시한 것이다.
- <155> 상기 발광기간(T3)은 발광제어선(Em[n])에 전기적으로 연결된 화소회로에 로우레벨의 발광제어신호가 인가되어 제2스위칭소자(S2), 제6스위칭소자(S6) 및 제7스위칭소자(S7)가 턴온된다.
- <156> 상기 제2스위칭소자는 턴온되어 제2용량성소자의 제2전극(A)에 제1전원전압(ELVDD)를 인가한다. 이때 제2용량성소자의 제2전극(A)의 전압변화량(T2→T3)은 수학적 식 1와 같다.

수학적 식 1

$$\Delta V_A = ELVDD - V_{THOLED}$$

- <157>
- <158> 여기서, ELVDD는 제1전원전압이고, V_{THOLED}는 유기 전계 발광 소자(OLED)의 문턱전압이다. 즉, 발광기간(T3)에 전압(ELVDD)과 데이터기입기간(T2)에 전압(V_{THOLED})의 차로 표현할수 있다.
- <159> 상기 제2용량성소자(C2)의 제2전극(A)의 전압변화로 구동트랜지스터(M1)의 제어전극 즉, 제1용량성소자(C1)와 제2용량성소자(C2) 사이(B)에 전압변화량(T2→T3)은 수학적 식 2와 같다.

수학식 2

$$\begin{aligned}\Delta V_B &= \frac{C_1}{C_1+C_2} \Delta V_A \\ &= \frac{C_1}{C_1+C_2} (ELVDD-V_{THOLED})\end{aligned}$$

<160>

<161>

상기 제6스위칭소자(S6)는 턴온되어 구동트랜지스터(M1)에 제1전원전압(ELVDD)를 인가한다. 그리고 상기 제7스위칭소자(S7)는 턴온되어 구동트랜지스터(M1) 게이트-소스 전압(V_{GS})에 대응하는 전류 (I_{OLED})가 공급되어 발광하게 된다. 이 전류(I_{OLED})는 수학식 3과 같이 된다.

수학식 3

$$\begin{aligned}I_{OLED} &= \frac{\beta}{2} (V_{GS}-V_{TH})^2 \\ &= \frac{\beta}{2} (V_{SG}-|V_{TH}|)^2 \\ &= \frac{\beta}{2} (V_S-(V_G+\Delta V_B)-|V_{TH}|)^2 \\ &= \frac{\beta}{2} \left(ELVDD-(V_{DATA}-|V_{TH}|)-\frac{C_1}{C_1+C_2} (ELVDD-V_{THOLED})-|V_{TH}| \right)^2 \\ &= \frac{\beta}{2} \left(ELVDD-V_{DATA}-\frac{C_1}{C_1+C_2} (ELVDD-V_{THOLED}) \right)^2\end{aligned}$$

<162>

<163>

여기서, ELVDD는 제1전원전압이고 V_G 는 구동트랜지스터(M1)의 제어전극(게이트)전압이고 V_S 는 구동트랜지스터(M1)의 소스 전압이고 V_{THOLED} 는 유기 전계 발광 소자(OLED)의 문턱전압이고 V_{DATA} 는 데이터전압이고 V_{TH} 는 구동트랜지스터(M1)의 문턱전압이다.

<164>

수학식 3에서 보는 바와 같이 유기 전계 발광 소자(OLED)가 열화되어 문턱전압(V_{THOLED})이 증가하면 유기 전계 발광 소자(OLED)의 구동전류(I_{OLED})가 증가하여 유기 전계 발광 소자(OLED)에 인가된다. 이로써 유기 전계 발광 소자(OLED)의 효율이 감소되면 유기 전계 발광 소자(OLED)에 인가되는 구동전류(I_{OLED})가 증가하여 유기 전계 발광 소자(OLED)의 효율이 감소하는 것을 방지한다. 따라서 유기 전계 발광 소자(OLED)의 효율이 감소하여 발생하는 잔상현상을 억제할 수 있다.

<165>

그리고, 수학식 3에서 보는 바와 같이 유기 전계 발광 소자(OLED)에 인가되는 구동전류(I_{OLED})는 데이터기입기간(T2)에 저장되어 있던 구동트랜지스터(M1)의 게이트전압($V_{DATA}-|V_{TH}|$)으로 인하여 구동트랜지스터(M1)의 문턱전압은 상쇄되어 구동전류(I_{OLED})에서 사라지게 된다. 이로 인하여 각각의 화소회로(141 Pixel, 도2참조)의 유기 전계 발광 소자(OLED)는 각각의 구동트랜지스터(M1)의 문턱전압(V_{TH})의 차이와 상관없는 동일한 휘도로 발광하게 되어 고계조의 유기 전계 발광 표시장치를 구현할 수 있게 된다.

<166>

도 8을 참조하면, 본 발명의 다음실시예에 의한 유기 전계 발광 표시 장치의 화소 회로가 도시되어 있다. 이하에서 설명하는 화소 회로는 모두 도 2에 개시된 유기전계발광표시장치(100)중 하나의 화소 회로(Pixel, 141)를 의미한다.

<167>

도 8에 나타난 바와 같이, 본 발명의 다음실시예에 따른 화소 회로는 제4스위칭소자(S4)를 제외하면 일실시예와 동일한 구조를 가진다. 일실시예와 다른부분 위주로 자세하게 설명하면 상기 제4스위칭소자(S4)의 제1전극은 구

동트랜지스터(M1)의 제어 전극에 전기적으로 연결되고, 제2전극과 제어전극은 제어 전극은 이전 주사선(Scan[n-1])에 다이오드 구조로 전기적으로 연결될 수 있다. 이러한 제4스위칭소자(S4)는 턴온 되어 이전주사신호를 구동트랜지스터의 제어 전극으로 전달한다. 제1용량성소자(C1)와 제2용량성소자(C2)에 저장되어 있던 전압이 초기화 된다.

<168> 도 9을 참조하면, 도 8에 도시된 화소 회로의 구동 타이밍도가 도시되어 있다. 본발명의 다음실시예에 따른 유기 전계 발광 표시 장치의 화소 회로의 동작은 초기화기간(T1)을 제외하고는 도 3에 도시된 일실시예에 의한 화소 회로의 동작과 동일하다. 일실시예와 다른부분을 위주로 설명하면, 초기화기간(T1)에서 이전주사선(Scan[n-1])으로부터 로우레벨의 주사신호가 인가됨으로써 제4스위칭소자(S4)가 턴온 된다. 턴온된 제4스위칭소자(S4)에 의해 이전주사선(Scan[n-1])의 주사신호가 제1구동트랜지스터의 제어 전극으로 전달된다. 이때 제1용량성소자(C1)에 저장되어 있던 전압과 제2용량성소자(C2)에 저장되어 있던 전압 즉, 구동트랜지스터(M1)의 제어 전극의 전압이 초기화 된다.

발명의 효과

<169> 상술한 바와 같이, 본 발명에 의한 유기 전계 발광 표시 장치는 유기 전계 발광 소자에 전달되는 전류량을 조절하여 유기 전계 발광 소자의 효율 감소에 의한 잔상현상을 억제하는 효과가 있다.

<170> 또한 상기와 같이 하여 본명에 의한 유기 전계 발광 표시 장치는 구동트랜지스터의 문턱전압의 불규칙성을 보상하여 고계조의 유기 전계 발광 표시 장치를 구현하는 효과가 있다.

<171> 이상에서 설명한 것은 본 발명에 의한 유기 전계 발광 표시 장치를 실시하기 위한 하나의 실시예에 불과한 것으로서, 본 발명은 상기한 실시예에 한정되지 않고, 이하의 특허청구범위에서 청구하는 바와 같이 본 발명의 요지를 벗어남이 없이 당해 발명이 속하는 분야에서 통상의 지식을 가진 자라면 누구든지 다양한 변경 실시가 가능한 범위까지 본 발명의 기술적 정신이 있다고 할 것이다.

도면의 간단한 설명

- <1> 도 1은 통상의 유기 전계 발광 소자를 도시한 개략도이다.
- <2> 도 2는 본 발명에 따른 유기 전계 발광 표시 장치의 구성을 도시한 블록도이다.
- <3> 도 3는 본 발명의 일실시예에 의한 유기 전계 발광 표시 장치의 화소 회로를 도시한 회로도이다.
- <4> 도 4은 도 3에 도시된 화소 회로의 구동 타이밍도이다.
- <5> 도 5은 도 3에 도시된 화소 회로에서 초기화 기간(T1)중 화소회로 동작을 도시한 것이다.
- <6> 도 6은 도 3에 도시된 화소 회로에서 데이터기입기간(T2)중 화소회로 동작을 도시한 것이다.
- <7> 도 7는 도 3에 도시된 화소 회로에서 발광기간(T3)중 화소회로 동작을 도시한 것이다.
- <8> 도 8은 본 발명의 다음실시예에 의한 유기 전계 발광 표시 장치의 화소회로를 도시한 회로도이다.
- <9> 도 9는 도 8에 도시된 화소회로의 구동 타이밍도 이다.

<10> < 도면의 주요 부분에 대한 부호의 설명 >

- <11> 100; 유기 전계 발광 표시 장치
- <12> 110; 주사구동부 120; 데이터구동부
- <13> 130; 발광제어 구동부 140; 유기 전계 발광 표시 패널
- <14> 141; 유기 전계 발광 소자
- <15> 150; 제1전원 전압 구동부 160; 제2전원 전압 구동부
- <16> 170; 제3전원 전압 구동부
- <17> Data[m]; 데이터선 Scan[n]; 주사선
- <18> Em[n]; 발광제어선 ELVDD; 제1전원 전압선

- <19>

ELVSS; 제2전원 전압선
- <20>

M1; 구동트랜지스터
- <21>

S2; 제2스위칭소자
- <22>

S4; 제4스위칭소자
- <23>

S6; 제6스위칭소자
- <24>

C1; 제1용량성소자
- Vinit; 제3전원 전압선

S1; 제1스위칭소자

S3; 제3스위칭소자

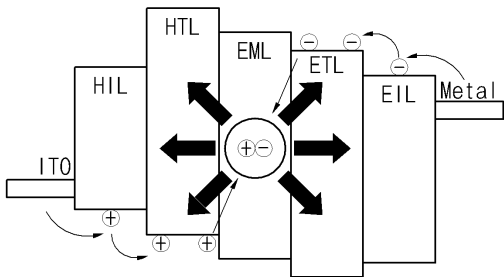
S5; 제5스위칭소자

S7; 제7스위칭소자

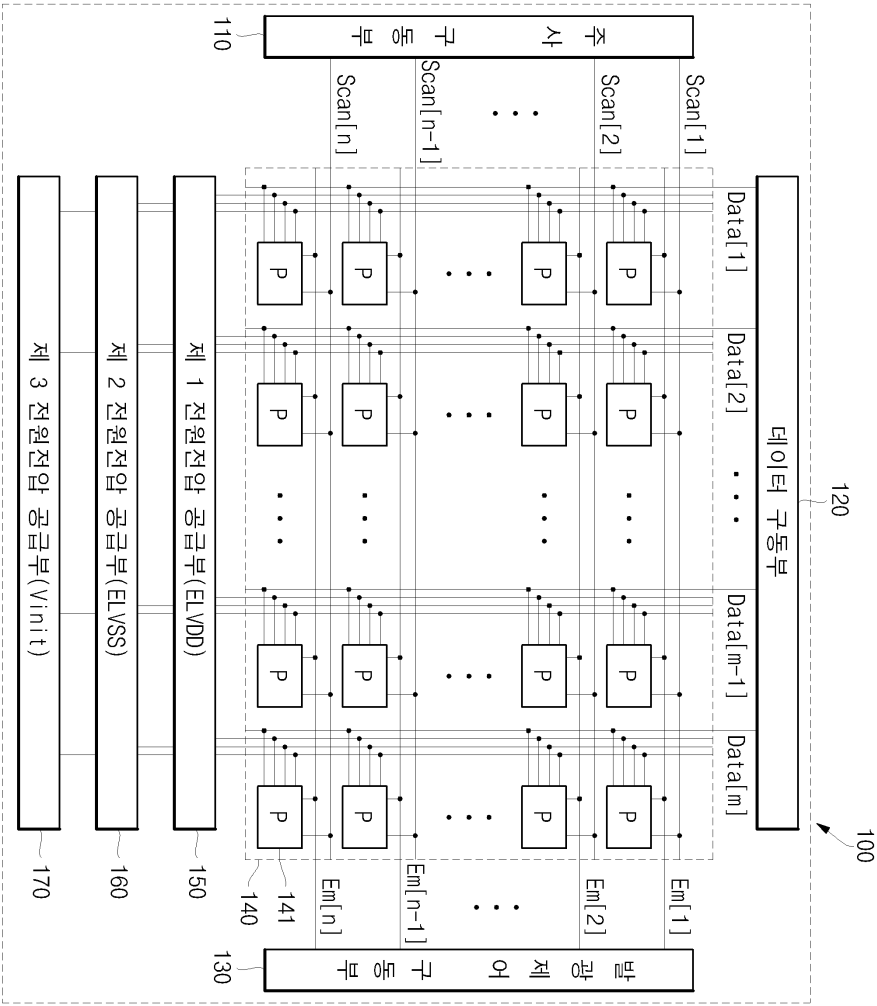
C2; 제2용량성소자

도면

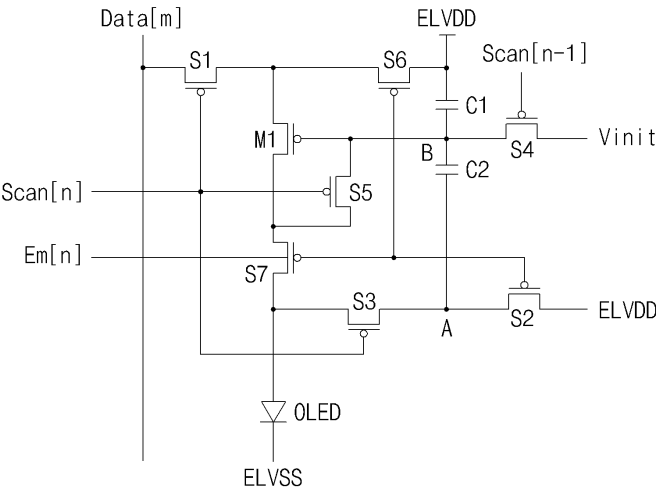
도면1



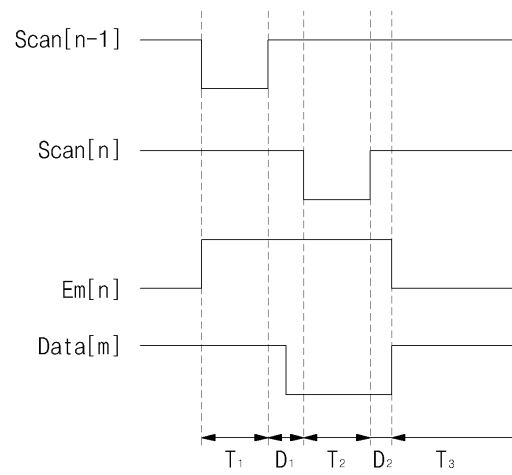
도면2



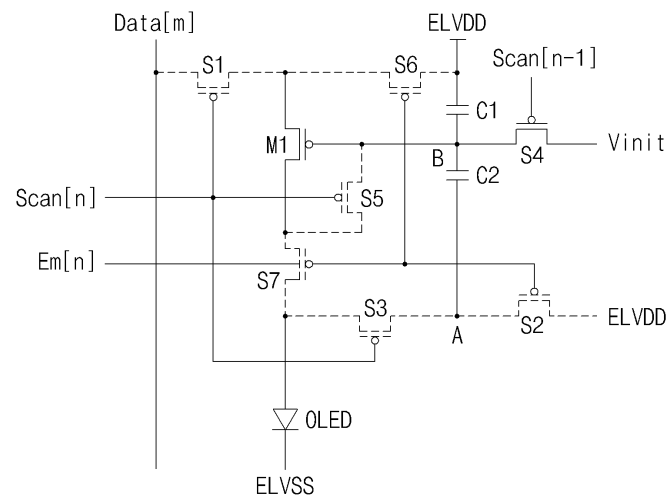
도면3



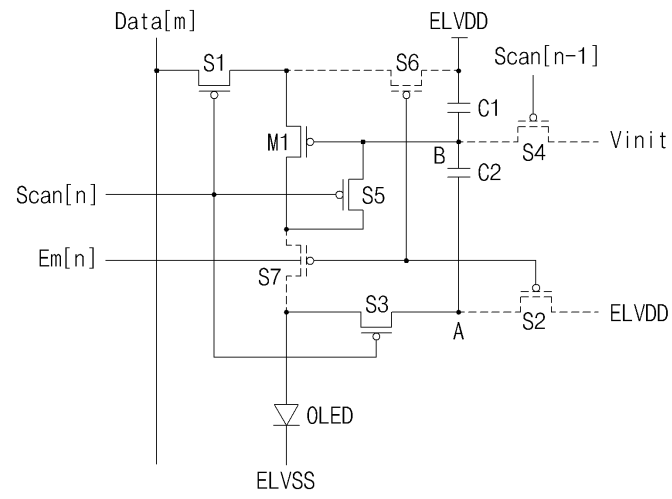
도면4



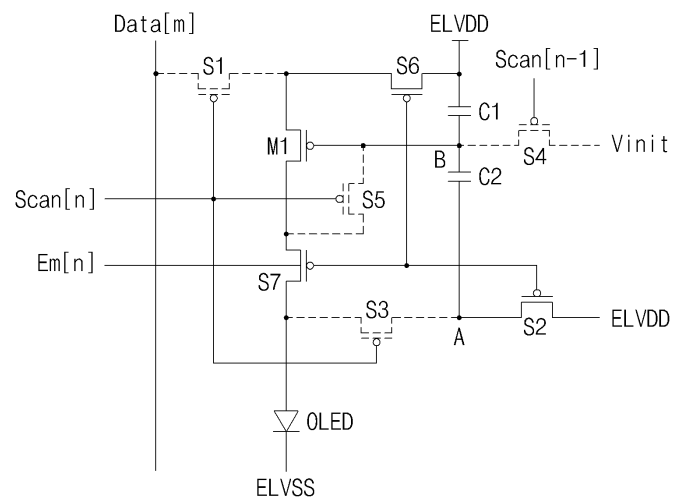
도면5



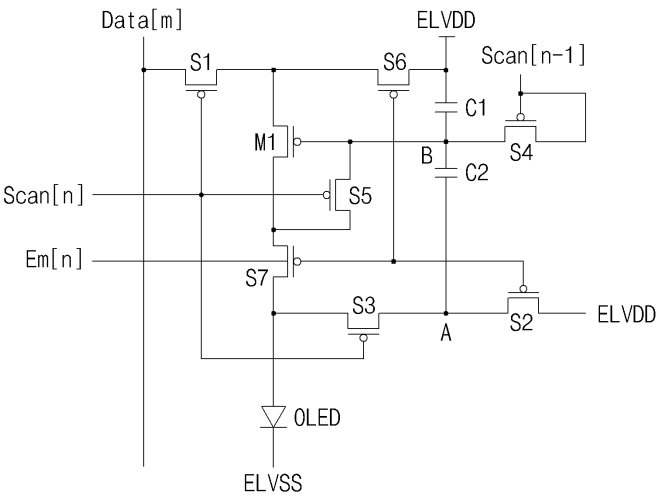
도면6



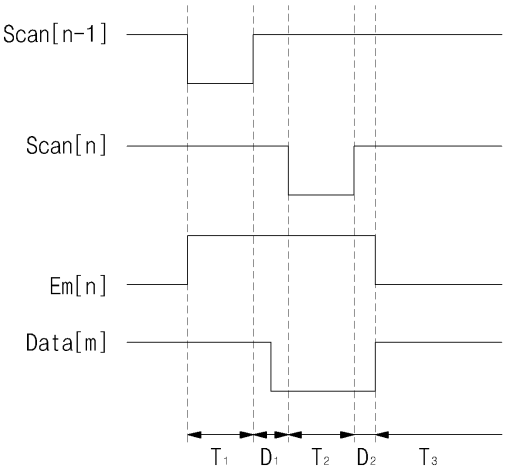
도면7



도면8



도면9



The diagram illustrates a 1T1C1E pixel circuit. It features an OLED load connected to ELVSS and a PMOS transistor M1. The circuit is controlled by Data[m], Scan[n], Em[n], and Scan[n-1]. It includes access transistors S1, S2, S3, S4, S5, S6, and S7. The circuit is powered by ELVDD and ELVSS. Nodes A and B are labeled within the circuit.