



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2008년06월13일  
(11) 등록번호 10-0838090  
(24) 등록일자 2008년06월09일

(51) Int. Cl.  
H05B 33/22 (2006.01) H05B 33/26 (2006.01)  
(21) 출원번호 10-2007-0080332  
(22) 출원일자 2007년08월09일  
심사청구일자 2007년08월09일  
(56) 선행기술조사문헌  
KR1020050115173 A

(73) 특허권자  
삼성에스디아이 주식회사  
경기 수원시 영통구 신동 575  
(72) 발명자  
전우식  
경기 수원시 영통구 신동 575번지  
강철규  
경기 수원시 영통구 신동 575번지  
(74) 대리인  
리앤목록특허법인

전체 청구항 수 : 총 16 항

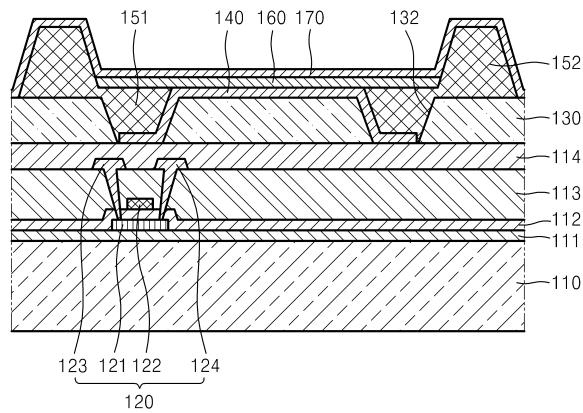
심사관 : 추장희

(54) 유기 발광 표시장치 및 이의 제조방법

(57) 요약

본 발명은 제조공정이 단순화되고 제조비용이 절감된 유기 발광 표시장치에 관한 것으로, 기관; 상기 기관 상에 형성된 박막 트랜지스터; 상기 박막 트랜지스터를 덮도록 상기 기관 상에 형성되고, 페루프상의 홈을 갖는 평탄화막; 상기 박막 트랜지스터와 전기적으로 연결되도록 상기 평탄화막 상에 구비되는 화소 전극; 상기 홈을 따라 형성된 화소 정의막; 상기 평탄화막 상에 구비되고 상기 화소 전극의 외측에 구비되는 스페이서; 상기 화소 전극 상에 구비되는 유기 발광층; 및 상기 유기 발광층을 덮는 대향 전극;을 포함하는 유기 발광 표시장치를 제공한다.

대표도 - 도2



## 특허청구의 범위

### 청구항 1

기관;

상기 기관 상에 형성된 박막 트랜지스터;

상기 박막 트랜지스터를 덮도록 상기 기관 상에 형성되고, 페루프상의 홈을 갖는 평탄화막;

상기 박막 트랜지스터와 전기적으로 연결되도록 상기 평탄화막 상에 구비되는 화소 전극;

상기 홈을 따라 형성된 화소 정의막;

상기 평탄화막 상에 구비되고 상기 화소 전극의 외측에 구비되는 스페이서;

상기 화소 전극 상에 구비되는 유기 발광층; 및

상기 유기 발광층을 덮는 대향 전극;을 포함하는 유기 발광 표시장치.

### 청구항 2

제1항에 있어서,

상기 홈은 사각 형상의 페루프로 형성되는 유기 발광 표시장치.

### 청구항 3

제2항에 있어서,

상기 스페이서는 상기 홈의 세로 방향을 따라 구비되는 유기 발광 표시장치.

### 청구항 4

제2항에 있어서,

상기 스페이서는 상기 홈의 가로 방향을 따라 구비되는 유기 발광 표시장치.

### 청구항 5

제1항에 있어서,

상기 홈은, 상기 박막 트랜지스터의 소스 전극 또는 드레인 전극을 노출시키는 비어홀의 외측에 형성되는 유기 발광 표시장치.

### 청구항 6

제1항에 있어서,

상기 홈은 각 픽셀마다 형성되는 유기 발광 표시장치.

### 청구항 7

제1항에 있어서,

상기 화소 전극의 가장자리는, 상기 홈 내부에 형성되는 유기 발광 표시장치.

### 청구항 8

제1항에 있어서,

상기 대향 전극의 방향으로 화상이 구현되는 유기 발광 표시장치.

### 청구항 9

제1항에 있어서,

상기 화소 정의막과 상기 스페이서는 동일한 물질로 형성되는 유기 발광 표시장치.

**청구항 10**

제1항에 있어서,

상기 화소 정의막과 상기 스페이서는 폴리이미드로 형성되는 유기 발광 표시장치.

**청구항 11**

제1항에 있어서,

상기 화소 정의막과 상기 스페이서는 하나의 마스크로 패터닝되는 유기 발광 표시장치.

**청구항 12**

제1항에 있어서,

상기 평탄화막은 아크릴로 형성되는 유기 발광 표시장치.

**청구항 13**

제1항에 있어서,

상기 박막 트랜지스터와 상기 평탄화막 사이에 패시베이션막을 더 포함하는 유기 발광 표시장치.

**청구항 14**

제1항에 있어서,

상기 평탄화막, 상기 화소 정의막 및 상기 스페이서는 동일한 물질로 형성되는 유기 발광 표시장치.

**청구항 15**

제1항에 있어서,

기관 상에 버퍼층을 더 포함하는 유기 발광 표시장치.

**청구항 16**

기관 상에 박막 트랜지스터를 형성하는 단계;

상기 박막 트랜지스터를 덮도록 상기 기관 상에 평탄화막을 형성하는 단계;

상기 평탄화막 상에 페루프상의 홈이 형성되도록 상기 평탄화막을 패터닝하는 단계;

상기 소스 전극 또는 드레인 전극과 콘택되고, 가장자리가 상기 개구를 덮도록 상기 평탄화막 상에 화소 전극을 패터닝하는 단계;

상기 평탄화막 및 상기 화소 전극 상에 절연성 물질을 도포하는 단계;

상기 절연성 물질의 일부는 상기 홈을 따라 형성되고, 상기 절연성 물질의 다른 일부는 상기 화소 전극의 외측에 두께를 가지고 상기 평탄화막 상에 형성되도록 상기 절연성 물질을 패터닝하는 단계;

상기 화소 전극 상에 유기 발광층을 형성하는 단계; 및

상기 유기 발광층을 덮는 대향 전극을 형성하는 단계;를 포함하는 유기 발광 표시장치의 제조방법.

**명세서**

**발명의 상세한 설명**

**기술 분야**

<1> 본 발명은 유기 발광 표시장치에 관한 것으로, 더 상세하게는 제조공정이 단순화되고 제조비용이 절감된 유기

발광 표시장치에 관한 것이다.

### 배경 기술

- <2> 유기발광 표시장치는 화소 전극과 대향 전극 사이에 유기 발광층을 갖는 자발광형 표시장치이다. 유기 발광 디스플레이 장치는 이들 전극에 양극 및 음극 전압이 각각 인가됨에 따라 화소 전극으로부터 주입된 정공(hole)이 정공 수송층을 경유하여 발광층으로 이동되고, 대향 전극으로부터 주입된 전자가 전자 수송층을 경유하여 발광층으로 이동되어, 이들 전자와 정공이 발광층에서 서로 결합하여 소멸하면서 여기자(exciton)를 형성하고, 이 여기자가 여기 상태에서 기저 상태로 천이하면서 발광층의 형광성 분자에 에너지를 전달하고 이것이 발광함으로써 화상이 형성되는 디스플레이 장치이다. 이러한 유기 발광 디스플레이 장치는 구동 방식에 따라 능동 매트릭스(Active Matrix: AM) 방식과 수동 매트릭스(Passive Matrix: PM) 방식으로 구별되는데, 고품질의 화면 표시가 가능한 능동 매트릭스방식이 많이 채용되고 있다.
- <3> 도 1은 종래의 유기 발광 표시장치를 개략적으로 도시한 단면도이다. 도 1을 참조하면, 종래의 유기 발광 표시장치는 기판(10)상에 버퍼층(11), 반도체층(21), 게이트 절연막(12), 게이트 전극(22), 층간 절연막(13), 소스 및 드레인 전극(23, 24), 평탄화막(14), 화소 정의막(15), 스페이서(16), 화소 전극(26), 유기 발광층(27) 및 대향 전극(28)을 구비한다.
- <4> 상기 유기 발광 표시장치는 박막 트랜지스터를 포함하는 기판(10) 상에 평탄화막(14)을 형성한 다음, 박막 트랜지스터의 드레인 전극(24)을 노출시키는 비어홀(25)을 형성하고, 비어홀(25)을 통해 드레인 전극(24)과 화소 전극(26)이 접촉하도록 평탄화막(14) 상에 화소 전극(26)을 증착 및 패터닝한다.
- <5> 화소 전극(26)을 패터닝 한 다음, 평탄화막(14) 및 화소 전극(26) 상에 발광 영역을 정의하는 화소 정의막(15)과 유기 발광층(27)을 보호하는 스페이서(16)를 증착하고, 화소 전극(26)이 노출되도록 화소 정의막(15)과 스페이서(16)를 패터닝한다.
- <6> 이때, 종래의 유기 발광 표시장치는 화소 정의막(15)과 스페이서(16)를 패터닝하기 위해 서로 다른 2개의 마스크를 사용하기 때문에 제조공정이 복잡하고, 이로 인하여 제조비용이 상승하는 문제가 있었다. 한편, 전술한 제조공정을 단순화하기 위하여 광차단부와 광투과부 뿐만 아니라 반투과부를 포함하는 하프톤 마스크(half-tone mask)를 사용하는 경우에는, 일반 마스크에 비해 하프톤 마스크의 가격이 비싸기 때문에 제조 비용이 증가하는 문제가 있었다.

### 발명의 내용

#### 해결 하고자하는 과제

- <7> 본 발명은 상기와 같은 문제점 및 그 밖의 문제점을 해결하기 위하여, 마스크를 이용한 패터닝 공정을 단순화하고 제조비용을 절감할 수 있는 유기 발광 표시장치 및 이의 제조방법을 제공하는 것을 목적으로 한다.

#### 과제 해결수단

- <8> 상기와 같은 목적을 위해 본 발명은, 기판; 상기 기판 상에 형성된 박막 트랜지스터; 상기 박막 트랜지스터를 덮도록 상기 기판 상에 형성되고, 페루프상의 홈을 갖는 평탄화막; 상기 박막 트랜지스터와 전기적으로 연결되도록 상기 평탄화막 상에 구비되는 화소 전극; 상기 홈을 따라 형성된 화소 정의막; 상기 평탄화막 상에 구비되고 상기 화소 전극의 외측에 구비되는 스페이서; 상기 화소 전극 상에 구비되는 유기 발광층; 및 상기 유기 발광층을 덮는 대향 전극;을 포함하는 유기 발광 표시장치를 제공한다.
- <9> 또한 본 발명에 있어서, 상기 홈은 사각 형상의 페루프로 형성될 수 있다.
- <10> 또한, 상기 스페이서는 상기 홈의 세로 방향을 따라 구비될 수 있다.
- <11> 상기 스페이서는 상기 홈의 가로 방향을 따라 구비될 수 있다.
- <12> 상기 홈은, 상기 박막 트랜지스터의 소스 전극 또는 드레인 전극을 노출시키는 비어홀의 외측에 형성될 수 있다.
- <13> 상기 홈은 각 픽셀마다 형성될 수 있다.
- <14> 상기 대향 전극의 방향으로 화상이 구현될 수 있다.

- <15> 상기 화소 전극의 가장자리는, 상기 홈 내부에 형성될 수 있다.
- <16> 상기 화소 정의막과 상기 스페이서는 동일한 물질로 형성될 수 있다.
- <17> 상기 화소 정의막과 상기 스페이서는 폴리이미드로 형성될 수 있다.
- <18> 상기 화소 정의막과 상기 스페이서는 하나의 마스크로 패터닝될 수 있다.
- <19> 상기 평탄화막은 아크릴로 형성될 수 있다.
- <20> 상기 박막 트랜지스터와 상기 평탄화막 사이에 패시베이션막을 더 포함할 수 있다.
- <21> 상기 평탄화막, 상기 화소 정의막 및 상기 스페이서는 동일한 물질로 형성될 수 있다.
- <22> 상기 기판 상에 버퍼층을 더 포함할 수 있다.
- <23> 상기와 같은 목적을 위해 본 발명은, 기판 상에 박막 트랜지스터를 형성하는 단계; 상기 박막 트랜지스터를 덮도록 상기 기판 상에 평탄화막을 형성하는 단계; 상기 평탄화막 상에 페루프상의 홈이 형성되도록 평탄화막을 패터닝하는 단계; 상기 평탄화막 상에 화소 전극을 패터닝하는 단계; 상기 평탄화막 및 상기 화소 전극 상에 절연성 물질을 도포하는 단계; 상기 절연성 물질의 일부는 상기 홈을 따라 형성되고, 상기 절연성 물질의 다른 일부는 상기 화소 전극의 외측에 두께를 가지고 상기 평탄화막 상에 형성되도록 상기 절연성 물질을 패터닝하는 단계; 상기 화소 전극 상에 유기 발광층을 형성하는 단계; 및 상기 유기 발광층을 덮는 대향 전극을 형성하는 단계;를 포함하는 유기 발광 표시장치의 제조방법을 제공한다.

**효 과**

- <24> 상술한 바와 같이 이루어진 본 발명은 다음과 같은 하나 또는 그 이상의 효과를 얻을 수 있다.
- <25> 첫째, 화소 정의막과 스페이서를 하나의 마스크를 사용하여 패터닝함으로써 제조공정을 단순화하고 이에 따른 제조비용을 절감할 수 있다.
- <26> 둘째, 노출되는 화소 전극의 면적이 증가하기 때문에 발광영역을 넓힐 수 있다.

**발명의 실시를 위한 구체적인 내용**

- <27> 이하, 첨부된 도면들에 도시된 본 발명의 바람직한 실시예들을 참조하여 본 발명을 보다 상세히 설명한다.
- <28> 도 2는 본 발명의 일 실시예에 관한 유기 발광 표시장치를 개략적으로 도시한 단면도이고, 도 3 내지 도 6은 도 2의 유기 발광 표시장치에 관한 제조방법을 개략적으로 도시한 단면도들이다.
- <29> 도 2를 참조하면, 본 실시예에 따른 유기 발광 표시장치는 기판(110), 버퍼층(111), 게이트 절연막(112), 층간 절연막(113), 박막 트랜지스터(120), 패시베이션막(114), 평탄화막(130), 화소 전극(140), 화소 정의막(151), 스페이서(152), 유기 발광층(160) 및 대향 전극(170)을 구비한다.
- <30> 기판(110)은 SiO<sub>2</sub>를 주성분으로 하는 글라스재로 형성될 수 있으나, 이에 한정되지 않고 플라스틱재 기판 등 다양한 재질로 이루어질 수 있다. 본 실시예의 유기 발광 표시장치는 기판(110)의 반대 방향으로 화상이 구현되는 전면 발광형이기 때문에 상기 기판(110)은 투명한 재질일 필요는 없다. 그러나, 본 발명은 반드시 전면 발광형에만 제한되지 않고 배면 발광형에도 적용될 수 있으며, 이 경우에는 상기 기판(110)의 재질은 투명한 재질로 구성되어야 한다.
- <31> 기판(110)의 상면에는 기판(110)의 평활성과 불순 원소의 침투를 차단하기 위하여 버퍼층(111)이 구비될 수 있다. 상기 버퍼층(111)은 SiO<sub>2</sub> 및/또는 SiN<sub>x</sub> 등을 이용하여 PECVD법, APCVD법, LPCVD법, ERC법 등 다양한 방법에 의해 증착될 수 있다.
- <32> 상기 버퍼층(111) 상에는 반도체층(121), 게이트 전극(122), 소스 전극(123) 및 드레인 전극(124)를 포함하는 박막 트랜지스터(120)가 구비되어 있다. 본 실시예에서는 탑 게이트 방식의 박막 트랜지스터가 제시되어 있으나, 이는 예시에 불과하며, 본 발명은 이에 한정되지 않고 버텀 게이트 방식의 박막 트랜지스터에도 적용될 수 있음은 물론이다.
- <33> 반도체층(121)은 먼저 비정질 실리콘이 증착된 후 결정화 과정을 거친다. 비정질 실리콘층(140)은 RTA(Lapid Thermal Annealing)공정, SPC법(Solid Phase Crystallization), ELA법(Excimer Laser Annealing), MIC(Metal

Induced Crystallization), MILC법(Metal Induced Lateral Crystallization), SLS법(Sequential Lateral Solidification) 등 다양한 방법에 의해 다결정 실리콘으로 결정화될 수 있다.

- <34> 결정화 된 반도체층(121) 상에 게이트 절연막(112)이 증착된다. 이 게이트 절연막(112)은 SiNx 또는 SiOx 등의 무기 절연막을 PECVD법, APCVD법, LPCVD법, ERC법 등의 방법으로 증착할 수 있다.
- <35> 게이트 절연막(112) 상의 소정 영역에 게이트 전극(122)이 형성된다. 게이트 전극(122)는 박막 트랜지스터의 온/오프 신호를 인가하는 게이트 라인(미도시)과 연결되어 있다.
- <36> 게이트 전극(122)의 상부로는 층간 절연막(113)이 형성되고, 컨택홀을 통해 소스 전극(123) 및 드레인 전극(124)이 각각 반도체층(121)의 소스 및 드레인 영역에 접하도록 형성된다. 이렇게 형성된 박막 트랜지스터(120)는 패시베이션막(114)으로 덮여 보호된다.
- <37> 패시베이션막(114)은 무기 절연막 및/또는 유기 절연막을 사용할 수 있다. 무기 절연막으로는 SiO<sub>2</sub>, SiNx, SiON, Al<sub>2</sub>O<sub>3</sub>, TiO<sub>2</sub>, Ta<sub>2</sub>O<sub>5</sub>, HfO<sub>2</sub>, ZrO<sub>2</sub>, BST, PZT 등이 포함되도록 할 수 있고, 유기 절연막으로는 일반 범용고분자(PMMA, PS), phenol그룹을 갖는 고분자 유도체, 아크릴계 고분자, 이미드계 고분자, 아릴에테르계 고분자, 아미드계 고분자, 불소계고분자, p-자일렌계 고분자, 비닐알콜계 고분자 또는 이들의 블렌드 등이 포함되도록 할 수 있다. 또한, 패시베이션막(114)은 무기 절연막과 유기 절연막의 복합 적층체로도 형성될 수 있다. 본 실시예에 따른 패시베이션막(114)은 후술할 평탄화막(130)과 독립된 층으로 형성되어 있으나, 본 발명은 이에 한정되지 않으며, 패시베이션막(114)이 평탄화막(115)의 일부로서 형성될 수도 있다.
- <38> 패시베이션막(114) 상에는 평탄화막(130)이 형성되어 하부의 박막 트랜지스터(120)를 보호하고 평탄화시킨다. 이 평탄화막(130)은 다양한 형태로 구성될 수 있는데, BCB(benzocyclobutene) 또는 아크릴(acral)등과 같은 유기물, 또는SiNx와 같은 무기물로 형성될 수도 있고, 단층으로 형성되거나 이중 혹은 다중층으로 구성될 수 있다. 다중층으로 구성될 경우 평탄화막(130)의 일부는 전술한 패시베이션막(114)의 역할을 할 수 있다.
- <39> 도 3 및 도 4를 참조하면, 평탄화막(130) 상에는 비어홀(131)과 페루프상의 홈(132)이 형성되어 있다.
- <40> 비어홀(131)은 박막 트랜지스터(120)의 드레인 전극(124)과 후술할 화소 전극(140)을 전기적으로 접속시킨다. 본 실시예에서 비어홀(131)은 각 픽셀의 우측 하단에 배치되어 있으나, 본 발명은 이에 한정되지 않음은 물론이다.
- <41> 비어홀(131)의 외측에는 픽셀을 둘러싸는 사각 형상의 페루프인 홈(132)이 각 픽셀마다 형성되어 있다. 본 실시예의 페루프인 홈(132)은 사각 형상이지만, 이는 하나의 예시일 뿐 다양한 형상이 가능함은 물론이다.
- <42> 상기 비어홀(131)과 홈(132)을 형성하는 과정을 살펴보면 다음과 같다. 먼저 평탄화막(130)을 도포하고, 평탄화막(130) 상에 포토레지스터(photoresistor)를 도포한다. 이 포토레지스터를 통상의 사진식각(photolithography) 공정을 이용하여 하나의 마스크를 이용하여 비어홀(131)과 소정의 패턴을 가진 홈(132)으로 패턴링한다. 즉, 소정의 패턴이 형성된 마스크를 이용하여 도포된 포토레지스터를 노광, 현상하고 베이킹한 후, 이를 소정 패턴에 따라 일괄 에칭하는 것이다. 습식 에칭 및 건식 에칭 모두 적용 가능하며, 건식 에칭을 적용할 경우에는 이때, 에칭은 습식 플라즈마 식각, 반응 이온 식각(Reactive Ion Etching: RIE), 반응 스퍼터 식각(Recative Sputter Etching), 반응이온빔 밀링 등의 방법이 적용될 수 있다.
- <43> 도 5는 도 3의 홈(132)에 형성된 화소 전극(140)을 개략적으로 도시한 단면도이다. 도 5를 참조하면, 홈(132) 및 평탄화막(130) 상에 화소 전극(140)이 형성되어 있다. 그리고, 그림에는 도시되어 있지 않지만 화소 전극(140)은 박막 트랜지스터(120)의 소스 전극(123) 또는 드레인 전극(124)과 비어홀(131)을 통하여 전기적으로 접속되어 있다. 이러한 화소 전극(140)은 평탄화막(130) 상에 전술한 포토 리소그래피 공정에 의해 소정의 패턴으로 형성된다.
- <44> 화소 전극(140)의 상부로 대향 전극(170)이 배치되는데 외부단자(미도시)에 연결되어 캐소드(cathode)전극으로 작용될 수 있다. 이때, 화소 전극(140)은 애노드 전극으로 작용될 수 있다. 물론, 화소 전극(140)의 극성과 대향 전극(170)의 극성은 서로 반대가 되어도 무방하다.
- <45> 본 실시예와 같이 대향 전극(170)의 방향으로 화상이 구현되는 전면 발광형(top emission type)의 유기 발광 소자일 경우, 화소 전극(140)은 반사 전극으로 구비될 수 있고, 대향 전극(170)은 투명 전극으로 구비될 수 있다.
- <46> 화소 전극(140)이 되는 반사 전극은 Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr, Li, Ca 또는 이들의 화합물 등으로 반사막을 형성한 후, 그 위에 일함수가 높은 ITO, IZO, ZnO, 또는 In<sub>2</sub>O<sub>3</sub> 등을 형성하여 이루어질 수 있다.

그리고, 대향 전극(170)이 되는 투명 전극은, 일함수가 작은 금속 즉, Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr, Li, Ca 또는 이들의 화합물을 증착한 후, 그 위에 ITO, IZO, ZnO, 또는 In<sub>2</sub>O<sub>3</sub> 등의 투명 도전물질로 보조 전극층이나 버스 전극 라인을 형성할 수 있다.

<47> 한편, 본 발명은 기관(110)의 방향으로 화상이 구현되는 배면 발광형(bottom emission type)의 유기 발광 표시 장치에도 적용될 수 있다. 물론 이 경우에는 전면 발광형의 경우처럼 상당한 두께를 가진 스페이서(152)가 필요하지 않을 수 있다. 전면 발광형의 경우에는 외부의 충격이나 자극에 대하여 유기 발광층(160)이 직접 노출되지 않도록 하기 위하여 스페이서(152)의 두께가 유기 발광층(160)으로부터 상당히 떨어져 있을 필요가 있지만, 배면 발광형의 경우에는 전면발광형의 경우처럼 스페이서(152)의 두께가 두꺼울 필요가 없다. 이때, 화소 전극(140)은 투명 전극이 되고, 대향 전극(170)은 반사 전극이 될 수 있다. 화소 전극(140)은 일함수가 높은 ITO, IZO, ZnO, 또는 In<sub>2</sub>O<sub>3</sub> 등으로 형성되고, 대향 전극(170)은 일함수가 작은 금속 즉, Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr, Li, Ca 등으로 형성될 수 있다

<48> 또한, 양면 발광형의 경우, 화소 전극(140)과 대향 전극(170) 모두를 투명 전극으로 형성할 수 있다.

<49> 도 6은 도 4에 따른 구조물 상에 스페이서(152)를 패터닝하는 과정을 개략적으로 도시한 단면도이다. 도 6을 참조하면, 상기 평탄화막(130) 및 화소 전극(140) 상에 상기 홈(132)을 충분히 충전할 정도의 소정의 두께로 절연성 물질(150)을 도포한다. 본 실시예에서 절연성 물질(150)로는 폴리이미드를 사용하였다.

<50> 도포된 절연성 물질(150) 상에 포토레지스터(photoresistor)를 도포하고, 이 포토레지스터를 하나의 마스크(M)를 이용한 통상의 사진식각(photolithography) 공정을 이용하여, 상기 절연성 물질(150)의 일부는 상기 홈(132)에 충전되고, 상기 절연성 물질(150)의 다른 일부는 상기 화소 전극(140)의 외측에 소정의 두께를 가지고 상기 평탄화막(130) 상에 형성되도록 상기 절연성 물질(150)을 패터닝한다. 이때, 화소 전극(140)의 외측에 형성되는 상기 소정의 두께는 절연성 물질(150)의 도포 두께를 조절함으로써 조절 가능하다.

<51> 이때, 화소 전극(140)의 외측에 소정의 두께를 가지도록 패터닝되는 절연성 물질(150)은 외부의 자극으로부터 화소의 손상을 방지하는 스페이서(152)가 된다. 그리고, 상기 스페이서(152)의 형성시 홈(132)에 충전되어 있는 부분은 식각되지 않고 화소 전극(140)의 가장자리를 둘러싸며 남아있기 때문에, 이 부분은 자동적으로 화소 정의막(151)이 된다. 따라서, 본 발명이 경우, 화소 정의막(151)과 스페이서(152)를 서로 다른 패턴의 2개의 마스크를 이용하거나 하프톤 마스크를 사용하지 않더라도, 하나의 마스크를 사용하여 형성할 수 있다.

<52> 한편, 본 실시예의 경우에는 상기 스페이서(152)가 홈의 세로 방향(X방향, 도 3참조)을 따라 형성된 경우를 도시하고 있지만, 본 발명은 여기에 한정되지 않으며 스페이서(152)가 홈의 가로 방향(Y방향, 도 3참조)을 따라 형성된 경우도 포함한다. 물론 상기 스페이서(152)는 상기 홈(132)의 세로 방향(X방향) 또는 가로 방향(Y방향)의 전체에 걸쳐서 형성되는 것뿐만 아니라 일부에도 형성될 수 있다.

<53> 또한, 상기 스페이서(152)는 반드시 각 홈(132)의 가장자리마다 형성될 필요는 없으며, 유기 발광층(160)을 보호할 수 있을 정도의 간격이나 두께로서 화소 전극(140)의 외측에 배치되지만 한다면, 어느 위치에도 형성될 수 있다.

<54> 화소 정의막(151)과 스페이서(152)가 형성된 후, 화소 전극(140) 상에 유기 발광층(160)이 형성된다. 유기 발광층(160)은 화소 전극(140)과 후술할 대향 전극(170)의 전기적 구동에 의해 발광한다. 유기 발광층(160)은 저분자 또는 고분자 유기물이 사용될 수 있다. 유기 발광층(160)이 저분자 유기물로 형성되는 경우, 유기 발광층(160)을 중심으로 화소 전극(140)의 방향으로 홀 수송층 및 홀 주입층 등이 적층되고, 대향 전극(170) 방향으로 전자 수송층 및 전자 주입층 등이 적층된다. 이외에도 필요에 따라 다양한 층들이 적층될 수 있다. 사용 가능한 유기 재료도 구리 프탈로시아닌(CuPc: copper phthalocyanine), N, N-디(나프탈렌-1-일)-N, N'-디페닐-벤지딘(N, N'-Di(naphthalene-1-yl)-N, N'-diphenyl-benzidine: NPB), 트리스-8-하이드록시퀴놀린 알루미늄(tris-8-hydroxyquinoline aluminum)(Alq3) 등을 비롯하여 다양하게 적용 가능하다.

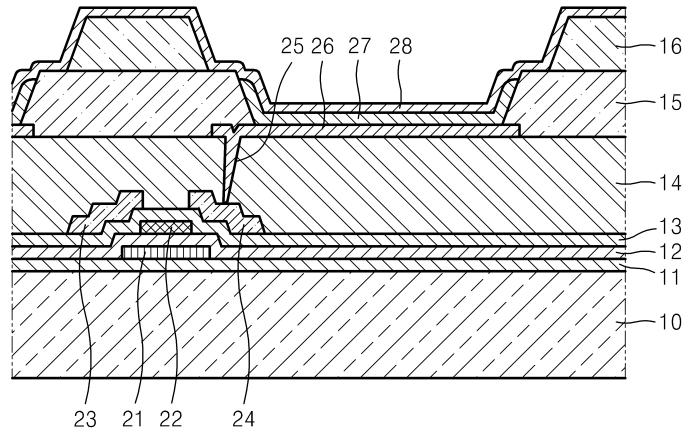
<55> 한편, 고분자 유기물로 형성된 고분자 유기층의 경우에는 유기 발광층(160)을 중심으로 화소 전극(140)의 방향으로 홀 수송층(Hole Transport Layer: HTL)만이 포함될 수 있다. 상기 고분자 홀 수송층은 폴리에틸렌 디히드록시티오펜(PEDOT: poly-(2,4)-ethylene-dihydroxy thiophene)이나, 폴리아닐린(PANI: polyaniline) 등을 사용하여 잉크젯 프린팅이나 스핀 코팅의 방법에 의해 화소 전극(140) 상부에 형성되며, 고분자 유기 발광층(180)은 PPV, Soluble PPV's, Cyano-PPV, 폴리플루오렌(Polyfluorene) 등을 사용할 수 있으며, 잉크젯 프린팅이나 스핀 코팅 또는 레이저를 이용한 열전사 방식 등의 통상의 방법으로 컬러 패턴을 형성할 수 있다.

<56> 대향 전극(170) 상에는 외부의 수분이나 산소 등으로부터 유기 발광층(160)을 보호하기 위한 밀봉 부재(미도시)

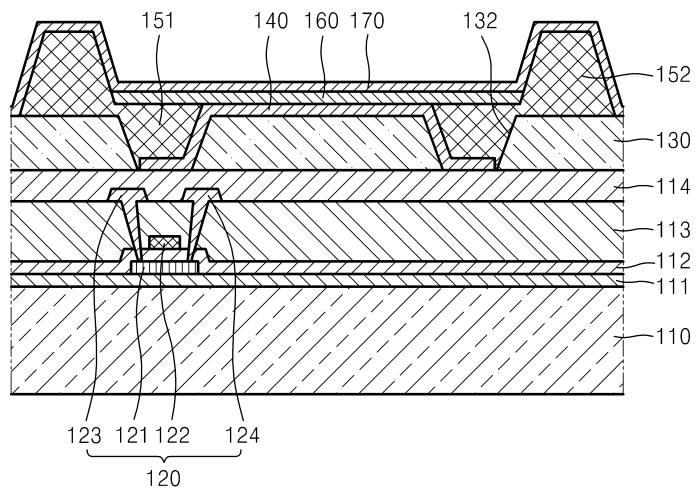


도면

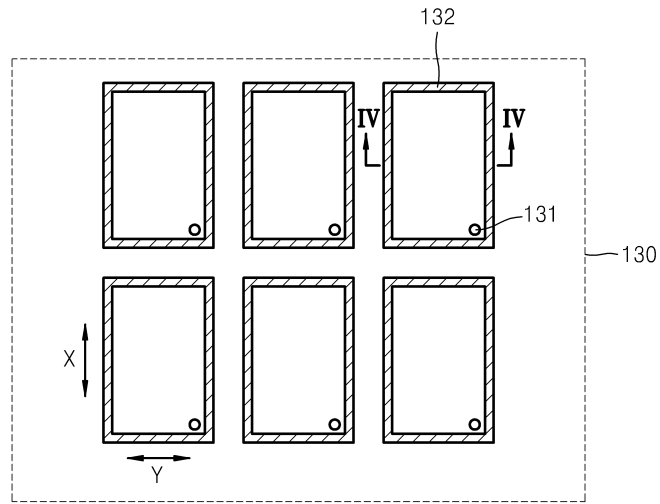
도면1



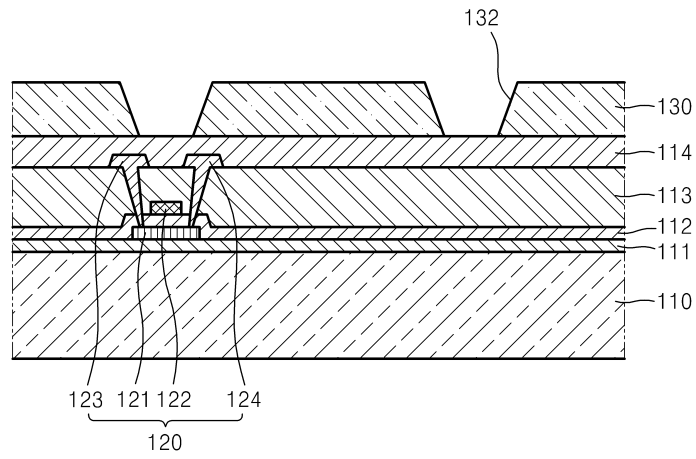
도면2



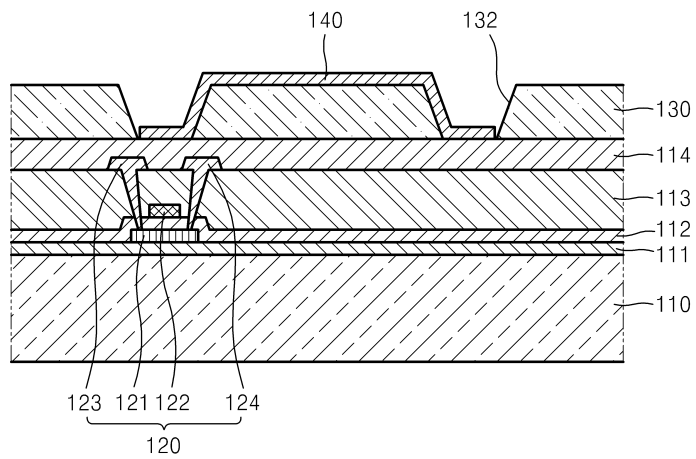
도면3



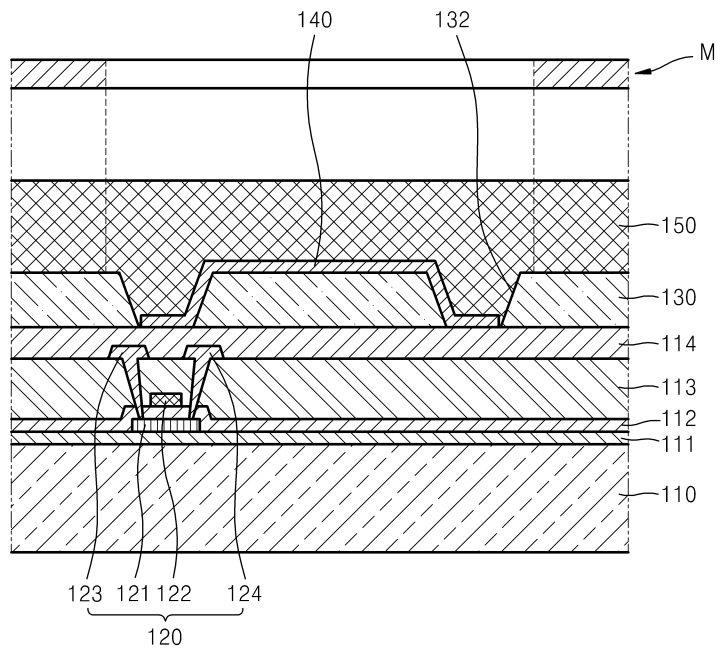
도면4



도면5



도면6



专利名称(译)	有机发光显示装置及其制造方法		
公开(公告)号	<a href="#">KR100838090B1</a>	公开(公告)日	2008-06-13
申请号	KR1020070080332	申请日	2007-08-09
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	JUN WOO SIK 전우식 KANG CHUL KYU 강철규		
发明人	전우식 강철규		
IPC分类号	H05B33/22 H05B33/26		
CPC分类号	H01L27/3258 H01L27/3246 H01L51/525		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

提供一种有机发光显示装置及其制造方法，以通过增加暴露的像素电极的面积来延伸发光区域。一种有机发光显示装置，包括基板(110)，薄膜晶体管(120)，平坦化层(130)，像素电极(140)，像素限制层(151)，间隔物(152)，有机发光层(160)和对电极(170)。薄膜晶体管形成在基板上。平坦化层形成在基板上以覆盖薄膜晶体管，并且具有闭环的凹槽。像素电极形成在平坦化层上以电耦合到薄膜晶体管。像素限制层形成在凹槽上。间隔物形成在平坦化层和像素电极的外侧。有机发光层形成在像素电极上。对电极覆盖有机发光层。

