# (19)대한민국특허청(KR) (12) 등록특허공보(B1)

(51) 。Int. Cl. H05B 33/04 (2006.01) H05B 33/10 (2006.01) (45) 공고일자 2006년10월13일 (11) 등록번호 10-0634111

(24) 등록일자 2006년10월09일

(21) 출원번호10-2005-0054896(22) 출원일자2005년06월24일

(65) 공개번호 (43) 공개일자

(73) 특허권자 엘지.필립스 엘시디 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자 황순재

부산 연제구 연산6동 2137-13번지(15/5)

(74) 대리인 특허법인네이트

심사관: 정두한

## (54) 유기전계발광소자 및 그 제조방법

#### 요약

본 발명은, 다수의 화소영역을 포함하는 표시영역을 갖고, 서로 마주보는 제 1, 2 기판과; 상기 화소영역에 위치하는 박막 트랜지스터와; 상기 화소영역에 위치하는 유기발광다이오드와; 상기 제 1, 2 기판을 합착하고, 상기 표시영역 주변에 위치하는 씰패턴과; 상기 제 2 기판에 위치하고, 상기 씰패턴을 수용하는 차단패턴을 포함하는 유기전계발광소자를 제공한다.

#### 대표도

도 6

#### 명세서

#### 도면의 간단한 설명

도 1은 종래의 유기전계발광소자를 도시한 단면도.

도 2는 종래의 듀얼패널타입 유기전계발광소자를 도시한 단면도.

도 3은 결합 전의 도 2의 제 1, 2 기판을 개략적으로 도시한 평면도.

도 4는 종래의 듀얼패널타입 유기전계발광소자의 두기판의 합착시 씰패턴의 분포가 균일하지 못한 경우를 개략적으로 도시한 도면.

도 5는 종래의 듀얼패널타입 유기전계발광소자의 두기판의 합착시 두기판이 오정렬된 경우를 개략적으로 도시한 도면.

도 6은 본 발명의 실시예에 따른 듀얼패널타입 유기전계발광소자의 제 1,2 기판을 개략적으로 도시한 평면도.

도 7은 도 6의 제 1, 2 기판이 합착된 유기전계발광소자를 도시한 단면도.

도 8은 본 발명의 실시예에 따른 듀얼패널타입 유기전계발광소자의 두기판의 합착시 오정렬이 발생한 경우를 개략적으로 도시한 도면.

도 9는 본 발명의 실시예에 따른 듀얼패널타입 유기전계발광소자를 도시한 단면도.

도 10 내지 11은 본 발명의 실시예에 따른 유기전계발광소자의 제 2 기판을 제조하는 방법을 도시한 단면도.

< 도면의 주요부분에 대한 부호의 설명 >

210: 제 1 기판 260: 제 2 기판

270: 씰패턴 280: 차단패턴

281 : 내벽부 282 : 외벽부

#### 발명의 상세한 설명

#### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 유기전계발광소자(Organic electroluminescent display device : OELD)에 관한 것으로서, 보다 상세하게는, 듀얼패널타입(dual-panel type) 유기전계발광소자 및 그 제조방법에 관한 것이다.

최근까지, CRT(cathode ray tube)가 표시장치로서 주로 사용되었다. 그러나, 최근에 CRT를 대신할 수 있는, 플라즈마표 시장치(plasma display panel: PDP), 액정표시장치(liquid crystal display device: LCD), 유기전계발광소자와 같은 평 판표시장치가 널리 연구되며 사용되고 있다.

위와 같은 평판표시장치 중에서, 유기전계발광소자는 자발광소자로서, 비발광소자인 액정표시장치에 사용되는 백라이트가 필요하지 않기 때문에 경량박형이 가능하다. 그리고, 액정표시장치에 비해 시야각 및 대조비가 우수하며, 소비전력 측면에서도 유리하다. 또한, 직류저전압 구동이 가능하고, 응답속도가 빠르며, 내부 구성요소가 고체이기 때문에 외부충격에 강하고, 사용온도범위도 넓으며, 특히 제조비용 측면에서도 저렴한 장점을 가지고 있다. 특히, 액정표시장치나 플라즈마표시장치와 달리, 공정이 매우 단순한데, 예를 들면, 증착 및 봉지(encapsulation) 공정이 대부분이라고 할 수 있다.

도 1은 종래의 유기전계발광소자를 도시한 단면도이다.

도 1에 도시한 바와 같이, 종래의 유기전계발광소자는 서로 마주보는 제 1, 2 기판(10, 60)을 포함한다. 제 1 기판(10) 상에는 표시영역(DR) 내의 화소영역(P)에 위치하는 구동박막트랜지스터(Td)가 위치한다. 한편, 도시하지는 않았지만, 제 1 기판(10) 상에는, 구동박막트랜지스터(Td)와 연결되고, 게이트배선 및 데이터배선과 연결되는 스위칭박막트랜지스터가 위치한다. 구동박막트랜지스터(Td) 상부에는, 구동박막트랜지스터(Td)와 연결되는 유기발광다이오드(E)가 위치한다. 유기발광다이오드(E)는 제 1 전극(48)과, 유기발광층(54)과, 제 2 전극(56)을 포함한다.

유기발광층(54)으로부터 발광된 빛은 제 1, 2 전극(48, 56) 중 투광성을 갖는 전극 쪽으로 발광된다. 발광 방향에 따라, 유기전계발광소자는 상부발광방식 또는 하부발광방식으로 분류될 수 있다.

제 2 기판(60)은 인캡슐레이션(incapsulation) 기판으로서, 그 내부에는 요입부(62)가 형성되어 있다. 요입부(62) 내에는, 외부로부터의 수분흡수를 차단하여 유기발광다이오드(E)를 보호하기 위한 흡습제(64)가 봉입되어 있다.

제 1, 2 기판(10, 60)의 가장자리인 비표시 영역(NR)에는 두기판(10, 60)을 합착하기 위한 씰패턴(70; seal pattern)이 위치한다.

전술한 바와 같은 유기전계발광소자에는 주요구성으로서 구동박막트랜지스터 등을 포함하는 어레이소자 뿐만 아니라 유기발광다이오드가 하나의 기판, 즉 제 1 기판에 형성된다. 따라서, 유기전계발광소자의 생산수율은 실질적으로 제 1 기판의 생산수율에 따르게 된다. 제 1 기판의 생산수율은 어레이소자의 수율과 유기발광다이오드의 수율의 곱에 의해 결정된다. 이에 따라, 어레이소자와 유기발광다이오드 중 어느 하나에 대해 불량이 발생하게 되면, 유기전계발광소자는 불량이된다. 이처럼, 도 1의 유기전계발광소자는 주요 구성요소 중 어느 하나의 불량에 의해 생산수율이 저하될 가능성이 크다. 또한, 도 1의 유기전계발광소자는 발광방향이 하부방향인 제 1 기판방향으로서, 제 1 기판에 형성된 박막트랜지스터와 같은 패턴에 의해 개구율이 저하된다.

위와 같은 문제를 개선하기 위해, 듀얼패널타입(dual-panel type) 유기전계발광소자가 제안되었다.

도 2는 종래의 듀얼패널타입 유기전계발광소자를 도시한 단면도이다.

도 2에 도시한 바와 같이, 종래의 듀얼패널타입 유기전계발광소자에는, 제 1, 2 기판(110, 160) 각각에 구동박막트랜지스터(Td)와 유기발광다이오드(E)가 분리되어 위치한다.

제 2 기판(160)에 위치하는 유기발광다이오드(E)는 제 1, 2 전극(144, 158)과 유기발광층(156)을 가지며, 격벽(154)에 의해 화소영역(P)별로 분리되어 있다. 제 1, 2 기판(110, 160) 사이에 위치하는 연결패턴(120)은 제 2 기판(160)의 유기 발광다이오드(E)와 제 1 기판(110)의 구동박막트랜지스터(Td)를 연결하게 된다. 연결패턴(120)은 연결전극(121)을 통해 구동박막트랜지스터(Td)와 연결된다.

제 1, 2 기판(110, 160) 사이에는 표시영역(DR) 주변의 비표시영역(NR)을 따라, 두기판(110, 160)을 합착하기 위한 씰패턴(170)이 위치한다.

전술한 바와 같은 듀얼패널타입 유기전계발광소자에는 생산수율을 결정하는 주요 구성요소가 두개의 기판에 분리되어 위치하게 되므로, 도 1의 유기전계발광소자에 비해 생산수율이 개선될 수 있다. 또한, 도 2의 유기전계발광소자는 발광방향이 상부방향인 제 2 기판방향으로서, 도 1의 유기전계발광소자에 비해 개구율이 개선된다.

그런데, 주요 구성요소가 두 개의 기판 각각에 위치하게 되므로, 두기판은 정확하게 정렬되어 합착되어야 한다.

도 3은 결합 전의 도 2의 제 1, 2 기판을 개략적으로 도시한 평면도이다.

도 3에 도시한 바와 같이, 제 1 기판(110)에는 씰패턴(170)이 표시영역(DR)의 주변을 따라 원하는 합착위치에 형성되어 있다. 한편, 제 2 기판(160)에서 점선(161)으로 표시된 부분은 제 1 기판(110)과의 합착시 씰패턴(170)의 중심부가 접촉되는 위치이다. 이처럼, 두기판(110, 160)을 정렬하여 정확하게 합착하기 위해서는, 제 1 기판(110)의 합착위치에 씰패턴 (170)이 형성되고, 이와 같은 씰패턴(170)의 중심부는 두기판(110, 160)의 합착시 제 2 기판(160)의 점선(161) 부분에 대응하도록 접촉하여야 한다.

그런데, 두기판의 합착시 쎌패턴의 퍼짐으로 인해 그 분포가 균일하지 못하게 되거나, 두기판의 오정렬(misalign)에 의해 쎌패턴의 중심부가 제 2 기판의 점선과 정확하게 접촉하지 못하고 어긋나는 경우에는 유기전계발광소자는 불량이 될 수 있다.

도 4는 종래의 듀얼패널타입 유기전계발광소자의 두기판의 합착시 씰패턴의 분포가 균일하지 못한 경우를 개략적으로 도시한 도면이고, 도 5는 종래의 듀얼패널타입 유기전계발광소자의 두기판의 합착시 두기판이 오정렬된 경우를 개략적으로 도시한 도면이다.

도 4에 도시한 바와 같이, 두기판(110, 160)의 합착시 합착압력 등에 의해 씰패턴(170)이 균일하게 분포되지 못하고 주변으로 퍼지게 되거나, 도 5에 도시한 바와 같이, 두기판(110, 160)이 오정렬된 경우에, 씰패턴(170)은 이에 근접하여 위치하는 제 2 기판(160)의 표시영역(DR) 내의 패턴(190)을 침범할 수 있다. 이에 따라, 종래의 듀얼패널타입 유기전계발광소자는 불량이 되는 문제가 발생하게 된다.

#### 발명이 이루고자 하는 기술적 과제

본 발명은, 전술한 바와 같은 문제를 해결하기 위한 것으로서, 두기판의 합착시 씰패턴 불량을 방지할 수 있는 유기전계발 광소자를 제공하는 데 그 목적이 있다.

#### 발명의 구성 및 작용

전술한 바와 같은 목적을 달성하기 위해, 본 발명은, 다수의 화소영역을 포함하는 표시영역을 갖고, 서로 마주보는 제 1 기판 및 제 2 기판과; 상기 화소영역에 위치하는 박막트랜지스터와; 상기 화소영역에 위치하는 유기발광다이오드와; 상기 제 1 기판 상의 상기 표시영역 주변에 위치하는 씰패턴과; 상기 씰패턴을 수용하기 위해 상기 제 2 기판의 하부에 형성되며 내 벽부와 외벽부사이의 수용공간이 상기 씰패턴의 폭보다 넓은 차단패턴;을 포함하는 유기전계발광소자를 제공한다.

#### 삭제

상기 화소영역 사이에 위치하는 격벽을 더욱 포함할 수 있다.

상기 차단패턴은 상기 격벽과 동일한 물질로 이루어질 수 있다.

전술한 바와 같은 목적을 달성하기 위해, 다른 측면의 본 발명은, 다수의 화소영역을 포함하는 표시영역을 갖고, 서로 마주보는 제 1 기판 및 제 2 기판과; 상기 제 1 기판 상의 상기 화소영역에 위치하는 박막트랜지스터와; 상기 제 2 기판 상의 상기 화소영역에 위치하는 유기발광다이오드와; 상기 제 1 기판 상의 상기 표시영역 주변에 위치하는 씰패턴과; 상기 제 2 기판의 하부에 형성되며 상기 씰패턴을 수용하는 내벽부와 외벽부사이의 수용공간이 상기 씰패턴의 폭보다 넓은 차단패턴;을 포함하는 유기전계발광소자를 제공한다.

#### 삭제

상기 박막트랜지스터와 상기 유기발광다이오드를 연결하는 연결패턴을 더욱 포함할 수 있다.

상기 유기발광다이오드는, 상기 제 2 기판의 하부에 순차적으로 위치하는 제 1 전극과, 유기발광층과, 제 2 전극을 포함할 수 있다.

상기 제 1 전극은 투광성을 갖고, 제 2 전극은 불투광성을 가질 수 있다.

전술한 바와 같은 목적을 달성하기 위해, 또 다른 측면의 본 발명은, 다수의 화소영역을 포함하는 제 1 기판의 표시영역의 주변에 셀패턴을 형성하는 단계와; 제 2 기판에 상기 씰패턴을 수용하기 위해 내부벽과 외부벽사이의 수용공간이 상기 씰패턴의 폭보다 넓은 차단패턴을 형성하는 단계와; 상기 화소영역에 박막트랜지스터를 형성하는 단계와; 상기 화소영역에 유기발광다이오드를 형성하는 단계와; 상기 차단패턴이 상기 씰패턴에 수용되도록 상기 제 1 기판과 상기 제 2 기판을 합착하는 단계;를 포함하는 유기전계발광소자의 제조방법를 제공한다.

#### 삭제

상기 화소영역 사이에 격벽을 형성하는 단계를 더욱 포함할 수 있다.

상기 차단패턴은 상기 격벽과 동일한 공정에서 형성될 수 있다.

상기 박막트랜지스터는 상기 제 1 기판 상부에 형성되고, 상기 유기발광다이오드는 상기 제 2 기판 하부에 형성될 수 있다.

상기 박막트랜지스터와 상기 유기발광다이오드를 연결하는 연결패턴을 형성하는 단계를 더욱 포함할 수 있다.

상기 유기발광다이오드를 형성하는 단계는, 상기 제 2 기판의 하부에 순차적으로 제 1 전극과, 유기발광층과, 제 2 전극을 형성하는 단계를 포함할 수 있다.

상기 제 1 전극은 투광성을 갖고, 제 2 전극은 불투광성을 가질 수 있다.

또다른 측면에서, 전술한 바와 같은 목적을 달성하기 위해, 별도의 다른 측면의 본 발명은, 다수의 화소영역을 포함하는 표시영역을 갖고, 서로 마주보는 제 1 기판과 제 2 기판과; 상기 화소영역에 위치하는 박막트랜지스터와; 상기 화소영역에 위치하는 유기발광다이오드와; 상기 제 1 기판 상의 상기 표시영역 주변에 위치하는 씰패턴과; 상기 씰패턴을 수용하기 위해 상기 제 2 기판의 하부에 형성되며, 상기 씰패턴과 상기 표시영역 사이에 위치하고, 상기 씰패턴과 이격되어 설치되는 차단패턴;을 포함하는 유기전계발광소자를 제공한다.

여기서, 상기 차단패턴은 외벽부를 더욱 포함하고, 상기 씰패턴은 상기 외벽부와 내벽부 사이에 위치할 수 있다.

상기 화소영역 사이에 위치하는 격벽을 더욱 포함할 수 있다.

상기 차단패턴은 상기 격벽과 동일한 물질로 이루어질 수 있다.

이하, 도면을 참조하여, 본 발명의 실시예를 상세히 설명한다.

도 6은 본 발명의 실시예에 따른 듀얼패널타입 유기전계발광소자의 제 1, 2 기판을 개략적으로 도시한 평면도이고, 도 7은 도 6의 제 1, 2 기판이 합착된 유기전계발광소자를 도시한 단면도이다. 도 6, 7에서는, 설명의 편의를 위해, 표시영역 내부의 구성요소를 생략하였다.

도 6에 도시한 바와 같이, 본 발명의 실시예에 따른 듀얼패널타입(dual-panel type) 유기전계발광소자의 제 1, 2 기판 (210, 260)에는 각각, 표시영역(DR) 주변의 비표시영역(NR)을 따라 씰패턴(270)과 차단패턴(280)이 형성되어 있다. 두기 판(210, 260)의 합착전에는, 씰패턴(270)은 제 1 기판(210)의 원하는 합착위치에 형성된다. 한편, 제 2 기판(260)에는 두 기판(210, 260)의 합착시 씰패턴(270) 중심부가 접촉하게 되는 점선(261)의 양측을 따라 차단패턴(280)이 형성된다. 차단패턴(280)은 점선(261)의 내측을 따라 위치하는 내벽부(281)와, 점선(261)의 외측을 따라 위치하는 외벽부(282)를 포함하고, 내벽부(281)와 외벽부(282) 사이에는 수용공간(283)이 위치한다.

도 6에 도시한 제 1 기판(210)의 씰패턴(270)과 제 2 기판(260)의 점선(261)을 서로 정렬하고 일정 정도의 합착압력을 인가하여 두기판(210, 260)을 합착함으로써 유기전계발광소자를 형성하게 된다.

도 7에 도시한 바와 같이, 두기판(210, 260)이 합착되면, 씰패턴(270)은 차단패턴(280)의 수용공간(283) 내에 위치하여, 씰패턴(270)의 중심부는 제 2 기판(260)의 점선(261) 부분과 접촉하게 된다. 즉, 두기판(210, 260)의 합착에 의해, 씰패턴 (270)은 차단패턴(280)의 내벽부(281)와 외벽부(282)에 의해 둘러싸여지게 된다. 그리고, 내벽부(281)과 외벽부(282)의 간격은 차단패턴(280)의 폭보다 크게 형성되고, 내벽부(281)과 차단패턴(280)사이와 외벽부(282)와 차단패턴(280)사이에는 일정한 공간이 마련된다.

이처럼, 두기판(210, 260)이 정확하게 위치정렬되어 합착되면, 제 1 기판에 형성된 씰패턴(270)은 수용공간(283) 내에서 제 2 기판(260)과 접촉하게 된다. 특히, 합착압력에 의해 씰패턴(270)이 주변으로 퍼지게 되더라도, 차단패턴(280)의 내 벽부 및 외벽부(281, 282)에 의해, 종래의 도 3과 같이 주변의 표시영역(DR)으로 퍼지게 되지 않고, 차단패턴(280) 내에 위치하게 된다. 따라서, 씰패턴(270)이 제 2 기판(260)의 표시영역(DR)에 위치하는 패턴을 침범하는 것을 방지할 수 있게된다.

한편, 두기판의 합착시 오정렬이 발생하는 경우에도 일정 범위 내에서는 씰패턴이 제 2 기판의 표시영역에 위치하는 패턴에 침범하는 것을 방지할 수 있게 된다.

도 8은 본 발명의 실시예에 따른 듀얼패널타입 유기전계발광소자의 두기판의 합착시 오정렬이 발생한 경우를 개략적으로 도시한 도면이다.

도 8에 도시한 바와 같이, 두기판(210, 260)의 합착시 오정렬이 발생하더라도, 오정렬의 범위가 크지 않아 씰패턴(270)이 차단패턴(280)의 외부로 벗어나지 않는 경우에는, 차단패턴(280)에 의해 씰패턴(270)이 제 2 기판(260)의 표시영역(DR)의 내부로 침범하는 것이 방지될 수 있다.

또한, 씰패턴이 제 1 기판의 원하는 합착영역을 다소 벗어나 형성된다 하더라도, 차단패턴에 의해 씰패턴이 제 2 기판의 표 시영역의 내부로 침범하는 것이 방지될 수 있게 된다.

전술한 바와 같이, 본 발명의 실시예에서는, 합착시 제 1 기판의 씰패턴이 수용되는 수용공간을 갖는 차단패턴을 제 2 기판에 형성하게 되며, 수용공간은 내벽부와 외벽부에 의해 정의된다. 따라서, 두기판의 합착시 씰패턴이 주변으로 퍼진다 하더라도, 차단패턴에 의해 씰패턴은 수용공간 내에서 균일하게 퍼지게 되므로 차단패턴을 벗어나도록 퍼지는 것이 방지된다. 또한, 두기판의 합착시 오정렬이 발생하거나, 씰패턴이 제 1 기판의 합착위치에 정확하게 형성되지 않는다 하더라도, 차단패턴에 의해 씰패턴이 차단패턴을 벗어나는 것이 방지된다. 이처럼, 제 2 기판에 차단패턴을 형성함으로써, 두기판의 결합시 씰패턴이 제 2 기판의 표시영역 내부로 침범하는 것을 방지할 수 있게 된다. 이에 따라, 씰패턴이 제 2 기판의 표시영역 내부의 패턴을 침범하는 것을 방지할 수 있게 된다.

또한, 차단패턴이 셀패턴의 퍼짐을 막게 됨으로써, 셀패턴에 합착압력 등이 과도하게 작용하여 셀패턴이 터지게 되는 것을 방지할 수 있다.

또한, 차단패턴의 내벽부 및 외벽부 사이의 거리, 즉 수용공간의 폭을 조절함으로써, 씰패턴의 폭을 원하는 정도로 조절할 수 있게 된다. 따라서, 원하는 정도에 부합하도록 보다 정교하게 씰패턴을 형성할 수 있다.

본 발명의 실시예에서는, 공정의 단순화를 위해 차단패턴은 표시영역 내부의 격벽과 동일한 공정에서 동일한 물질로 이루어질 수 있다. 물론, 차단패턴은 격벽과 서로 다른 공정에서 형성될 수도 있다.

도 9는 본 발명의 실시예에 따른 듀얼패널타입 유기전계발광소자를 도시한 단면도이다.

도 9에 도시한 바와 같이, 제 1 기판(210) 상부에는, 표시영역(DR) 내의 화소영역(P)에 구동박막트랜지스터(Td)가 위치한다. 한편 도시하지는 않았지만, 제 1 기판(210) 상부에는 서로 교차하는 게이트배선과 데이터배선이 위치하고, 게이트배선과 교차하는 파워배선이 위치한다. 게이트배선과 데이터배선과 파워배선은 하나의 화소영역(P)을 정의한다. 한편, 게이트배선 및 데이터배선과 연결되고, 구동박막트랜지스터(Td)와 연결되는 스위칭박막트랜지스터가 화소영역(P)에 위치한다. 구동박막트랜지스터(Td)는 스위칭박막트랜지스터의 스위칭작용에 따라 파워배선으로부터 전달된 신호를 연결전극(221)에 전달하게 된다. 연결전극(221)은 구동박막트랜지스터(Td)의 드레인전극에서 연장되어 형성될 수 있다.

제 2 기판(260) 하부에는 유기발광다이오드(E)가 위치한다. 유기발광다이오드(E)는 제 2 기판(260) 하부에 순차적으로 위치하는 제 1 전극(244), 유기발광층(256), 제 2 전극(258)을 포함한다. 유기발광다이오(E)는 격벽(254)에 의해 화소영역(P)별로 분리되어 있다. 즉, 제 1 전극(244)은 제 2 기판(260) 하부의 표시영역(DR) 전체에 위치하고, 유기발광층(256)과 제 2 전극(258)은 격벽(254)에 의해 화소영역(P)별로 분리되어 위치한다.

격벽(254)은 제 1 전극(254) 하부에 위치하며, 이웃하는 화소영역(P) 사이에 위치하게 된다. 특히, 격벽(254)은 라인(line) 형상으로 형성되거나, 격자 형상으로 형성될 수 있다. 즉, 격벽(254)은 이웃하는 두개의 열 또는 행에 위치하는 화소영역(P)들을 열단위 또는 행단위로 분리하기 위해 라인 형상으로 형성될 수 있다. 한편, 격벽(254)은 화소영역(P) 주변을 따라 형성되어 서로 이웃하는 화소영역(P)을 분리할 수 있다.

격벽(254)과 제 1 전극(244) 사이에는, 버퍼층(248)이 형성된다. 버퍼층(248)은 제 1, 2 전극(244, 258) 사이의 단락을 방지하기 위해 형성된다.

제 2 전극(258)과 구동박막트랜지스터(Td)는, 제 1, 2 기판(210, 260) 사이에 위치하는 연결패턴(220)에 의해 전기적으로 연결된다. 구동박막트랜지스터(Td)와 연결패턴(220)은 연결전극(221)에 의해 연결된다.

제 2 기판(260)의 비표시영역(NR)에는, 앞서 설명한 바 있는, 차단패턴(280)이 형성되어 있다. 차단패턴(280)의 수용공간 (283)에는 씰패턴(270)이 위치하여 제 2 기판(260)과 접촉하고 있다. 씰패턴(270)의 내측 및 외측 각각에는 차단패턴 (280)의 내벽부 및 외벽부(281, 282)가 각각 위치하여 씰패턴(270)을 감싸게 된다.

전술한 바와 같은, 본 발명의 실시예에 따른 유기전계발광소자는 발광방향이 상부방향인 제 2 기판(260)방향에 해당된다. 상부발광방향을 갖기 위해, 제 1 전극(244)은 투명도전성 물질로 이루어질 수 있다. 예를 들면, 제 1 전극(244)은 인듐-틴-옥사이드(indium-tin-oxide: ITO)와 인듐-징크-옥사이드(indium-zinc-oxide: IZO)를 포함하는 투명도전성 물질 중적어도 하나 이상으로 이루어 질 수 있다. 한편, 제 1 전극(244)을 수십Å정도의 두께로 형성하여 투광성을 갖도록 할 수 있다. 그리고, 제 2 전극(258)은 불투명도전성 물질로 이루어질 수 있다. 예를 들면, 알루미늄(Al)과 알루미늄합금을 포함하는 불투명도전성 물질 중 적어도 하나 이상으로 이루어질 수 있다. 또한, 제 1, 2 전극(244, 258)은 양극(anode)과 음극(cathode) 중 서로 다른 하나의 전극이 될 수 있다. 유기발광층(256)은 실질적으로 빛을 발광하는 유기물질층과 정공주입

층 및 정공수송층, 전자주입층 및 전자수송층을 포함할 수 있다. 만약, 제 1, 2 전극(244, 258)이 각각 양극과 음극인 경우에, 제 1 전극(244)에서 제 2 전극(258) 방향으로 정공주입층, 정공수송층, 유기물질층, 전자수송층, 전자주입층이 차례대로 위치할 수 있다.

연결패턴(220)은, 도 9에 도시한 바와 같이, 일정 정도의 높이를 갖기 위해, 그 하부에 유기절연물질 또는 무기절연물질로 이루어진 절연패턴이 형성될 수 있다.

이하, 본 발명의 실시예에 따른 유기전계발광소자의 제 2 기판을 형성하는 방법을 설명한다.

도 10 내지 11은 본 발명의 실시예에 따른 유기전계발광소자의 제 2 기판을 제조하는 방법을 도시한 단면도이다.

도 10에 도시한 바와 같이, 제 2 기판(260) 상의 표시영역(NR) 전체에 제 1 전극(244)을 형성한다. 다음으로, 제 1 전극(244) 상에 버퍼층(248)을 형성한다. 버퍼층(248)은 화소영역(P) 사이에 형성된다.

다음으로, 버퍼층(248) 상에 격벽(254)을 형성하고, 이와 동시에 비표시영역(NR)에 내벽부(281)와 외벽부(282)를 갖는 차단패턴(280)을 형성한다. 격벽(254)은 데이터배선 또는 게이트배선을 따라 연장된 라인타입으로 형성되거나, 화소영역 (P) 주변을 따라 격자형상으로 형성될 수 있다.

다음으로, 도 11에 도시한 바와 같이, 각 화소영역(P)에 유기발광층(256)을 형성한다. 유기발광층(256)은 잉크젯방식, 노즐코팅방식, 쉐도우마스크를 이용한 증착방식으로 형성될 수 있다. 유기발광층(256)은 화소영역(P)별로 서로 독립적으로 형성되거나 라인타입으로 형성될 수 있다.

다음으로, 유기발광층(256) 상에 제 2 전극(258)을 형성한다. 제 2 전극(258)은 화소영역(P)별로 서로 독립적으로 형성된다.

한편, 전술한 유기발광층(256)과 제 2 전극(258)을 형성함에 있어, 격벽(254)이 격자형상으로 형성된 경우에는, 격벽(254)이 화소영역(P)을 서로 독립적으로 분리하게 되므로, 유기발광물질과 제 2 전극물질을 표시영역(DR) 전체에 걸쳐 증착할 수 있게 된다. 이와 같은 경우에, 유기발광충(256)과 제 2 전극(258)은 격벽(254)에 의해 자동으로 각 화소영역(P)에 독립적으로 분리되어 형성되고, 격벽(254)상에는 유기발광물질과 제 2 전극물질이 형성될 수 있다.

전술한 바와 같은 공정을 통해, 격벽과 동일한 공정에서 형성되는 차단패턴을 갖는 유기전계발광소자의 제 2 기판을 형성할 수 있다.

전술한 바와 같은 제 2 기판이 씰패턴이 형성된 제 1 기판과, 씰패턴이 차단패턴의 수용공간에 위치하도록 합착됨으로써, 본 발명의 실시예에 따른 듀얼패널타입 유기전계발광소자가 형성된다.

전술한 본 발명의 실시예에서는 제 1 기판에 씰패턴이 형성되고 제 2 기판에 차단패턴이 형성된 경우를 예로 들어 설명하였다. 그러나, 이와는 반대로 제 1 기판에 차단패턴이 형성되고 제 2 기판에 씰패턴이 형성될 수 있다. 더욱이, 제 1, 2 기판 중 어느 하나에 씰패턴이 형성되고, 차단패턴은 제 1, 2 기판 중 적어도 하나 이상에 형성될 수 있다.

또한, 전술한 본 발명의 실시예에서는 차단패턴이 외벽부와 내벽부를 포함하는 경우를 예로 들어 설명하였다. 그러나, 차 단패턴은, 씰패턴이 표시영역 내부로 침범하는 것을 방지하기 위한 최소한의 구성으로서 내벽부만을 가질 수도 있다.

전술한 본 발명의 실시예는 본 발명의 일예로서, 본 발명의 정신에 포함되는 범위 내에서 자유로운 변형이 가능하다. 따라서, 본 발명은, 첨부된 특허청구범위 및 이와 등가되는 범위 내에서의 본 발명의 변형을 포함한다.

## 발명의 효과

본 발명은 씰패턴이 형성된 제 1 기판과 합착되는 제 2 기판에, 씰패턴을 수용하는 차단패턴을 형성하게 된다.

따라서, 두기판의 합착시 합착압력에 의해 씰패턴이 주변으로 퍼지게 되더라도, 차단패턴에 의해 씰패턴이 제 2 기판의 표시영역으로 퍼져 침범하게 되는 것을 방지할 수 있게 된다. 또한, 두기판의 합착시 오정렬이 발생하더라도, 차단패턴에 의해 씰패턴이 제 2 기판의 표시영역의 내부로 침범하게 되는 것을 방지할 수 있게 된다.

결국, 본 발명은, 두기판의 합착시 씰패턴이 제 2 기판의 표시영역에 위치하는 패턴에 침범하는 것을 방지하여 불량을 감소시킬 수 있는 효과를 가지게 된다.

## (57) 청구의 범위

#### 청구항 1.

다수의 화소영역을 포함하는 표시영역을 갖고, 서로 마주보는 제 1 기판 및 제 2 기판과;

상기 화소영역에 위치하는 박막트랜지스터와;

상기 화소영역에 위치하는 유기발광다이오드와;

상기 제 1 기판 상의 상기 표시영역 주변에 위치하는 씰패턴과;

상기 셀패턴을 수용하기 위해 상기 제 2 기판의 하부에 형성되며 내벽부와 외벽부사이의 수용공간이 상기 셀패턴의 폭보다 넓은 차단패턴;

을 포함하는 유기전계발광소자.

## 청구항 2.

삭제

#### 청구항 3.

제 1 항에 있어서,

상기 화소영역 사이에 위치하는 격벽을 더욱 포함하는 유기전계발광소자.

#### 청구항 4.

제 3 항에 있어서,

상기 차단패턴은 상기 격벽과 동일한 물질로 이루어진 유기전계발광소자.

#### 청구항 5.

다수의 화소영역을 포함하는 표시영역을 갖고, 서로 마주보는 제 1 기판 및 제 2 기판과;

상기 제 1 기판 상의 상기 화소영역에 위치하는 박막트랜지스터와;

상기 제 2 기판 상의 상기 화소영역에 위치하는 유기발광다이오드와;

상기 제 1 기판 상의 상기 표시영역 주변에 위치하는 씰패턴과;

상기 제 2 기판의 하부에 형성되며 상기 씰패턴을 수용하는 내벽부와 외벽부사이의 수용공간이 상기 씰패턴의 폭보다 넓은 차단패턴;

을 포함하는 유기전계발광소자.

## 청구항 6.

제 5 항에 있어서,

상기 박막트랜지스터와 상기 유기발광다이오드를 연결하는 연결패턴을 더욱 포함하는 유기전계발광소자.

#### 청구항 7.

제 5 항에 있어서,

상기 유기발광다이오드는, 상기 제 2 기판의 하부에 순차적으로 위치하는 제 1 전극과, 유기발광층과, 제 2 전극을 포함하는 유기전계발광소자.

#### 청구항 8.

제 7 항에 있어서,

상기 제 1 전극은 투광성을 갖고, 제 2 전극은 불투광성을 갖는 유기전계발광소자.

#### 청구항 9.

다수의 화소영역을 포함하는 제 1 기판의 표시영역의 주변에 씰패턴을 형성하는 단계와;

제 2 기판에 상기 씰패턴을 수용하기 위해 내부벽과 외부벽사이의 수용공간이 상기 씰패턴의 폭보다 넓은 차단패턴을 형성하는 단계와;

상기 화소영역에 박막트랜지스터를 형성하는 단계와;

상기 화소영역에 유기발광다이오드를 형성하는 단계와;

상기 차단패턴이 상기 씰패턴에 수용되도록 상기 제 1 기판과 상기 제 2 기판을 합착하는 단계;

를 포함하는 유기전계발광소자 제조방법.

## 청구항 10.

삭제

#### 청구항 11.

제 9 항에 있어서,

상기 화소영역 사이에 격벽을 형성하는 단계를 더욱 포함하는 유기전계발광소자 제조방법.

### 청구항 12.

제 11 항에 있어서,

상기 차단패턴은 상기 격벽과 동일한 공정에서 형성되는 유기전계발광소자 제조방법.

#### 청구항 13.

제 9 항에 있어서.

상기 박막트랜지스터는 상기 제 1 기판의 상부에 형성되고, 상기 유기발광다이오드는 상기 제 2 기판의 하부에 형성되는 유기전계발광소자 제조방법.

#### 청구항 14.

제 13 항에 있어서,

상기 박막트랜지스터와 상기 유기발광다이오드를 연결하는 연결패턴을 형성하는 단계를 더욱 포함하는 유기전계발광소자 제조방법.

#### 청구항 15.

제 13 항에 있어서,

상기 유기발광다이오드를 형성하는 단계는, 상기 제 2 기판의 하부에 순차적으로 제 1 전극과, 유기발광층과, 제 2 전극을 형성하는 단계를 포함하는 유기전계발광소자 제조방법.

#### 청구항 16.

제 15 항에 있어서,

상기 제 1 전극은 투광성을 갖고, 제 2 전극은 불투광성을 갖는 유기전계발광소자 제조방법.

## 청구항 17.

다수의 화소영역을 포함하는 표시영역을 갖고, 서로 마주보는 제 1 기판과 제 2 기판과;

상기 화소영역에 위치하는 박막트랜지스터와;

상기 화소영역에 위치하는 유기발광다이오드와;

상기 제 1 기판 상의 상기 표시영역 주변에 위치하는 씰패턴과;

상기 씰패턴을 수용하기 위해 상기 제 2 기판의 하부에 형성되며, 상기 씰패턴과 상기 표시영역 사이에 위치하고, 상기 씰패턴과 이격되어 설치되는 차단패턴;

을 포함하는 유기전계발광소자.

## 청구항 18.

제 17 항에 있어서,

상기 제 2 기판의 하부에 형성되며, 상기 씰패턴의 외부로 제 2 차단패턴이 상기 씰패턴과 이격되어 설치되는 유기전계발 광소자.

## 청구항 19.

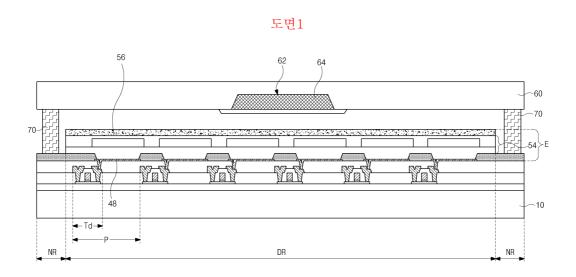
제 17 항에 있어서,

상기 화소영역 사이에 위치하는 격벽을 더욱 포함하는 유기전계발광소자.

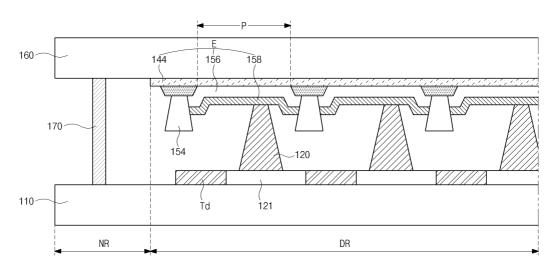
## 청구항 20.

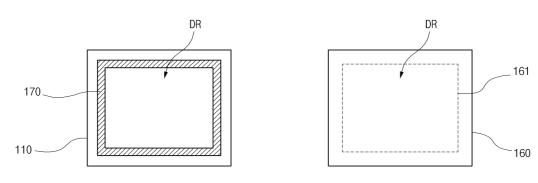
제 19 항에 있어서,

상기 차단패턴은 상기 격벽과 동일한 물질로 이루어진 유기전계발광소자.

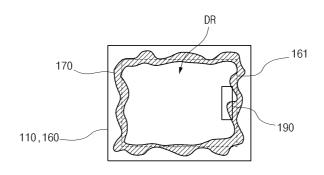


## 도면2

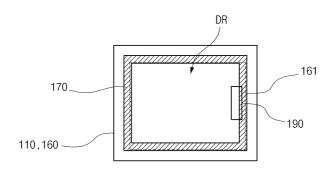


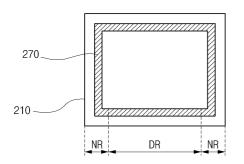


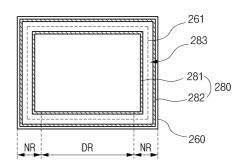
도면4



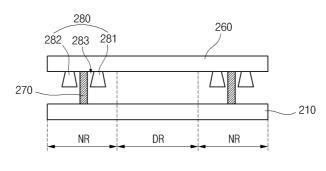
도면5



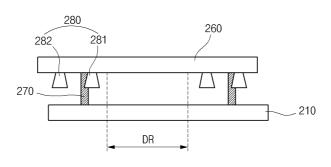




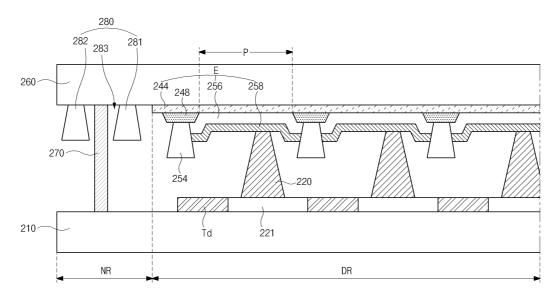
도면7

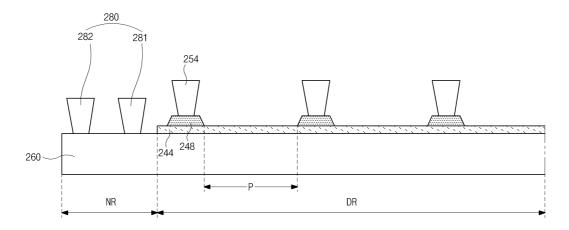


도면8

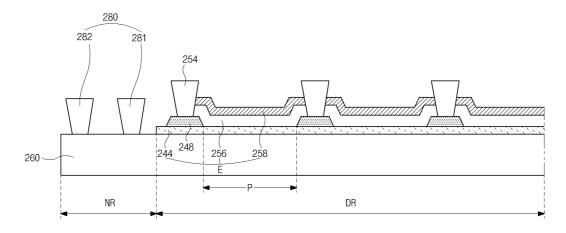


도면9





도면11





| 专利名称(译)        | 有机电致发光器件及其制造方法                                   |         |            |
|----------------|--|---------|------------|
| 公开(公告)号        | KR100634111B1                                    | 公开(公告)日 | 2006-10-13 |
| 申请号            | KR1020050054896                                  | 申请日     | 2005-06-24 |
| [标]申请(专利权)人(译) | 乐金显示有限公司   |         |            |
| 申请(专利权)人(译)    | LG显示器有限公司  |         |            |
| 当前申请(专利权)人(译)  | LG显示器有限公司  |         |            |
| [标]发明人         | HWANG SOON JAE                                   |         |            |
| 发明人            | HWANG, SOON JAE                                  |         |            |
| IPC分类号         | H05B33/04 H05B33/10                              |         |            |
| CPC分类号         | H01L51/0024 H01L51/5246 H01L51/56 H01L2924/12044 |         |            |
| 外部链接           | Espacenet  |         |            |

## 摘要(译)

本发明提供一种显示装置,包括:第一基板和第二基板,所述第一基板和第二基板彼此面对,并且显示区域包括多个像素区位于像素区域中的薄膜晶体管;有机发光二极管(OLED)设置在像素区域中;密封图案附着在第一和第二基板上并位于显示区域周围;并且阻挡图案位于第二基板上并容纳密封图案。 6

