

(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。 Int. Cl. ⁷ G09G 3/30		(45) 공고일자 (11) 등록번호 (24) 등록일자	2005년11월22일 10-0530659 2005년11월16일
(21) 출원번호 (22) 출원일자	10-2003-0082853 2003년11월21일	(65) 공개번호 (43) 공개일자	10-2005-0049590 2005년05월27일
(73) 특허권자	리디스 테크놀로지 인코포레이티드 미합중국 캘리포니아 94085 씨니베일 스위트 에이 포트리로애비뉴 474		
(72) 발명자	김창운 경기도 용인시 풍덕천동 692번지 보원아파트 104-1106호 안성태 경기도 과천시 별양동 주공APT 501동 205호		
(74) 대리인	김영철 김 순 영		

심사관 : 천대식

(54) 유기 전계 발광 디스플레이 픽셀 구동회로

요약

본 발명은 유기 전계 발광(Electro Luminiscence) 디스플레이의 구동회로에 관한 것으로, 보다 구체적으로는 각 픽셀(pixel)을 구동시키는 전류에 영향을 미치는 트랜지스터의 구성을 변경함으로써 인접 칼럼의 픽셀간의 전류 값의 차이의 편차를 줄이고 그에 따른 유기 전계 발광 디스플레이의 표시품질의 향상을 가능하도록 하는 유기 전계 발광 디스플레이의 픽셀 구동회로에 관한 것이다.

본 발명의 픽셀 구동회로는 유기 전계 발광 디스플레이의 n번째 칼럼에 기하학적으로 가장 인접한 트랜지스터를 B(n), 상기 B(n)의 출력 전류값을 IB(n), n번째 칼럼의 픽셀을 구동시키는 전류를 I(n)이라고 할 때, 상기 n번째 픽셀의 칼럼을 구동시키는 전류 I(n)은 상기 B(n)의 출력 전류 값의 영향을 받지 않고 다른 칼럼에 기하학적으로 가장 인접한 트랜지스터의 출력 전류의 영향을 받는 것을 특징으로 한다.

본 발명에 의한 유기 전계 발광 디스플레이의 픽셀 구동회로는 종래 두 개의 트랜지스터에 의해 영향을 받던 인접 픽셀간의 전류의 차를 인접한 네 개의 칼럼에 해당하는 트랜지스터의 출력을 반영하도록 함으로써, 인접한 칼럼의 픽셀간의 전류 출력의 차이의 편차가 감소하게 되어 유기 전계 발광 디스플레이의 표시품질을 향상시킬 수 있다.

대표도

도 2

명세서

도면의 간단한 설명

도 1은 종래의 유기 전계 발광 디스플레이의 픽셀 구동회로를 간단하게 도시한 것이다.

도 2는 본 발명에 의한 유기 전계 발광 디스플레이의 픽셀 구동회로를 간단하게 도시한 것이다.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 유기 전계 발광(Electro Luminiscence) 디스플레이의 구동회로에 관한 것으로, 보다 구체적으로는 각 픽셀(pixel)을 구동시키는 전류에 영향을 미치는 트랜지스터의 구성을 변경함으로써 인접 픽셀간의 전류 값의 차이의 편차를 줄이고 그에 따른 유기 전계 발광 디스플레이의 표시품질의 향상을 가능하도록 하는 유기 전계 발광 디스플레이의 픽셀 구동회로에 관한 것이다.

유기 전계 발광 디스플레이는 외부 전기장이 유기 발광물질에 인가되어 유기물 내에서 전자와 홀이 결합하여 빛을 내는 자체 발광현상을 이용한 평판 디스플레이이며, 소비전력이 낮고, 휘도가 높으며 반응속도가 빠름에도 중량이 작기 때문에 이동통신 단말기, PDA, 캠코더, 팜 피씨 등 대부분의 전자응용 제품에 사용될 수 있는 강력한 차세대 디스플레이로 평가된다.

상기 유기 전계 발광 디스플레이는 유기 물질 형성 재료에 따라서 고분자형 및 저분자형으로 나뉘며, 구동방식에 따라 수동방식(Passive Matrix) 및 능동방식(Active Matrix)으로 나뉜다.

상기 유기 전계 발광 디스플레이는 영상을 디스플레이 하기 위해 각 픽셀 당 하나의 다이오드가 할당되며, 각 다이오드에 공급되는 전류는 각 다이오드가 위치한 칼럼에 기하학적으로 가장 인접한 두 개의 트랜지스터의 출력 전류 값을 합한 값을 갖는다. 다시 말하면, 상기 다이오드는 각 칼럼에 기하학적으로 가장 인접한 두 개의 트랜지스터의 드레인으로 출력되는 전류의 값을 합한 값에 해당하는 전류를 입력받으며, 같은 칼럼에 속한 다이오드는 동일한 값의 전류를 입력받는다. 이 경우, $n-1$ 번째 칼럼의 픽셀을 구동시키는 전류를 $I(n-1)$, n 번째 칼럼의 픽셀을 구동시키는 전류를 $I(n)$, $n+1$ 번째 칼럼의 픽셀을 구동시키는 전류를 $I(n+1)$ 이라고 할 때, $n-1$ 번째 칼럼의 픽셀을 구동시키는 전류는 두 개의 $B(n-1)$ 트랜지스터의 출력전류 값을, n 번째 칼럼의 픽셀을 구동시키는 전류는 두 개의 $B(n)$ 트랜지스터의 출력전류 값을, 그리고 $n+1$ 번째 칼럼의 픽셀을 구동시키는 전류는 두 개의 $B(n+1)$ 트랜지스터의 출력전류 값을 합한 것으로 다음과 같이 표현될 수 있다.

[수학식 1]

$$I(n-1)=2*IB(n-1),$$

$$I(n)=2*IB(n),$$

$$I(n+1)=2*IB(n+1)...$$

여기서, $IB(n-1)$ 는 $B(n-1)$ 트랜지스터의 출력전류의 값을, $IB(n)$ 은 $B(n)$ 트랜지스터의 출력전류의 값을, $IB(n+1)$ 은 $B(n+1)$ 트랜지스터의 출력전류의 값을 의미한다.

n 번째 칼럼의 다이오드(20)에 입력되는 두 개의 트랜지스터 $B(n)$ (13, 14)의 출력 전류는 모두 $IB(n)$ 으로서 실질적으로 동일하다. 이는, 동일한 다이오드로 입력되는 두 트랜지스터 $B(n)$ (13)과 $B(n)$ (14)이 서로 매우 인접한 거리(예를 들어, 수 μm 이내의 거리)에 위치하기 때문이다. 따라서, 상기 두 트랜지스터 $B(n)$ (13)과 $B(n)$ (14)의 특성 편차는 매우 작으며, 두 트랜지스터 $B(n)$ (13, 14)의 출력 전류는 실질적으로 동일하다고 할 수 있다.

그러나, 서로 이웃한 다이오드(20, 21)로 각각 입력되는 두 개의 트랜지스터 $B(n)$ (14) 및 $B(n+1)$ (15)는 서로 수십 μm 내지 수백 μm 의 거리를 두고 배치된다. 따라서, 서로 상이한 다이오드로 입력되는 트랜지스터 사이의 특성 편차는, 동일한 다이오드로 입력되는 트랜지스터 사이의 특성 편차에 비하여 훨씬 크다. 이에 따라, 서로 상이한 다이오드로 입력되는 트랜지스터의 출력 전류값도 서로 편차가 크게 나타난다.

바로 인접한 칼럼의 픽셀 구동 전류의 차이를 ΔI 라고 할 때,

[수학식 2]

$$\Delta I(n-1) = I(n-1) - I(n) = 2[IB(n-1) - IB(n)],$$

$$\Delta I(n) = I(n) - I(n+1) = 2[IB(n) - IB(n+1)],$$

$$\Delta I(n+1) = I(n+1) - I(n+2) = 2[IB(n+1) - IB(n+2)], \dots$$

라고 표현할 수 있다.

즉, n번째 칼럼의 픽셀을 구동시키는 전류와 n+1번째 칼럼의 픽셀을 구동시키는 전류의 차이인 $\Delta I(n)$ 은 트랜지스터 B(n)의 드레인 단자를 통해 출력되는 전류 값 $IB(n)$ 으로부터 트랜지스터 B(n+1)의 드레인 단자를 통해 출력되는 전류 값 $IB(n+1)$ 을 뺀 값의 2배에 해당한다. 다시 말해, n번째 칼럼의 픽셀에 흐르는 전류와 n+1번째 칼럼의 픽셀에 흐르는 전류의 차이가 트랜지스터 B(n) 및 트랜지스터 B(n+1)의 드레인 단자를 통해 출력되는 전류 값의 영향을 받으므로, 각 칼럼에 기하학적으로 인접한 트랜지스터의 드레인 단자를 통해 출력되는 전류 값에 따라 각 칼럼의 픽셀에 흐르는 전류 값이 달라진다.

이와 같이, 트랜지스터의 드레인 단자를 통해 출력되는 전류의 값이 각 트랜지스터 별로 다른 경우에 인접한 칼럼의 픽셀 간에 흐르는 전류 값 역시 차이가 나게 되는데, 인접한 픽셀을 구동시키는 전류 값의 차이가 0에 가까울수록 유기 전계 발광 디스플레이의 표시품질이 좋게 마련이므로, 상기와 같은 유기 전계 발광 디스플레이의 구동 회로 구성으로서는 인접한 픽셀 각각에 흐르는 전류 값의 차이가 불가피하게 발생되어 유기 전계 발광 디스플레이의 패널의 표시품질이 떨어지는 문제가 있다.

발명이 이루고자 하는 기술적 과제

본 발명은 상기와 같이 인접한 픽셀에 흐르는 전류의 차이가 발생함으로써 유기 전계 발광 디스플레이의 표시품질이 떨어지는 종래 기술의 문제점을 해결할 수 있도록, 해당 픽셀에 전류를 공급하는 트랜지스터의 구성을 간단히 변경하여 해당 픽셀을 구동시키는 전류의 값이 인접 픽셀을 구동시키는 전류의 값과 차이가 크지 않도록 하는데 그 목적이 있다.

발명의 구성 및 작용

본 발명은 상기와 같은 목적을 이루고자 하는 것으로, 유기 전계 발광 디스플레이의 n번째 칼럼에 기하학적으로 가장 인접한 트랜지스터를 B(n), 상기 B(n)의 출력 전류값을 $IB(n)$, n번째 칼럼의 픽셀을 구동시키는 전류를 $I(n)$ 이라고 할 때, 상기 n번째 칼럼의 픽셀을 구동시키는 전류 $I(n)$ 은 상기 B(n)의 출력 전류 값의 영향을 받지 않고 다른 칼럼에 기하학적으로 가장 인접한 트랜지스터의 출력 전류의 영향을 받는 것을 특징으로 하는 유기 전계 발광(Electro Luminiscence) 디스플레이 픽셀 구동회로에 관한 것이다.

바람직하게는, 상기 n번째 칼럼의 픽셀을 구동시키는 전류 $I(n)$ 은 n-1번째 칼럼에 기하학적으로 가장 인접한 트랜지스터 B(n-1)의 출력전류인 $IB(n-1)$ 및 n+1번째 칼럼에 기하학적으로 가장 인접한 트랜지스터 B(n+1)의 출력전류인 $IB(n+1)$ 의 합과 같다.

또한, 바람직하게는, 상기 n번째 칼럼의 픽셀을 구동시키는 전류 $I(n)$ 및 n+1번째 칼럼의 픽셀을 구동시키는 전류 $I(n+1)$ 의 차이인 $\Delta I(n)$ 은 n-1번째 칼럼의 픽셀을 구동시키는 전류 값으로부터 n번째 칼럼의 픽셀을 구동시키는 전류 값을 뺀 값의 1/2와 n+1번째 칼럼의 픽셀을 구동시키는 전류 값으로부터 n+2번째 칼럼의 픽셀을 구동시키는 전류 값을 뺀 값의 1/2를 더한 것과 같은 값을 갖는다.

또한, 바람직하게는, 상기 트랜지스터는 바이어스에 의해 전류의 양이 조절되는 상보형-모스(CMOS: Complementary Metal Oxide Semiconductor; 이하, "CMOS"라 칭함) 트랜지스터 또는 양극 접합 트랜지스터(BJT: Bipolar Junction Transistor)이다.

이하, 첨부된 도면을 참조하여 본 발명에 의한 유기 전계 발광 디스플레이 픽셀 구동회로의 실시예에 대해 보다 상세하게 설명하기로 한다. 그러나, 본 발명이 하기의 실시예에 의해 제한되는 것이 아니며, 수동형 및 능동형 유기 전계 발광 디스플레이 픽셀 구동회로 모두에 적용될 수 있음은 해당 분야의 통상의 지식을 가진 자에게 자명하다.

도 2는 본 발명에 의한 유기 전계 발광 디스플레이의 픽셀 구동회로를 간단하게 도시한 것이다.

유기 전계 발광 디스플레이는 각 픽셀에 해당하는 다이오드를 포함하며, 상기 다이오드는 각 칼럼에 할당된 트랜지스터로부터 출력 전류를 입력받아 동작하게 된다.

상기 트랜지스터는 CMOS 트랜지스터의 P형 MOS(Metal Oxide Semiconductor) 트랜지스터로서 해당 칼럼의 픽셀을 구동하는 역할을 하는데, 상기 트랜지스터의 소스 단자는 구동 전류를 발생시키는 전원에 연결되어 있으며, 게이트 단자는 구동 전류를 조절하는 바이어스에 연결된다. 또한, 상기 트랜지스터는 양극 접합 트랜지스터로 구현될 수 있다.

상기 트랜지스터의 드레인 단자를 통해 출력되는 전류 값이 상기 칼럼 내의 다이오드에 흐르게 되는데, 도 2에서 도시하고 있는 바와 같이, n번째 칼럼의 픽셀에 출력 전류를 공급하기 위해 연결된 트랜지스터는 B(n-1)(32) 및 B(n+1)(35)이다. 즉, n번째 픽셀의 칼럼에 흐르는 출력 전류 I(n)는 B(n)(33, 34)의 드레인 단자를 통해 흐르는 전류 값의 두 배에 해당하는 값이 아니라 B(n-1)(32)의 드레인 단자를 통해 출력되는 전류 값 IB(n-1) 및 B(n+1)(35)의 드레인 단자를 통해 출력되는 전류 값 IB(n+1)을 합한 것과 같다.

마찬가지로, n+1번째 칼럼의 픽셀에 흐르는 전류 I(n+1)는 B(n)(34)의 드레인 단자를 통해 출력되는 전류 값 IB(n) 및 B(n+2)(37)의 드레인 단자를 통해 출력되는 전류 값 IB(n+2)을 합한 값과 같은 값을 갖는다.

이로부터, 상기 n번째 칼럼의 픽셀에 흐르는 전류 I(n)와 n+1번째 칼럼의 픽셀에 흐르는 전류 I(n+1)의 차 $\Delta I(n)$ 을 구해보면, B(n-1)(32)의 드레인 단자를 통해 출력되는 전류 값 IB(n-1)으로부터 B(n)(34)의 드레인 단자를 통해 출력되는 전류 값 IB(n)을 뺀 후, B(n+1)(35)의 드레인 단자를 통해 출력되는 전류 값 IB(n+1)으로부터 B(n+2)(37)의 드레인 단자를 통해 출력되는 전류 값 IB(n+2)을 뺀 값을 다시 더한 값과 같다.

이는 다음과 같은 식으로 나타낼 수 있다.

[수학식 3]

$$\Delta I(n-1)=I(n-1)-I(n)=IB(n-2)-IB(n-1)+IB(n)-IB(n+1)=0.5*\Delta I(n-2)+0.5*\Delta I(n),$$

$$\Delta I(n)=I(n)-I(n+1)=IB(n-1)-IB(n)+IB(n+1)-IB(n+2)=0.5*\Delta I(n-1)+0.5*\Delta I(n+1),$$

$$\Delta I(n+1)=I(n+1)-I(n+2)=IB(n)-IB(n+1)+IB(n+2)-IB(n+3)=0.5*\Delta I(n)+0.5*\Delta I(n+2)...$$

상기 식은 n번째 칼럼의 픽셀과 n+1번째 칼럼의 픽셀에 흐르는 전류 값의 차이는 n-1번째 칼럼의 픽셀과 n번째 칼럼의 픽셀에 흐르는 전류 값의 차의 1/2에 해당하는 값에 n+1번째 칼럼의 픽셀과 n+2번째 칼럼의 픽셀에 흐르는 전류 값의 차의 1/2에 해당하는 값을 더한 값과 같음을 나타내고 있다. 이는 종래에서와 같이 픽셀간의 전류 값의 차이가 대상 칼럼에 기하학적으로 가장 인접한 트랜지스터의 출력 전류 값에만 영향을 받는 것이 아니라, 상기 기하학적으로 가장 인접한 트랜지스터 이외의 트랜지스터의 출력 전류 값에 영향을 받도록 함으로써 인접한 칼럼의 픽셀에 흐르는 전류 값의 편차를 줄이는 것을 의미한다.

즉, n번째 칼럼과 n+1번째 칼럼 간의 전류의 편차는 종래에는 n번째 칼럼 및 n+1번째 칼럼에 가장 인접한 트랜지스터의 전류 영향만을 받았지만, 도 2에 도시되어 있는 바와 같은 본 발명에서는 n번째 칼럼과 n+1번째 칼럼에 인접한 트랜지스터 뿐만 아니라, n-1번째 칼럼 및 n+2번째 칼럼에 가장 인접한 트랜지스터의 전류 영향도 받는다. 따라서, 배치된 트랜지스터 간의 거리의 차이에 따라 발생할 수 있는 전류 편차를 최대한 감소시킬 수 있다.

발명의 효과

본 발명에 의한 유기 전계 발광 디스플레이의 픽셀 구동회로는 종래 두 개의 트랜지스터에 의해 영향을 받던 인접 칼럼의 픽셀간의 전류의 차를 인접한 네 개의 칼럼에 해당하는 트랜지스터의 출력을 반영하도록 함으로써, 인접한 칼럼의 픽셀간의 전류 출력의 차이의 편차가 감소하게 되어 유기 전계 발광 디스플레이의 표시품질을 향상시킬 수 있다.

(57) 청구의 범위

청구항 1.

유기 전계 발광 디스플레이의 n 번째 칼럼에 기하학적으로 가장 인접한 트랜지스터를 $B(n)$, 상기 $B(n)$ 의 출력 전류 값을 $IB(n)$, n 번째 칼럼의 픽셀을 구동시키는 전류를 $I(n)$ 이라고 할 때,

상기 n 번째 칼럼의 픽셀을 구동시키는 전류 $I(n)$ 은 상기 $B(n)$ 의 출력 전류 값의 영향을 받지 않고 다른 칼럼에 기하학적으로 가장 인접한 트랜지스터의 출력 전류의 영향을 받는 것을 특징으로 하는 유기 전계 발광(Electro Luminiscence) 디스플레이 픽셀 구동회로.

청구항 2.

제1 항에 있어서,

상기 n 번째 칼럼의 픽셀을 구동시키는 전류 $I(n)$ 은 $n-1$ 번째 칼럼에 기하학적으로 가장 인접한 트랜지스터 $B(n-1)$ 의 출력 전류인 $IB(n-1)$ 및 $n+1$ 번째 칼럼에 기하학적으로 가장 인접한 트랜지스터 $B(n+1)$ 의 출력전류인 $IB(n+1)$ 의 합과 같은 것을 특징으로 하는 유기 전계 발광 디스플레이 픽셀 구동회로.

청구항 3.

제2 항에 있어서,

상기 n 번째 칼럼의 픽셀을 구동시키는 전류 $I(n)$ 및 $n+1$ 번째 칼럼의 픽셀을 구동시키는 전류 $I(n+1)$ 의 차인 $\Delta I(n)$ 은 $n-1$ 번째 칼럼의 픽셀을 구동시키는 전류 값으로부터 n 번째 칼럼의 픽셀을 구동시키는 전류 값을 뺀 값의 $1/2$ 와 $n+1$ 번째 칼럼의 픽셀을 구동시키는 전류 값으로부터 $n+2$ 번째 칼럼의 픽셀을 구동시키는 전류 값을 뺀 값의 $1/2$ 를 더한 것과 같은 값을 특징으로 하는 유기 전계 발광 디스플레이 픽셀 구동회로.

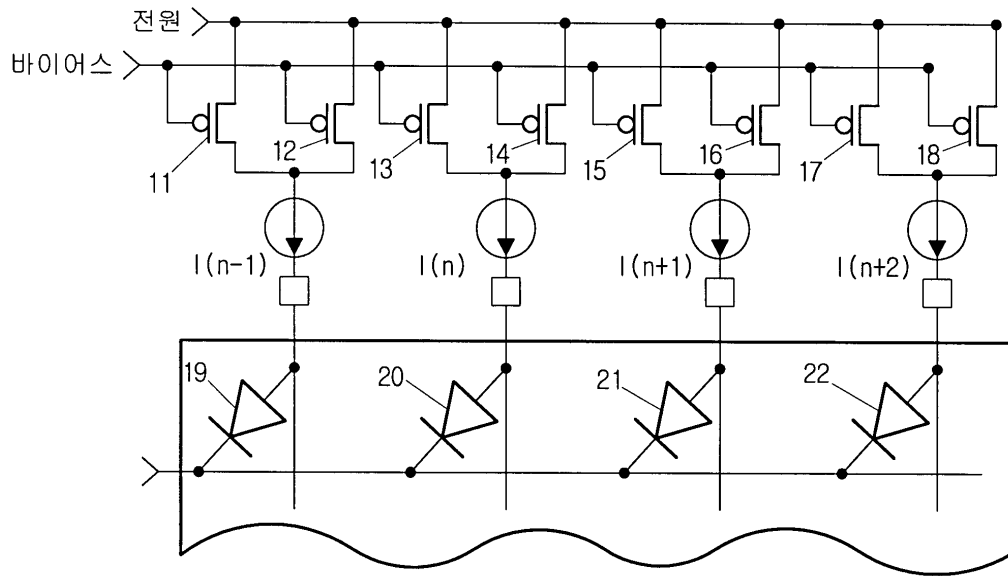
청구항 4.

제1 항 내지 제3 항 중 어느 한 항에 있어서,

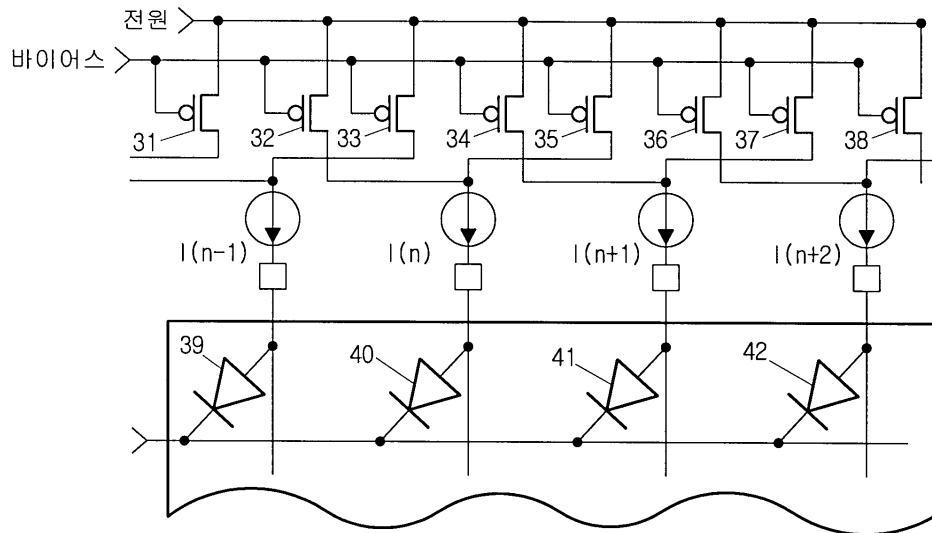
상기 트랜지스터는 바이어스에 의해 전류의 양이 조절되는 상보형-모스(CMOS) 트랜지스터 또는 양극 접합 트랜지스터(BJT) 임을 특징으로 하는 유기 전계 발광 디스플레이 픽셀 구동회로.

도면

도면1



도면2



专利名称(译)	有机电致发光显示器像素驱动电路		
公开(公告)号	KR100530659B1	公开(公告)日	2005-11-22
申请号	KR1020030082853	申请日	2003-11-21
[标]申请(专利权)人(译)	立迪思科技股份有限公司		
申请(专利权)人(译)	我们的服务技术的激光炮的鼻子		
当前申请(专利权)人(译)	我们的服务技术的激光炮的鼻子		
[标]发明人	KIM CHANG OON 김창운 AHN SUNG TAE 안성태		
发明人	김창운 안성태		
IPC分类号	G09G3/30 G09G3/32		
CPC分类号	G09G3/3208 G09G2320/0233 G09G3/3275		
代理人(译)	KIM , YOUNG CHOL KIM孙杨		
其他公开文献	KR1020050049590A		
外部链接	Espacenet		

摘要(译)

本发明涉及到显示有机EL (电Luminiscence) 的驱动电路, 更具体地说, 通过改变晶体管的配置在相邻的列中的像素之间的电流值的差影响当前用于驱动每个像素 (像素) 并且改善有机电致发光显示器的显示质量.2. 相关技术的描述[0005] 本发明的用于在第二列驱动有机发光n个输出像素的显示在一个电流值 $I_b(n)$ 的n个B(N)的第n列最相邻的晶体管几何的像素驱动电路中, B(n)的电流 $I(n)$ 的当被叫, 电流 $I(n)$ 的用于驱动第n个像素的列是相邻晶体管的输出电流几何在不同的列, 而不会受到该B的输出电流(n)的之类的。的有机光根据本发明通过确保反映对应于相邻的受传统的双晶体管晶体管相邻像素batdeon, 在相邻的列中的像素之间的电流之间的电流的差的四个列的输出发光显示器的像素驱动电路减小了输出差异的偏差, 并且可以提高有机电致发光显示器的显示质量。2

