



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2012-0019017
(43) 공개일자 2012년03월06일

(51) 국제특허분류(Int. Cl.)
H01L 51/52 (2006.01) H01L 51/56 (2006.01)
(21) 출원번호 10-2010-0082084
(22) 출원일자 2010년08월24일
심사청구일자 없음

(71) 출원인
삼성모바일디스플레이주식회사
경기도 용인시 기흥구 삼성2로 95 (농서동)
(72) 발명자
박동욱
경기도 용인시 기흥구 삼성2로 95 (농서동)
강철규
경기도 용인시 기흥구 삼성2로 95 (농서동)
(74) 대리인
신영무

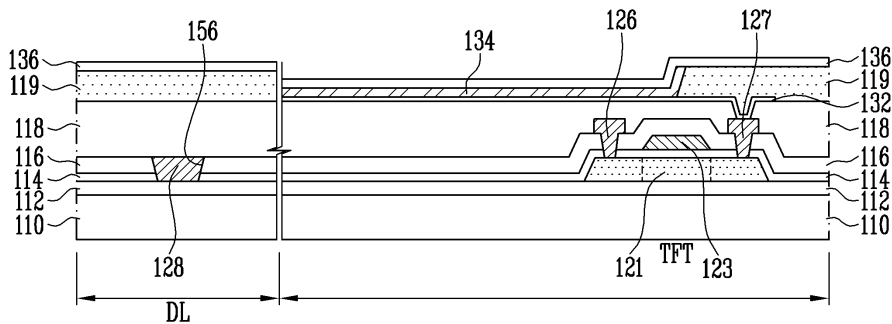
전체 청구항 수 : 총 13 항

(54) 발명의 명칭 유기 전계 발광 표시 장치 및 그 제조 방법

(57) 요약

본 발명은 RC 딜레이를 방지하여 장치의 신뢰성을 향상시키고 공정을 단순화시킬 수 있는 유기 전계 발광 표시 장치 및 그 제조 방법에 관한 것이다. 본 발명의 실시예에 따른 유기 전계 발광 표시 장치의 제조 방법은 서브 화소부와 데이터 라인부로 정의되는 기관 상에 버퍼층을 전면 형성하는 단계와, 상기 서브 화소부의 상기 버퍼층 상에 반도체층을 형성하는 단계와, 상기 반도체층이 형성된 상기 기관 전면에 게이트 절연막을 형성하는 단계와, 상기 반도체층과 중첩되도록 상기 서브 화소부의 상기 게이트 절연막 상에 게이트 전극을 형성하는 단계와, 상기 게이트 전극이 형성된 상기 기관 전면에 층간 절연막을 형성하는 단계와, 상기 서브 화소부의 상기 반도체층의 소스 영역 및 드레인 영역이 노출되도록 상기 층간 절연막 및 상기 게이트 절연막을 선택 식각함과 동시에 상기 데이터 라인부의 상기 버퍼층이 노출되도록 상기 데이터 라인부의 상기 층간 절연막 및 상기 게이트 절연막을 제거하는 단계 및 상기 서브 화소부의 노출된 상기 반도체층과 접속되는 소스 전극 및 드레인 전극을 형성하고 상기 데이터 라인부의 노출된 상기 버퍼층 상에 데이터 라인을 형성하는 단계를 포함하는 것을 특징으로 한다.

대표도 - 도2i



특허청구의 범위

청구항 1

버퍼층이 형성된 기관 상에 나열되는 게이트 라인과 데이터 라인의 수직 교차에 의해 정의되는 서브 화소;

상기 서브 화소에 구동 전류를 인가하는 구동 스위칭 소자;

상기 데이터 라인 및 상기 구동 스위칭 소자가 형성된 상기 기관 전면에 형성되는 보호막; 및

상기 서브 화소 내의 상기 보호막 상에 형성되어 상기 구동 스위칭 소자로부터 구동 전류를 공급받는 유기 발광 다이오드를 포함하고,

상기 데이터 라인은 상기 층간 절연막 및 상기 게이트 절연막을 관통하여 상기 버퍼층 상에 형성되는 유기 전계 발광 표시 장치.

청구항 2

제 1 항에 있어서,

상기 데이터 라인은 상기 구동 스위칭 소자의 소스 전극 및 드레인 전극과 동일한 물질로 형성되는 유기 전계 발광 표시 장치.

청구항 3

제 1 항에 있어서,

상기 데이터 라인은 상기 층간 절연막 및 상기 게이트 절연막 내에 매립되도록 형성되는 유기 전계 발광 표시 장치.

청구항 4

제 1 항에 있어서,

상기 데이터 라인은 상기 층간 절연막과 평탄화를 이루도록 형성되는 유기 전계 발광 표시 장치.

청구항 5

제 1 항에 있어서,

상기 데이터 라인 및 상기 구동 스위칭 소자를 덮는 상기 보호막 상에 형성된 평탄화막을 더 포함하고,

상기 데이터 라인 상에 형성된 상기 평탄화막의 두께는 상기 구동 스위칭 소자 상에 형성된 상기 평탄화막의 두께보다 두꺼운 유기 전계 발광 표시 장치.

청구항 6

서브 화소부와 데이터 라인부로 정의되는 기관 상에 버퍼층을 전면 형성하는 단계;

상기 서브 화소부의 상기 버퍼층 상에 반도체층을 형성하는 단계;

상기 반도체층이 형성된 상기 기관 전면에 게이트 절연막을 형성하는 단계;

상기 반도체층과 중첩되도록 상기 서브 화소부의 상기 게이트 절연막 상에 게이트 전극을 형성하는 단계;

상기 게이트 전극이 형성된 상기 기관 전면에 층간 절연막을 형성하는 단계;

상기 서브 화소부의 상기 반도체층의 소스 영역 및 드레인 영역이 노출되도록 상기 층간 절연막 및 상기 게이트 절연막을 선택 식각함과 동시에 상기 데이터 라인부의 상기 버퍼층이 노출되도록 상기 데이터 라인부의 상기 층간 절연막 및 상기 게이트 절연막을 제거하는 단계; 및

상기 서브 화소부의 노출된 상기 반도체층과 접속되는 소스 전극 및 드레인 전극을 형성하고 상기 데이터 라인부의 노출된 상기 버퍼층 상에 데이터 라인을 형성하는 단계를 포함하는 유기 전계 발광 표시 장치의 제조

방법.

청구항 7

제 6 항에 있어서,

상기 데이터 라인은 상기 층간 절연막 및 상기 게이트 절연막 내에 매립되도록 형성되는 유기 전계 발광 표시 장치의 제조 방법.

청구항 8

제 6 항에 있어서,

상기 데이터 라인은 상기 층간 절연막과 평탄화를 이루도록 형성되는 유기 전계 발광 표시 장치의 제조 방법.

청구항 9

제 6 항에 있어서,

상기 데이터 라인과 상기 소스 전극 및 상기 드레인 전극이 형성된 상기 기관 전면에 보호막을 형성하는 단계;

상기 보호막을 관통하여 상기 드레인 전극과 전기적으로 접속되는 애노드를 상기 서브 화소부에 형성하는 단계;

상기 애노드가 노출되도록 상기 기관 상에 평탄화막을 형성하는 단계;

노출된 상기 애노드 상에 유기 발광층을 형성하는 단계; 및

상기 유기 발광층이 형성된 상기 기관 전면에 캐소드를 형성하여 유기 발광 다이오드를 형성하는 단계를 더 포함하는 유기 전계 발광 표시 장치의 제조 방법.

청구항 10

제 9 항에 있어서,

상기 데이터 라인 상에 형성된 상기 평탄화막의 두께는 상기 소스 전극 및 상기 드레인 전극 상에 형성된 상기 평탄화막의 두께보다 두꺼운 유기 전계 발광 표시 장치의 제조 방법.

청구항 11

서브 화소부와 데이터 라인부로 정의되는 기관 상에 버퍼층을 전면 형성하는 단계;

상기 서브 화소부의 상기 버퍼층 상에 구동 스위칭 소자를 형성하는 단계;

상기 데이터 라인부의 상기 버퍼층 상에 데이터 라인을 형성하는 단계;

상기 구동 스위칭 소자 및 상기 데이터 라인이 형성된 상기 기관 전면에 보호막을 형성하는 단계; 및

상기 서브 화소부의 상기 보호막 상에 상기 구동 스위칭 소자와 전기적으로 접속되는 유기 발광 다이오드를 형성하는 단계를 포함하고,

상기 데이터 라인은 상기 구동 스위칭 소자의 소스 전극 및 드레인 전극을 형성하기 위한 콘택홀 공정에서 동시에 노출된 상기 데이터 라인부의 상기 버퍼층 상에 형성되는 유기 전계 발광 표시 장치의 제조 방법.

청구항 12

제 11 항에 있어서,

상기 데이터 라인은 상기 기관 전면에 형성되는 층간 절연막 및 게이트 절연막 내에 매립되도록 형성되는 유기 전계 발광 표시 장치의 제조 방법.

청구항 13

제 12 항에 있어서,

상기 데이터 라인은 상기 층간 절연막과 평탄화를 이루도록 형성되는 유기 전계 발광 표시 장치의 제조 방법.

명세서

기술분야

[0001] 본 발명은 유기 전계 발광 표시 장치 및 그 제조 방법에 관한 것으로, 보다 상세하게는 RC 딜레이를 방지하여 장치의 신뢰성을 향상시키고 공정을 단순화시킬 수 있는 유기 전계 발광 표시 장치 및 그 제조 방법에 관한 것이다.

배경기술

[0002] 근래 정보화 사회의 발전과 더불어, 표시 장치에 대한 다양한 형태의 요구가 증대되면서, 액정 표시 장치(Liquid Crystal Display Device; LCD), 플라즈마 디스플레이 패널(Plasma Display Panel; PDP), 전계 방출 장치(Field Emission Display Device; FED), 전기 영동 표시 장치(Electrophoretic Display Device: EPD), 유기 전계 발광 표시 장치(Organic Electroluminescence emitting device: OLED) 등 표시 장치에 대한 연구가 활발히 진행되고 있다.

[0003] 유기 전계 발광 표시 장치(Organic Light Emitting Display)는 캐소드(cathode)에서 공급되는 전자(electron)와 애노드(anode)에서 공급되는 정공(hole)의 재결합에 의하여 빛을 발생하는 유기 전계 발광 소자(Organic Light Emitting Device)를 이용한 것이다.

[0004] 이러한 유기 전계 발광 표시 장치는 응답속도가 빠르고 휘도가 우수하며 박막화로 인한 저전압 구동을 실현시킬 수 있을 뿐만 아니라, 가시영역의 모든 색상을 구현할 수 있어 현대인의 다양한 기호에 맞출 수 있는 장점이 있어 근래에 주로 사용되고 있다.

[0005] 유기 전계 발광 표시 장치는 수직 교차하는 게이트 배선과 데이터 배선에 의해 정의되는 서브 화소 내에 형성되어 화상을 표시하는 유기 발광 다이오드 및 유기 발광 다이오드와 전기적으로 연결되어 구동 전류를 공급하기 위한 구동 스위칭 소자를 포함한다.

[0006] 일반적으로 데이터 배선은 구동 스위칭 소자의 소스/드레인 전극을 형성하는 공정에서 함께 형성되므로, 데이터 배선의 하부에는 게이트 절연막 및 층간 절연막 등 여러 절연막들이 존재하게 된다. 데이터 배선 하부에 존재하는 평탄한 절연막들로 인하여 데이터 배선은 단차를 형성하게 된다.

[0007] 데이터 배선의 단차는 데이터 배선 상에 형성되는 절연막에도 그대로 영향을 미치게 된다. 이때, 데이터 배선과 절연막을 사이에 두고 데이터 배선 상에 형성되는 캐소드와의 사이에 기생 캐패시턴스가 형성되는데, 이러한 기생 캐패시턴스는 데이터 배선의 RC 딜레이를 유발시키는 원인이 된다.

[0008] 특히, 데이터 배선의 단차로 인하여 데이터 배선 상에 형성되는 절연막인 평탄화막은 데이터 배선의 단차가 없는 곳에 비해 상대적으로 얇게 형성된다. 얇게 형성된 평탄화막의 두께에 반비례하여 데이터 배선과 캐소드 사이의 기생 캐패시턴스는 점차 증가하게 된다.

[0009] 증가되는 기생 캐패시턴스에 따라 데이터 배선의 RC 딜레이 현상은 더욱 악화되어 유기 전계 발광 표시 장치의 구동이 어려워지는 등 유기 전계 발광 표시 장치의 신뢰성을 저하한다.

발명의 내용

해결하려는 과제

[0010] 본 발명의 목적은 RC 딜레이를 방지하여 장치의 신뢰성을 향상시키고 공정을 단순화시킬 수 있는 유기 전계 발광 표시 장치 및 그 제조 방법을 제공한다.

과제의 해결 수단

[0011] 본 발명의 일 실시예에 따른 유기 전계 발광 표시 장치는 버퍼층이 형성된 기판 상에 나열되는 게이트 라인과 데이터 라인의 수직 교차에 의해 정의되는 서브 화소와, 상기 서브 화소에 구동 전류를 인가하는 구동 스위칭 소자와, 상기 데이터 라인 및 상기 구동 스위칭 소자가 형성된 상기 기판 전면에서 형성되는 보호막 및 상기 서브 화소 내의 상기 보호막 상에 형성되어 상기 구동 스위칭 소자로부터 구동 전류를 공급받는 유기 발광 다이오드를 포함한다. 이때, 상기 데이터 라인은 상기 층간 절연막 및 상기 게이트 절연막을 관통하여 상기 버퍼층 상

에 형성된다.

- [0012] 상기 데이터 라인은 상기 구동 스위칭 소자의 소스 전극 및 드레인 전극과 동일한 물질로 형성된다. 상기 데이터 라인은 상기 층간 절연막 및 상기 게이트 절연막 내에 매립되도록 형성된다. 상기 데이터 라인은 상기 층간 절연막과 평탄화를 이루도록 형성된다.
- [0013] 본 발명의 일 실시예에 따른 유기 전계 발광 표시 장치는 상기 데이터 라인 및 상기 구동 스위칭 소자를 덮는 상기 보호막 상에 형성된 평탄화막을 더 포함하고, 상기 데이터 라인 상에 형성된 상기 평탄화막의 두께는 상기 구동 스위칭 소자 상에 형성된 상기 평탄화막의 두께보다 두껍다.
- [0014] 본 발명의 일 실시예에 따른 유기 전계 발광 표시 장치의 제조 방법은 서브 화소부와 데이터 라인부로 정의되는 기관 상에 버퍼층을 전면 형성하는 단계와, 상기 서브 화소부의 상기 버퍼층 상에 반도체층을 형성하는 단계와, 상기 반도체층이 형성된 상기 기관 전면에 게이트 절연막을 형성하는 단계와, 상기 반도체층과 중첩되도록 상기 서브 화소부의 상기 게이트 절연막 상에 게이트 전극을 형성하는 단계와, 상기 게이트 전극이 형성된 상기 기관 전면에 층간 절연막을 형성하는 단계와, 상기 서브 화소부의 상기 반도체층의 소스 영역 및 드레인 영역이 노출되도록 상기 층간 절연막 및 상기 게이트 절연막을 선택 식각함과 동시에 상기 데이터 라인부의 상기 버퍼층이 노출되도록 상기 데이터 라인부의 상기 층간 절연막 및 상기 게이트 절연막을 제거하는 단계 및 상기 서브 화소부의 노출된 상기 반도체층과 접속되는 소스 전극 및 드레인 전극을 형성하고 상기 데이터 라인부의 노출된 상기 버퍼층 상에 데이터 라인을 형성하는 단계를 포함한다.
- [0015] 본 발명의 일 실시예에 따른 유기 전계 발광 표시 장치의 제조 방법은 상기 데이터 라인과 상기 소스 전극 및 상기 드레인 전극이 형성된 상기 기관 전면에 보호막을 형성하는 단계와, 상기 보호막을 관통하여 상기 드레인 전극과 전기적으로 접속되는 애노드를 상기 서브 화소부에 형성하는 단계와, 상기 애노드가 노출되도록 상기 기관 상에 평탄화막을 형성하는 단계와, 노출된 상기 애노드 상에 유기 발광층을 형성하는 단계 및 상기 유기 발광층이 형성된 상기 기관 전면에 캐소드를 형성하여 유기 발광 다이오드를 형성하는 단계를 더 포함한다.
- [0016] 상기 데이터 라인 상에 형성된 상기 평탄화막의 두께는 상기 소스 전극 및 상기 드레인 전극 상에 형성된 상기 평탄화막의 두께보다 두껍다.
- [0017] 본 발명의 다른 실시예에 따른 유기 전계 발광 표시 장치의 제조 방법은 서브 화소부와 데이터 라인부로 정의되는 기관 상에 버퍼층을 전면 형성하는 단계와, 상기 서브 화소부의 상기 버퍼층 상에 구동 스위칭 소자를 형성하는 단계와, 상기 데이터 라인부의 상기 버퍼층 상에 데이터 라인을 형성하는 단계와, 상기 구동 스위칭 소자 및 상기 데이터 라인이 형성된 상기 기관 전면에 보호막을 형성하는 단계 및 상기 서브 화소부의 상기 보호막 상에 상기 구동 스위칭 소자와 전기적으로 접속되는 유기 발광 다이오드를 형성하는 단계를 포함하고, 상기 데이터 라인은 상기 구동 스위칭 소자의 소스 전극 및 드레인 전극을 형성하기 위한 콘택홀 공정에서 동시에 노출된 상기 데이터 라인부의 상기 버퍼층 상에 형성된다.

발명의 효과

- [0018] 본 발명은 데이터 라인을 층간 절연막과 게이트 절연막 내에 매립되는 구조로 형성함으로써 데이터 라인과 캐소드 사이에 발생하는 기생 캐패시턴스를 감소시키므로 데이터 라인의 RC 딜레이를 방지할 수 있다.
- [0019] 아울러, 본 발명은 데이터 라인의 RC 딜레이를 방지할 수 있으므로 유기 전계 발광 표시 장치의 구동을 안정화시키는 등 유기 전계 발광 표시 장치의 신뢰성을 향상시킬 수 있다.
- [0020] 더욱이, 본 발명은 데이터 라인 형성을 위한 콘택홀을 구동 스위칭 소자를 구성하는 소스 전극 및 드레인 전극 형성을 위한 콘택홀 공정에서 함께 형성함으로써 별도의 마스크 등 추가 공정을 필요로 하지 않으므로 공정을 단순화시킬 수 있다.

도면의 간단한 설명

- [0021] 도 1a는 본 발명에 따른 유기 전계 발광 표시 장치의 레이아웃을 간략하게 설명하기 위한 도면이다.
 도 1b는 도 1a에 도시된 본 발명에 따른 유기 전계 발광 표시 장치를 A-A'로 자른 단면도이고, 도 1c는 도 1a에 도시된 본 발명에 따른 유기 전계 발광 표시 장치를 B-B'로 자른 단면도이다.
 도 2a 내지 도 2i는 도 1a에 도시된 본 발명에 따른 유기 전계 발광 표시 장치의 제조 방법을 설명하기 위한 단면도들이다.

발명을 실시하기 위한 구체적인 내용

- [0022] 이하, 첨부된 도면을 통해 본 발명의 일 실시예에 따른 유기 전계 발광 표시 장치 및 그 제조 방법을 상세히 설명하도록 한다.
- [0023] 여기서 i) 첨부된 도면들에 도시된 형상, 크기, 비율, 각도, 개수 등은 개략적인 것으로 다소 변경될 수 있다. ii) 도면은 관찰자의 시선으로 도시되기 때문에 도면을 설명하는 방향이나 위치는 관찰자의 위치에 따라 다양하게 변경될 수 있다. iii) 도면 번호가 다르더라도 동일한 부분에 대해서는 동일한 도면 부호가 사용될 수 있다.
- [0024] iv) '포함한다', '갖는다', '이루어진다' 등이 사용되는 경우 '~만'이 사용되지 않는 이상 다른 부분이 추가될 수 있다. v) 단수로 설명되는 경우 다수로도 해석될 수 있다. vi) 형상, 크기의 비교, 위치 관계 등이 '약', '실질적' 등으로 설명되지 않아도 통상의 오차 범위가 포함되도록 해석된다.
- [0025] vii) '~후', '~전', '이어서', '그리고', '여기서', '후속하여', '이 때' 등의 용어가 사용되더라도 시간적 위치를 한정하는 의미로 사용되지는 않는다. viii) '제 1', '제 2', '제 3' 등의 용어는 단순히 구분의 편의를 위해 선택적, 교환적 또는 반복적으로 사용되며 한정적 의미로 해석되지 않는다.
- [0026] ix) '~상에', '~상부에', '~하부에', '~옆에' 등으로 두 부분의 위치 관계가 설명되는 경우 '바로'가 사용되지 않는 이상 두 부분 사이에 하나 이상의 다른 부분이 위치할 수도 있다. x)부분들이 '~또는'으로 전기적으로 접속되는 경우 부분들 단독뿐만 아니라 조합도 포함되게 해석되나 '~또는 ~중 하나'로 전기적으로 접속되는 경우 부분들 단독으로만 해석된다.
- [0027] 유기 전계 발광 표시 장치
- [0028] 본 발명에 따른 유기 전계 발광 표시 장치는 다수의 서브 화소들을 포함하나, 이하에서는 하나의 서브 화소를 중심으로 본 발명의 일 실시예들에 따른 유기 전계 발광 표시 장치를 설명할 것이다. 본 발명의 유기 전계 발광 표시 장치에 형성된 다른 서브 화소에도 적용될 수 있음은 물론이다.
- [0029] 도 1a 내지 도 1c를 참조하면, 본 발명에 따른 유기 전계 발광 표시 장치는 기판(110) 상에 수직 교차로 배치되는 게이트 라인(124)과 데이터 라인(128)과, 게이트 라인(124)과 데이터 라인(128)의 수직 교차로 정의되는 서브 화소부(P)에 형성되는 유기 발광 다이오드 및 유기 발광 다이오드에 구동 전류를 공급하기 위한 구동 스위칭 소자(TFT)를 포함한다. 기판(110)은 서브 화소부(P)와 데이터 라인부(DL)로 정의될 수 있다.
- [0030] 서브 화소부(P)에 형성되는 유기 발광 다이오드는 구동 스위칭 소자(TFT)를 통해 공급되는 구동 전류의 흐름에 따라 적, 녹, 청색의 빛을 발광하여 소정의 화상 정보를 표시한다. 유기 발광 다이오드는 구동 스위칭 소자(TFT)와 전기적으로 접속되는 애노드(132)와, 전원 배선(미도시)에 전기적으로 접속되는 캐소드(136) 및 이들 사이에 배치되는 유기 발광층(미도시)을 포함한다.
- [0031] 애노드(132)는 평탄화막(119)에 형성된 제 1 콘택홀(152)을 통해 구동 스위칭 소자(TFT)의 드레인 전극(127)과 전기적으로 연결되도록 평탄화막(118) 위에 형성된다. 이때, 애노드(132)는 투명 도전 물질로 서브 화소부(P) 내에 형성된다. 투명 도전 물질로는 인듐주석산화물(Indium Tin Oxide: ITO), 주석산화물(Tin Oxide: TO), 인듐아연산화물(Indium Zinc Oxide: IZO), 인듐주석아연산화물(Indium Tin Zinc Oxide: ITZO) 또는 이들의 조합으로 형성된다.
- [0032] 유기 발광층(미도시)은 애노드(132)와 캐소드(136)에서 각기 주입된 정공과 전자가 결합하여 형성된 엑시톤이 기저상태로 떨어지면서 빛이 발광되는 층이다. 이러한 유기 발광층(미도시)은 정공 주입층(hole injection layer: HIL), 정공 수송층(hole transporting layer: HTL), 발광층(emission layer: EL), 전자 수송층(electron transporting layer: ETL), 전자 주입층(electron injection layer: EIL)을 포함한다.
- [0033] 캐소드(136)는 관형으로 기판(110) 상에 전면적으로 형성된다. 캐소드(136)는 불투명 도전 물질 또는 투명 도전 물질로 형성될 수 있다. 불투명 도전 물질로는 Cr, Al, AlNd, Mo, Cu, W, Au, Ni, Ag 또는 이들의 합금이나 산화물이 이용되거나, 이들의 적층 구조가 이용될 수 있다. 이와 같이 형성된 유기 발광 다이오드는 구동 스위칭 소자(TFT)의 구동 전류에 따라 서브 화소 단위로 적, 녹, 청색광을 방출하여 영상을 표현할 수 있다.
- [0034] 구동 스위칭 소자(TFT)는 게이트 라인(124)과 데이터 라인(128)의 수직 교차 영역에 형성되어 서브 화소부(P)에

형성되는 유기 발광 다이오드에 구동 전류를 공급한다. 이를 위해, 구동 스위칭 소자(TFT)는 애노드(132)와 전기적으로 접속되어 유기 발광 다이오드에 전류를 인가한다.

- [0035] 구동 스위칭 소자(TFT)는 기판(110)의 버퍼층(112) 상에 형성된 반도체층(121)과, 게이트 절연막(114)을 사이에 두고 반도체층(121)의 채널부와 중첩되도록 형성된 게이트 전극(123)을 포함한다. 그리고, 구동 스위칭 소자(TFT)는 층간 절연막(116) 및 게이트 절연막(114)을 관통하여 게이트 전극(123) 양 측부의 반도체층(121) 내의 소오스 영역과 드레인 영역 각각 콘택된 소스 전극(126) 및 드레인 전극(127)을 더 포함한다.
- [0036] 데이터 라인부(DL)는 게이트 라인(124)의 스캔 신호에 응답하여 구동 스위칭 소자(TFT)에 데이터 신호를 공급하는 데이터 라인(128)이 형성되는 영역으로 정의될 수 있다. 데이터 라인부(DL)는 인접하는 서브 화소부(P)의 장변 일측 사이의 영역으로 정의될 수 있다.
- [0037] 데이터 라인부(DL)의 기판(110) 상에는 버퍼층(112)과, 데이터 라인(128)과, 보호막(118)과, 평탄화막(119) 및 캐소드(136)가 순차로 적층되어 있다. 본 발명에서, 데이터 라인(128)은 게이트 절연막(114) 및 층간 절연막(116)을 관통하여 기판(110) 상의 버퍼층(112) 상에 형성된다.
- [0038] 데이터 라인(128)은 게이트 절연막(114) 및 층간 절연막(116) 내에 매립되어 형성되므로 단차를 형성하지 않으며, 게이트 절연막(114) 상의 층간 절연막(116)과 평탄화를 이룬다. 층간 절연막(116)과 평탄화를 이루는 데이터 라인(128)에 의해 데이터 라인(128) 상에 순차로 적층되는 보호막(118) 및 평탄화막(119)의 두께는 게이트 라인(124) 상에 순차로 적층되는 보호막(118) 및 평탄화막(119)의 두께보다 두꺼워진다.
- [0039] 데이터 라인(128)은 구동 스위칭 소자(TFT)의 소스 전극(126) 및 드레인 전극(127)과 동일한 물질로 형성된다. 데이터 라인(128)이 층간 절연막(116) 및 게이트 절연막(114) 내에 형성되므로 데이터 라인(128) 상의 보호막(118) 및 평탄화막(119)의 두께는 구동 스위칭 소자(TFT)의 소스 전극(126) 및 드레인 전극(127) 상의 보호막(118) 및 평탄화막(119)의 두께보다 두꺼워진다.
- [0040] 이렇듯, 본 발명에 따른 데이터 라인(128)은 절연막 상에서 단차를 형성하지 않으므로 데이터 라인(128) 상에 형성되는 보호막(118) 또는/및 평탄화막(119)과 같은 절연막의 두께에 영향을 미치지 않는다. 즉, 본 발명은 데이터 라인(128) 하부의 게이트 절연막(114) 및 층간 절연막(116)의 제거로 인해 상대적으로 데이터 라인(128) 상의 보호막(118) 또는/및 평탄화막(119)의 두께가 두꺼워지므로 데이터 라인(128)과 캐소드(136)와의 거리는 멀어지게 된다.
- [0041] 그 결과, 데이터 라인(128)과 캐소드(136) 사이에 발생하는 기생 캐패시턴스(Cdc)가 감소하게 되므로 데이터 라인(128)의 RC 딜레이를 방지할 수 있다. 실험결과, 약 9 % 내지 36 %의 기생 캐패시턴스(Cdc)가 감소함을 알 수 있었다. 이와 같이, 본 발명은 데이터 라인(128)의 RC 딜레이를 방지할 수 있으므로 유기 전계 발광 표시 장치의 구동을 안정화시키는 등 유기 전계 발광 표시 장치의 신뢰성을 향상시킬 수 있다.
- [0042] 한편, 서브 화소부(P)와 데이터 라인부(DL)의 동일 명칭은 동일 물질로 이루어진다.
- [0043] 유기 전계 발광 표시 장치의 제조 방법
- [0044] 이하, 도 2a 내지 도 2i를 참조하여 도 1a에 도시된 유기 전계 발광 표시 장치의 제조 방법을 설명하기로 한다.
- [0045] 도 2a를 참조하면, 본 발명에 따른 유기 전계 발광 표시 장치의 제조 방법은 우선, 서브 화소부(P) 및 데이터 라인부(DL)로 정의되는 기판(110)을 준비한 후 기판(110) 상에 버퍼층(112)을 전면 형성한다.
- [0046] 도 2b를 참조하면, 비정질 실리콘층 또는 다결정 실리콘층을 기판(110) 전면에서 형성한 후 포토리소그래피 공정 및 식각 공정으로 비정질 실리콘층 또는 다결정 실리콘층을 섬 형상으로 패터닝하여 서브 화소부(P)의 기판(110) 상에 반도체층(121)을 형성한다.
- [0047] 도 2c를 참조하면, 반도체층(121)을 포함한 기판(110) 전면에서 게이트 절연막(114)을 형성한다. 게이트 절연막(114)은 실리콘 질화막(SiNx), 실리콘 산화막(SiOx) 등의 무기 절연 물질의 단일층 또는 이들의 다중층으로 형성될 수 있다.
- [0048] 도 2d를 참조하면, 제 1 불투명 도전 물질을 증착한 후, 포토리소그래피 공정 및 식각 공정으로 제 1 불투명 도전 물질을 패터닝함으로써 서브 화소부(P)의 반도체층(121)과 중첩되도록 게이트 절연막(114) 상에 게이트 전극(123)을 형성한다. 이때, 게이트 라인(미도시)도 함께 형성된다.

- [0049] 제 1 불투명 도전 물질로는 몰리브덴(Mo), 텅스텐(W), 티타늄(Ti), 구리(Cu), 알루미늄(Al), 네오디움(Nd), 크롬(Cr) 등의 단일층, 이들 합금의 단일층, 이들의 다층 구조 또는 이들 합금의 다층 구조가 이용될 수 있다.
- [0050] 도 2e를 참조하면, 게이트 전극(123)을 마스크로 이용해 반도체층(121)에 불순물 이온을 주입하여 소스 영역 및 드레인 영역을 형성한다. 이후, 게이트 전극(123)이 형성된 기판(110)의 전면에 층간 절연막(116)을 형성한 다음 반도체층(121)의 소스 영역 및 드레인 영역을 노출시키는 제 1 콘택홀(152)을 형성하기 위해 층간 절연막(116) 및 게이트 절연막(114)을 선택적으로 식각한다.
- [0051] 이때, 데이터 라인부(DL)의 버퍼층(112)을 노출시키는 제 2 콘택홀(156)이 형성되도록 데이터 라인부(DL)의 층간 절연막(116) 및 게이트 절연막(114)도 동시에 식각한다.
- [0052] 도 2f를 참조하면, 제 1 콘택홀(152) 및 제 2 콘택홀(156)이 매립되도록 기판(110) 상에 제 2 불투명 도전 물질을 형성하고, 포토리소그래피 공정 및 식각 공정으로 제 2 불투명 도전 물질을 패터닝하여 서브 화소부(P)의 층간 절연막(116) 및 게이트 절연막(114)을 관통하여 반도체층(121)의 소스 영역 및 드레인 영역에 각각 연결되는 소스 전극(126) 및 드레인 전극(127)을 형성한다.
- [0053] 동시에, 데이터 라인부(DL)의 층간 절연막(116) 및 게이트 절연막(114)을 관통하여 노출된 버퍼층(112) 상에 데이터 라인(128)을 형성한다. 이로써, 서브 화소부(P)에는 구동 스위칭 소자(TFT)를 완성하고, 데이터 라인부(DL)에는 데이터 라인(128)을 완성한다. 데이터 라인부(DL)의 데이터 라인(128)은 층간 절연막(116)의 상면과 함께 평탄화를 이룬다.
- [0054] 제 2 불투명 도전 물질로는 몰리브덴(Mo), 텅스텐(W), 티타늄(Ti), 구리(Cu), 알루미늄(Al), 네오디움(Nd), 크롬(Cr) 등의 단일층, 이들 합금의 단일층, 이들의 다층 구조 또는 이들 합금의 다층 구조가 이용될 수 있다.
- [0055] 도 2g를 참조하면, 구동 스위칭 소자(TFT)의 드레인 전극(127)을 노출시키는 콘택홀(158)을 갖는 보호막(118)을 기판(110) 전면에 형성한다. 보호막(118)은 PECVD 증착 방식으로 실리콘 산화막(SiO₂), 실리콘 질화막(SiNx)의 단일층이나 이들의 복수층으로 형성될 수 있다. 이때, 데이터 라인(128)은 단차를 갖지 않으므로 데이터 라인(128) 상의 보호막(118)도 단차를 갖지 않고 평탄하게 형성된다.
- [0056] 도 2h를 참조하면, 투명 도전 물질을 증착한 후 마스크를 이용한 포토리소그래피 공정 및 식각 공정으로 투명 도전 물질을 패터닝하여 콘택홀(158)에 의해 노출된 드레인 전극(127)과 연결되는 애노드(132)를 서브 화소부(P)의 보호막(118) 상에 형성한다.
- [0057] 투명 도전 물질로는 인듐주석산화물(Indium Tin Oxide: ITO), 주석산화물(Tin Oxide: TO), 인듐아연산화물(Indium Zinc Oxide: IZO), 인듐주석아연산화물(Indium Tin Zinc Oxide: ITZO) 또는 이들의 조합이 이용될 수 있다.
- [0058] 다음으로, 애노드(132)가 형성된 기판(110) 전면에 평탄화막(119)을 도포한 후 서브 화소부(P)의 애노드(132)가 노출되도록 평탄화막(119)을 선택적으로 제거하여 유기 발광 다이오드를 서브 화소 단위로 분리시킨다. 이때, 데이터 라인부(DL)의 데이터 라인(128) 및 보호막(118)은 단차를 갖지 않으므로 평탄화막(119)도 단차를 갖지 않고 평탄하게 형성된다.
- [0059] 도 2i를 참조하면, 서브 화소부(P)의 노출된 애노드(132) 상에 열증착 등의 증착 방법을 통해 유기물로 적층된 유기 발광층(134)을 형성한다. 이러한 유기 발광층(134)은 정공 주입층(hole injection layer: HIL), 정공 수송층(hole transporting layer: HTL), 발광층(emission layer: EL), 전자 수송층(electron transporting layer: ETL), 전자 주입층(electron injection layer: EIL)을 포함한다.
- [0060] 이때, 발광층은 서브 화소 단위로 분리되도록 애노드(132) 상에 형성되어 서브 화소 단위로 적, 녹, 청색광을 방출한다. 이어서, 유기 발광층(134)이 형성된 기판(110) 전면에 도전 물질을 증착하여 캐소드(136)를 형성함으로써, 유기 전계 발광 표시 장치를 제조한다.
- [0061] 이와 같이 본 발명에 따라 제조된 데이터 라인(128)은 절연막 상에서 단차를 형성하지 않으므로 데이터 라인(128) 상에 형성되는 보호막(118) 또는/및 평탄화막(119)과 같은 절연막의 두께에 영향을 미치지 않는다. 즉, 본 발명은 데이터 라인(128) 하부의 게이트 절연막(114) 및 층간 절연막(116)의 제거로 인해 상대적으로 데이터 라인(128) 상의 보호막(118) 또는/및 평탄화막(119)의 두께가 두꺼워지므로 데이터 라인(128)과 캐소드(136)와의 거리는 멀어지게 된다.
- [0062] 그 결과, 데이터 라인(128)과 캐소드(136) 사이에 발생하는 기생 캐패시턴스(Cdc)가 감소하게 되므로 데이터 라

인(128)의 RC 딜레이를 방지할 수 있다. 이렇듯, 본 발명은 데이터 라인(128)의 RC 딜레이를 방지할 수 있으므로 유기 전계 발광 표시 장치의 구동을 안정화시키는 등 유기 전계 발광 표시 장치의 신뢰성을 향상시킬 수 있다.

[0063] 더욱이, 데이터 라인(128)을 위한 콘택홀은 서브 화소부(P)의 구동 스위칭 소자(TFT)를 구성하는 소스 전극 및 드레인 전극 형성을 위한 콘택홀 공정에서 함께 형성되므로 별도의 마스크 등 추가 공정을 필요로 하지 않는다. 이렇듯, 본 발명은 공정을 단순화시키면서 데이터 라인(128)의 RC 딜레이를 개선할 수 있다.

[0064] 이상에서와 같이 상세한 설명과 도면을 통해 본 발명의 실시예들을 개시하였다. 용어들은 단지 본 발명을 설명하기 위한 목적에서 사용된 것이지 의미 한정이나 특허 청구범위에 기재된 본 발명의 범위를 제한하기 위하여 사용된 것은 아니다.

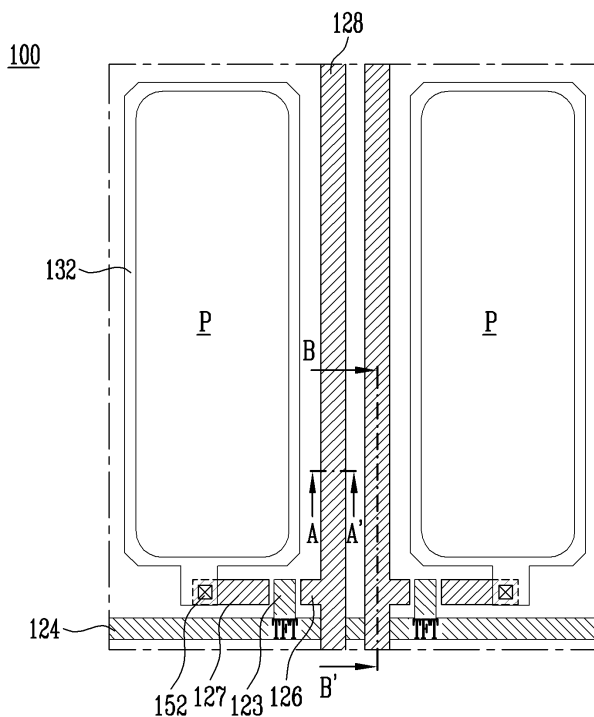
[0065] 그러므로 본 기술 분야의 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시예가 가능하다는 점을 이해할 것이다. 따라서 본 발명의 진정한 기술적 보호 범위는 첨부된 특허 청구범위의 기술적 사상에 의해 정해져야 할 것이다.

부호의 설명

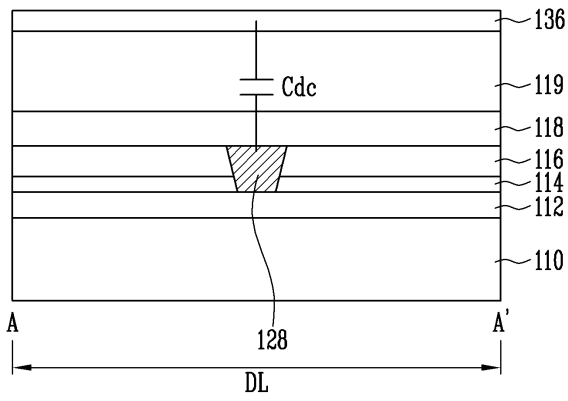
- | | | |
|--------|--------------|-------------|
| [0066] | 110: 기판 | 112: 버퍼층 |
| | 114: 게이트 절연막 | 116: 층간 절연막 |
| | 118: 보호막 | 119: 평탄화막 |
| | 121: 반도체층 | 123: 게이트 전극 |
| | 124: 게이트 라인 | 127: 드레인 전극 |
| | 128: 데이터 라인 | 132: 애노드 |
| | 134: 유기 발광층 | 136: 캐소드 |

도면

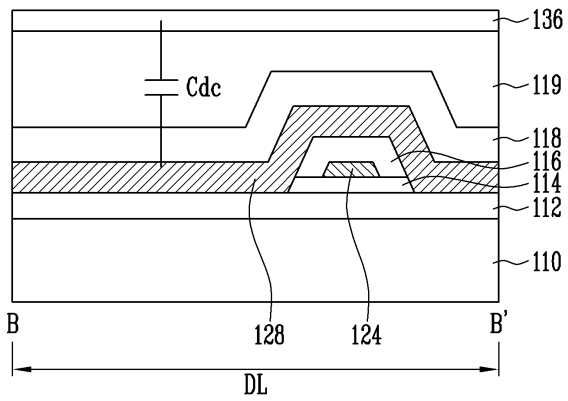
도면1a



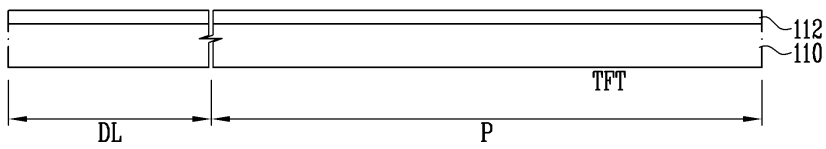
도면1b



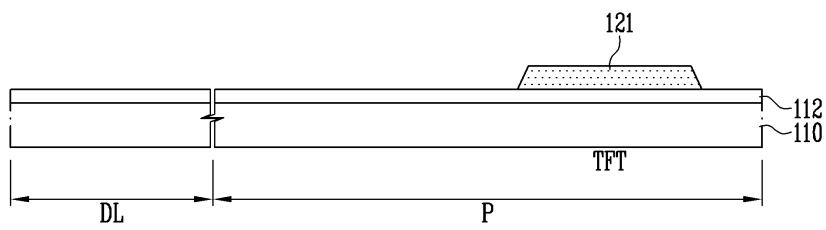
도면1c



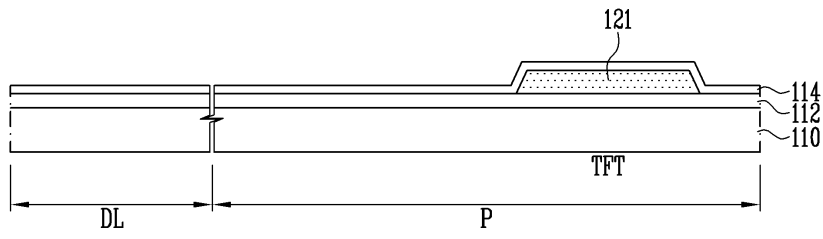
도면2a



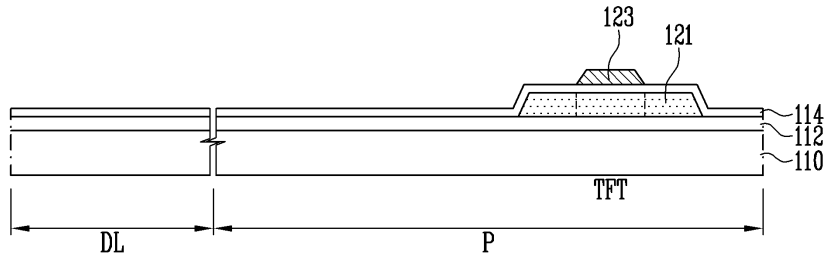
도면2b



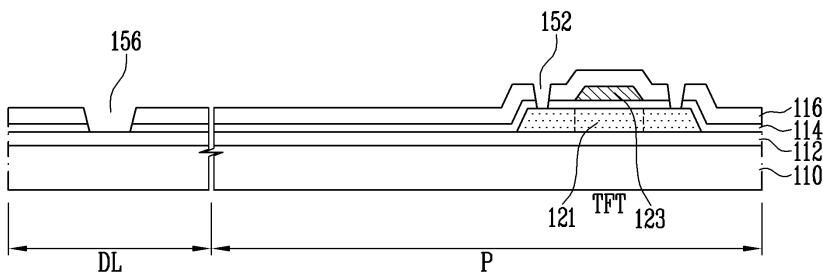
도면2c



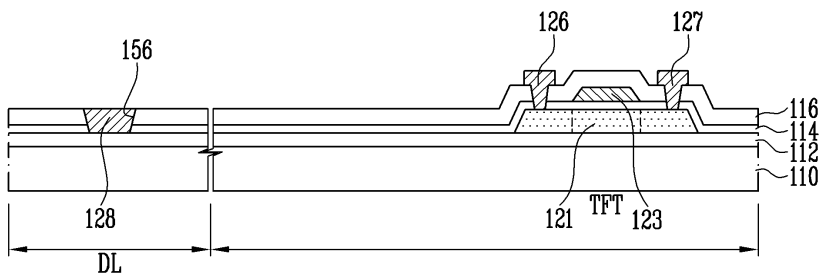
도면2d



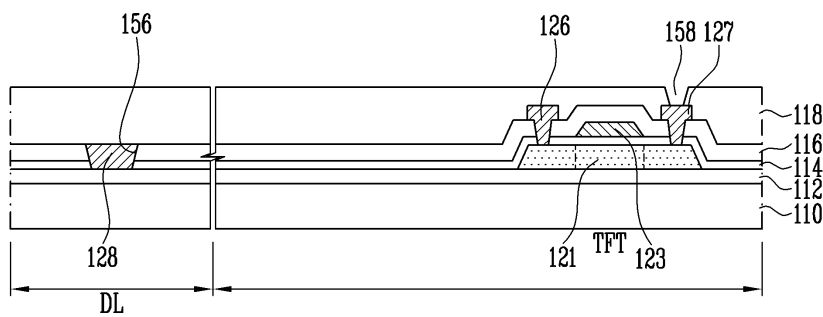
도면2e



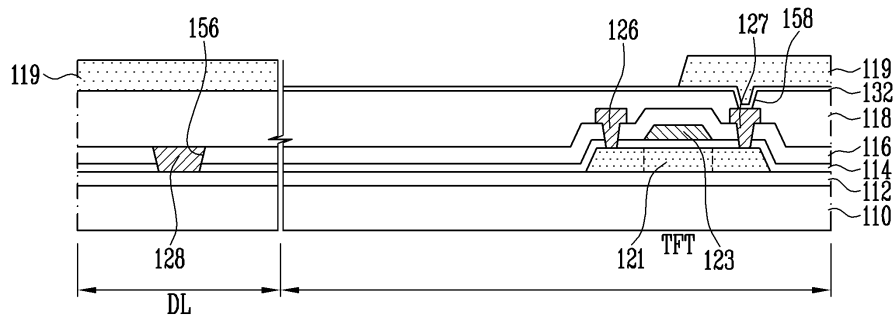
도면2f



도면2g



도면2h



도면2i

