



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2012-0009904
(43) 공개일자 2012년02월02일

(51) Int. Cl.

G09G 3/30 (2006.01)

(21) 출원번호 10-2010-0070948

(22) 출원일자 2010년07월22일

심사청구일자 없음

(71) 출원인

삼성모바일디스플레이주식회사

경기도 용인시 기흥구 농서동 산24번지

(72) 발명자

정진태

충청남도 천안시 서북구 번영로 467 (성성동)

(74) 대리인

신영무

전체 청구항 수 : 총 20 항

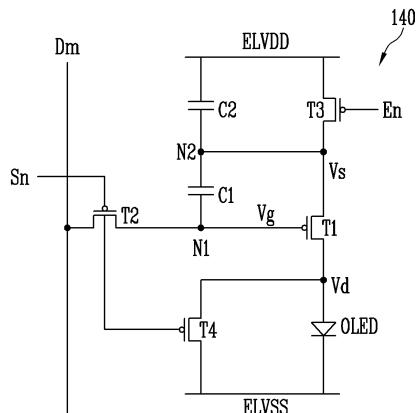
(54) 화소 및 이를 이용한 유기전계발광 표시장치

(57) 요 약

본 발명은, 구동 트랜지스터의 문턱전압 및 이동도 편차를 보상할 수 있도록 한 화소에 관한 것이다.

본 발명에 의한 화소는, 제1 전원과 제2 전원 사이에 접속되는 유기발광다이오드와; 상기 제1 전원과 상기 유기 발광다이오드 사이에 접속되며, 게이트 전극이 제1 노드에 접속되는 제1 트랜지스터와; 상기 제1 노드와 데이터 선 사이에 접속되며, 게이트 전극이 주사선에 접속되는 제2 트랜지스터와; 상기 제1 전원과 상기 제1 트랜지스터 사이에 접속되며, 게이트 전극이 발광 제어선에 접속되는 제3 트랜지스터와; 상기 제1 트랜지스터 및 상기 유기 발광다이오드의 접속노드와 상기 제2 전원 사이에 접속되며, 상기 제2 트랜지스터가 턠-온되는 주사기간 중에 턠-온되는 제4 트랜지스터와; 상기 제1 전원과 상기 제1 노드 사이에 접속되는 제1 및 제2 커패시터;를 포함하며, 상기 제1 및 제2 커패시터의 접속노드는 상기 제1 및 제3 트랜지스터의 접속노드에 연결된다.

대 표 도 - 도2



특허청구의 범위

청구항 1

제1 전원과 제2 전원 사이에 접속되는 유기발광다이오드와,

상기 제1 전원과 상기 유기발광다이오드 사이에 접속되며, 게이트 전극이 제1 노드에 접속되는 제1 트랜지스터와,

상기 제1 노드와 데이터선 사이에 접속되며, 게이트 전극이 주사선에 접속되는 제2 트랜지스터와,

상기 제1 전원과 상기 제1 트랜지스터 사이에 접속되며, 게이트 전극이 발광 제어선에 접속되는 제3 트랜지스터와,

상기 제1 트랜지스터 및 상기 유기발광다이오드의 접속노드와 상기 제2 전원 사이에 접속되며, 상기 제2 트랜지스터가 턴-온되는 주사기간 중에 턴-온되는 제4 트랜지스터와,

상기 제1 전원과 상기 제1 노드 사이에 접속되는 제1 및 제2 커패시터를 포함하며,

상기 제1 및 제2 커패시터의 접속노드는 상기 제1 및 제3 트랜지스터의 접속노드에 연결되는 화소.

청구항 2

제1항에 있어서,

상기 제3 트랜지스터 및 상기 제4 트랜지스터는 상기 주사기간 중 초기기간인 제1 기간 동안 상기 제2 트랜지스터와 함께 턴-온되고, 상기 제1 기간 동안 상기 데이터선으로는 제1 전압(Vsus)이 공급되는 화소.

청구항 3

제2항에 있어서,

상기 제3 트랜지스터는, 상기 주사기간 중 상기 제1 기간에 후속되는 제2 기간부터 턴-오프되어 상기 주사기간의 나머지 기간 동안 턴-오프 상태를 유지하고, 상기 주사기간이 완료된 이후에 턴-온되는 화소.

청구항 4

제2항에 있어서,

상기 제4 트랜지스터의 게이트 전극은 상기 주사선에 접속되는 화소.

청구항 5

제2항에 있어서,

상기 주사기간 중 상기 제1 기간과 이에 후속되는 제2 기간 동안, 상기 데이터선으로 상기 제1 전압이 공급되고, 상기 주사기간 중 상기 제1 및 제2 기간에 후속되는 제3 기간 동안, 상기 데이터선으로 데이터 신호(Vdata)가 공급되는 화소.

청구항 6

제5항에 있어서,

상기 제4 트랜지스터의 게이트 전극은 제어선에 접속되고, 상기 제4 트랜지스터는 상기 제어선으로부터 공급되는 제어신호에 대응하여 상기 제1 및 제2 기간 동안 턴-온되고, 상기 제3 기간 동안 턴-오프되는 화소.

청구항 7

제6항에 있어서,

상기 제1 및 제4 트랜지스터의 접속노드와 상기 유기발광다이오드 사이에 접속되며, 게이트 전극이 상기 발광 제어선에 접속되는 제5 트랜지스터를 더 포함하는 화소.

청구항 8

제2항에 있어서,

상기 제1 전압은 상기 제1 전원의 전압보다 상기 제1 트랜지스터의 문턱전압 이상 낮게 설정되는 화소.

청구항 9

제1항에 있어서,

상기 제1 전원은 고전위 화소전원으로 설정되고, 상기 제2 전원은 저전위 화소전원으로 설정되는 화소.

청구항 10

주사선들로 순차적으로 주사신호를 공급하고, 상기 주사선들과 나란하게 형성된 발광 제어선들로 발광 제어신호를 공급하는 주사 구동부와,

데이터선들로 데이터신호를 공급하는 데이터 구동부와,

상기 주사선들, 발광 제어선들 및 데이터선들의 교차부에 배치되며, 제1 전원 및 제2 전원을 공급받는 다수의 화소들을 구비한 화소부를 포함하며,

상기 화소들 각각은,

상기 제1 전원과 상기 제2 전원 사이에 접속되는 유기발광다이오드와;

상기 제1 전원과 상기 유기발광다이오드 사이에 접속되며, 게이트 전극이 제1 노드에 접속되는 제1 트랜지스터와;

상기 제1 노드와 데이터선 사이에 접속되며, 게이트 전극이 주사선에 접속되는 제2 트랜지스터와;

상기 제1 전원과 상기 제1 트랜지스터 사이에 접속되며, 게이트 전극이 발광 제어선에 접속되는 제3 트랜지스터와;

상기 제1 트랜지스터 및 상기 유기발광다이오드의 접속노드와 상기 제2 전원 사이에 접속되며, 상기 제2 트랜지스터가 턴-온되는 주사기간 중에 턴-온되는 제4 트랜지스터와;

상기 제1 전원과 상기 제1 노드 사이에 접속되는 제1 및 제2 커패시터;를 포함하며, 상기 제1 및 제2 커패시터의 접속노드는 상기 제1 및 제3 트랜지스터의 접속노드에 연결되는 유기전계발광 표시장치.

청구항 11

제10항에 있어서,

상기 주사 구동부는, 상기 주사선으로 주사신호가 공급되는 각 화소의 주사기간 중 초기기간인 제1 기간 동안 상기 화소와 연결된 발광 제어선으로 상기 제3 트랜지스터가 턴-온될 수 있는 발광 제어신호를 공급하고, 상기 주사기간의 나머지 기간 동안 상기 발광 제어선으로 상기 제3 트랜지스터가 턴-오프될 수 있는 발광 제어신호를 공급하는 유기전계발광 표시장치.

청구항 12

제11항에 있어서,

상기 데이터 구동부는, 상기 주사기간 중 상기 제1 기간과 이에 후속되는 제2 기간 동안 상기 데이터선으로 제1 전압(Vsus)을 공급하고, 상기 주사기간 중 상기 제1 및 제2 기간에 후속되는 제3 기간 동안 상기 데이터선으로 데이터 신호(Vdata)를 공급하는 유기전계발광 표시장치.

청구항 13

제12항에 있어서,

상기 제1 전압은 상기 제1 전원의 전압보다 상기 제1 트랜지스터의 문턱전압 이상 낮게 설정되는 유기전계발광 표시장치.

청구항 14

제10항에 있어서,

상기 제4 트랜지스터의 게이트 전극은 상기 주사선에 접속되는 유기전계발광 표시장치.

청구항 15

제10항에 있어서,

상기 주사선들과 나란하게 형성되며 상기 화소들에 구비된 제4 트랜지스터의 게이트 전극에 접속되는 제어선들과, 상기 제어선들로 순차적으로 제어신호를 공급하는 제어선 구동부를 더 포함하는 유기전계발광 표시장치.

청구항 16

제15항에 있어서,

상기 제어선 구동부는, 상기 주사선으로 주사신호가 공급되는 각 화소의 주사기간 중 상기 데이터선으로 제1 전압이 공급되는 제1 기간 및 제2 기간 동안 상기 화소와 연결된 제어선으로 상기 제4 트랜지스터가 턴-온될 수 있는 제어신호를 공급하고, 상기 주사기간 중 상기 데이터선으로 데이터 신호가 공급되는 제3 기간 동안 상기 제어선으로 상기 제4 트랜지스터가 턴-오프될 수 있는 제어신호를 공급하는 유기전계발광 표시장치.

청구항 17

제16항에 있어서,

상기 화소들 각각은, 상기 제1 및 제4 트랜지스터의 접속노드와 상기 유기발광다이오드 사이에 접속되며, 게이트 전극이 상기 발광 제어선에 접속되는 제5 트랜지스터를 더 포함하는 유기전계발광 표시장치.

청구항 18

제10항에 있어서,

상기 화소들 중 동일한 행 라인에 위치된 복수의 화소들이 상기 제2 커패시터를 공유하도록 구성된 유기전계발광 표시장치.

청구항 19

제18항에 있어서,

상기 화소들 중 동일한 행 라인에 위치된 복수의 화소들이 상기 제3 트랜지스터를 더 공유하도록 구성된 유기전계발광 표시장치.

청구항 20

제10항에 있어서,

상기 데이터 구동부로부터 데이터 신호가 입력되는 제1 입력라인과 상기 데이터선들 사이에 접속되는 제1 스위치들과; 일정한 제1 전압이 입력되는 제2 입력라인과 상기 데이터선들 사이에 접속되며 상기 제1 스위치들과 교번적으로 턴-온되는 제2 스위치들;을 구비한 스위치부를 더 포함하는 유기전계발광 표시장치.

명세서**기술분야**

[0001]

본 발명은 화소 및 이를 이용한 유기전계발광 표시장치에 관한 것으로, 특히 구동 트랜지스터의 문턱전압 및 이동도 편차를 보상할 수 있도록 한 화소 및 이를 이용한 유기전계발광 표시장치에 관한 것이다.

배경기술

[0002]

최근, 음극선관과 비교하여 무게가 가볍고 부피가 작은 각종 평판 표시장치(Flat Panel Display Device)들이 개

발되고 있다.

- [0003] 평판 표시장치들 중 특히 유기전계발광 표시장치(Organic Light Emitting Display Device)는 자발광소자인 유기발광다이오드를 이용하여 영상을 표시함으로써, 휴대 및 색순도가 뛰어나 차세대 표시장치로 주목받고 있다.
- [0004] 이와 같은 유기전계발광 표시장치는 유기발광다이오드를 구동하는 방식에 따라, 패시브 매트릭스형 유기전계발광 표시장치(PMOLED)와, 액티브 매트릭스형 유기전계발광 표시장치(AMOLED)로 나뉜다.
- [0005] 이 중 액티브 매트릭스형 유기전계발광 표시장치는 주사선들 및 데이터선들의 교차부에 위치된 다수의 화소들을 포함한다. 그리고, 각 화소는 유기발광다이오드와, 이를 구동하기 위한 화소회로를 포함한다. 이러한 화소회로는 통상적으로 스위칭 트랜지스터, 구동 트랜지스터 및 스토리지 커패시터를 포함하여 구성된다.
- [0006] 이와 같은 액티브 매트릭스형 유기전계발광 표시장치는 소비전력이 작은 이점을 가져, 휴대용 표시장치 등에 유용하게 이용된다.
- [0007] 단, 액티브 매트릭스형 유기전계발광 표시장치의 경우, 화소들 각각에 구비된 구동 트랜지스터의 문턱전압 및 이동도 편차에 의하여 화질이 저하되는 문제점이 있다.

발명의 내용

해결하려는 과제

- [0008] 따라서, 본 발명의 목적은 비교적 단순한 구조로 구성되면서 구동 트랜지스터의 문턱전압 및 이동도 편차를 보상할 수 있도록 한 화소 및 이를 이용한 유기전계발광 표시장치를 제공하는 것이다.

과제의 해결 수단

- [0009] 이와 같은 목적을 달성하기 위하여 본 발명의 일 측면은, 제1 전원과 제2 전원 사이에 접속되는 유기발광다이오드와; 상기 제1 전원과 상기 유기발광다이오드 사이에 접속되며, 게이트 전극이 제1 노드에 접속되는 제1 트랜지스터와; 상기 제1 노드와 데이터선 사이에 접속되며, 게이트 전극이 주사선에 접속되는 제2 트랜지스터와; 상기 제1 전원과 상기 제1 트랜지스터 사이에 접속되며, 게이트 전극이 발광 제어선에 접속되는 제3 트랜지스터와; 상기 제1 트랜지스터 및 상기 유기발광다이오드의 접속노드와 상기 제2 전원 사이에 접속되며, 상기 제2 트랜지스터가 턴-온되는 주사기간 중에 턴-온되는 제4 트랜지스터와; 상기 제1 전원과 상기 제1 노드 사이에 접속되는 제1 및 제2 커패시터;를 포함하며, 상기 제1 및 제2 커패시터의 접속노드는 상기 제1 및 제3 트랜지스터의 접속노드에 연결되는 화소를 제공한다.
- [0010] 여기서, 상기 제3 트랜지스터 및 상기 제4 트랜지스터는 상기 주사기간 중 초기기간인 제1 기간 동안 상기 제2 트랜지스터와 함께 턴-온되고, 상기 제1 기간 동안 상기 데이터선으로는 제1 전압(Vsus)이 공급될 수 있다.
- [0011] 그리고, 상기 제3 트랜지스터는, 상기 주사기간 중 상기 제1 기간에 후속되는 제2 기간부터 턴-오프되어 상기 주사기간의 나머지 기간 동안 턴-오프 상태를 유지하고, 상기 주사기간이 완료된 이후에 턴-온될 수 있다.
- [0012] 또한, 상기 제4 트랜지스터의 게이트 전극은 상기 주사선에 접속될 수 있다.
- [0013] 또한, 상기 주사기간 중 상기 제1 기간과 이에 후속되는 제2 기간 동안, 상기 데이터선으로 상기 제1 전압이 공급되고, 상기 주사기간 중 상기 제1 및 제2 기간에 후속되는 제3 기간 동안, 상기 데이터선으로 데이터 신호(Vdata)가 공급될 수 있다.
- [0014] 또한, 상기 제4 트랜지스터의 게이트 전극은 제어선에 접속되고, 상기 제4 트랜지스터는 상기 제어선으로부터 공급되는 제어신호에 대응하여 상기 제1 및 제2 기간 동안 턴-온되고, 상기 제3 기간 동안 턴-오프될 수 있다.
- [0015] 여기서, 상기 화소는, 상기 제1 및 제4 트랜지스터의 접속노드와 상기 유기발광다이오드 사이에 접속되며, 게이트 전극이 상기 발광 제어선에 접속되는 제5 트랜지스터를 더 포함할 수 있다.
- [0016] 또한, 상기 제1 전압은 상기 제1 전원의 전압보다 상기 제1 트랜지스터의 문턱전압 이상 낮게 설정될 수 있다.
- [0017] 또한, 상기 제1 전원은 고전위 화소전원으로 설정되고, 상기 제2 전원은 저전위 화소전원으로 설정될 수 있다.

[0018]

본 발명의 다른 측면은, 주사선들로 순차적으로 주사신호를 공급하고 상기 주사선들과 나란하게 형성된 발광 제어선들로 발광 제어신호를 공급하는 주사 구동부와, 데이터선들로 데이터신호를 공급하는 데이터 구동부와, 상기 주사선들, 발광 제어선들 및 데이터선들의 교차부에 배치되며, 제1 전원 및 제2 전원을 공급받는 다수의 화소들을 구비한 화소부를 포함하며, 상기 화소들 각각은, 상기 제1 전원과 상기 제2 전원 사이에 접속되는 유기 발광다이오드와; 상기 제1 전원과 상기 유기발광다이오드 사이에 접속되며, 게이트 전극이 제1 노드에 접속되는 제1 트랜지스터와; 상기 제1 노드와 데이터선 사이에 접속되며, 게이트 전극이 주사선에 접속되는 제2 트랜지스터와; 상기 제1 전원과 상기 제1 트랜지스터 사이에 접속되며, 게이트 전극이 발광 제어선에 접속되는 제3 트랜지스터와; 상기 제1 트랜지스터 및 상기 유기발광다이오드의 접속노드와 상기 제2 전원 사이에 접속되며, 상기 제2 트랜지스터가 턴-온되는 주사기간 중에 턴-온되는 제4 트랜지스터와; 상기 제1 전원과 상기 제1 노드 사이에 접속되는 제1 및 제2 커패시터;를 포함하며, 상기 제1 및 제2 커패시터의 접속노드는 상기 제1 및 제3 트랜지스터의 접속노드에 연결되는 유기전계발광 표시장치를 제공한다.

[0019]

여기서, 상기 주사 구동부는, 상기 주사선으로 주사신호가 공급되는 각 화소의 주사기간 중 초기기간인 제1 기간 동안 상기 화소와 연결된 발광 제어선으로 상기 제3 트랜지스터가 턴-온될 수 있는 발광 제어신호를 공급하고, 상기 주사기간의 나머지 기간 동안 상기 발광 제어선으로 상기 제3 트랜지스터가 턴-오프될 수 있는 발광 제어신호를 공급할 수 있다.

[0020]

또한, 상기 데이터 구동부는, 상기 주사기간 중 상기 제1 기간과 이에 후속되는 제2 기간 동안 상기 데이터선으로 제1 전압(Vsus)을 공급하고, 상기 주사기간 중 상기 제1 및 제2 기간에 후속되는 제3 기간 동안 상기 데이터선으로 데이터 신호(Vdata)를 공급할 수 있다.

[0021]

또한, 상기 유기전계발광 표시장치는, 상기 주사선들과 나란하게 형성되며 상기 화소들에 구비된 제4 트랜지스터의 게이트 전극에 접속되는 제어선들과, 상기 제어선들로 순차적으로 제어신호를 공급하는 제어선 구동부를 더 포함할 수 있다.

[0022]

여기서, 상기 제어선 구동부는, 상기 주사선으로 주사신호가 공급되는 각 화소의 주사기간 중 상기 데이터선으로 제1 전압이 공급되는 제1 기간 및 제2 기간 동안 상기 화소와 연결된 제어선으로 상기 제4 트랜지스터가 턴-온될 수 있는 제어신호를 공급하고, 상기 주사기간 중 상기 데이터선으로 데이터 신호가 공급되는 제3 기간 동안 상기 제4 트랜지스터가 턴-오프될 수 있는 제어신호를 공급할 수 있다.

[0023]

또한, 상기 화소들 각각은, 상기 제1 및 제4 트랜지스터의 접속노드와 상기 유기발광다이오드 사이에 접속되며, 게이트 전극이 상기 발광 제어선에 접속되는 제5 트랜지스터를 더 포함할 수 있다.

[0024]

또한, 상기 화소들 중 동일한 행 라인에 위치된 복수의 화소들이 상기 제2 커패시터를 공유하도록 구성될 수 있다. 여기서, 상기 화소들 중 동일한 행 라인에 위치된 복수의 화소들이 상기 제3 트랜지스터를 더 공유하도록 구성될 수 있다.

[0025]

또한, 상기 유기전계발광 표시장치는, 데이터 구동부로부터 데이터 신호가 입력되는 제1 입력라인과 상기 데이터선들 사이에 접속되는 제1 스위치들과; 일정한 제1 전압이 입력되는 제2 입력라인과 상기 데이터선들 사이에 접속되며 상기 제1 스위치들과 교번적으로 턴-온되는 제2 스위치들;을 구비한 스위치부를 더 포함할 수 있다.

발명의 효과

[0026]

이와 같은 본 발명에 의하면, 비교적 단순한 구조로 화소를 구성하면서도 구동 트랜지스터의 문턱전압 및 이동도 편차를 보상함에 균일한 화질의 영상을 표시할 수 있다.

도면의 간단한 설명

[0027]

도 1은 본 발명의 일 실시예에 의한 유기전계발광 표시장치의 구조를 개략적으로 도시한 블럭도이다.

도 2는 본 발명의 일 실시예에 의한 유기전계발광 표시장치의 화소를 도시한 회로도이다.

도 3은 도 2에 도시된 화소의 구동방법을 도시한 과정도이다.

도 4는 본 발명의 다른 실시예에 의한 유기전계발광 표시장치의 구조를 개략적으로 도시한 블럭도이다.

도 5는 본 발명의 다른 실시예에 의한 유기전계발광 표시장치의 화소를 도시한 회로도이다.

도 6은 도 5에 도시된 화소의 구동방법을 도시한 과정도이다.

도 7은 복수의 화소가 소정의 트랜지스터 및 커패시터를 공유하는 실시예를 도시한 회로도이다.

도 8은 데이터선들의 입력부에 연결되어 상기 데이터선들로 데이터 신호 및 제1 전압을 선택적으로 공급하는 스위치부를 구비하는 실시예를 도시한 회로도이다.

발명을 실시하기 위한 구체적인 내용

[0028] 이하, 첨부된 도면을 참조하여 본 발명의 실시예를 보다 상세히 설명하기로 한다.

[0029] 도 1은 본 발명의 일 실시예에 의한 유기전계발광 표시장치의 구조를 개략적으로 도시한 블럭도이다.

[0030] 도 1을 참조하면, 본 발명의 일 실시예에 의한 유기전계발광 표시장치는 주사선들(S1 내지 Sn), 발광 제어선들(E1 내지 En) 및 데이터선들(D1 내지 Dm)의 교차부에 위치되는 다수의 화소들(140)을 구비한 화소부(130)와, 주사선들(S1 내지 Sn) 및 발광 제어선들(E1 내지 En)을 구동하기 위한 주사 구동부(110)와, 데이터선들(D1 내지 Dm)을 구동하기 위한 데이터 구동부(120)와, 주사 구동부(110) 및 데이터 구동부(120)를 제어하기 위한 타이밍 제어부(150)를 포함한다.

[0031] 주사 구동부(110)는 타이밍 제어부(150)로부터 주사 구동제어신호(SCS)를 공급받는다. 주사 구동제어신호(SCS)를 공급받은 주사 구동부(110)는 주사신호를 생성하고, 생성된 주사신호를 주사선들(S1 내지 Sn)로 순차적으로 공급한다.

[0032] 또한, 주사 구동부(110)는 주사 구동제어신호(SCS)에 대응하여, 주사선들(S1 내지 Sn)과 나란하게 형성된 발광 제어선들(E1 내지 En)로 발광 제어신호를 공급한다.

[0033] 단, 본 발명에서, 주사 구동부(110)는 주사신호를 공급받는 화소들(140)을 기준으로, 상기 주사신호가 공급되는 주사기간 중 초기기간인 제1 기간 동안 화소들(140)에 구비되는 소정의 트랜지스터들이 턴-온될 수 있는 발광 제어신호를 해당 발광 제어선(E)으로 공급하고, 상기 주사기간의 나머지 기간 동안에는 상기 발광 제어선(E)으로 상기 소정의 트랜지스터들이 턴-오프될 수 있는 발광 제어신호를 공급한다.

[0034] 한편, 편의상 도 1에서는 하나의 주사 구동부(110)에서 주사신호 및 발광 제어신호를 모두 생성하여 출력하는 것으로 도시하였지만, 본 발명이 이에 한정되는 것은 아니다.

[0035] 즉, 복수의 주사 구동부(110)가 화소부(130)의 양측으로부터 주사신호 및 발광 제어신호를 공급하거나, 혹은 주사신호를 생성하여 출력하는 구동회로와 발광 제어신호를 생성하여 출력하는 구동회로를 별개의 구동회로로 구분하고 이를 각각 주사 구동부 및 발광제어 구동부로 명명할 수도 있을 것이다. 이때, 주사 구동부 및 발광제어 구동부는 화소부(130)의 동일한 일 측에 형성될 수도 있고, 혹은 대향되는 상이한 측면에 형성될 수도 있다.

[0036] 데이터 구동부(120)는 타이밍 제어부(150)로부터 데이터 구동제어신호(DCS)를 공급받는다. 데이터 구동제어신호(DCS)를 공급받은 데이터 구동부(120)는 이에 대응하는 데이터신호(Vdata)를 생성하고, 생성된 데이터신호(Vdata)를 데이터선들(D1 내지 Dm)로 공급한다.

[0037] 단, 본 실시예에서 데이터 구동부(120)는 화소들의 주사기간 중, 화소 내의 소정의 트랜지스터들이 턴-온될 수 있도록 하는 발광제어신호가 공급되는 초기기간인 제1 기간과, 상기 주사기간 중 상기 제1 기간에 후속되며 화소 내의 소정의 트랜지스터들이 턴-오프될 수 있도록 하는 발광제어신호가 공급되는 나머지 기간 중 일부 기간인 제2 기간 동안, 데이터선들(D1 내지 Dm)로 제1 전압(Vsus)을 공급한다. 여기서, 제1 전압(Vsus)은 제1 전원(ELVDD)의 전압보다 화소 내 구동 트랜지스터의 문턱전압 이상 낮은 전압으로 설정될 수 있다.

[0038] 이후, 데이터 구동부(120)는 상기 주사기간 중 제2 기간에 후속되는 제3 기간 동안에는 데이터선들(D1 내지 Dm)로 데이터신호(Vdata)를 공급함에 의해 상기 데이터신호(Vdata)가 화소들 내에 저장될 수 있도록 한다.

[0039] 즉, 본 실시예에 의한 데이터 구동부(120)는 주사신호 및 발광제어신호의 공급 시간에 대응하여 데이터선들(D1 내지 Dm)로 제1 전압(Vsus)과 데이터신호(Vdata)를 교번적으로 공급할 수 있다.

[0040] 타이밍 제어부(150)는 외부로부터 공급되는 동기신호들에 대응하여 데이터 구동제어신호(DCS) 및 주사 구동제어 신호(SCS)를 생성한다. 타이밍 제어부(150)에서 생성된 데이터 구동제어신호(DCS)는 데이터 구동부(120)로 공급

되고, 주사 구동제어신호(SCS)는 주사 구동부(110)로 공급된다 그리고, 타이밍 제어부(150)는 외부로부터 공급되는 데이터(Data)를 데이터 구동부(120)로 공급한다.

[0041] 화소부(130)는 외부로부터 고전위 화소전원인 제1 전원(ELVDD)과 저전위 화소전원인 제2 전원(ELVSS)을 공급받아 각각의 화소들(140)로 공급한다. 제1 전원(ELVDD) 및 제2 전원(ELVSS)을 공급받은 화소들(140) 각각은 데이터신호에 대응하는 빛을 생성한다.

[0042] 도 2는 본 발명의 일 실시예에 의한 유기전계발광 표시장치의 화소를 도시한 회로도이다. 편의상 도 2에서는 제n(n은 자연수)번째 수평라인에 위치되며, 제m 데이터선(Dm)과 접속되는 화소를 도시하기로 한다.

[0043] 도 2를 참조하면, 본 발명의 일 실시예에 의한 유기전계발광 표시장치의 화소(140)는, 제1 전원(ELVDD)과 제2 전원(ELVSS) 사이에 접속되는 유기발광다이오드(OLED)와, 제1 전원(ELVDD)과 유기발광다이오드(OLED) 사이에 접속되는 제1 트랜지스터(T1)와, 데이터선(Dm)과 제1 트랜지스터(T1)의 게이트 전극 사이에 접속되는 제2 트랜지스터(T2)와, 제1 전원(ELVDD)과 제1 트랜지스터(T1) 사이에 접속되는 제3 트랜지스터(T3)와, 제1 트랜지스터(T1) 및 유기발광다이오드(OLED)의 접속노드와 제2 전원(ELVSS) 사이에 접속되는 제4 트랜지스터(T4)와, 제1 전원(ELVDD)과 제1 트랜지스터(T1)의 게이트 전극 사이에 접속되는 제1 및 제2 커패시터(C1, C2)를 포함하며, 상기 제1 및 제2 커패시터(C1, C2)의 접속노드는 제1 및 제3 트랜지스터(T1, T3)의 접속노드에 연결된다.

[0044] 보다 구체적으로, 제1 트랜지스터(T1)의 제1 전극은 제3 트랜지스터(T3)를 경유하여 제1 전원(ELVDD)에 접속되고, 제2 전극은 유기발광다이오드(OLED)에 접속된다. 여기서, 제1 전극과 제2 전극은 서로 다른 전극으로, 예컨대 제1 전극이 소스 전극이면 제2 전극은 드레인 전극이다. 그리고, 제1 트랜지스터(T1)의 게이트 전극은 제1 노드(N1)에 접속된다.

[0045] 이러한 제1 트랜지스터(T1)는 제1 노드(N1)의 전압에 대응하여 유기발광다이오드(OLED)로 공급되는 구동전류를 제어하는 것으로, 화소(140)의 구동 트랜지스터로 기능한다.

[0046] 제2 트랜지스터(T2)의 제1 전극은 데이터선(Dm)에 접속되고, 제2 전극은 제1 트랜지스터(T1)의 게이트 전극이 접속되는 제1 노드(N1)에 접속된다. 그리고, 제2 트랜지스터(T2)의 게이트 전극은 주사선(Sn)에 접속된다.

[0047] 이러한 제2 트랜지스터(T2)는 주사선(Sn)으로부터 주사신호가 공급되는 주사기간 동안 턴-온되어 데이터선(Dm)으로부터 공급되는 제1 전압(Vsus) 또는 데이터신호(Vdata)를 화소(140) 내부로 전달한다.

[0048] 제3 트랜지스터(T3)의 제1 전극은 제1 전원(ELVDD)에 접속되고, 제2 전극은 제1 트랜지스터(T1)의 제1 전극이 접속되는 제2 노드(N2)에 접속된다. 그리고, 제3 트랜지스터(T3)의 게이트 전극은 발광 제어선(En)에 접속된다.

[0049] 이러한 제3 트랜지스터(T3)는 발광 제어선(En)으로부터 공급되는 발광 제어신호에 대응하여 제1 전원(ELVDD)과 제2 노드(N2) 사이의 연결을 제어한다.

[0050] 제4 트랜지스터(T4)의 제1 전극은 제1 트랜지스터(T1)의 제2 전극에 접속되고, 제2 전극은 제2 전원(ELVSS)에 접속된다. 즉, 본 실시예에서 제4 트랜지스터(T4)는 유기발광다이오드(OLED)와 별별 연결되는 형태로 접속된다.

[0051] 이러한 제4 트랜지스터(T4)는 제2 트랜지스터(T2)가 턴-온되는 주사기간 중에 턴-온되어 제1 트랜지스터(T1)의 제2 전극에 제2 전원(ELVSS)을 인가한다. 이를 위해, 제4 트랜지스터(T4)의 게이트 전극은, 일례로 주사선(Sn)에 접속될 수 있다.

[0052] 전술한 바와 같은 화소(140)는, 제1 트랜지스터(T1)의 문턱전압 및 이동도 편차와 제1 전원(ELVDD)의 전압강하가 보상되도록 구동된다. 따라서, 상기 화소(140)는 중대형 패널에도 유용하게 적용될 수 있으며, 이를 구비한 유기전계발광 표시장치는 균일한 화질의 영상을 표시할 수 있다.

[0053] 특히, 본 발명의 화소(140)는 트랜지스터의 수 및 입력신호의 수가 비교적 적은 단순한 구조로 구성되기 때문에 고해상도의 패널을 설계함에 있어 유용하게 적용될 수 있다.

[0054] 상기 화소(140)의 동작과정에 대한 보다 상세한 설명은 화소(140)를 구동하기 위한 구동신호들이 도시된 도 3을 참조하여 후술하기로 한다.

[0055] 도 3은 도 2에 도시된 화소의 구동방법을 도시한 과정도이다.

- [0056] 도 3을 참조하면, 발광 제어선(En)으로부터 공급되는 발광 제어신호는, 주사선(Sn)으로부터 주사신호가 공급되는 주사기간(t1~t3) 중 초기기간인 제1 기간(t1) 동안에는 제3 트랜지스터(T3)가 턴-온될 수 있는 전압(예컨대, 로우전압)으로 유지된다. 그리고, 상기 주사기간 중 제1 기간(t1)에 후속되는 나머지 기간(t2, t3) 동안에는 제3 트랜지스터(T3)가 턴-오프될 수 있는 전압(예컨대, 하이전압)으로 변경된다. 이러한 발광제어신호는 주사기간(t1~t3)이 완료된 이후의 발광기간(t4)에 다시 제3 트랜지스터(T3)가 턴-온될 수 있는 전압으로 변경된다.
- [0057] 한편, 데이터선(Dm)으로부터는 제1 전압(Vsus)과 데이터신호(Vdata)가 교변적으로 공급된다.
- [0058] 보다 구체적으로, 주사기간(t1~t3) 중 주사신호 및 발광제어신호가 모두 로우전압으로 설정되는 제1 기간(t1)과, 상기 주사기간 중 제1 기간(t1)에 후속되는 나머지 기간의 일부기간인 제2 기간(t2) 동안 데이터선(Dm)으로부터 제1 전압(Vsus)이 공급되고, 상기 주사기간 중 제1 및 제2 기간(t1, t2)에 후속되는 제3 기간(t3) 동안에는 데이터선(Dm)으로부터 데이터신호(Vdata)가 공급된다.
- [0059] 이에 따라, 제2 기간(t2) 동안 제1 트랜지스터(T1)의 문턱전압이 저장되고, 제3 기간(t3) 동안 데이터신호(Vdata)가 저장됨과 아울러 제1 트랜지스터(T1)의 이동도를 보상할 수 있는 전압이 저장되어, 이후의 제4 기간(t4) 동안 화소(140)가 제1 트랜지스터(T1)의 문턱전압 및 이동도 편차와 무관하게 데이터신호(Vdata)에 대응하는 휘도로 균일하게 발광한다.
- [0060] 도 3을 도 2와 결부하여 도 2에 도시된 화소(140)의 구동방법을 보다 상세히 설명하면, 우선 주사기간의 초기기간인 제1 기간(t1) 동안 로우전압의 주사신호와 발광 제어신호가 공급되면 제2, 제3 및 제4 트랜지스터(T2, T3, T4)가 턴-온된다. 그리고, 제1 기간(t1) 동안 데이터선(Dm)으로부터는 제1 전원(ELVDD)의 전압보다 제1 트랜지스터(T1)의 문턱전압 이상 낮은 제1 전압(Vsus)이 공급된다. 이때, 주사기간(t1~t3)에 앞서 데이터선(Dm)으로 제1 전압(Vsus)의 공급을 개시함에 의해 제1 전압(Vsus)을 안정적으로 공급할 수 있다.
- [0061] 제2 트랜지스터(T2)가 턴-온되면, 제1 노드(N1)에 제1 전압(Vsus)이 전달되고, 이에 따라 제1 트랜지스터(T1)의 게이트 전압(Vg)(제1 노드의 전압(V[N1]))은 제1 전압(Vsus)이 된다.
- [0062] 제3 트랜지스터(T3)가 턴-온되면, 제2 노드(N2)에 제1 전원(ELVDD)의 전압이 전달되고, 이에 따라 제1 트랜지스터(T1)의 소스 전압(Vs)(제2 노드의 전압(V[N2]))은 제1 전원(ELVDD)의 전압이 된다.
- [0063] 제4 트랜지스터(T4)가 턴-온되면, 제1 트랜지스터(T1)의 제2 전극, 즉 드레인 전극에 제2 전원(ELVSS)의 전압이 전달되고, 이에 따라 제1 트랜지스터(T1)의 드레인 전압(Vd)은 제2 전원(ELVSS)의 전압이 된다.
- [0064] 즉, 제1 기간(t1) 동안 제1 트랜지스터(T1)의 게이트 전극, 소스 전극 및 드레인 전극에 각각 제1 전압(Vsus), 제1 전원(ELVDD)의 전압 및 제2 전원(ELVSS)의 전압이 전달되면서 제1 트랜지스터(T1)가 초기화된다.
- [0065] 이때, 제1 전압(Vsus)은 제1 전원(ELVDD)의 전압보다 제1 트랜지스터(T1)의 문턱전압 이상 낮은 전압으로 설정되며, 따라서 제1 트랜지스터(T1)가 턴-온된다. 단, 제1 전압(Vsus)은 제1 전원(ELVDD)의 전압에 비해서는 로우전압으로 설정되지만, 고계조를 표시하기 위한 데이터 신호에 비해서는 하이전압으로 설정되는 것으로, 예컨대 블랙을 표시하기 위한 블랙 데이터신호와 화이트를 표시하기 위한 화이트 데이터신호 사이의 전압으로 설정되어, 제1 트랜지스터(T1)를 약하게 턴-온시킬 수 있다.
- [0066] 이후, 주사기간 중 제1 기간(t1)에 후속되는 제2 기간(t2) 동안, 하이전압의 발광제어신호가 공급되면 제3 트랜지스터(T3)가 턴-오프된다. 이에 따라, 제1 트랜지스터(T1)의 소스 전극이 플로우팅된다.
- [0067] 그리고, 상기 제2 기간(t2) 동안 제2 및 제4 트랜지스터(T2, T4)는 로우전압의 주사신호에 의해 턴-온 상태를 유지하며, 이에 따라 제1 트랜지스터(T1)의 게이트 전압(Vg) 및 드레인 전압(Vd)은 각각 제1 전압(Vsus) 및 제2 전원(ELVSS)의 전압으로 유지된다.
- [0068] 이러한 제2 기간(t2) 동안 제1 트랜지스터(T1)는 제1 기간(t1)에서와 같이 턴-온 상태를 유지하다가, 플로우팅 상태인 소스 전극의 전압(소스 전압(Vs))이 하강하면서 게이트-소스 간 전압(Vgs)이 제1 트랜지스터(T1)의 문턱전압이 되면 턴-오프된다. 이때, 제1 커패시터(C1)에는 제1 트랜지스터(T1)의 문턱전압이 저장된다.
- [0069] 즉, 제2 기간(t2)은 화소 내(특히, 제1 커패시터(C1))에 제1 트랜지스터(T1)의 문턱전압이 저장되는 문턱전압 저장기간으로 설정된다.
- [0070] 이후, 주사기간 중 제2 기간(t2)에 후속되는 제3 기간(t3) 동안, 데이터선(Dm)으로 데이터신호(Vdata)가 공급된다.

- [0071] 이에 따라, 제1 노드의 전압(V[N1])이 제1 전압(Vsus)으로부터 데이터신호(Vdata)의 전압으로 변동(하강)되고, 따라서 플로우팅 상태인 제2 노드의 전압(V[N2])도 제1 노드의 전압(V[N1])의 변동값에 대응하여 변동(하강)된다. 이때, 제2 노드의 전압(V[N2])은 제1 노드의 전압(V[N1])의 변동값과 제1 및 제2 커패시터(C1, C2)의 용량비에 의해 결정될 수 있다.
- [0072] 또한, 제3 기간(t3) 동안 데이터신호(Vdata)에 의해 턴-온된 제1 트랜지스터(T1)에 소정의 전류가 흐르게 된다.
- [0073] 즉, 제3 기간(t3) 동안 제1 트랜지스터(T1)의 게이트 전극에 데이터신호(Vdata)가 인가되면서 제1 트랜지스터(T1)의 게이트-소스 간 전압(Vgs)이 문턱전압 이상이 되면 제1 트랜지스터(T1)의 소스 전극으로부터 드레인 전극으로 소정의 전류가 흐르게 된다.
- [0074] 이러한 전류는 제1 트랜지스터(T1)의 드레인 전극에서 제4 트랜지스터(T4)를 경유하여 제2 전원(ELVSS)으로 흐른다.
- [0075] 이때, 제1 트랜지스터(T1)의 소스 전극은 플로우팅 상태이므로, 상기 제1 트랜지스터(T1)에 전류가 흐르면서 제1 트랜지스터(T1)의 소스전압(Vs)이 제2 기간(t3)에 설정된 전압으로부터 추가적으로 변동(하강)된다. 단, 이러한 제3 기간(t3)은 소스전압(Vs)이 많이 변동되지는 않도록 단시간으로 설정되는 것이 바람직하다.
- [0076] 이와 같은 제3 기간(t3)에 제1 트랜지스터(T1)에 흐르는 전류는 데이터신호(Vdata)에 대응하는 게이트-소스 간 전압(Vgs) 뿐만 아니라, 제1 트랜지스터(T1)의 이동도에 의해서도 달라진다. 실제로, 데이터신호(Vdata)가 동일한 경우라 해도 제1 트랜지스터(T1)의 이동도가 클수록 소스전압(Vs)이 더 변동(하강)된다.
- [0077] 따라서, 제3 기간(t3) 동안 제1 및 제2 커패시터(C1, C2)에는 데이터신호(Vdata)와 더불어 화소들 각각에 구비된 제1 트랜지스터(T1)의 이동도 편차를 보상할 수 있는 전압이 저장된다.
- [0078] 즉, 제3 기간(t3)은 데이터 프로그래밍 기간 및 이동도 보상기간으로 설정된다.
- [0079] 한편, 앞선 제2 기간(t2) 동안 제1 커패시터(C1)에는 제1 트랜지스터(T1)의 문턱전압이 저장되었으므로, 제3 기간(t3) 동안 제1 및 제2 커패시터(C1, C2)에는 데이터신호(Vdata)와 더불어, 제1 트랜지스터(T1)의 문턱전압 및 이동도 편차가 보상될 수 있는 전압이 저장된다.
- [0080] 이와 같이 제1 및 제2 커패시터(C1, C2)에 데이터신호(Vdata)와 더불어, 제1 트랜지스터(T1)의 문턱전압 및 이동도 편차가 보상될 수 있는 전압이 저장되면, 주사신호의 공급이 중단되어 제2 및 제4 트랜지스터(T2, T4)가 턴-오프된다.
- [0081] 제2 트랜지스터(T2)가 턴-오프되면, 제1 노드(N1)가 플로우팅 상태로 설정된다. 따라서, 이후의 발광기간(t4) 동안 제1 트랜지스터(T1)로부터의 구동전류에 의하여 유기발광다이오드(OLED)에 인가되는 전압(Voled)과 무관하게, 제3 기간(t3)에 충전된 데이터신호(Vdata) 및 제1 트랜지스터(T1)의 문턱전압 및 이동도 편차가 보상될 수 있는 전압이 안정적으로 유지된다.
- [0082] 주사기간(t1~t3)이 완료된 이후, 발광기간으로 설정되는 제4 기간(t4) 동안, 발광 제어선(En)으로 로우전압의 발광제어신호가 공급된다.
- [0083] 이에 따라, 제3 트랜지스터(T3)가 턴-온되어, 제2 노드(N2)에 제2 전원(ELVDD)의 전압이 전달된다.
- [0084] 그러면, 제1 전원(ELVDD)으로부터 제3 트랜지스터(T3), 제1 트랜지스터(T1) 및 유기발광다이오드(OLED)를 경유하여 제2 전원(ELVSS)으로 구동전류가 흐르게 된다.
- [0085] 이때, 구동전류는 제1 노드(N1)의 전압에 대응하여 제1 트랜지스터(T1)에 의해 제어되는 것으로, 앞선 제3 기간(t3) 동안 제1 노드(N1)에는 데이터신호의 전압과 더불어 제1 트랜지스터(T1)의 문턱전압과 이동도에 상응하는 전압이 저장되었으므로, 제4 기간(t4) 동안에는 제1 트랜지스터(T1)의 문턱전압 및 이동도 편차가 보상되어 데이터신호에 대응하는 구동전류가 흐르게 된다.
- [0086] 따라서, 본 발명에 의한 화소(140)를 채용한 유기전계발광 표시장치는 화소들 간의 제1 트랜지스터(T1)의 문턱전압 및 이동도 편차와 무관하게 균일한 영상을 표시할 수 있다.
- [0087] 또한, 제4 기간(t4) 동안 제1 노드(N1)는 플로우팅 상태를 유지하므로 제1 트랜지스터(T1)의 게이트-소스 간 전압(Vgs)은 일정하게 유지된다. 따라서, 제1 전원(ELVDD)이 화소들로 전달되는 과정에서 약간의 전압강하(IR Drop)가 발생한다 하더라도 제1 트랜지스터(T1)의 소스전압(Vs)과 게이트 전압(Vg) 사이의 전압 차는 일정하게 유지되므로 화소들의 위치에 따른 제1 전원(ELVDD)의 전압강하와도 무관하게 균일한 휘도의 영상을 표시할 수

있다.

[0088] 즉, 제4 기간(t4)은 화소의 발광기간으로, 상기 제4 기간(t4) 동안 유기발광다이오드(OLED)는 제1 트랜지스터(T1)의 문턱전압 및 이동도 편차와 제1 전원(ELVDD)의 전압강하와 무관하게 데이터신호에 대응하는 회로로 발광한다.

[0089] 한편, 제4 기간(t4)에 제2 노드의 전압(V[N2])이 상승함에 제1 노드의 전압(V[N1])도 제2 노드(N2)의 전압 변동량에 대응하여 상승된다.

[0090] 도 4는 본 발명의 다른 실시예에 의한 유기전계발광 표시장치의 구조를 개략적으로 도시한 블럭도이다. 편의상, 도 4를 설명할 때, 도 1과 동일 또는 유사한 부분에 대한 설명은 생략하기로 한다.

[0091] 도 4를 참조하면, 본 발명의 다른 실시예에 의한 유기전계발광 표시장치는, 주사선들(S1 내지 Sn)과 나란하게 형성되는 제어선들(CS1 내지 CSn)과, 상기 제어선들(CS1 내지 CSn)을 구동하기 위한 제어선 구동부(160)를 더 포함한다.

[0092] 제어선 구동부(160)는 타이밍 제어부(150)로부터 제어선 구동제어신호(CCS)를 공급받아 제어신호를 생성하고, 생성된 제어신호를 제어선들(CS1 내지 CSn)로 순차적으로 공급한다.

[0093] 즉, 본 실시예에 의한 유기전계발광 표시장치에서, 화소들(140') 각각은 제어선들(CS1 내지 CSn)로부터 제어신호를 추가적으로 공급받아 구동된다. 예컨대, 제어선들(CS1 내지 CSn) 각각은 화소(140') 내 제4 트랜지스터의 게이트 전극에 접속되어, 상기 제4 트랜지스터의 온/오프를 제어할 수 있다.

[0094] 단, 본 발명에서, 제어선 구동부(160)는 주사신호를 공급받는 화소들(140')을 기준으로, 상기 화소들(140')에 연결된 주사선(S)으로 주사신호가 공급되는 주사기간 중 데이터선들(D1 내지 Dm)로 제1 전압(Vsus)이 공급되는 제1 및 제2 기간 동안 상기 화소들(140')에 연결된 제어선(C)으로 화소(140') 내 소정의 트랜지스터(제4 트랜지스터)가 턴-온될 수 있는 제어신호를 공급한다.

[0095] 그리고, 제어선 구동부(160)는 상기 주사기간 중 데이터선들(D1 내지 Dm)로 데이터신호(Vdata)가 공급되는 제3 기간 동안 화소(140') 내 소정의 트랜지스터(제4 트랜지스터)가 턴-오프될 수 있는 제어신호를 제어선(C)으로 공급한다.

[0096] 한편, 도 4에서는 제어선 구동부(160)를 주사 구동부(110)와 별도의 구성요소로 도시하였으나, 본 발명이 반드시 이에 한정되는 것은 아니며, 예컨대 주사 구동부(110) 내에 상기 제어신호를 생성하기 위한 회로가 구비될 수도 있음을 물론이다.

[0097] 이러한 본 실시예에 의한 유기전계발광 표시장치에 적용될 수 있는 화소(140')의 일례는 도 5 내지 도 6을 참조하여 후술하기로 한다.

[0098] 도 5는 본 발명의 다른 실시예에 의한 유기전계발광 표시장치의 화소를 도시한 회로도이고, 도 6은 도 5에 도시된 화소의 구동방법을 도시한 과정도이다. 편의상, 도 5 내지 도 6을 설명할 때, 도 2 내지 도 3과 동일 또는 유사한 부분에 대해 중복될 수 있는 설명은 생략하기로 한다.

[0099] 우선, 도 5를 참조하면, 본 발명의 다른 실시예에 의한 화소(140')는, 제1 및 제4 트랜지스터(T1, T4)의 접속노드(즉, 제1 트랜지스터(T1)의 드레인 전극)와 유기발광다이오드(OLED) 사이에 접속되며 게이트 전극이 발광 제어선(En)에 접속되는 제5 트랜지스터(T5)를 더 포함한다.

[0100] 그리고, 제4 트랜지스터(T4)는, 게이트 전극이 제어선(CSn)에 접속된다.

[0101] 이때, 제어선(CSn)으로부터 공급되는 제어신호는, 도 6에 도시된 바와 같이 주사기간의 제1 및 제2 기간(t1, t2) 동안에는 제4 트랜지스터(T4)가 턴-온될 수 있는 전압으로 설정되고, 주사기간의 제3 기간(t3)에는 상기 제4 트랜지스터(T4)가 턴-오프될 수 있는 전압으로 설정된다.

[0102] 즉, 제4 트랜지스터(T4)는 도 2에 도시된 화소(140)에서와 달리, 제3 기간(t3')에 턴-오프된다.

[0103] 또한, 이러한 제3 기간(t3') 동안, 추가된 제5 트랜지스터(T5)가 하이전압의 발광 제어신호에 의해 턴-오프 상태를 유지한다.

- [0104] 따라서, 제3 기간(t_3') 동안 제1 트랜지스터(T1)의 소스 전극 및 드레인 전극이 모두 플로우팅 상태로 설정되어, 제1 트랜지스터(T1)에 전류가 흐르지 않게 되므로 이러한 제3 기간(t_3')에 소스전압(V_s)은 추가적으로 변동(하강)되지 않고 일정하게 유지된다.
- [0105] 따라서, 제4 기간(t_4')이 시작될 때 도 2의 화소(140)에 비해 제2 노드의 전압($V[N_2]$) 상승폭이 감소되면서 제1 노드의 전압($V[N_1]$) 상승폭이 동반 감소된다.
- [0106] 즉, 동일한 휘도를 표시한다고 가정할 때, 본 실시예에 의한 화소(140')의 경우 도 2의 화소(140)에 비해 데이터신호(V_{data})의 전압을 높게 설정할 수 있다.
- [0107] 이에 따라, 제1 전압(V_{sus})과 데이터신호(V_{data}) 간의 스윙폭을 감소시킬 수 있는 장점이 있다.
- [0108] 도 7은 복수의 화소가 소정의 트랜지스터 및 커패시터를 공유하는 실시예를 도시한 회로도이다. 이러한 도 7은 도 2에 도시된 화소의 변형된 실시예를 개시하기 위한 것으로, 특히 제k(k는 자연수), 제k+1 및 제k+2 데이터선 (D_k , D_{k+1} , D_{k+2})에 접속된 이웃 화소들이 소정의 트랜지스터 및 커패시터를 공유하는 실시예를 도시한 것이다. 편의상, 도 7을 설명할 때, 도 2와 동일 또는 유사한 부분에 대해 중복될 수 있는 설명은 생략하기로 한다.
- [0109] 도 7을 참조하면, 화소 내 소정 트랜지스터 및/또는 커패시터를 다른 화소와 공유하도록 함으로써 화소구조를 보다 단순화하고 커패시터의 용량 증대를 위한 설계공간을 확보할 수 있다.
- [0110] 특히, 동일한 주사신호 및 발광제어신호를 공급받아 동시 구동되는 화소들, 즉 동일한 행 라인에 위치된 화소들 중 복수의 화소들이 소정 트랜지스터 및/또는 커패시터를 공유하도록 설계할 수 있다.
- [0111] 예를 들어, 하나의 단위 화소를 구성하는 적색 화소, 녹색 화소 및 청색 화소가 하나의 제2 커패시터(C2)를 공유하거나, 혹은 제2 커패시터(C2) 및 제3 트랜지스터(T3)를 공유하도록 설계할 수 있다.
- [0112] 또한, 동일한 행 라인에 위치된 화소들 중 복수의 단위 화소를 구성하는 복수의 화소들이 하나의 제2 커패시터(C2) 및 제3 트랜지스터(T3)를 공유하도록 설계하는 것도 가능하다.
- [0113] 또한, 이는 단지 바람직한 실시예를 개시한 것으로, 제2 커패시터(C2) 및/또는 제3 트랜지스터(T3)를 공유하는 화소들이 반드시 동일한 단위 화소를 구성하는 화소들에 한정되는 것은 아니다.
- [0114] 이와 같이, 동시 구동될 수 있는 동일한 행 라인에 위치된 복수의 화소들이 제2 커패시터(C2) 및/또는 제3 트랜지스터(T3)를 공유하도록 함으로써 화소들 각각의 구조를 보다 단순화함과 아울러 설계공간을 확보할 수 있다.
- [0115] 이에 따라, 확보된 설계공간에 제2 커패시터(C2)의 용량을 증대하여 설계할 수 있다.
- [0116] 이와 같이 제2 커패시터(C2)의 용량이 증대되면, 제1 및 제2 커패시터(C1, C2)의 용량비가 달라져 결과적으로 제1 노드의 전압($V[N_1]$) 변동폭(상승폭)을 감소시킬 수 있다.
- [0117] 즉, 동일한 휘도표시를 하는 경우를 예로 들면, 제2 커패시터(C2)의 용량이 확대됨에 의해 제2 커패시터(C2)의 용량이 작은 경우만큼 데이터신호(V_{data})의 전압을 낮추지 않아도 되므로, 제1 전압(V_{sus})과 데이터신호(V_{data}) 간의 스윙폭을 감소시킬 수 있는 장점이 있다.
- [0118] 한편, 도 7에서는 복수의 화소들이 제2 커패시터(C2) 및 제3 트랜지스터(T3)를 모두 공유하도록 도시하였지만, 이는 단지 하나의 실시예를 개시한 것으로 본 발명이 이에 한정되는 것은 아니다.
- [0119] 예컨대, 보다 큰 용량으로 형성되는 것이 유리하며, 특히 트랜지스터들에 비해 상대적으로 큰 설계면적을 필요로 하는 제2 커패시터(C2)만을 화소들이 공유하도록 설계할 수도 있음을 물론이다.
- [0120] 도 8은 데이터선들의 입력부에 연결되어 상기 데이터선들로 데이터 신호 및 제1 전압을 선택적으로 공급하는 스위치부를 구비하는 실시예를 도시한 회로도이다. 편의상, 도 8에서는 도 7의 화소구조를 적용한 실시예를 개시하기로 하며, 따라서 도 7과 동일 또는 유사한 부분에 대해 중복될 수 있는 설명은 생략하기로 한다.
- [0121] 도 8을 참조하면, 데이터선들(D)의 입력부에는, 상기 데이터선들(D)로 데이터신호(V_{data})와 제1 전압(V_{sus})을 교번적으로 공급하기 위한 스위치부(170)가 연결된다. 이러한 스위치부(170)는 화소들과 데이터 구동부 사이에 위치될 수 있는 것으로, 예컨대 도 1의 화소부(130)와 데이터 구동부(120) 사이에 연결될 수 있다.

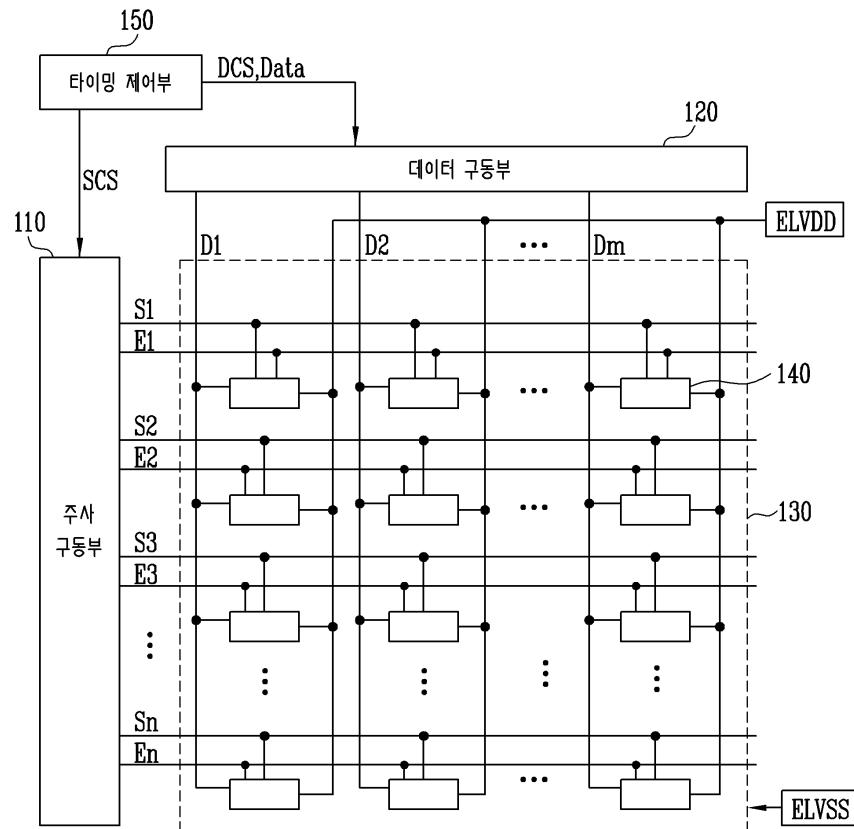
- [0122] 스위치부(170)는 데이터 구동부(120) 각각의 채널과 연결되는 제1 스위치들(SW1)을 구비한다. 즉, 스위치부(170)는 데이터 구동부(120)로부터 데이터 신호(Vdata)가 입력되는 각각의 제1 입력라인(L1)과 각각의 데이터선(D1 내지 Dm) 사이에 접속되는 제1 스위치들(SW1)을 구비한다.
- [0123] 또한, 스위치부(170)는 일정한 제1 전압(Vsus)이 입력되는 제2 입력라인(L2)과 각각의 데이터선(D1 내지 Dm) 사이에 접속되는 제2 스위치들(SW2)을 구비한다. 한편, 도 8에서는 데이터선들(D1 내지 Dm)마다 각각의 제2 입력라인(L2)이 연결되는 실시예를 도시하였으나, 제2 입력라인(L2)은 데이터선들(D1 내지 Dm)과 제1 전압(Vsus)을 공급하기 위한 전압원 사이에 하나로 연결될 수 있다.
- [0124] 이러한 제1 스위치들(SW1) 및 제2 스위치들(SW2)은 교번적으로 턠-온되면서 데이터선들(D1 내지 Dm)로 각각 데이터신호(Vdata) 및 제1 전압(Vsus)을 공급하는 것으로, 이를 위해 스위치부(170)는 도 1의 타이밍 제어부(150) 등으로부터 제1 및 제2 선택신호(Sel1, Sel2)를 공급받을 수 있다.
- [0125] 이러한 스위치부(170)가 구비되면, 데이터 구동부(120)는 제1 전압(Vsus)과 데이터신호(Vdata)를 교번적으로 출력할 필요없이 데이터신호(Vdata)만을 출력하면 되므로, 데이터 구동부(120)의 설계가 용이해짐은 물론, 기존에 상용화된 데이터 구동부(120)를 이용하여 본 발명에 의한 화소를 구동할 수 있는 장점이 있다.
- [0126] 본 발명의 기술 사상은 상기 바람직한 실시예에 따라 구체적으로 기술되었으나, 상기한 실시예는 그 설명을 위한 것이며 그 제한을 위한 것이 아님을 주의하여야 한다. 또한, 본 발명의 기술 분야의 통상의 지식을 가진 자라면 본 발명의 기술 사상의 범위 내에서 다양한 변형예가 가능함을 이해할 수 있을 것이다.

부호의 설명

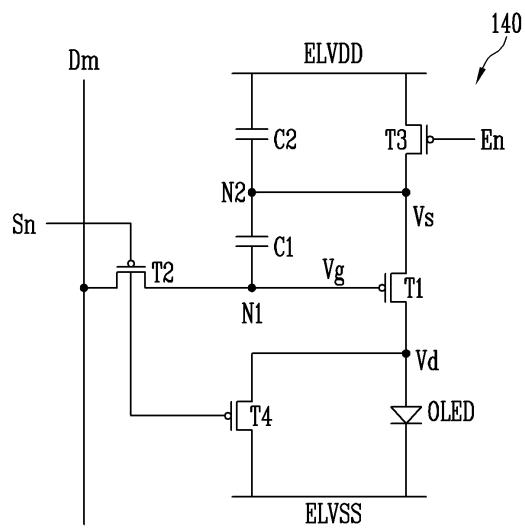
- | | |
|--------------------|---------------|
| [0127] 110: 주사 구동부 | 120: 데이터 구동부 |
| 130: 화소부 | 140, 140': 화소 |
| 150: 타이밍 제어부 | 160: 제어선 구동부 |
| 170: 스위치부 | |

도면

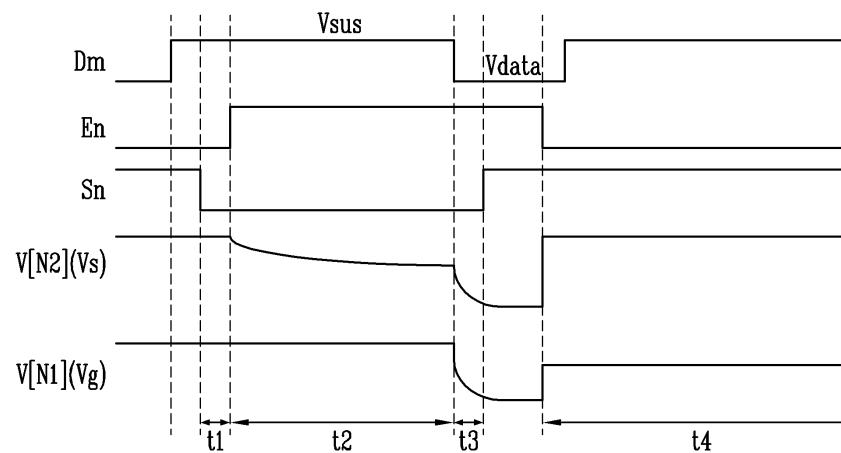
도면1



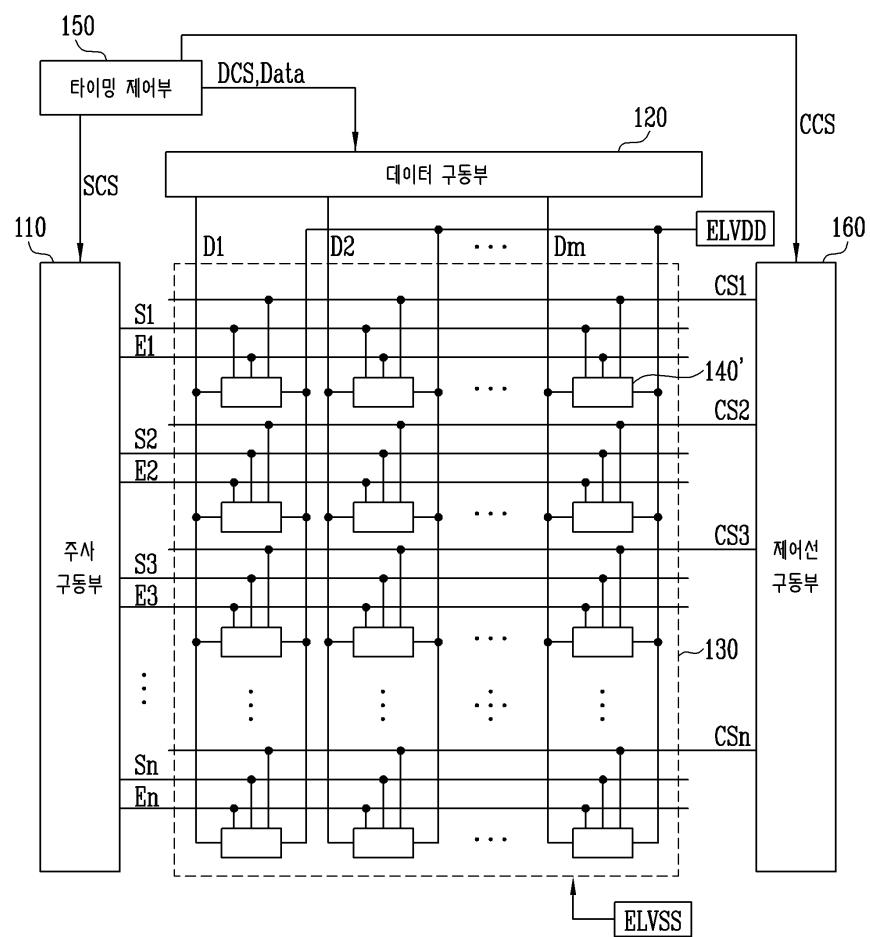
도면2



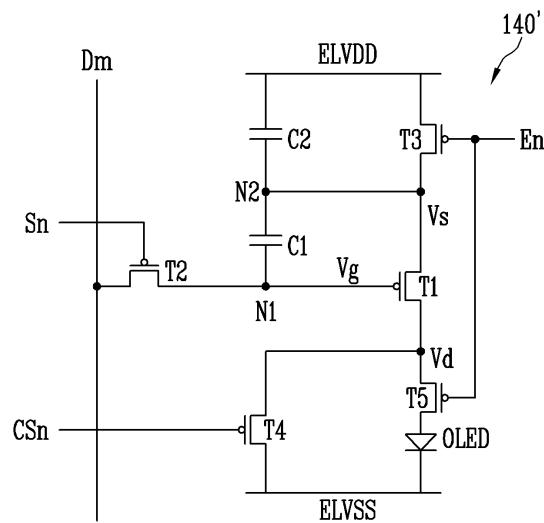
도면3



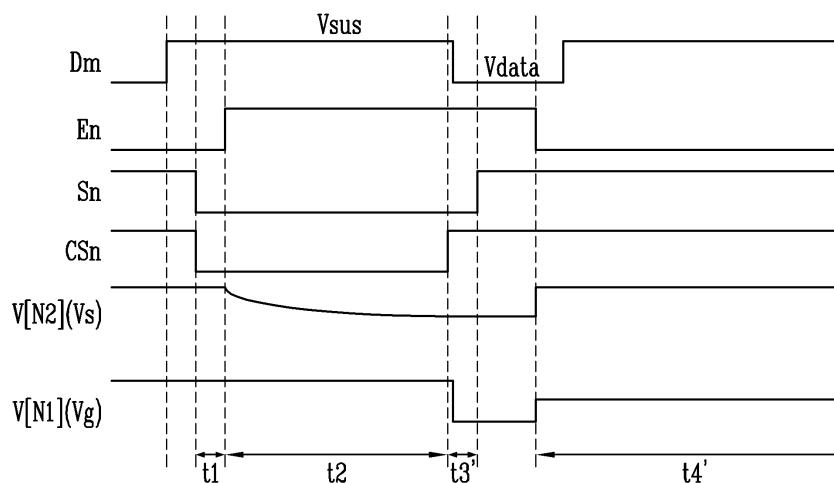
도면4



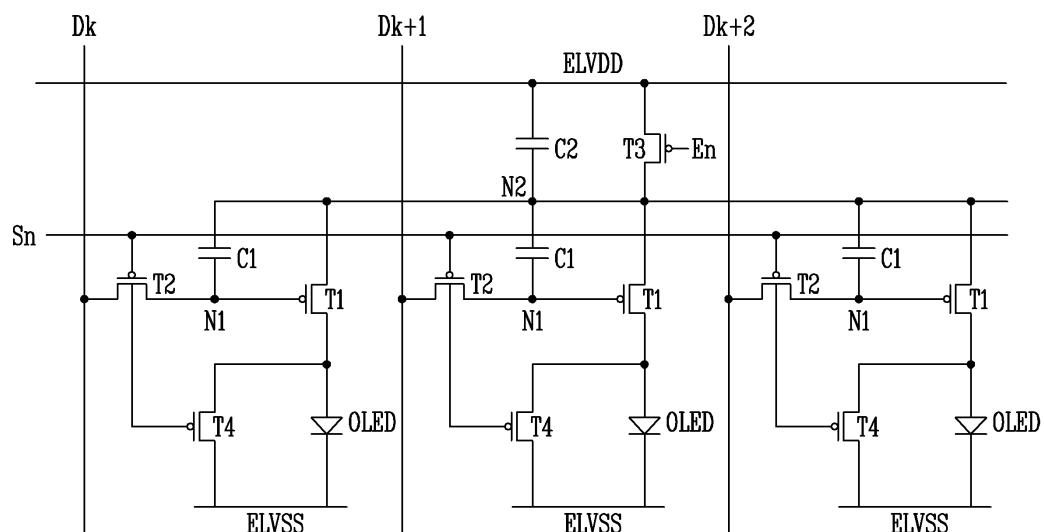
도면5



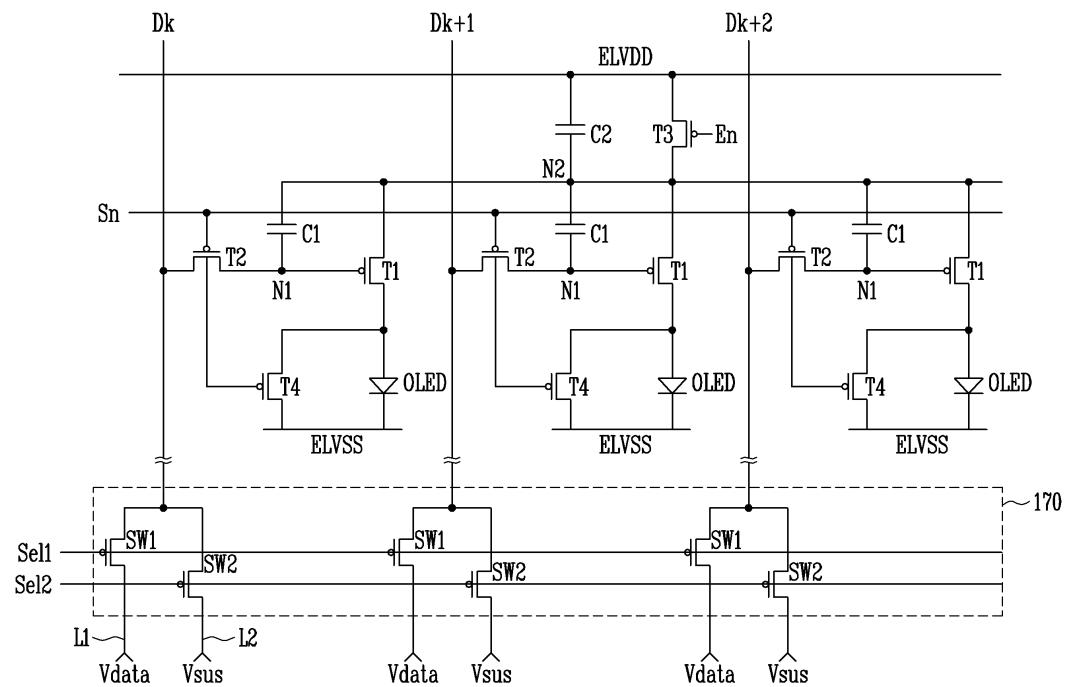
도면6



도면7



도면8



专利名称(译)	使用相同的像素和有机电致发光显示器		
公开(公告)号	KR1020120009904A	公开(公告)日	2012-02-02
申请号	KR1020100070948	申请日	2010-07-22
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	JINTAE JEONG 정진태		
发明人	정진태		
IPC分类号	G09G3/32 G09G3/30		
CPC分类号	G09G3/3233 G09G2300/0819 G09G2300/0861 G09G2300/0852 G09G2310/0251 G09G2320/045		
代理人(译)	강신섭 Munyongho Yiyongwoo		
其他公开文献	KR101692367B1		
外部链接	Espacenet		

摘要(译)

技术领域本发明涉及一种能够补偿驱动晶体管的阈值电压和迁移率偏差的像素。根据本发明的像素包括：连接在第一电源和第二电源之间的有机发光二极管；第一晶体管，连接在第一电源和有机发光二极管之间，并具有连接到第一节点的栅电极；第二晶体管，连接在第一节点和数据线之间，并具有连接到扫描线的栅电极；第三晶体管，连接在第一电源和第一晶体管之间，并具有连接到发光控制线的栅电极；第四晶体管，连接在第一晶体管的连接节点与有机发光二极管和第二电源之间，并在第二晶体管导通的扫描期间导通；并且第一和第二电容器连接在第一电源和第一节点之间，其中第一和第二电容器的连接节点连接到第一和第三晶体管的连接节点。

