

특허청구의 범위

청구항 1

제1 전극 및 제2 전극과 유기 발광층을 포함하는 유기 발광 다이오드가 구비된 다수의 화소들이 형성되는 화소 부와;

상기 화소들을 구동하기 위한 구동회로가 형성되는 내장회로부와;

상기 화소들로 화소전원을 전달하기 위한 버斯拉인이 형성되는 버스부;를 포함하며,

상기 화소부, 내장회로부 및 버스부는 표시패널의 중앙부로부터 외곽방향으로 순차적으로 배열되고,

상기 유기 발광 다이오드의 제2 전극과 상기 버斯拉인은 상기 내장 회로부 상에 형성된 도전성 패턴에 의해 전기적으로 연결되는 것을 특징으로 하는 유기전계발광 표시장치.

청구항 2

제1항에 있어서,

상기 유기 발광 다이오드의 제2 전극은 상기 화소부 상에 전면적으로 형성되는 유기전계발광 표시장치.

청구항 3

제2항에 있어서,

상기 유기 발광 다이오드의 제2 전극은 캐소드 전극으로 설정되고, 상기 버斯拉인은 상기 캐소드 전극으로 저전위 화소전원을 전달하는 저전위 화소전원의 버斯拉라인인 유기전계발광 표시장치.

청구항 4

제1항에 있어서,

상기 도전성 패턴은 상기 유기 발광 다이오드의 제1 전극과 동일한 물질로 동일한 레이어에 형성되는 패턴인 유기전계발광 표시장치.

청구항 5

제4항에 있어서,

상기 유기 발광 다이오드의 제1 전극은 애노드 전극으로 설정되고, 상기 도전성 패턴은 애노드 전극 물질로 형성되는 유기전계발광 표시장치.

청구항 6

제1항에 있어서,

상기 유기 발광 다이오드의 제2 전극은 상기 내장 회로부 상에서 상기 도전성 패턴과 연결되고, 상기 버斯拉인은 상기 버스부 상에서 상기 도전성 패턴과 연결되는 유기전계발광 표시장치.

청구항 7

제1항에 있어서,

상기 화소들 각각은 상기 유기 발광 다이오드와 전기적으로 연결되는 박막 트랜지스터를 더 포함하며,

상기 버斯拉인은 상기 박막 트랜지스터의 게이트 전극, 소스 및 드레인 전극 중 하나 이상의 전극과 동일한 물질로 동일한 레이어에 형성되는 유기전계발광 표시장치.

청구항 8

제7항에 있어서,

상기 버斯拉인은 상기 박막 트랜지스터의 소스 및 드레인 전극과 동일한 물질로 동일한 레이어에 형성되는 유기

전계발광 표시장치.

청구항 9

제1항에 있어서,

상기 도전성 패턴이 형성되는 영역으로, 상기 도전성 패턴과 상기 유기 발광 다이오드의 제2 전극이 연결되는 콘택영역을 포함하는 캐소드 콘택부를 더 포함하며,

상기 캐소드 콘택부는 상기 내장회로부와 중첩되도록 배치됨을 특징으로 하는 유기전계발광 표시장치.

청구항 10

제1항에 있어서,

상기 화소부를 포함하는 영역을 밀봉하기 위한 실링제가 형성되는 실링부를 더 포함하며, 상기 실링부는 상기 버스부와 일부 중첩되도록 배치되는 유기전계발광 표시장치.

청구항 11

제1항에 있어서,

상기 내장회로부는 주사구동부 및 발광제어구동부 중 하나 이상을 포함하는 유기전계발광 표시장치.

청구항 12

제11항에 있어서,

상기 내장회로부는 상기 화소부의 서로 대향되는 양측에 형성되는 유기전계발광 표시장치.

명세서

발명의 상세한 설명

기술 분야

[0001] 본 발명은 유기전계발광 표시장치에 관한 것으로, 특히 데드 스페이스를 감소시키면서 화소들로 공급되는 화소 전원의 전압강하를 방지할 수 있도록 한 유기전계발광 표시장치에 관한 것이다.

배경 기술

[0002] 최근, 음극선관과 비교하여 무게가 가볍고 부피가 작은 각종 평판 표시장치(Flat Panel Display Device)들이 개발되고 있다.

[0003] 평판 표시장치들 중 특히 유기전계발광 표시장치(Organic Light Emitting Display Device)는 자발광소자인 유기 발광 다이오드를 이용하여 영상을 표시함으로써, 휘도 및 색순도가 뛰어나 차세대 표시장치로 주목받고 있다.

[0004] 유기 발광 다이오드는 서로 대향하는 애노드 전극 및 캐소드 전극과, 이들 사이에 개재된 유기 발광층을 포함한다. 이와 같은 유기 발광 다이오드의 발광기간 동안 애노드 전극은 고전위 화소전원과 연결되고, 캐소드 전극은 저전위 화소전원과 연결된다. 그러면, 애노드 전극 및 캐소드 전극으로부터 유기 발광층으로 각각 정공 및 전자가 주입되고, 이들 정공 및 전자가 유기 발광층에서 결합하여 발생된 여기분자가 기저상태로 돌아가면서 방출되는 에너지에 의해 유기 발광 다이오드가 발광하게 된다.

[0005] 단, 일반적인 유기전계발광 표시장치에서, 유기 발광 다이오드의 애노드 전극 또는 캐소드 전극은 화소부 상에 전면적으로 형성될 수 있다.

[0006] 특히, 애노드 전극이 화소회로를 경유하여 고전위 화소전원과 연결되고, 캐소드 전극은 화소회로를 경유하지 않고 직접적으로(단, 버스라인 등의 연결배선은 고려하지 않기로 함) 저전위 화소전원과 연결되는 경우, 캐소드 전극이 화소부 상에 전면적으로 형성될 수 있다. 이와 같은 캐소드 전극은 화소부의 주변에서 저전위 화소전원

의 버스라인과 연결되어 저전위 화소전원을 공급받게 된다.

[0007] 단, 데드 스페이스를 감소시키기 위해서는 캐소드 전극과 저전위 화소전원의 버스라인이 연결되는 캐소드 컨택 부 영역과 저전위 화소전원의 버스부 영역이 축소될 수 있는데, 이 경우 저전위 화소전원의 전압강하(IR drop)로 인하여 휘도가 불균일해지는 문제가 발생할 수 있다.

[0008] 따라서, 한정된 설계공간을 효율적으로 활용하여 데드 스페이스를 감소시키면서도 화소들로 공급되는 저전위 화소전원의 전압강하를 방지하는 방안이 요구되고 있다.

발명의 내용

해결 하고자하는 과제

[0009] 따라서, 본 발명의 목적은 데드 스페이스를 감소시키면서 화소들로 공급되는 저전위 화소전원의 전압강하를 방지할 수 있도록 한 유기전계발광 표시장치를 제공하는 것이다.

과제 해결수단

[0010] 이와 같은 목적을 달성하기 위하여 본 발명은 제1 전극 및 제2 전극과 유기 발광층을 포함하는 유기 발광 다이오드가 구비된 다수의 화소들이 형성되는 화소부와; 상기 화소들을 구동하기 위한 구동회로가 형성되는 내장회로부와; 상기 화소들로 화소전원을 전달하기 위한 버스라인이 형성되는 버스부;를 포함하며, 상기 화소부, 내장회로부 및 버스부는 표시패널의 중앙부로부터 외곽방향으로 순차적으로 배열되고, 상기 유기 발광 다이오드의 제2 전극과 상기 버스라인은 상기 내장 회로부 상에 형성된 도전성 패턴에 의해 전기적으로 연결되는 것을 특징으로 하는 유기전계발광 표시장치를 제공한다.

[0011] 여기서, 상기 유기 발광 다이오드의 제2 전극은 상기 화소부 상에 전면적으로 형성될 수 있다. 그리고, 상기 유기 발광 다이오드의 제2 전극은 캐소드 전극으로 설정되고, 상기 버스라인은 상기 캐소드 전극으로 저전위 화소전원을 전달하는 저전위 화소전원의 버스라인으로 설정될 수 있다.

[0012] 또한, 상기 도전성 패턴은 상기 유기 발광 다이오드의 제1 전극과 동일한 물질로 동일한 레이어에 형성되는 패턴일 수 있다. 여기서, 상기 유기 발광 다이오드의 제1 전극은 애노드 전극으로 설정되고, 상기 도전성 패턴은 애노드 전극 물질로 형성될 수 있다.

[0013] 또한, 상기 유기 발광 다이오드의 제2 전극은 상기 내장 회로부 상에서 상기 도전성 패턴과 연결되고, 상기 버스라인은 상기 버스부 상에서 상기 도전성 패턴과 연결될 수 있다.

[0014] 또한, 상기 화소들 각각은 상기 유기 발광 다이오드와 전기적으로 연결되는 박막 트랜지스터를 더 포함하며, 상기 버스라인은 상기 박막 트랜지스터의 게이트 전극, 소스 및 드레인 전극 중 하나 이상의 전극과 동일한 물질로 동일한 레이어에 형성될 수 있다. 여기서, 상기 버스라인은 상기 박막 트랜지스터의 소스 및 드레인 전극과 동일한 물질로 동일한 레이어에 형성될 수 있다.

[0015] 또한, 상기 유기전계발광 표시장치는, 상기 도전성 패턴이 형성되는 영역으로 상기 도전성 패턴과 상기 유기 발광 다이오드의 제2 전극이 연결되는 컨택영역을 포함하는 캐소드 컨택부를 더 포함하며, 상기 캐소드 컨택부는 상기 내장회로부와 중첩되도록 배치될 수 있다.

[0016] 또한, 상기 유기전계발광 표시장치는 상기 화소부를 포함하는 영역을 밀봉하기 위한 실링제가 형성되는 실링부를 더 포함하며, 상기 실링부는 상기 버스부와 일부 중첩되도록 배치될 수 있다.

효 과

[0017] 이와 같은 본 발명에 의하면, 내장회로부가 버스부의 내측에 위치하므로 정전기에 의한 내장회로부의 손상이 방지된다.

[0018] 또한, 버스부와 실링부를 중첩 배치함으로써, 데드 스페이스를 감소시키면서도 버스라인의 폭을 충분히 확보하

여 버스를라인을 통해 공급되는 저전위 화소전원의 전압강하를 방지할 수 있다.

발명의 실시를 위한 구체적인 내용

- [0019] 이하, 첨부된 도면을 참조하여 본 발명의 실시예를 보다 상세히 설명하기로 한다.
- [0020] 도 1은 유기전계발광 표시장치의 일례를 나타내는 블록도이다.
- [0021] 도 1을 참조하면, 유기전계발광 표시장치는 주사 구동부(10), 발광제어 구동부(20), 데이터 구동부(30), 화소부(40) 및 타이밍 제어부(60)를 포함한다.
- [0022] 주사 구동부(10)는 타이밍 제어부(60)에 의해 제어되면서 주사선들(S1 내지 Sn)로 주사신호를 순차적으로 공급한다. 그러면, 화소들(50)은 주사신호에 의해 선택되어 순차적으로 데이터 신호를 공급받는다.
- [0023] 발광제어 구동부(20)는 타이밍 제어부(60)에 의해 제어되면서 발광제어선들(E1 내지 En)로 발광제어신호를 순차적으로 공급한다. 그러면, 화소들(50)은 발광제어신호에 의해 발광이 제어된다.
- [0024] 주사 구동부(10) 및 발광제어 구동부(20)는 칩의 형태로 별도로 실장될 수도 있으나, 화소부(40)에 포함되는 구동소자들과 함께 표시패널 상에 내장되도록 형성되어 내장회로부를 구성할 수 있다.
- [0025] 한편, 도 1에서는 주사 구동부(10) 및 발광제어 구동부(20)가 화소부(40)를 사이에 두고 서로 대향되는 상이한 측면에 형성된 것을 도시하였으나, 이는 단지 일례를 도시한 것으로, 본 발명이 이에 한정되는 것은 아니다.
- [0026] 예컨대, 이들은 화소부(40)의 동일한 측면에 함께 형성되거나 혹은 화소부(40)의 양측 모두에 주사 구동부(10) 및 발광제어 구동부(20)가 각각 형성될 수도 있음은 물론이다.
- [0027] 또한, 화소부(40)에 구비되는 화소들(50)의 구조에 따라 발광제어 구동부(20)는 생략될 수도 있다.
- [0028] 데이터 구동부(30)는 타이밍 제어부(60)에 의해 제어되면서 데이터선들(D1 내지 Dm)로 데이터 신호를 공급한다. 데이터선들(D1 내지 Dm)로 공급된 데이터 신호는 주사신호가 공급될 때마다 주사신호에 의해 선택된 화소들(50)로 공급된다. 그러면, 화소들(50)은 데이터 신호에 대응하는 전압을 충전한다.
- [0029] 화소부(40)는 주사선들(S1 내지 Sn), 발광 제어선들(E1 내지 En) 및 데이터선들(D1 내지 Dm)의 교차부에 위치된 다수의 화소들(50)을 포함한다. 이와 같은 화소부(40)는 외부로부터 고전위 화소전원(ELVDD) 및 저전위 화소전원(ELVSS)을 공급받고, 고전위 화소전원(ELVDD) 및 저전위 화소전원(ELVSS)은 각각의 화소들(50)로 전달된다. 그러면 화소들(50)은 데이터 신호에 대응하는 휘도로 발광하여 영상을 표시한다.
- [0030] 여기서, 고전위 화소전원(ELVDD)은 화소들(50)의 발광기간 동안 유기 발광 다이오드(미도시)의 제1 전극(예컨대, 애노드 전극)에 전달되고, 저전위 화소전원(ELVSS)은 유기 발광 다이오드의 제2 전극(예컨대, 캐소드 전극)에 전달된다.
- [0031] 이때, 유기 발광 다이오드의 제1 전극 및 제2 전극 중 어느 하나의 전극은 화소부(40) 상에 전면적으로 형성될 수 있다.
- [0032] 특히, 유기 발광 다이오드의 제1 전극이 화소회로를 경유하여 고전위 화소전원(ELVDD)에 연결되고, 제2 전극은 화소회로를 경유하지 않고 직접적으로(단, 버스를라인 등의 연결배선은 고려하지 않기로 함) 저전위 화소전원(ELVSS)과 연결되는 경우, 유기 발광 다이오드의 제2 전극이 화소부(40) 상에 전면적으로 형성될 수 있다.
- [0033] 이와 같은 제2 전극은 화소부(40)의 주변에 형성된 버스를라인(미도시)을 통해 저전위 화소전원(ELVSS)을 공급받게 된다.
- [0034] 그리고, 유기 발광 다이오드의 제1 전극은 화소부(40) 내에서 화소 어레이에 대응되도록 패터닝될 수 있다.
- [0035] 타이밍 제어부(60)는 외부로부터 공급되는 동기신호에 대응하여 제어신호들을 생성하고, 이를 주사 구동부(10), 발광제어 구동부(20) 및 데이터 구동부(30)로 공급한다. 이에 의해, 타이밍 제어부(60)는 주사 구동부(10), 발광제어 구동부(20) 및 데이터 구동부(30)를 제어한다. 또한, 타이밍 제어부(60)는 외부로부터 공급되는 데이터를 데이터 구동부(30)로 전달한다. 그러면, 데이터 구동부(30)는 데이터에 대응하는 데이터 신호를 생성한다.

- [0036] 도 2는 본 발명의 실시예에 의한 유기전계발광 표시장치의 평면도이다.
- [0037] 도 2를 참조하면, 본 발명의 실시예에 의한 유기전계발광 표시장치는 표시패널(100)의 중앙부로부터 외곽방향으로 순차적으로 배열되는 제1 영역 내지 제4 영역과, IC 실장영역 및 패드영역으로 구분된다.
- [0038] 제1 영역은 다수의 화소들이 형성되는 화소부 영역으로, 표시패널(100)의 중앙부를 중심으로 다른 영역들에 비해 상대적으로 큰 비중을 차지한다. 각각의 화소들은 제1 전극, 제2 전극 및 유기 발광층을 포함하는 유기 발광 다이오드를 구비하며, 능동형 유기전계발광 표시장치인 경우 유기 발광 다이오드와 전기적으로 연결되는 박막 트랜지스터를 포함한 화소회로를 더 구비한다.
- [0039] 제2 영역은, 화소들을 구동하기 위한 구동회로가 형성되는 내장회로부와, 유기 발광 다이오드의 제2 전극을 저전위 화소전원(ELVSS)의 버스와 연결하는 도전성 패턴이 상기 제2 전극과 연결되는 캐소드 콘택부를 포함하는 영역으로, 제1 영역의 외곽에 배치된다.
- [0040] 여기서, 제2 영역에 포함되는 내장회로부와 캐소드 콘택부는 서로 중첩되도록 배치되며, 이들의 구조에 대한 보다 상세한 설명은 후술하기로 한다.
- [0041] 한편, 내장회로부는 주사 구동부 및/또는 발광제어 구동부 등과 같이 화소들을 구동하기 위한 구동회로가 형성되는 영역으로, 경우에 따라서는 검사회로 등을 더 포함할 수 있다.
- [0042] 이와 같은 내장회로부는 제1 영역의 적어도 일측에 형성되는 것으로, 예컨대 제1 영역의 좌측 또는 우측, 혹은 서로 대향되는 좌우 양측에 형성되거나, 검사회로가 포함되는 경우 등에는 좌우 양측과 더불어 상측에도 배치될 수 있다.
- [0043] 또한, 캐소드 콘택부는 유기 발광 다이오드의 제2 전극을 저전위 화소전원(ELVSS)의 버스와 연결하는 도전성 패턴이 형성되는 영역으로, 상기 도전성 패턴이 상기 제2 전극과 연결되는 콘택영역을 포함한다.
- [0044] 이와 같은 캐소드 콘택부는 제1 영역의 적어도 일측에 형성되는 것으로, 예컨대, 제1 영역을 둘러싸는 형태로 제1 영역의 상측 및 하측과, 좌측 및 우측 모두에 배치될 수 있다.
- [0045] 제3 영역은 제1 영역의 화소들로 저전위 화소전원(ELVSS)을 전달하기 위한 저전위 화소전원(ELVSS)의 버스가 형성되는 버스부 영역으로, 제2 영역의 외곽에 배치된다. 예컨대, 제3 영역은 제2 영역의 외곽을 둘러싸는 형태로 제2 영역의 상측 및 하측과, 좌측 및 우측 모두에 배치될 수 있다.
- [0046] 제4 영역은 적어도 제1 영역을 포함하는 영역을 밀봉하기 위한 실링제가 형성되는 실링부 영역으로, 제3 영역의 외곽을 둘러싸는 형태로 배치될 수 있다. 실링제는 제1 기관(증착기관, 200) 및 제2 기관(봉지기관, 300)을 합착시키기 위한 것으로, 제3 영역에 형성된 버스와 적어도 일부 중첩되도록 배치될 수 있다. 즉, 본 실시예에서 실링부는 버스부와 적어도 일부 중첩되도록 배치될 수 있다.
- [0047] IC 실장영역은 데이터 구동부 등을 포함하는 IC 칩을 실장하기 위한 영역으로, 제1 기관(200)의 밀봉되지 않은 일측(예컨대, 하측)에 배치될 수 있다.
- [0048] 패드영역은 외부로부터의 구동전원들 및 구동신호들을 전달받기 위한 다수의 패드들이 형성되는 영역으로 IC 실장영역과 인접한 제1 기관(200)의 일측 가장자리(예컨대, 하측 가장자리)에 배치될 수 있다.
- [0049] 전술한 바와 같은 실시예에 의하면, 표시패널(100) 내의 한정된 설계공간을 효율적으로 활용하여 데드 스페이스를 감소시키면서도 화소들로 공급되는 저전위 화소전원(ELVSS)의 전압강하를 방지할 수 있다. 이에 대한 보다 상세한 설명은 도 3을 참조하여 후술하기로 한다.
- [0050] 도 3은 본 발명의 실시예에 의한 유기전계발광 표시장치의 요부 단면도이다. 편의상, 도 3에서는 본 발명을 설명하기 위해 필요치않은 구성요소들의 도시는 생략하기로 한다.
- [0051] 도 3을 참조하면, 제1 기관(200) 상의 영역은 화소부(제1 영역), 내장회로부 및 캐소드 콘택부(제2 영역), 버스부(제3 영역) 및 실링부(제4 영역)로 구분된다.
- [0052] 화소부는 제1 기관(200) 상부의 버퍼층(210) 상에 형성된 박막 트랜지스터(220)와, 상기 박막 트랜지스터(220) 상에 형성된 유기 발광 다이오드(250)를 포함한다.

- [0053] 박막 트랜지스터(220)는, 버퍼층(210) 상에 형성된 반도체층(220a)과, 게이트 절연막(222)을 사이에 개재하고 반도체층(220a) 상에 형성된 게이트 전극(220b)과, 층간 절연막(224)을 사이에 개재하고 게이트 전극(220b) 상에 형성되며 콘택홀을 통해 반도체층(220a)과 접속되는 소스 및 드레인 전극(220c, 220d)을 포함한다.
- [0054] 박막 트랜지스터(220) 상에는 평탄화막(240)이 형성된다. 이와 같은 평탄화막(240)은 유/무기 절연막을 포함하는 다층막 구조로 형성될 수 있다. 예컨대, 평탄화막(240)은 무기 절연막인 제1 평탄화막(240a)과 유기 절연막인 제2 평탄화막(240b)을 포함하여 구성될 수 있다.
- [0055] 평탄화막(240) 상의 화소부에는 평탄화막(240)에 형성된 비아홀을 통해 박막 트랜지스터(220)와 전기적으로 연결되는 유기 발광 다이오드(250)가 형성된다.
- [0056] 유기 발광 다이오드(250)는, 평탄화막(240) 상에 형성되며 박막 트랜지스터(220)의 소스 및 드레인 전극(220c, 220d) 중 어느 하나의 전극과 전기적으로 연결되는 제1 전극(250a)과, 제1 전극(250a) 상에 형성된 유기 발광층(250b)과, 유기 발광층(250b) 상에 형성된 제2 전극(250c)을 포함한다.
- [0057] 여기서, 유기 발광 다이오드의 제1 전극(250a)은 화소 단위로 패터닝되고, 각 화소들의 제1 전극 사이에는 화소 정의막(270)이 형성된다. 화소정의막(270)은 제1 전극(250a)의 가장자리 영역 상부와 중첩되도록 형성되며, 화소의 발광영역에서 제1 전극(250a)을 노출하도록 형성된다.
- [0058] 유기 발광층(250b)은 제1 전극(250a)의 노출된 영역을 포함한 영역에 형성된다.
- [0059] 그리고, 유기 발광 다이오드의 제2 전극(250c)은 화소 단위로 패터닝되지 않고, 화소부 상에 전면적으로 형성된다. 이와 같은 제2 전극(250c)은 캐소드 콘택부에서 도전성 패턴(260)과 연결되고, 도전성 패턴(260)은 버스부에서 저전위 화소전원의 버스라인(230)과 연결된다.
- [0060] 한편, 편의상 상세한 설명 전반적으로 유기 발광 다이오드의 제2 전극(250c)이 캐소드 전극인 것으로 가정하여 설명하였지만, 본 발명이 반드시 이에 한정되는 것은 아니다. 예컨대, 박막 트랜지스터(220)의 타입이나 화소회로 등이 변경되는 경우, 제2 전극(250c)은 애노드 전극으로 변경 실시될 수도 있다.
- [0061] 내장회로부는 화소들을 구동하기 위한 구동회로가 형성되는 영역으로, 박막 트랜지스터(220') 등의 회로소자를 포함한다. 여기서, 내장회로부에 형성된 박막 트랜지스터(220')는 구조상 화소부에 형성된 박막 트랜지스터(220)와 동일하므로(단, 다른 구성요소와의 연결관계는 고려하지 않기로 함), 이에 대한 상세한 설명은 생략하기로 한다.
- [0062] 내장회로부 상에는 도전성 패턴(260)을 포함하는 캐소드 콘택부가 형성된다. 즉, 본 발명에서 캐소드 콘택부는 내장회로부와 중첩되도록 배치된다.
- [0063] 도전성 패턴(260)은 유기 발광 다이오드의 제2 전극(250c)과 저전위 화소전원의 버스라인(230)을 전기적으로 연결하는 것으로, 유기 발광 다이오드의 제1 전극(250a)과 동일한 물질로 동일한 레이어에 형성될 수 있다. 예컨대, 도전성 패턴(260)은 평탄화막(240) 상에 애노드 전극 물질로 형성될 수 있다.
- [0064] 이와 같은 캐소드 콘택부는 도전성 패턴(260)과 유기 발광 다이오드의 제2 전극(250c)이 콘택되어 연결되는 콘택영역을 포함한다.
- [0065] 즉, 유기 발광 다이오드의 제2 전극(250c)은 내장 회로부 상의 캐소드 콘택부에서 도전성 패턴(260)과 연결된다. 이를 위해, 도전성 패턴(260)의 일 영역 상부는 콘택영역에서 화소정의막(270)이 제거되어 노출될 수 있다.
- [0066] 버스부는 도전성 패턴(260)을 경유하여 유기 발광 다이오드의 제2 전극(250c)과 연결되는 버스라인(230)을 포함한다. 즉, 본 실시예에서 버스라인(230)은 유기 발광 다이오드의 제2 전극(250c)으로 저전위 화소전원(ELVSS)을 전달하기 위한 저전위 화소전원의 버스라인으로 설정될 수 있다. 이와 같은 버스라인(230)은 버스부 상에서 도전성 패턴(260)과 콘택되어 연결된다.
- [0067] 상기 버스라인(230)은 박막 트랜지스터(220, 220')의 게이트 전극, 소스 및 드레인 전극 중 하나 이상의 전극과 동일한 물질로 동일한 레이어에 형성될 수 있다.
- [0068] 예컨대, 버스라인(230)은 도 3에 도시된 바와 같이 박막 트랜지스터(220, 220')의 소스 및 드레인 전극과 동일한 물질로 동일한 레이어에 형성될 수 있다.
- [0069] 하지만, 본 발명이 이에 한정되는 것은 아니며, 버스라인(230)은 박막 트랜지스터(220, 220')의 게이트 전극과

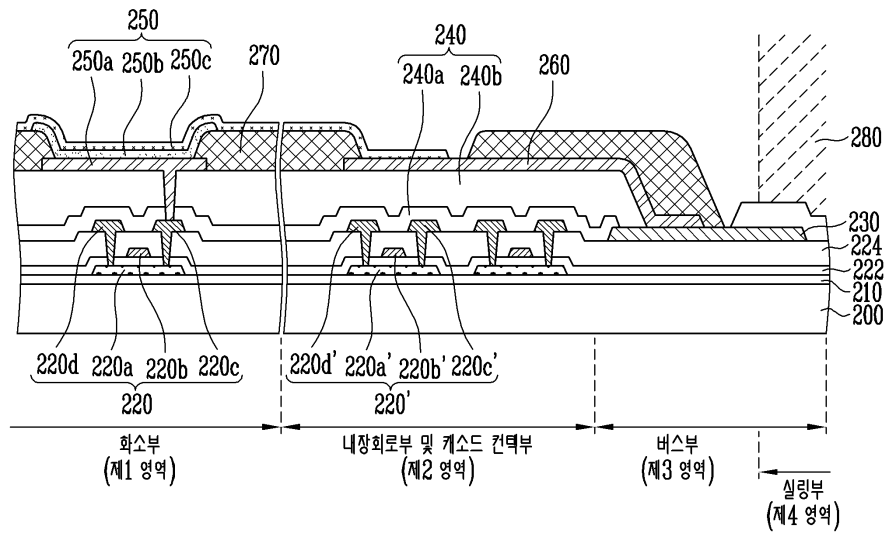
동일한 물질로 동일한 레이어에 형성되거나, 혹은 서로 다른 레이어에 위치된 적어도 두 개의 배선이 연결되는 구조로 형성될 수도 있음은 물론이다.

- [0070] 실링부는 도 2의 제1 및 제2 기관(200, 300)을 합착시키기 위한 실링제(280)가 형성되는 영역으로, 버스부의 외곽에 배치된다.
- [0071] 단, 본 발명에서 실링부는 버스부와 적어도 일부 중첩되도록 배치될 수 있다. 즉, 실링제(280)는 버스라인(230)의 적어도 일 영역 상부에 위치될 수 있다. 그리고, 실링제(280)와 버스라인(230) 사이에는 제1 평탄화막(240a) 등과 같은 절연막이 개재될 수 있다.
- [0072] 전술한 바와 같은 본 발명에 의하면, 중앙부에서 외곽으로의 방향으로 화소부, 내장회로부 및 캐소드 컨택부, 버스부, 실링부가 순차적으로 배치됨에 의하여, 저전위 화소전원의 버스라인(230)의 폭을 축소하지 않으면서 데드 스페이스를 감소시킬 수 있다.
- [0073] 보다 구체적으로, 버스부가 화소부와 내장회로부 사이에 배치되는 비교예와 비교할 때, 비교예의 경우에는 데드 스페이스 감소를 위해 버스부 및/또는 내장회로부의 영역 축소가 불가피하지만, 본원발명의 경우에는 버스부가 내장회로부의 외곽에 배치됨에 의하여 버스부와 실링부를 적어도 일부 중첩시킬 수 있게 된다.
- [0074] 내장회로부는 실링공정에서 발생하는 열 및 정전기(ESD)에 취약하여, 내장회로부가 실링부와 인접하게 위치될 경우, 실링제(280)와 중첩될 수 없어 설계공간의 활용에 제약이 발생할 뿐더러 내장회로부가 표시패널의 외곽에 근접하여 배치되므로 정전기에 의해 손상되기 쉽다. 내장회로부의 손상은 유기전계발광 표시장치의 불량률을 야기시킨다.
- [0075] 하지만, 본 발명과 같은 배열구조에 의하면 내장회로부가 버스부의 내측에 위치하므로 정전기에 의한 내장회로부의 손상이 보다 방지됨은 물론, 버스라인(230)을 실링제(280)와 일부 중첩시키더라도 구동불량이 발생하지 않기 때문에 데드 스페이스를 감소시키면서도 버스라인(230)의 폭을 충분히 확보할 수 있다. 이에 의해, 버스라인(230)을 통해 전달되는 저전위 화소전원(ELVSS)의 전압강하를 방지할 수 있다.
- [0076] 더불어, 내장회로부와 버스부가 중첩되지 않기 때문에, 내장회로부의 박막 트랜지스터(220')를 구성하는 게이트 전극(220a'), 소스 및 드레인 전극(220c', 220d') 등의 전극물질을 이용하여 단층, 혹은 다층으로 버스라인(230)을 자유롭게 설계할 수 있다. 이에 의해, 버스라인(230)의 저저항 설계가 가능해지므로, 저전위 화소전원(ELVSS)의 전압강하를 보다 효과적으로 방지할 수 있다.
- [0077] 본 발명의 기술 사상은 상기 바람직한 실시예에 따라 구체적으로 기술되었으나, 상기한 실시예는 그 설명을 위한 것이며 그 제한을 위한 것이 아님을 주의하여야 한다. 또한, 본 발명의 기술 분야의 통상의 지식을 가진 자라면 본 발명의 기술 사상의 범위 내에서 다양한 변형예가 가능함을 이해할 수 있을 것이다.

도면의 간단한 설명

- [0078] 도 1은 유기전계발광 표시장치의 일례를 나타내는 블록도이다.
- [0079] 도 2는 본 발명의 실시예에 의한 유기전계발광 표시장치의 평면도이다.
- [0080] 도 3은 본 발명의 실시예에 의한 유기전계발광 표시장치의 요부 단면도이다.
- [0081] <도면의 주요 부분에 대한 부호의 설명>
- | | | |
|--------|---------------------|-------------|
| [0082] | 220, 220': 박막 트랜지스터 | 230: 버스라인 |
| [0083] | 250: 유기 발광 다이오드 | 260: 도전성 패턴 |
| [0084] | 280: 실링제 | |

도면3



专利名称(译)	有机电致发光显示装置		
公开(公告)号	KR1020110019498A	公开(公告)日	2011-02-28
申请号	KR1020090077045	申请日	2009-08-20
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三圣母工作显示有限公司		
当前申请(专利权)人(译)	三圣母工作显示有限公司		
[标]发明人	HYUNCHOL BANG 방현철 WONKYU KWAK 곽원규		
发明人	방현철 곽원규		
IPC分类号	H01L51/50 H05B33/26 G09G3/30		
CPC分类号	H01L27/3276 H01L27/3246 H01L51/5237 H01L51/5246 H01L2027/11879		
代理人(译)	SHIN , YOUNG MOO		
外部链接	Espacenet		

摘要(译)

用途：提供一种有机电致发光显示装置，用于通过重叠总线部分和密封部分来防止通过总线提供的低电位像素功率的电压降。组成：多个像素包括由第一电极（250a），第二电极（250c）和有机发光层（250b）组成的有机发光二极管（250）。嵌入式电路部分形成驱动像素的驱动电路。总线部分形成将像素功率传输到像素的总线（230）。像素部分，嵌入式电路部分和总线部分从显示面板的中心部分到边缘部分连续布置。有机发光二极管的第二电极与总线电连接。

